

**ESCUELA TÉCNICA SUPERIOR DE INGENIEROS
INDUSTRIALES Y DE TELECOMUNICACIÓN**

UNIVERSIDAD DE CANTABRIA



Trabajo de Fin de Máster

**Diseño de un LNA en tecnología monolítica
en la banda 35 – 47 GHz.
(MMIC LNA design for 35 – 47 GHz band)**

Para acceder al Título de

**Máster en Tecnologías de la Información y
Comunicaciones en Redes Móviles (TICRM)**

Autor: José Vicente Terán Collantes

Octubre - 2012

MÁSTER EN TECNOLOGÍAS DE LA INFORMACIÓN Y COMUNICACIONES EN REDES MÓVILES (TICRM)

DOCUMENTO 3 – ACTA DE CALIFICACIÓN

Estudiante (nombre y apellidos): **José Vicente Terán Collantes**

Director/es del Trabajo de Fin de Máster (nombre y apellidos): **M^a Luisa de la Fuente Rodríguez
Juan Luis Cano de Diego**

Título: **Diseño de un LNA en tecnología monolítica en la banda 35 – 47 GHz.**

Title: **MMIC LNA design for 35 – 47 GHz band**

Presentado a examen el día: **30** de **Octubre** de **2012**

COMPOSICIÓN DEL TRIBUNAL

Presidente (Apellidos, Nombre):

Secretario (Apellidos, Nombre):

Vocal (Apellidos, Nombre):

Este tribunal ha resuelto otorgar la calificación de:

Fdo.: El Presidente	Fdo.: El Secretario
Fdo.: <input type="checkbox"/> El Vocal <input type="checkbox"/> El Coordinador del máster En el caso de que el vocal del tribunal asista por videoconferencia, firmará en su nombre el coordinador del máster.	Fdo.: El Director del TFM Vº Bº del Subdirector – Jefe de Estudios

Dedicado a la memoria de Carmen Collantes Fernández.

Agradecimientos

Este trabajo no hubiera sido posible sin la inestimable ayuda de mis directores, Luisa de la Fuente y Juan Luis Cano. Además también me gustaría agradecer la ayuda prestada por los demás miembros del grupo de receptores de radioastronomía del DICOM: Beatriz Aja, Eduardo Artal, Jaime Cagigas, y Enrique Villa.

Contenido

1	Motivación	6
2	Introducción.....	9
3	Tecnología.....	11
3.1	Definición del sustrato dentro del simulador electromagnético.....	12
4	Estado del arte de LNA banda Q	14
4.1	Artículos de revista	14
4.2	Productos comerciales	15
5	Diseño	16
5.1	MIC versus MMIC	16
5.2	Especificaciones de diseño.....	17
5.3	Análisis DC	18
5.4	Realimentación en fuente	19
5.5	Diseño en esquemático	21
5.5.1	Red de polarización.....	22
5.5.2	Primera etapa amplificadora: Red de Entrada	23
5.5.3	Segunda etapa amplificadora: Red entre los transistores 1º y 2º	26
5.5.4	Tercera etapa amplificadora: Red entre los transistores 2º y 3º	28
5.5.5	Cuarta etapa amplificadora: Red entre los transistores 3º y 4º y Red de Salida.....	30
5.5.6	Ajustes del diseño esquemático	33
5.5.7	Valoración del diseño esquemático del LNA.....	39
5.6	Diseño electromagnético: Momentum	40
5.6.1	Consideraciones previas	40
5.6.2	Red de entrada	44
5.6.3	Red entre los transistores nº 1 y nº 2	49
5.6.4	Red entre los transistores nº 2 y nº 3	53
5.6.5	Red entre los transistores nº 3 y nº 4	56
5.6.6	Red de salida	60
5.6.7	Ajustes del diseño electromagnético	63
5.6.8	Valoración de resultados tras el diseño electromagnético	66
6	Yield	67
6.1	Análisis de Yield en régimen de gran señal	68
6.2	Análisis de Yield en régimen de pequeña señal	71
6.3	Valoración del análisis de Yield	74
7	Conclusiones.....	75
8	Referencias	76

1 Motivación

El presente trabajo se enmarca dentro del programa CONSOLIDER-Ingenio del Ministerio de Ciencia e Innovación del Gobierno de España. A través del proyecto EPI (Exploring the Physics of Inflation) de dicho programa se pretende realizar el estudio observacional de la física del período inflacionario del universo basándose en datos del Fondo Cósmico de Microondas (CMB, de sus siglas en inglés) obtenidos por el experimento QUIJOTE (Q, U, I Joint Tenerife) y el satélite Planck de la Agencia Europea del Espacio (ESA).

Dentro de los objetivos principales del proyecto EPI se encuentra el desarrollo de un instrumento de medida a 41 GHz que extienda el actual rango de frecuencias del experimento QUIJOTE e incremente su sensibilidad. Además se construirá un segundo telescopio de 60 centímetros de diámetro del plano focal dentro del observatorio de Izaña del Instituto Astrofísico de Canarias (IAC).

La banda de frecuencia centrada en 41 GHz responde al requisito de operación del instrumento por debajo de la banda de absorción de la atmósfera de 60 GHz. El aumento de sensibilidad vendrá dado por el aumento del número de polarímetros que va a tener el instrumento, además de la reducción de señales interferentes que se esperan en dicha banda. En la Figura 1 se muestra una recreación en tres dimensiones del aspecto que tendrá el telescopio donde serán alojados todos los polarímetros.

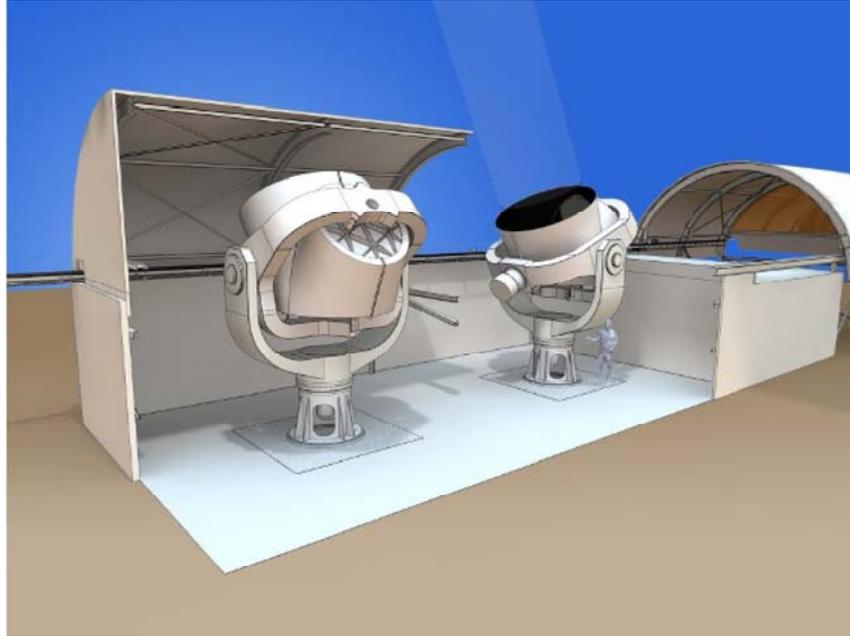


Figura 1. Recreación 3D del telescopio que albergará los polarímetros del instrumento.

El esquema de la Figura 2 muestra el diseño de cada uno de los polarímetros del instrumento que irá situado en el plano focal del telescopio. El diseño se basa en un módulo con interruptores desfasadores, que cambian de estado lo suficientemente rápido para eliminar el ruido $1/f$ que proviene de los amplificadores criogénicos de bajo ruido.

Analicemos el funcionamiento del instrumento desde la señal procedente del cielo que es inyectada en la bocina (feedhorn) hasta las señales detectadas de salida en los híbridos de 180° . El primer bloque del instrumento se encuentra dentro de un criostato (bloque azul de la Figura 2) enfriado a una temperatura de 20 K donde se generan las señales V_L y V_R proporcionales a las ondas que entran en la bocina con polarización circular a izquierdas y a derechas respectivamente. Las señales V_L y V_R son amplificadas por los amplificadores de bajo ruido (LNA) en dos fases, primero dentro del propio criostato (FEM, front end module) y después dentro del módulo posterior (BEM, back end module). Es necesaria una importante amplificación porque la señal de entrada es de una potencia muy baja.

Una vez amplificadas, las señales pasan por el módulo de conmutación que se encuentra a temperatura ambiente (bloques rojos de la Figura 2). Después, a través de híbridos de 180° , se extraen las cuatro señales de salida detectadas (parte derecha del esquema de la Figura 2). A través de la suma y resta de estas señales se obtienen los parámetros de Stockes (I, Q y U).

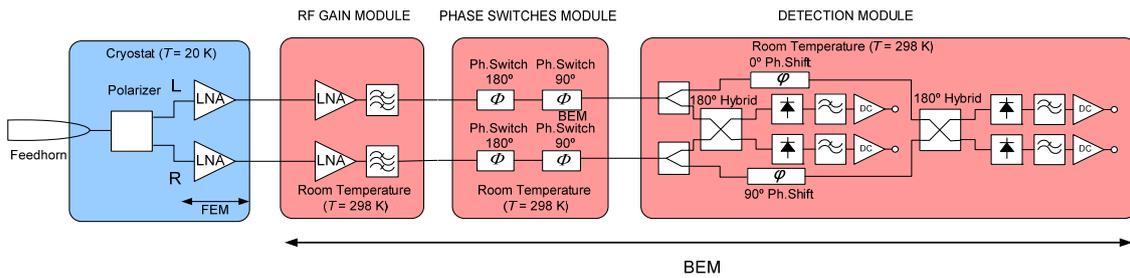


Figura 2. Diagrama esquemático de los polarímetros de QUIJOTE-Fase II (Proyecto Consolider).

El desafío que supone los objetivos científicos propuestos en el proyecto está fuertemente enlazado a desarrollos del estado del arte en la tecnología de amplificación de bajo ruido para ondas milimétricas. En la actualidad el mejor comportamiento en dispositivos de bajo ruido se obtiene usando fosforo de indio, InP (Figura 3), llegando a alcanzar temperaturas de ruido de alrededor de 12 K [1].

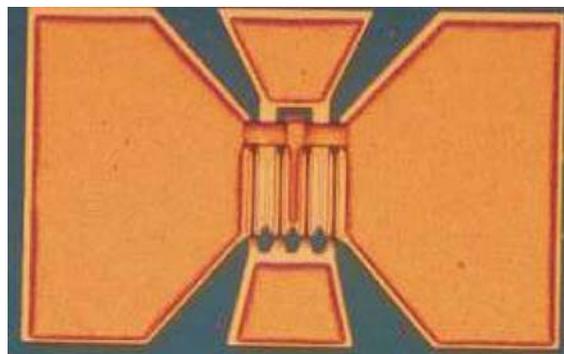


Figura 3.- Transistor HEMT de InP.

Sin embargo, esta tecnología se produce de manera comercial exclusivamente en Estados Unidos y la comercialización de sus productos está fuertemente restringida por las autoridades. Por tanto, resulta de vital importancia el desarrollo de tecnologías Europeas que permita acceder a amplificadores de muy bajo ruido para experimentos de astronomía y futuras aplicaciones comerciales.

2 Introducción

El objetivo de este trabajo es el diseño del amplificador de bajo ruido (LNA) que va incluido en el módulo delantero (FEM) del instrumento de medida del proyecto EPI. El diseño se centrará en buscar el mínimo ruido posible porque es el primer amplificador que recibe la señal medida desde el espacio y ésta es de muy baja potencia. Debido a que el amplificador se encuentra dentro de un criostato a una temperatura aproximada de 20 K será muy importante el consumo de corriente; cuanto más corriente requiera el amplificador más energía térmica disipará y el criostato se calentará. Otro de los requisitos importantes es la ganancia, debe ser lo más alta posible para que toda la parte de atrás del instrumento (BEM) no influya en el ruido total del sistema. Según la fórmula de Friis (1) la ganancia de la primera etapa (FEM) atenuaría el ruido (F2) de la segunda etapa (BEM).

$$F_{sys} = F_1 + \frac{F_2 - 1}{G_1} + \frac{F_3 - 1}{G_1 G_2} + \dots + \frac{F_n - 1}{G_1 G_2 \dots G_{n-1}} \quad (1)$$

El amplificador será diseñado bajo tecnología de la factoría francesa OMMIC con objeto de cumplir el objetivo de desarrollo tecnológico en empresas Europeas.

La estructura de la memoria se divide en ocho capítulos:

- **Motivación:** donde se ha expuesto la motivación y el marco del trabajo.
- **Introducción:** se han fijado los objetivos generales del proyecto nombrando las características básicas del diseño a realizar.
- **Tecnología:** se presenta en profundidad el proceso tecnológico de OMMIC sobre el que se sustenta el diseño del amplificador de bajo ruido.

- Estado del arte LNA en banda Q: se revisa el estado del arte en el diseño de LNA en banda Q tanto en artículos de revista como en productos comerciales.
- Diseño: se detalla el proceso de diseño del amplificador de bajo ruido.
- Yield: se realiza un análisis estadístico del número chips que cumplen unos requisitos de comportamiento cuando se realiza una producción de gran tirada. Este análisis sirve para determinar si el LNA diseñado es suficientemente robusto frente a las tolerancias del proceso.
- Conclusiones: se resume los resultados obtenidos del diseño y se plantean las líneas futuras de trabajo.
- Referencias: se recoge las referencias bibliográficas utilizadas en la confección del trabajo.

3 Tecnología

Con objeto de desarrollar tecnología europea se ha diseñado el LNA bajo la tecnología D007IH de OMMIC [2]. Esta tecnología es relativamente nueva, su primera versión data del año 2007, y sus siglas esconden algunas de sus principales características:

- D porque los transistores son de deplexión.
- 007 porque la longitud de puerta del transistor es de 70 nanómetros.
- IH porque los transistores son HEMT con dopado de fosfuro de indio (InP) en la capa activa.

El uso de dopado de InP (con una concentración del 70 %) en la capa activa hace que esta tecnología sea muy útil para aplicaciones de muy bajo ruido y permita realizar circuitos a frecuencias altas desde 10 hasta 180 GHz. La f_t del proceso es 300 GHz y su frecuencia máxima, f_{max} , es 350 GHz. En la Figura 4 se muestra un esquema de cómo se forman los distintos componentes dentro del proceso. Pueden distinguirse desde transistores, resistencias, líneas de transmisión, diodos o condensadores.

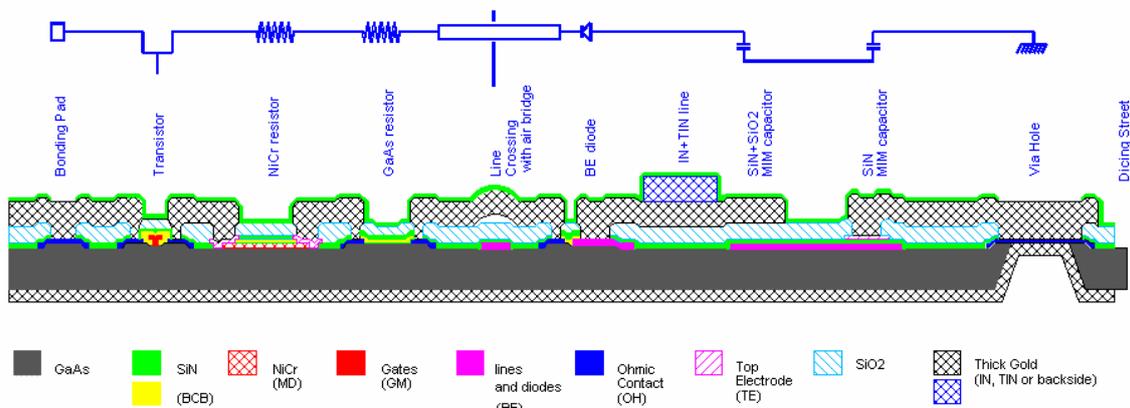


Figura 4. Capas del proceso de OMMIC D007IH.

3.1 Definición del sustrato dentro del simulador electromagnético

El conocimiento del proceso tecnológico es importante desde el punto de vista de las simulaciones electromagnéticas. OMMIC provee al usuario de librerías de simulación donde se especifican las características de cada uno de los componentes electrónicos del proceso. Para que la simulación electromagnética siga el mismo comportamiento del diseño realizado es necesario que quede bien definida la estructura de capas del proceso.

Existen multitud de simuladores comerciales para el diseño en radio frecuencia. Se ha optado por utilizar ADS (Advanced Design System) de la empresa norteamericana Agilent [3]. ADS es un simulador muy potente con plataforma de simulación tanto a nivel de circuito eléctrico como a nivel electromagnético. Centrándose en la parte electromagnética de ADS, también llamada Momentum, existe una pestaña donde puede definir las capas del sustrato.

En la Figura 5 viene definido el mapa de capas usado en el dibujo (layout) del LNA, desde la interfaz más externa llamada FreeSpace (espacio libre) hasta GND (tierra). En los siguientes puntos se detalla cada una de las capas utilizadas del proceso D007IH.

- Entre la primera capa de nitruro de silicio (Sin_0) y la capa de óxido de silicio van colocadas las capas conductoras más externas IN y TIN. La capa IN es la segunda capa metálica de interconexión de TiPtAu con espesor 1.25 μm . La capa TIN es una capa adicional a la capa IN del mismo material y con el mismo espesor que esta última.
- En la capa de óxido de silicio va colocado un vía (paso) para interconectar las capas IN, TIN con la siguiente capa conductora (TE). Esta vía está en la capa CO formada por una deposición dieléctrica de óxido de Silicio de 800 μm .
- La siguiente capa es TE que conforma el electrodo superior de los electrodos de los condensadores MIM. También se usa como protección entre las puertas de TiAl y las líneas de oro (Au) de manera que se garantice una alta fiabilidad en la conexión. El espesor de la capa es de 560 nm. El fabricante no da datos sobre el compuesto del que está formada.
- Por debajo de TE se encuentra la segunda capa de nitruro de silicio (Sin) que tiene implementado otro vía con la máscara CG. Esta máscara está formada por nitruro de silicio (Si_3N_4) y sirve como interconexión entre metales.

- La siguiente capa es BE. Formada por TiPtAu es una metalización usada para formar el electrodo inferior de los condensadores MIM. También se usa en los diodos de 3 μm . Su espesor es 650 nm.
- Después se sitúa la capa de sustrato formada por benzociclobuteno (BCB). Sobre una base de nitruro de silicio de 10 nm se deposita una capa de BCB. Se utiliza para sostener las puertas de los transistores con una capa de baja constante dieléctrica (2.65 [4]) de 0.8 μm de manera que las partes activas queden protegidas. Además de en transistores se encuentra en diodos y resistencias de GaAs y NiCr. En esta capa está definida una vía en la máscara CG para la interconexión entre metales.
- Por último se encuentra la capa resistiva MD. Es usada únicamente en las resistencias de NiCr. Tiene un espesor de 0.03 μm y una resistividad de 40 Ω por cuadro.

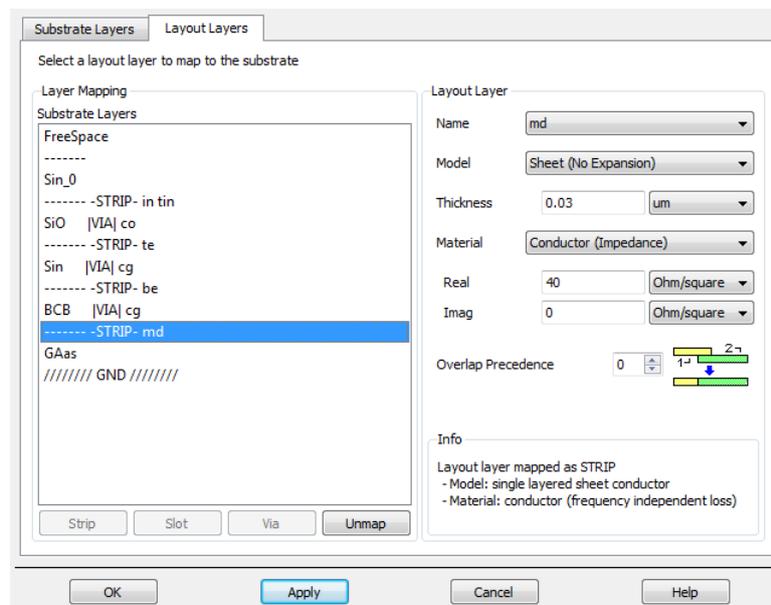


Figura 5. Capas de dibujo.

Existen muchas capas definidas dentro del proceso de OMMIC pero no se han tenido en cuenta debido a que en las simulaciones electromagnéticas que se realizarán sobre el LNA no se incluirán los elementos activos, es decir, los transistores.

4 Estado del arte de LNA banda Q

En este capítulo se recoge el estado del arte dentro de los LNA en banda Q (33 – 50 GHz) donde se encuentra enmarcado el proyecto EPI. Se dividirá esta recopilación del estado de arte en dos partes. En primer lugar se muestran artículos de revista y conferencias donde se presentan diseños de LNA en banda Q. Luego se exponen los amplificadores comerciales que puedan funcionar en la banda de 35 – 47 GHz (banda de trabajo requerida) y presenten un buen comportamiento.

4.1 Artículos de revista

A lo largo de los años 90 prolifera el diseño de LNA en banda Q sobre transistores HEMT de AsGa dopados con InP. Así en 1993 [10] se presenta un LNA de tres etapas con una ganancia plana sobre 22 dB en la banda de 35 – 50 GHz y una figura de ruido de 3 dB desde 41 a 45 GHz. El amplificador estaba basado en transistores HEMT de 150 nm de longitud de puerta con un tamaño total de chip de 2.3 x 1.0 mm². En [11] se presenta un receptor en banda Q formado por un LNA, un mezclador doblemente balanceado y un amplificador de IF (intermediate frequency). La respuesta del LNA desde 43.5 a 45.5 GHz es 20 dB de ganancia con 3.2 – 3.3 dB de figura de ruido. En [12] se logra diseñar un LNA en tecnología monolítica GaAs HEMT de 0.1 μm con cuatro etapas sobre las que se consigue una ganancia de 28 dB y figura de ruido de 2.5 dB. El comportamiento de este LNA marcaba el estado del arte a principios del año 1996. Durante ese mismo año, se diseña un LNA de tres etapas en banda Q [13] que mejora el comportamiento en ruido hasta obtener un valor medio de 1.8 dB desde 43.3 a 45.7 GHz. Más tarde, en el año 2005, se presenta un LNA con estructura cascodo [14] que presenta una figura de ruido de 2.5 dB con una ganancia de 20 dB. La principal ventaja de las estructuras cascodo es que su diseño es muy compacto reduciendo el área de fabricación hasta en 28% respecto a la estructuras convencionales.

4.2 Productos comerciales

El primero de los MMIC comerciales que se presentan es la referencia CGY2122XUH de la propia factoría francesa OMMIC, construido bajo la tecnología de 70 nm. Se trata de un LNA de 4 etapas que cubre la banda de 25 – 43 GHz con una figura de ruido de 1.5 dB, ganancia de 32 dB y un consumo total de 31 mA. Nótese que la figura de ruido sólo viene representada en el rango de 28 a 35 GHz y la banda de trabajo del LNA propuesto en este trabajo va de 35 a 47 GHz.

El segundo de los MMIC comerciales es de la factoría UMS (United Monolithic Semiconductors) y cubre la banda de frecuencias de 36 a 44 GHz. Presenta 3 dB de figura de ruido media, 19 dB de ganancia con un rizado de ± 0.5 dB y un consumo bajo de 45 mA.

Cabe reseñar que ninguno de los dos amplificadores comerciales mencionados cubre totalmente el ancho de banda requerido. Ésta es una de las razones por las que se decide diseñar el LNA propuesto en este trabajo.

5 Diseño

En este capítulo se detalla en profundidad el proceso de diseño del LNA. Partiendo de unas especificaciones técnicas se llegará al dibujo (layout) del LNA que es el fichero final que debe presentarse a la factoría (foundry) para su construcción.

5.1 MIC versus MMIC

Para el diseño de un amplificador de bajo ruido se dispone de dos tipos de circuitos, MIC y MMIC. Los MIC (Microwave Integrate Circuits) son circuitos híbridos formados por componentes individuales tales como semiconductores y componentes pasivos fijados al sustrato. La tecnología híbrida tiene algunas ventajas sobre la tecnología monolítica como son la utilización de componentes pasivos discretos con muy alto factor de calidad, la posibilidad de sintonizar la respuesta después de haberse construido y la reducción del tiempo de diseño respecto a los circuitos monolíticos porque se evita el tiempo de construcción en la factoría. Pero la principal ventaja de la tecnología híbrida sobre la tecnología monolítica es su excelente comportamiento en aplicaciones de muy bajo ruido debido, principalmente, a las bajas pérdidas dieléctricas del sustrato híbrido.

Sin embargo, el montaje de los circuitos MIC se hace complicado en frecuencias altas (por encima de la banda K, 18 GHz). Por ello se usan circuitos monolíticos (MMIC, Monolithic Microwave Integrate Circuits) cuando la banda de frecuencia de trabajo es suficientemente alta. Además son más baratos para grandes cantidades de producción, más pequeños y reproducibles, y pueden alcanzar anchos de bandas grandes debido a las bajas reactancias parásitas.

5.2 Especificaciones de diseño

La banda de trabajo está fijada por los requerimientos del instrumento, es decir, de 35 a 47 GHz. Las especificaciones técnicas preliminares están referidas a los parámetros de Scattering y al ruido. A continuación se citan los tres principales objetivos:

- $S_{11} = S_{22} < -15$ dB.
- $S_{21} > 30$ dB.
- NF (figura de ruido) < 1.6 dB.

Dado que el nivel de ganancia requerido es alto (30 dB) se opta por realizar un diseño de 4 etapas amplificadoras. Se ha elegido una límite de 1.6 dB en la figura de ruido de manera que la temperatura equivalente sea menor de 130 K (2) cuando el amplificador opere a temperatura ambiente. A lo largo de los años se ha demostrado que la temperatura equivalente de ruido disminuye alrededor de un factor 6 o 7, cuando el amplificador opera en condiciones criogénicas. Esto supone conseguir una temperatura equivalente de ruido de 19 K, valor cercano al estado del arte en tecnología de GaAs con dopado de InP (como es el proceso utilizado D007IH de OMMIC).

$$T_n(K) = 290 \cdot (10^{(NF/10)} - 1) \quad (2)$$

La experiencia nos dice que la respuesta del amplificador monolítico, una vez fabricado, puede moverse en banda, ya sea por encima o por debajo, unos cientos de MHz. Por tanto, durante el proceso de optimización se ampliara el ancho de banda de frecuencia de 35 – 47 GHz a 34 – 48 GHz.

Otro aspecto preliminar al diseño del LNA en el simulador es la elección del modelo de transistor. Se usará el modelo en pequeña señal porque es el que tiene información sobre parámetros de ruido. Como el modelo de gran señal se comprobara que la respuesta en Scattering no ha cambiando. De este modo se asegura un diseño robusto.

5.3 Análisis DC

Los transistores implementados dentro de la librería de componentes D007IH de OMMIC son del tipo mHEMT (metamorphic high electron mobility transistor). El primer paso en el diseño del amplificador es encontrar el punto de polarización óptimo de trabajo de los transistores. Se realiza un barrido de la tensión de puerta (v_{gs}) y drenador (v_{ds}) en el transistor buscando maximizar la ganancia y minimizar la temperatura equivalente de ruido.

La Figura 6 muestra la evolución de la temperatura mínima de ruido barriendo la tensión en la puerta del transistor desde -1 a -0.1 V y en el drenador desde +0.1 a +1.5 V. Se observa que el mínimo, 45.46 K, se encuentra para una tensión de puerta de -0.1 V y una tensión de drenador de +1.5 V. Bajo las mismas condiciones de barrido de tensiones, la máxima ganancia (Figura 7) tiene su máximo, 13.625 dB, para una tensión de puerta de -0.1 V y una tensión de drenador de +1.5 V.

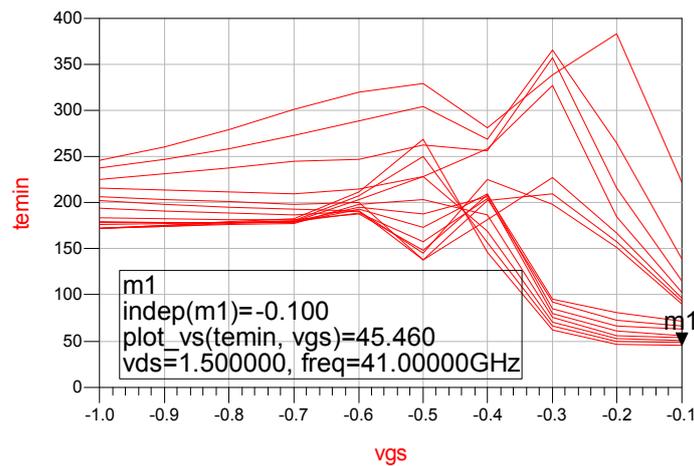


Figura 6.- Temperatura mínima de ruido versus v_{gs} (de -1 a -0.1 V) y v_{ds} (de +0.1 a +1.5 V, de arriba a abajo) a la frecuencia central de 41 GHz.

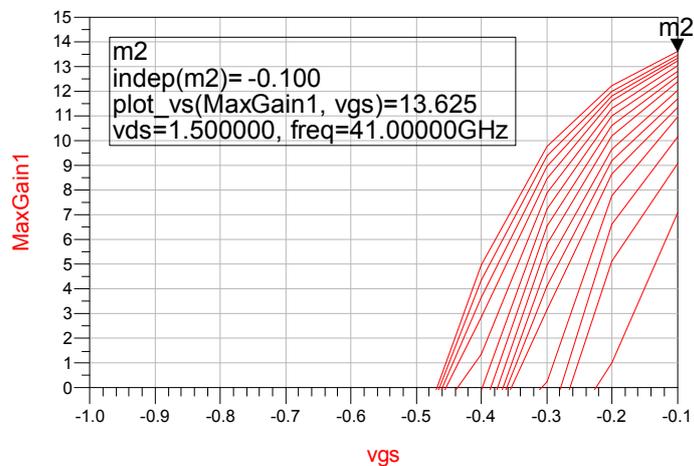


Figura 7.- Máxima ganancia versus v_{gs} (de -1 a -0.1 V) y v_{ds} (de +0.1 a +1.5 V, de abajo a arriba) a la frecuencia central de 41 GHz.

A continuación se procede a calcular el consumo de corriente que tendrá el transistor en ese punto de polarización. A través de unas tablas que proporciona el fabricante se puede obtener el consumo de corriente multiplicando la corriente normalizada por unidad de longitud (I_{DS0}) por la anchura de puerta L_g (3),

$$I(mA) = I_{DS0}(mA/mm) \times L_g(mm) \quad (3)$$

Para $v_{gs} = -0.1$ V y $v_{ds} = +1.5$ V, $I_{DS0} = 257.4$ mA/mm y por tanto el consumo de corriente es de 15.4 mA teniendo en cuenta que los transistores tienen una anchura de puerta de 60 μ m, 4 dedos de puerta con una anchura de 15 μ m cada uno. Al tener el amplificador 4 etapas el consumo total asciende a 61.6 mA en temperatura ambiente (RT). Cuando el LNA esté enfriado su consumo se reducirá en torno a un 70 % hasta 18 mA. Este consumo es demasiado alto por lo que se busca un consumo en criogenia por debajo de 12 mA que equivale a 40 mA en RT, 10 mA por etapa.

Conservando v_{gs} en -0.1 V y bajando v_{ds} a +0.8 V, $I_{DS0} = 153.55$ mA/mm con lo que el consumo por etapa es de 9.21 mA (3). El amplificador, por tanto, tendrá un consumo total de 36.8 mA. Tradicionalmente el punto de mínimo ruido se encuentra en tensiones v_{ds} de 0.8, 0.9 voltios aunque el modelo del transistor en esta tecnología nos dice que está en 1.5 V.

Tomando como punto de polarización definitivo: $v_{gs} = -0.1$ V y $v_{ds} = +0.8$ V la ganancia máxima del transistor es 12.39 dB (Figura 7) y la temperatura mínima de ruido es 71.55 K (Figura 6).

5.4 Realimentación en fuente

En el diseño de amplificadores de bajo ruido con transistores operando en modo fuente común es habitual que haya una fuerte desadaptación de entrada cuando se le presenta al transistor la impedancia óptima de ruido. Una de las técnicas más aceptadas entre los diseñadores es incluir una realimentación en la fuente del transistor. J. Engberg [5] presentó en 1974 un método de optimización de amplificadores de bajo ruido. Se proponía la utilización de configuraciones serie – paralelo de manera que la admitancia conjugada de entrada sea igual a la admitancia óptima de ruido. Además con la utilización de redes sin pérdidas se consideraba que el mínimo ruido se mantenía constante porque no se añadía ruido en la realimentación. L. Besser [6] añadió un año más tarde la variación de la figura de ruido en función de la red de realimentación serie – paralelo en fuente. En [7] se presentan fórmulas exactas para la figura de ruido teniendo en cuenta la realimentación tanto paralela como serie. En 1985 [8] se introduce la técnica de realimentación en fuente dentro de un amplificador monolítico en banda X (8 – 12 GHz).

Con objeto de obtener el mejor comportamiento en ruido se añade realimentación en la fuente del transistor mediante una línea de transmisión y un paso a masa. Apoyándose en el simulador se optimiza el valor de las dimensiones de la línea (ancho y largo) hasta que el coeficiente de reflexión óptimo de ruido (S_{opt}) y el coeficiente de reflexión de entrada conjugado (S_{11}^*) estén lo más próximo posible dentro de la carta de Smith (Figura 8).

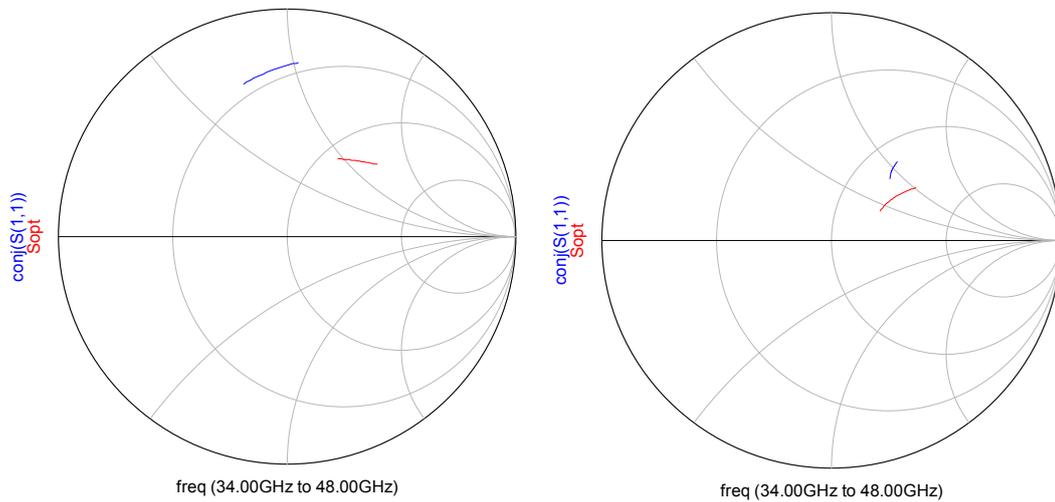


Figura 8.- S_{opt} (rojo) y S_{11}^* (azul) del transistor dentro de la carta de Smith, antes (parte izquierda) y después (parte derecha) de incluir la realimentación serie.

En el esquema de la Figura 9 se observa las líneas de transmisión TL1 y TL2 que forman la realimentación en fuente del transistor. Tienen una anchura de $10\ \mu\text{m}$ y una longitud de $220\ \mu\text{m}$.

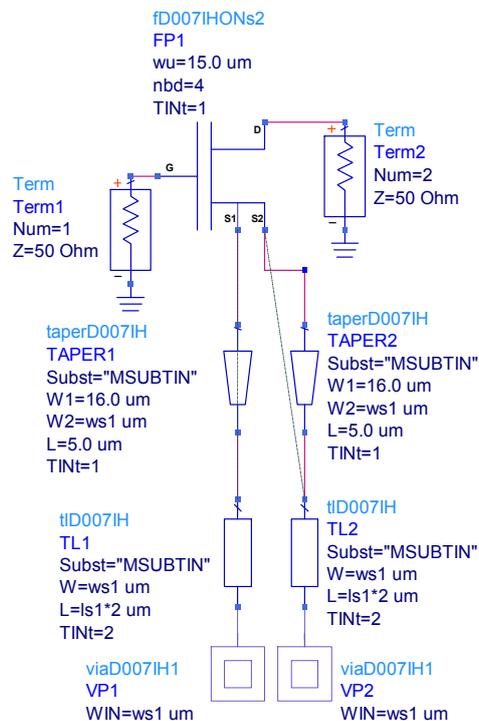


Figura 9.- Esquema del transistor con la realimentación en sus dos terminales de fuente.

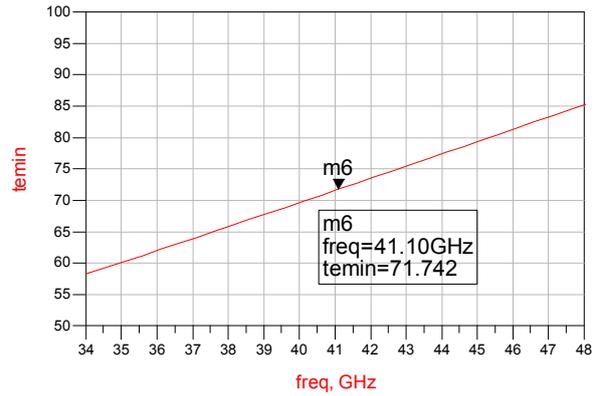
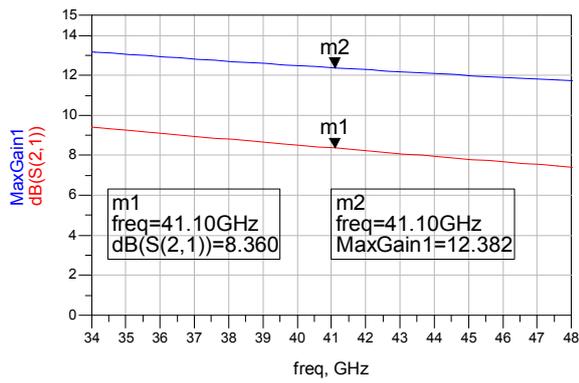


Figura 10.- A la izquierda, Ganancia máxima teórica (color azul) y S21 (color rojo) del transistor sin realimentación. A la derecha, temperatura de ruido mínima.

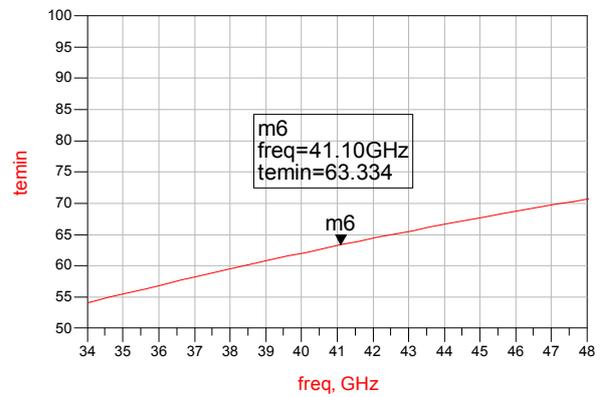
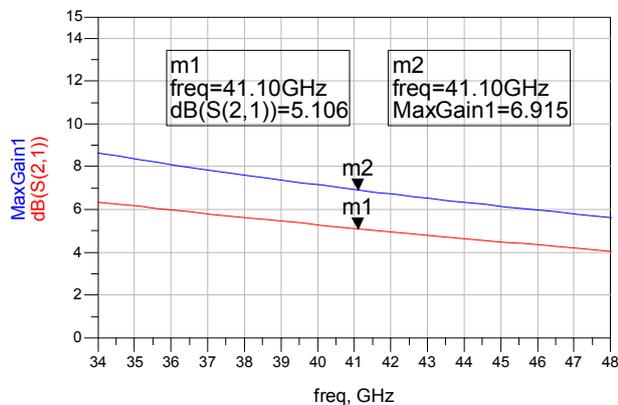


Figura 11.- A la izquierda, Ganancia máxima teórica (color azul) y S21 (color rojo) del transistor con realimentación en fuente. A la derecha, temperatura de ruido mínima.

La Figura 10 muestra la máxima ganancia y la temperatura de ruido para el transistor cuando no está realimentado. Se consigue un valor medio de 8.37 dB en la ganancia en transferencia (S_{21}) y 71.8 K de temperatura de ruido en la banda de 34 a 48 GHz. Cuando se incluye la realimentación en fuente la temperatura de ruido baja hasta 63 K de media. Esta mejora se debe a que la realimentación de fuente aproxima la impedancia de entrada del transistor al punto de impedancia óptima de ruido. Como contrapartida la ganancia (S_{21}) cae en media hasta 5.13 dB.

5.5 Diseño en esquemático

Una vez analizado el transistor se procede a incluir las redes de adaptación y polarización. Se diseñan las cuatro etapas del amplificador de forma secuencial, etapa por etapa. Se pretende realizar las redes de adaptación lo más sencillas posible, con líneas de transmisión serie, de tal forma que el diseño sea robusto, fiable y de fácil construcción.

Las dos primeras etapas del amplificador se optimizan buscando el mejor comportamiento de ruido. Las dos siguientes sirven para conseguir la ganancia deseada y planaridad en la respuesta.

A continuación se desglosa el proceso de diseño de las etapas así como de las redes de polarización de puerta y drenador que suministrarán la corriente necesaria para el transistor.

5.5.1 Red de polarización

Una de las partes importantes del diseño son las redes de polarización de puerta y fuente del transistor. Permiten polarizar el transistor en continua mientras que deben ser transparentes para el comportamiento de radiofrecuencia (RF) del amplificador.

Se ha dividido la red de polarización en un corto circuito y una línea $\lambda/4$ a la frecuencia central que desfasa 90° para conseguir el circuito abierto a RF. El cortocircuito está formado por un condensador de valor 0.35 pF y la línea $\lambda/4$ tiene una longitud de 702 μm y una anchura de 10 μm . La Figura 12 muestra el diseño de la red de polarización donde se distingue, en la parte superior por encima de la T TEE1, el condensador que hace de corto circuito. Por debajo de TEE1 está la línea $\lambda/4$. El terminal libre en TEE1 marcado con un punto rojo es donde se sitúa el acceso al contacto de DC desde el cual se inyecta la tensión de puerta o drenador.

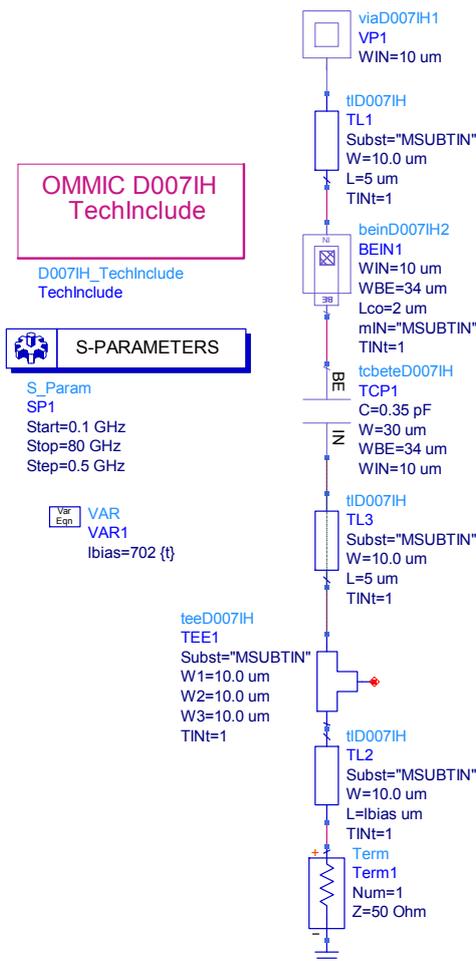


Figura 12.- Red de polarización del transistor.

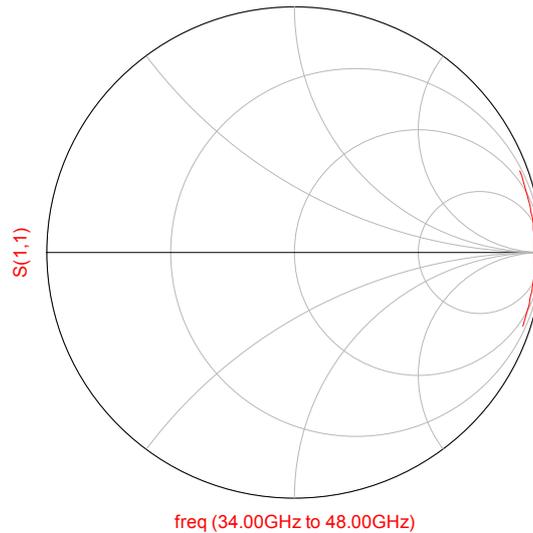


Figura 13.- Respuesta de la red de polarización en la carta de Smith.

En la Figura 13 se observa la respuesta de la red de polarización en la carta de Smith a través del coeficiente de reflexión. La red presenta un circuito abierto con muy pocas pérdidas (los valores están cerca del borde la carta). Además está bien centrada en 41 GHz.

Con objeto mejorar la estabilización en baja frecuencia se incluye entre la red de polarización y el contacto de DC la siguiente red (Figura 14),

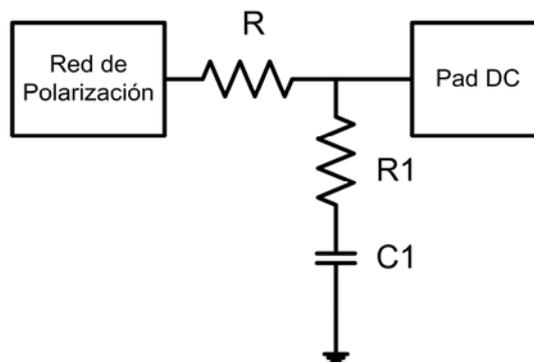


Figura 14.- Red de estabilización en baja frecuencia.

Tanto en la red de puerta como en la de drenador $R1=10 \Omega$ y $C1=4 \text{ pF}$. Sin embargo el valor de R es 10Ω para la red de drenador y 250Ω para la red de puerta.

5.5.2 Primera etapa amplificadora: Red de Entrada

La primera etapa del amplificador está formada por la red de adaptación de entrada y la red de polarización de puerta del primer transistor. En la red de entrada se colocan dos líneas de transmisión serie junto a un condensador de desacoplo (TCP1 en la Figura 15). Este condensador es necesario para aislar la señal de radiofrecuencia de la señal DC de polarización de los transistores. La red de

polarización se añade como un subcircuito llamado "DCgate_short". Los objetivos que se marcan en la simulación de la etapa son una adaptación de entrada menor de -15 dB y una figura de ruido menor de 1 dB (ó 75 K en temperatura de ruido). En las primeras etapas de un amplificador de bajo ruido es muy importante minimizar el ruido. Por ello se prioriza la optimización de la figura de ruido durante la simulación de la red de entrada.

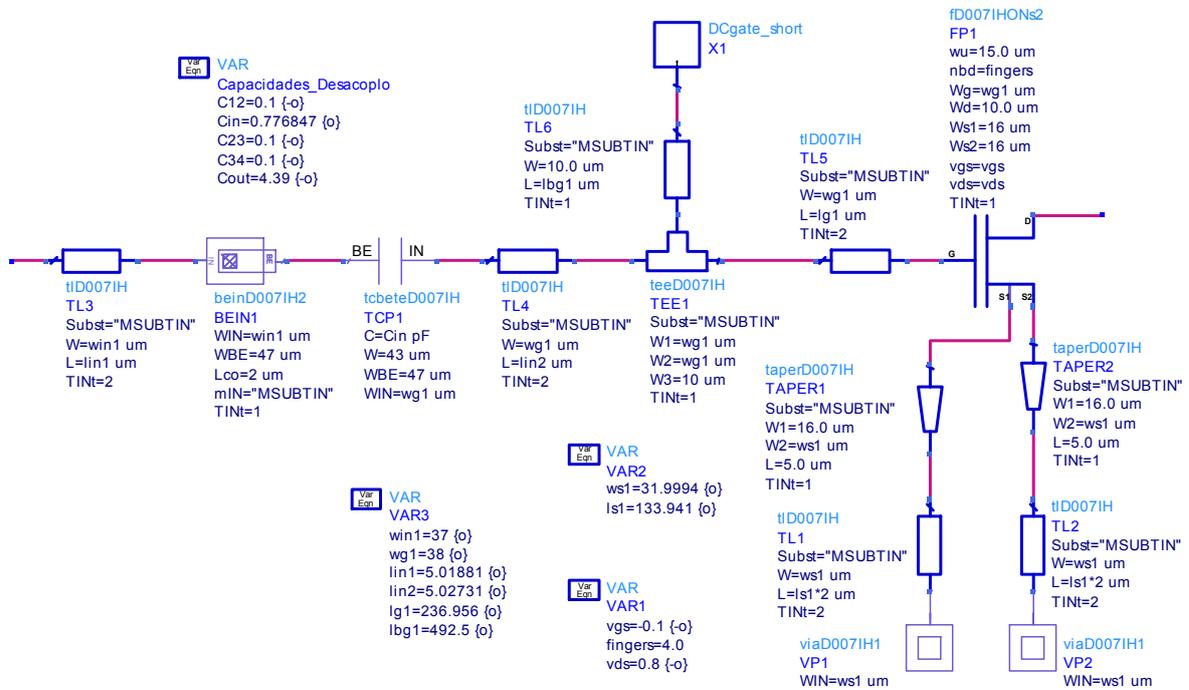


Figura 15.- Diseño en esquemático de la primera etapa amplificadora.

A continuación se representan algunos de los resultados fruto de la simulación en parámetros de Scattering y ruido.

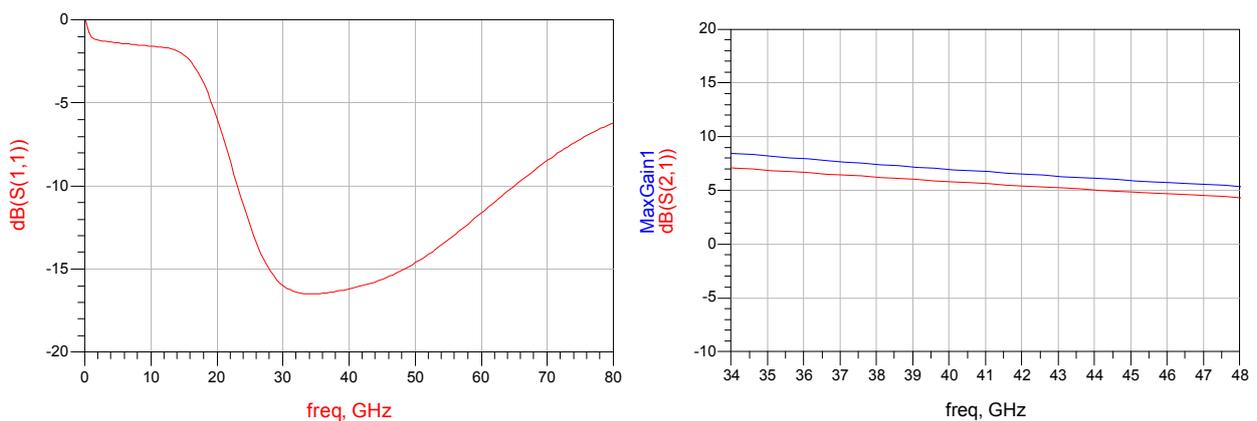


Figura 16.- Primera etapa amplificadora. Parte izquierda: Adaptación de entrada S₁₁. Parte derecha: Máxima ganancia (azul) y ganancia en transferencia S₂₁ (rojo).

En la parte izquierda de la Figura 16 se muestra la adaptación de entrada de la primera etapa amplificadora en un rango amplio de frecuencias, de 100 MHz a 80 GHz. El valor medio dentro de la

banda de trabajo, de 34 a 48 GHz, es -16.035 dB. En la parte derecha de la Figura 16 se representa la ganancia en transferencia, S_{21} , que tiene un valor medio de 5.626 dB con un rizado de 2.375 dB entre el valor máximo, 6.683 dB, y mínimo, 4.487 dB, dentro de la banda de trabajo. Aunque este rizado es demasiado alto, la respuesta plana se buscará con las últimas etapas.

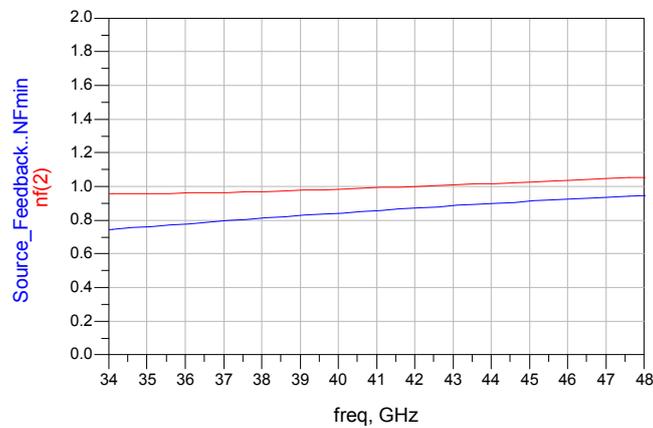


Figura 17.- Figura de ruido mínima para el transistor realimentado (azul) y figura de ruido de la primera etapa amplificadora (rojo).

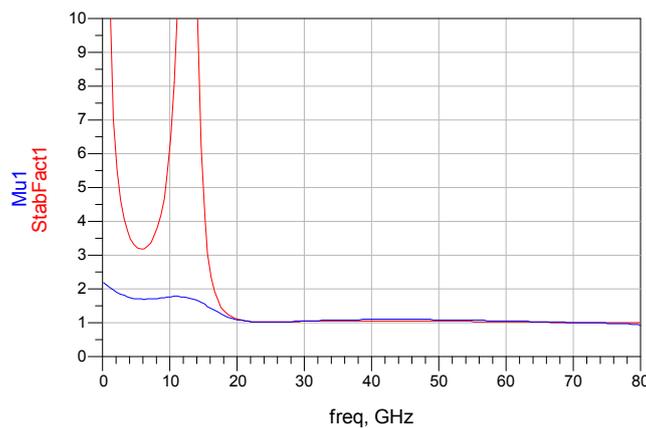


Figura 18.- Factores de estabilidad de la primera etapa amplificadora, μ (azul) y K (rojo).

En la Figura 17 se compara la figura de ruido mínima del transistor realimentado (en color azul) que tiene un valor medio de 0.85 dB (63 K) y la figura de ruido de la primera etapa donde se consigue un valor medio de 0.995 dB (74.71 K).

Por otro lado, en la Figura 18 se analiza la estabilidad del circuito a través de los factores K (4) y μ (5). Se define la estabilidad de un circuito como su capacidad de resistencia a la oscilación. Estos factores definen el grado de estabilidad de que se dispone, es decir, si el circuito será estable de manera condicional o incondicional. Los valores mínimos obtenidos en la banda son $K = 0.995$ y $\mu = 0.921$. Estos valores son menores de 1 por lo que la primera etapa no es estable. Sin embargo el objetivo de estabilidad se buscará en las dos últimas etapas.

La estabilidad está relacionada con la ganancia de tal forma que en baja frecuencia donde los amplificadores tienen mucha ganancia es más probable que estos factores μ y K estén por debajo 1 y el circuito sea inestable.

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2 \cdot |S_{12} \cdot S_{21}|} > 1$$

$$\Delta = S_{11} \cdot S_{22} - S_{12} \cdot S_{21} < 1 \quad (4)$$

$$\mu = \frac{1 - |S_{11}|^2}{|S_{22} - \Delta \cdot S_{11}^*| + |S_{12} \cdot S_{21}|} > 1$$

$$\Delta = S_{11} \cdot S_{22} - S_{12} \cdot S_{21} < 1 \quad (5)$$

5.5.3 Segunda etapa amplificadora: Red entre los transistores 1º y 2º

La segunda etapa comprende la red que conecta el primer y segundo transistor además de la red de polarización de drenador del primer transistor y de puerta del segundo transistor (Figura 19). Al disponer de una ganancia baja en la primera etapa el ruido de la segunda etapa contribuye a aumentar el ruido total de amplificador según la fórmula de Friis (1). Por tanto, se incrementa el límite máximo permitido en la optimización de la figura de ruido hasta 1.2 dB. El límite para la adaptación de entrada vista desde el S_{11} se mantiene en un valor por debajo de -15 dB.

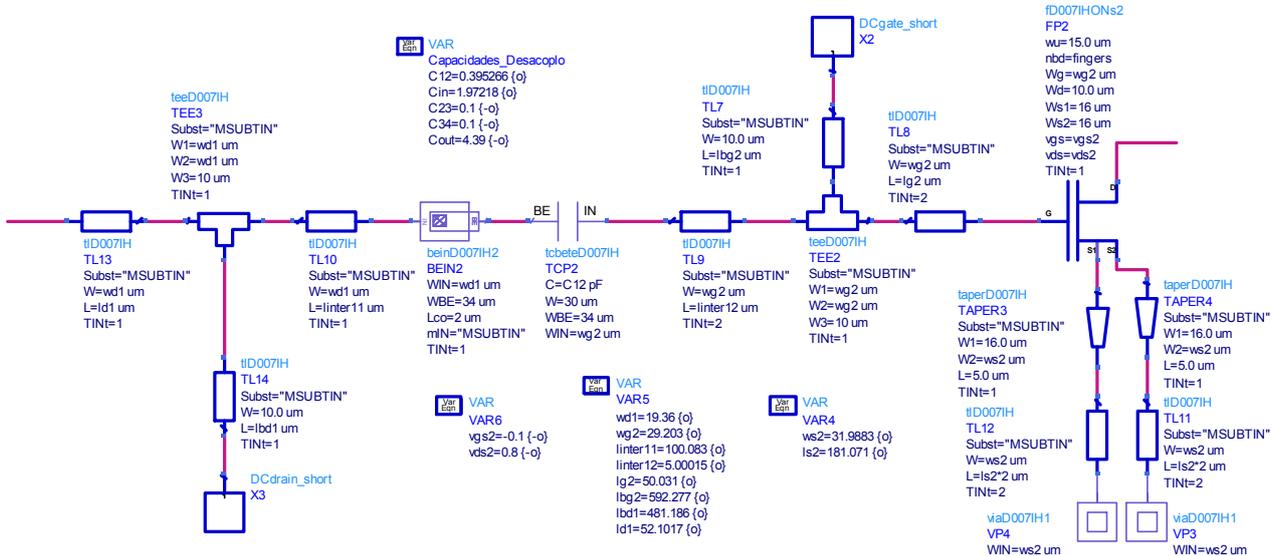


Figura 19.- Red de adaptación entre los transistores 1º y 2º.

En la parte izquierda de la Figura 20, presentada a continuación, se observa la adaptación de entrada de la primera y segunda etapas amplificadoras. Respecto a la primera etapa, el valor medio en banda ha mejorado hasta obtener -20.85 dB. La ganancia en transferencia, que viene representada en la

parte derecha (Figura 20), tiene un valor medio en banda de 10.638 dB con un gran rizado de 6.149, desde un valor máximo de 13.74 dB a un valor mínimo de 7.591 dB.

En la Figura 21 se observa como la figura de ruido de las etapas 1 y 2 ha aumentado hasta un valor medio de 1.23 dB (94.96 K en temperatura de ruido). La Figura 22 muestra el nivel de estabilidad del amplificador. Se obtienen los siguientes valores mínimos: factor $\mu = 0.525$ y factor $K = 0.352$. Por tanto, el amplificador sigue siendo inestable. Se aprecia esta inestabilidad en puntos de alta frecuencia (entre 70 y 80 GHz).

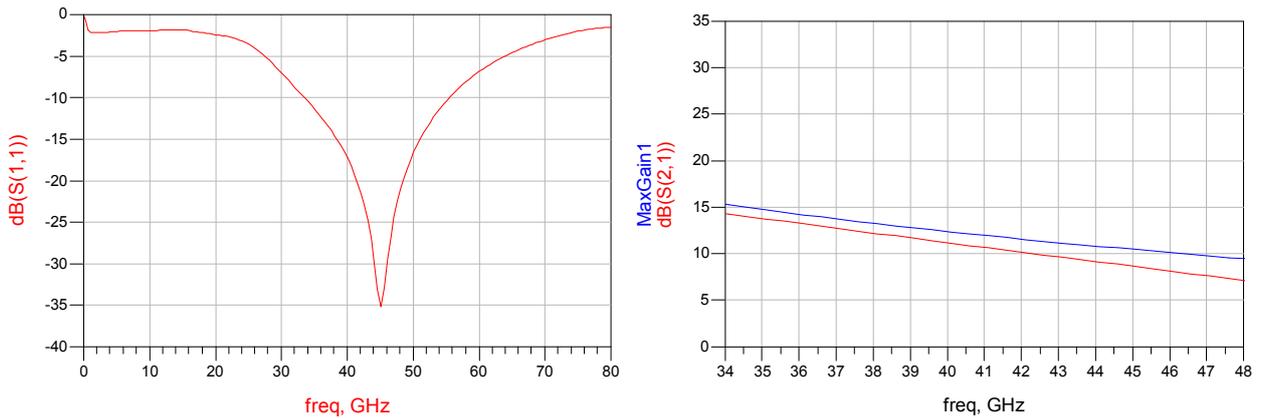


Figura 20.- Segunda etapa amplificadora. Parte izquierda: Adaptación de entrada S_{11} . Parte derecha: Máxima ganancia (azul) y ganancia en transferencia S_{21} (rojo).

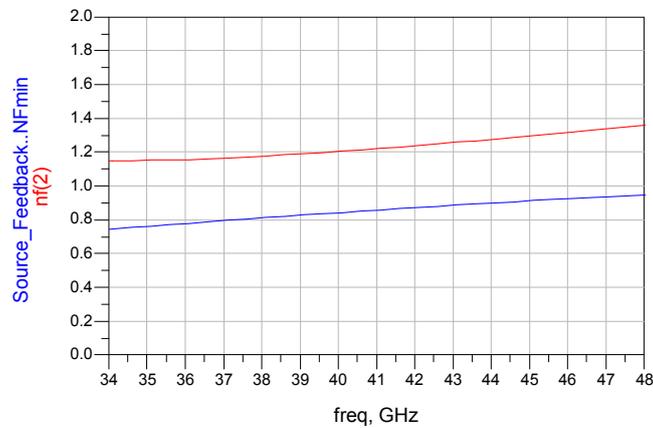


Figura 21.- Figura de ruido mínima para el transistor realimentado (azul) y figura de ruido de la segunda etapa amplificadora (rojo).

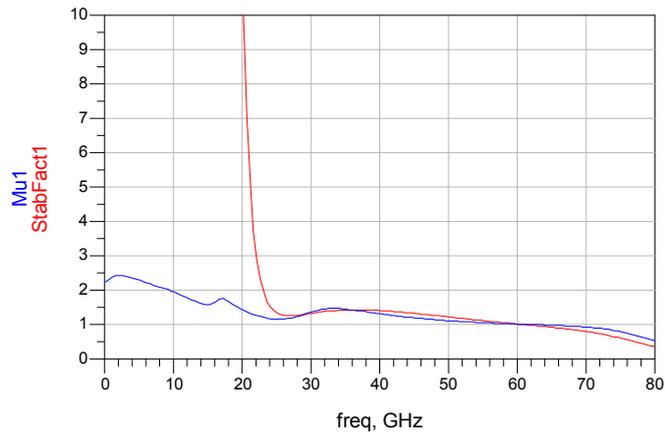


Figura 22.- Factores de estabilidad de la segunda etapa amplificadora, μ (azul) y K (rojo).

5.5.4 Tercera etapa amplificadora: Red entre los transistores 2º y 3º

La tercera etapa añade al amplificador la red de adaptación entre el segundo y tercer transistor. Están incluidas las redes de polarización de drenador del segundo transistor y de puerta del tercer transistor (Figura 23). Debido a la que ganancia en las dos etapas anteriores no es excesivamente buena, apenas 10 dB, se decide seguir aumentando el objetivo de figura de ruido hasta 1.4 dB. El objetivo de la adaptación de entrada continúa en un valor menor de -15 dB. En esta tercera etapa ya se incluyen objetivos de ganancia y estabilidad. Para la ganancia en transferencia, S_{21} , se fija un límite mínimo de 23 dB y uno máximo de 25, de forma que se mantenga un rizado inferior a 2 dB. En cuanto a la estabilidad se toma el parámetro μ como referencia y se intenta conseguir que desde 100 MHz hasta 80 GHz su valor esté por encima de 1.1, por motivos de seguridad, de manera que el amplificador sea incondicionalmente estable y no tienda a oscilar. La estabilidad es un aspecto fundamental en amplificadores de bajo ruido y se decide priorizar el factor μ . El factor de ruido es menos crítico porque, después de 3 etapas, la ganancia es suficientemente alta para que la contribución de ruido en este punto sea igual al obtenido con las dos primeras etapas.

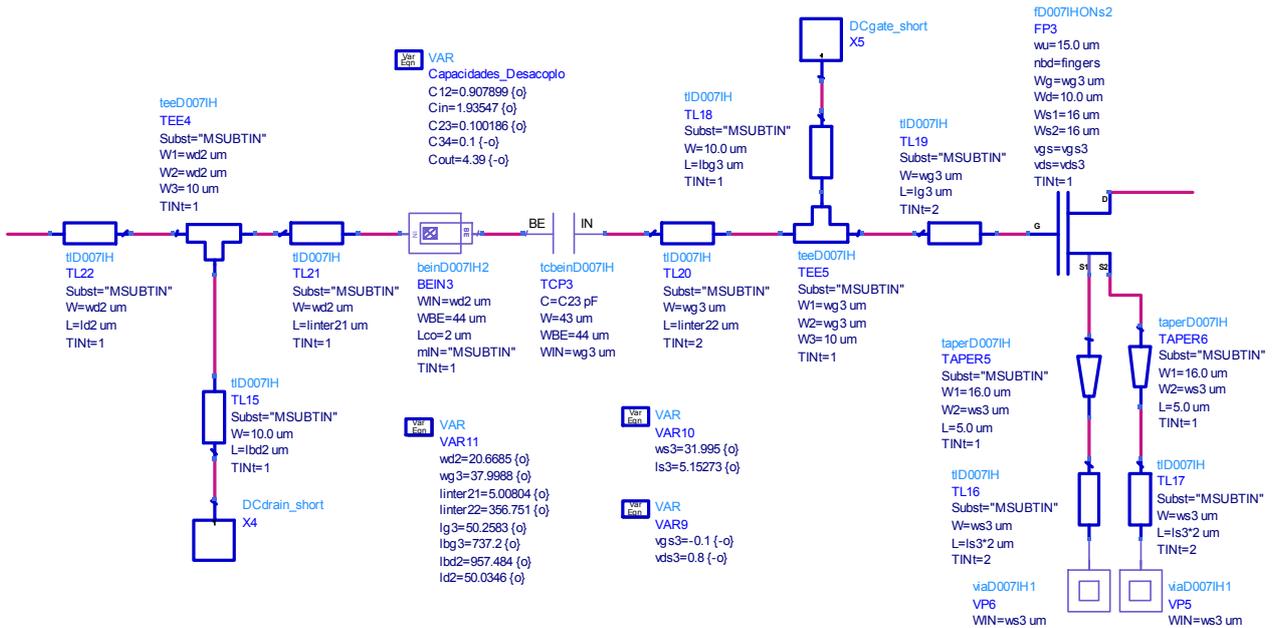


Figura 23.- Red de adaptación entre los transistores 2º y 3º.

En la parte izquierda de la Figura 24 se muestra la adaptación de entrada del amplificador con la tercera etapa incluida. Dentro de la banda de trabajo se consigue un valor medio de -18.1 dB. En la parte derecha de esta figura se muestra como el S_{21} , ó ganancia en transferencia, ha aumentado hasta un valor medio de 23.3 dB con un rizado de 1.67 dB (desde 24.6 a 22.9 dB).

A continuación, en la Figura 25, se observa el aumento de ruido hasta 1.49 dB como valor medio en banda (118.8 K en temperatura de ruido). Este aumento está provocado por la búsqueda de ganancia en el amplificador. El coeficiente de reflexión de entrada se aleja del coeficiente óptimo de ruido provocando el aumento de ruido. Se ha pasado de disponer de 10 dB a 23 dB de ganancia y de generar una temperatura equivalente de ruido de 94.9 K a 118 K.

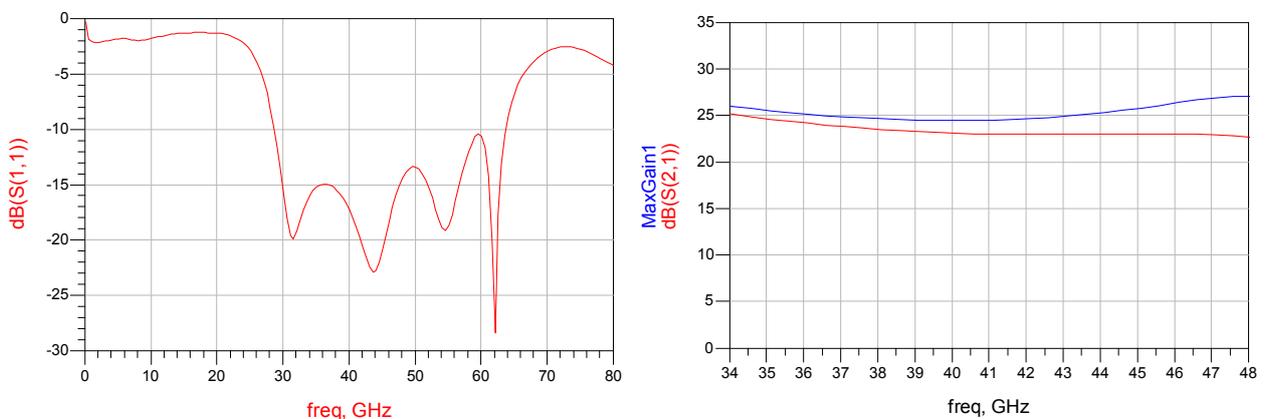


Figura 24.- Tercera etapa amplificadora. Parte izquierda: Adaptación de entrada S_{11} . Parte derecha: Máxima ganancia (azul) y ganancia en transferencia S_{21} (rojo).

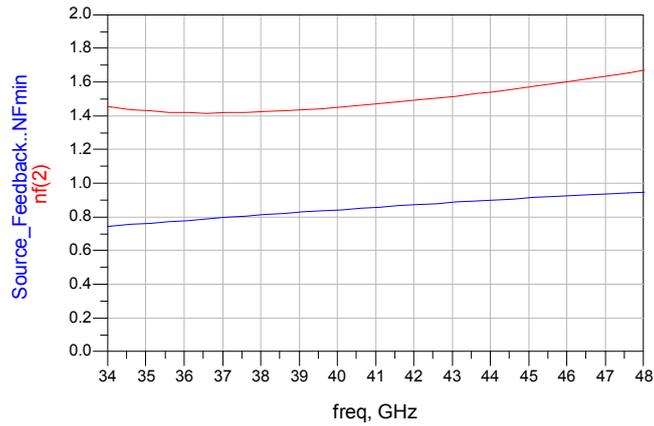


Figura 25.- Figura de ruido mínima para el transistor realimentado (azul) y figura de ruido de la tercera etapa amplificadora (rojo).

En cuanto a la estabilidad (Figura 26) el mínimo del factor K está en 1.528 y el del factor μ en 1.1, asegurándose que el amplificador no oscile desde baja hasta altas frecuencias. El mínimo del factor K revela una posible inestabilidad que intentara disiparse en la siguiente etapa.

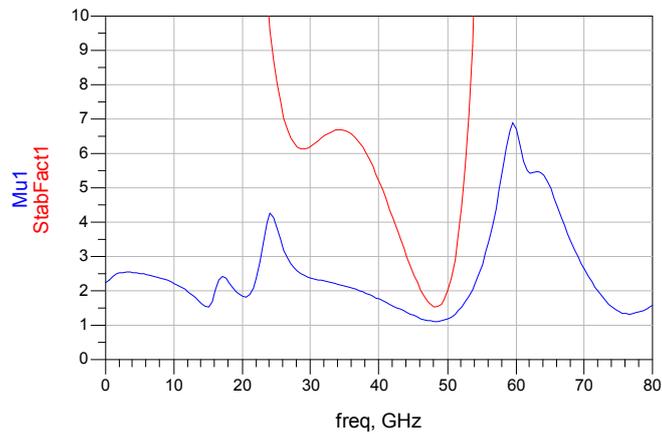


Figura 26.- Factores de estabilidad de la tercera etapa amplificadora, μ (azul) y K (rojo).

5.5.5 Cuarta etapa amplificadora: Red entre los transistores 3º y 4º y Red de Salida

La última etapa amplificadora comprende la red de adaptación entre el tercer y cuarto transistor y la red de adaptación de salida. Además se incluyen las tres redes de polarización restantes, drenador del tercer transistor, puerta y drenador del cuarto transistor (véase Figura 27 a continuación). Con objeto de buscar una respuesta más plana en la ganancia del amplificador así como tener una buena adaptación de salida se añade una resistencia en serie de valor bajo, 10Ω , en la red de salida justo después del condensador de desacoplo de DC. En esta cuarta etapa de simulación el amplificador está diseñado por completo y los objetivos de comportamiento se fijan dentro de las especificaciones iniciales de diseño (5.2), esto es, adaptaciones de entrada y salida (S_{11} y S_{22} respectivamente) por debajo de -15 dB ganancia en transferencia (S_{21}) comprendido entre 32 y 33 dB de modo que el rizado este acotado en 1 dB, figura de ruido por debajo de 1.6 dB, y factor de estabilidad μ por encima de 1.1. Tanto la ganancia, el

ruido y la estabilidad serán los objetivos con más relevancia dotándoles de un peso de valor 10 durante la simulación.

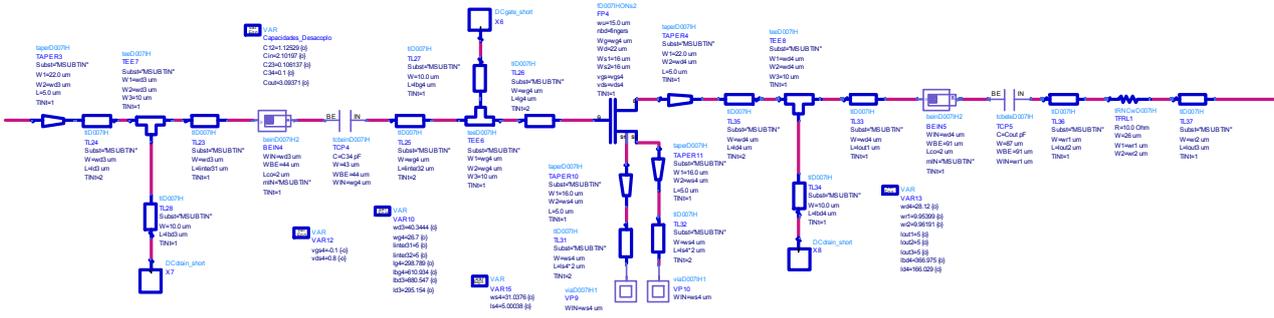


Figura 27.- Red de adaptación entre los transistores 3º y 4º más la red de Salida.

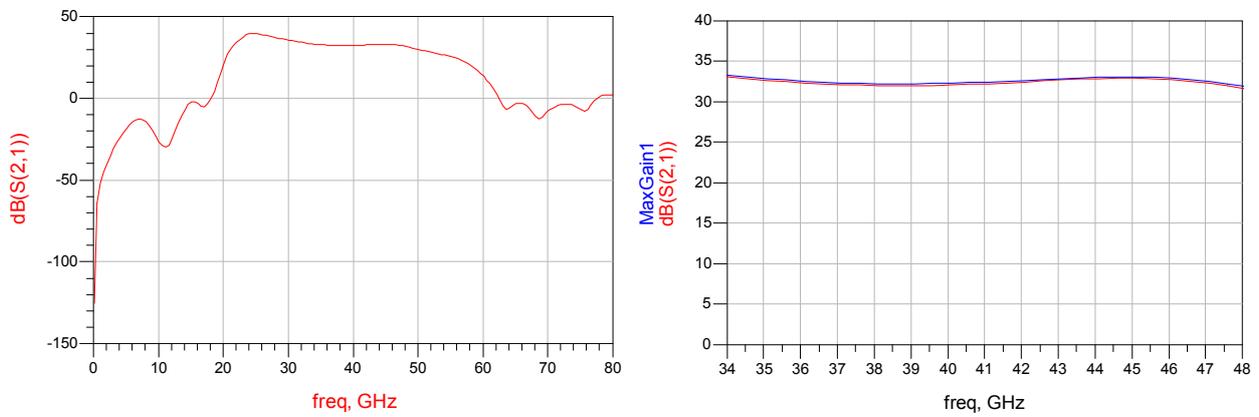


Figura 28.- LNA de 4 etapas. Parte izquierda: ganancia en transferencia S_{21} desde 100 MHz a 80 GHz. Parte derecha: Máxima ganancia (azul) y ganancia en transferencia S_{21} (rojo) dentro de la banda de trabajo de 35 a 47 GHz.

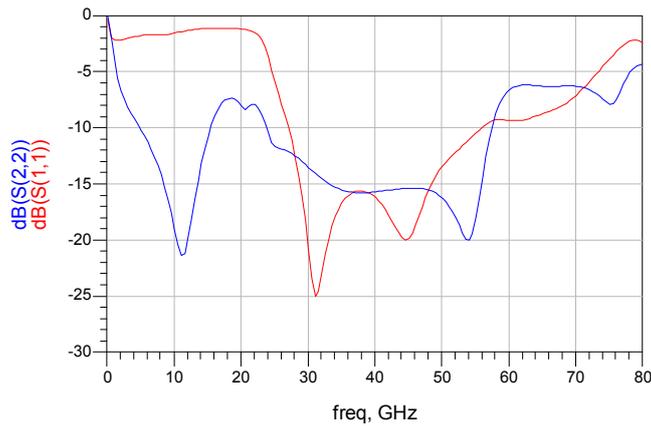


Figura 29.- Adaptación de entrada, S_{11} (rojo) y adaptación de salida, S_{22} (azul) del LNA de 4 etapas.

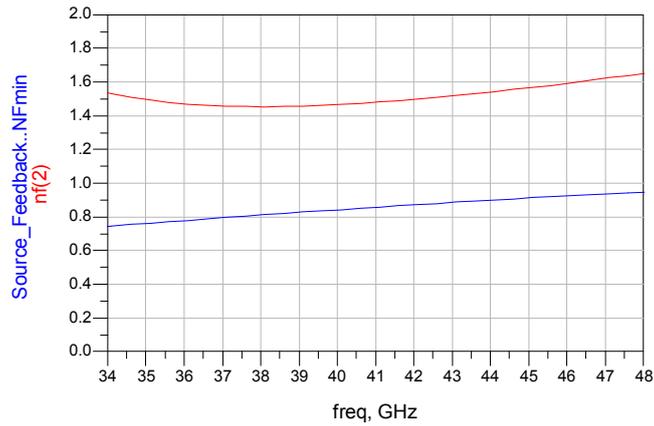


Figura 30.- Figura de ruido minima para el transistor realimentado (azul) y figura de ruido del LNA de 4 etapas (rojo).

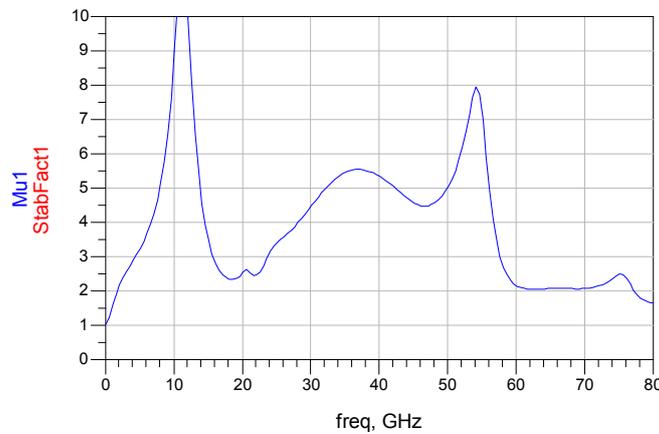


Figura 31.- Factores de estabilidad del LNA de 4 etapas, μ (azul) y K (rojo).

En la Figura 28 se representa la ganancia de transferencia, S_{21} , sobre dos intervalos de frecuencia diferentes. Su valor medio dentro de la banda de trabajo de 35 a 47 GHz es 32.39 dB con un rizado de 0.908 dB entre el punto más alto de ganancia, 32.88dB, en la parte baja de la banda y el punto más bajo de ganancia, 31.97 dB, en la parte alta de la banda de trabajo. La Figura 29 muestra las adaptaciones de entrada (S_{11} en rojo) y salida (S_{22} en azul). Se obtiene un valor medio en banda de S_{11} de -17.32 dB y un S_{22} de -15.58 dB.

El resultado de la figura de ruido se encuentra en la Figura 30 donde se comprueba que, casi en la totalidad de la banda, se encuentra por debajo de 1.6 dB con un valor medio de 1.507 dB (120.33 K). La estabilidad del amplificador está asegurada según lo datos extraídos de la Figura 31. El factor K tiene su mínimo en 10.077 (ni siquiera aparece en la Figura 31) y el factor μ se encuentra más ajustado en bajas frecuencias obteniendo un mínimo de 1.009. Quizá este valor en el factor μ sea algo justo para asegurar al 100% la estabilidad del amplificador. Sin embargo se podrá corregir este valor durante las posteriores simulaciones electromagnéticas.

5.5.6 Ajustes del diseño esquemático

Uno de los aspectos más importantes en el diseño del LNA es el dibujo de sus pistas y componentes (layout) que se entregará a la factoría como esquema de construcción. Como el precio por unidad de superficie (€/mm^2) es alto, es necesario que el diseño del LNA sea lo más compacto posible en sus dimensiones físicas. El ajuste se realiza en la dimensión transversal sobre las líneas $\lambda/4$ de las redes de polarización.

En primer lugar, se toma una longitud de $550 \mu\text{m}$ como referencia en la red de polarización de puerta. Teniendo fijada la longitud del cortocircuito de polarización en $264.5 \mu\text{m}$, la longitud ajustable será de $285.5 \mu\text{m}$ (Figura 32). Además se descuenta de esta longitud ajustable la mitad de la anchura de la T que conecta la red polarización con el camino de RF del LNA. En la Tabla 1 se recogen las longitudes totales en cada red de polarización de puerta.

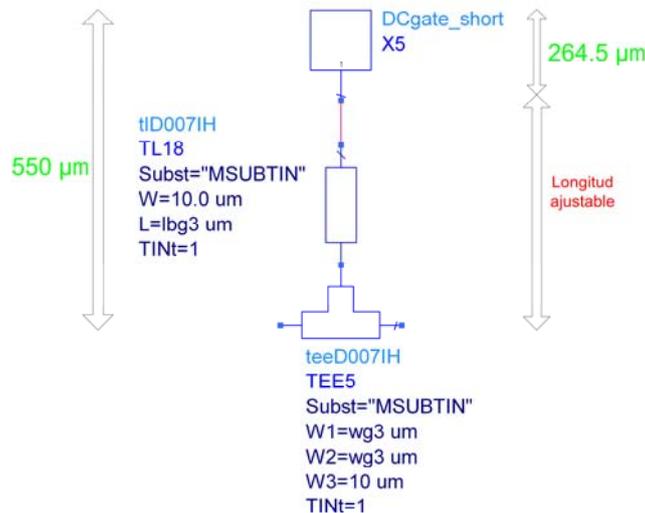


Figura 32.- Diseño esquemático de la red de polarización de puerta.

	Longitud línea $\lambda/4$ (μm)	Anchura/2 de la T de conexión (μm)	Longitud total (μm)
Puerta nº 1	264	19	283
Puerta nº 2	616	14	630
Puerta nº 3	810	19	829
Puerta nº 4	611	13.5	624.5

Tabla 1.- Longitud total de las redes de puerta.

Como puede observarse en la Tabla 1 la puerta número 1 no debe ajustarse porque su longitud es menor que la referencia de 285.5 μm . Para el ajuste de las demás puertas se resta, en primer lugar, a la longitud de referencia la mitad de la anchura de la T de conexión resultando los datos de la Tabla 2.

	Longitud de referencia (μm)	Anchura/2 de la T de conexión (μm)	Longitud de ajuste (μm)
Puerta nº 2	285.5	14	271.5
Puerta nº 3	285.5	19	266.5
Puerta nº 4	285.5	13.5	272

Tabla 2.- Longitudes a ajustar en las redes de puerta.

Siguiendo el esquema de la Figura 33, se diseñan unos meandros de tal forma que la longitud de las líneas $\lambda/4$ se ajuste a la longitud requerida (última columna de la Tabla 2). La única diferencia entre las tres puertas a modificar (nº 2, 3, y 4) estriba en la longitud de la línea de transmisión inferior de la Figura 33 nombrada como TL44. En la Tabla 3 se recogen las diferentes longitudes de esta línea de transmisión TL44 para las puertas modificadas.

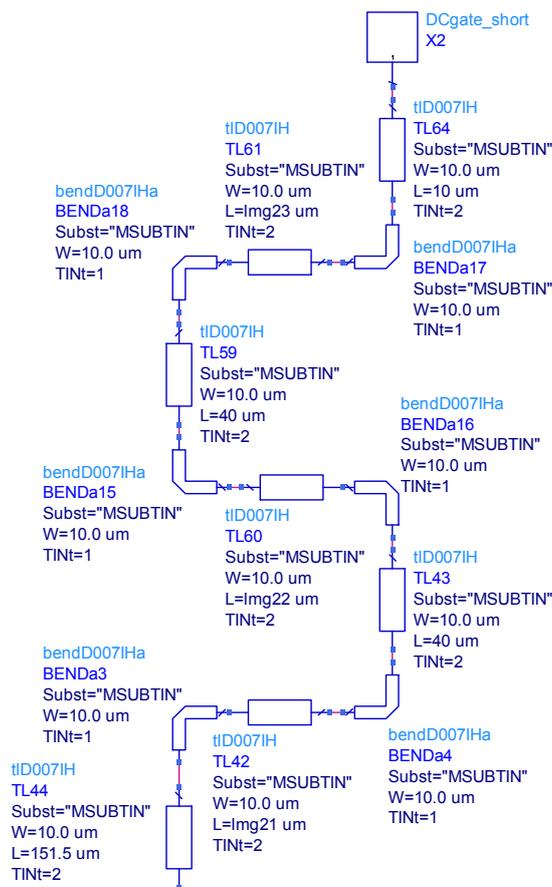


Figura 33.- Meandros realizados sobre la línea $\lambda/4$ de la red de polarización de puerta.

	Longitud línea TL44 (μm)
Puerta nº 2	151.5
Puerta nº 3	146.5
Puerta nº 4	152

Tabla 3.- Longitudes de la línea TL44 en la diferentes redes de puerta modificadas.

Las redes de drenador siguen un proceso análogo a las redes de puerta cambiando las longitudes de referencia. Por tanto se tiene el esquema de la Figura 34 donde la longitud de referencia es de $645 \mu\text{m}$ y la del cortocircuito de polarización en $259.5 \mu\text{m}$. Por tanto la longitud ajustable será $385.5 \mu\text{m}$. En la Tabla 4 se recogen las longitudes totales en cada red de polarización de drenador. Puede observarse que la longitud del drenador nº 4 es menor de la longitud ajustable (381 frente a 385.5) y por tanto no será necesaria su modificación.

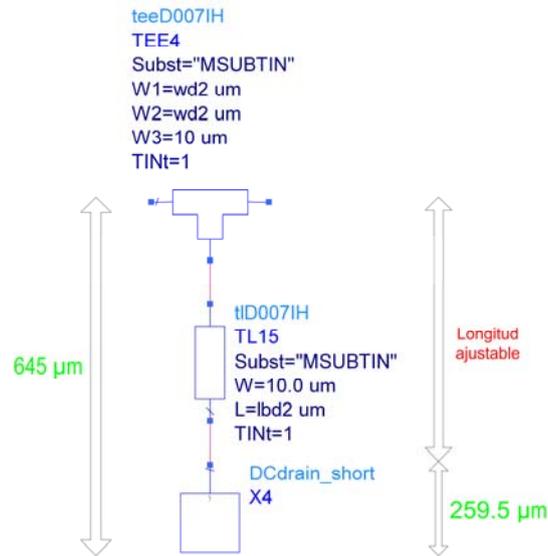


Figura 34.- Diseño esquemático de la red de polarización de drenador.

	Longitud línea $\lambda/4$ (μm)	Anchura/2 de la T de conexión (μm)	Longitud total (μm)
Drenador nº 1	617	10	627
Drenador nº 2	725	10.5	735.5
Drenador nº 3	881	20	901
Drenador nº 4	367	14	381

Tabla 4.- Longitud total de las redes de drenador.

En la Tabla 5 se resumen las longitudes de ajustar después de eliminar la contribución de la T de conexión con el camino de RF.

	Longitud de referencia (μm)	Anchura/2 de la T de conexión (μm)	Longitud de ajuste (μm)
Drenador nº 1	385.5	10	375.5
Drenador nº 2	385.5	10.5	375
Drenador nº 3	385.5	20	365.5

Tabla 5.- Longitudes a ajustar en las redes de drenador.

En el esquema de la Figura 35, análogo a la red de la Figura 33, se muestran los meandros diseñados en la línea $\lambda/4$ de los drenadores (nº 1, 2, y 3). La longitud de la línea de transmisión con etiqueta TL79 (situada en la parte superior de la Figura 35) diferencia a cada red de drenador. En la Tabla 6 se recogen las longitudes de la línea TL79 en las redes de drenador modificadas.

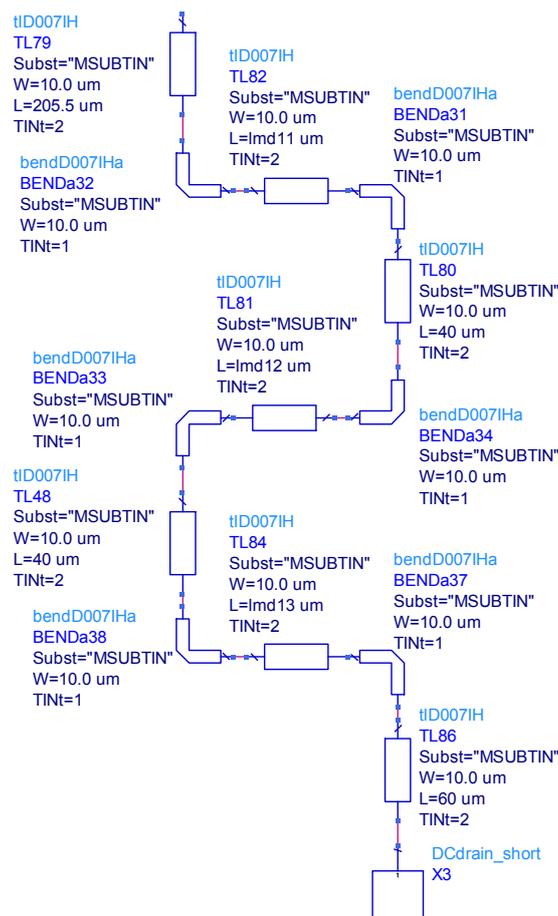


Figura 35.- Meandros realizados sobre la línea $\lambda/4$ de la red de polarización de drenador.

	Longitud línea TL79 (μm)
Drenador nº 1	205.5
Drenador nº 2	205
Drenador nº 3	195.5

Tabla 6.- Longitudes de la línea TL79 en la diferentes redes de drenador modificadas.

Se vuelve a realizar un proceso de optimización donde se varía la longitud de las líneas horizontales de los meandros y de las líneas de las redes de adaptación del camino de RF, manteniendo fijas las anchuras. A continuación se presenta la respuesta del LNA a través de diferentes figuras de mérito.

En la parte izquierda de la Figura 36 se muestra la ganancia del LNA desde una frecuencia baja, 100 MHz, hasta una muy alta de 80 GHz. En la parte derecha de dicha figura se encuentra representada la ganancia dentro de la banda de trabajo. Se obtiene un valor medio de 32.45 dB con un rizado de 1.008 dB desde el punto más alto de ganancia, 33.007 dB a 35 GHz, hasta el valor más bajo, 32 dB a 47 GHz. En la Figura 37 se muestra la adaptación de entrada (S_{11}) en color rojo y la adaptación de salida (S_{22}) en trazo de color azul. Se obtiene un valor medio de -15.55 dB para el S_{11} y -15.57 dB para el S_{22} .

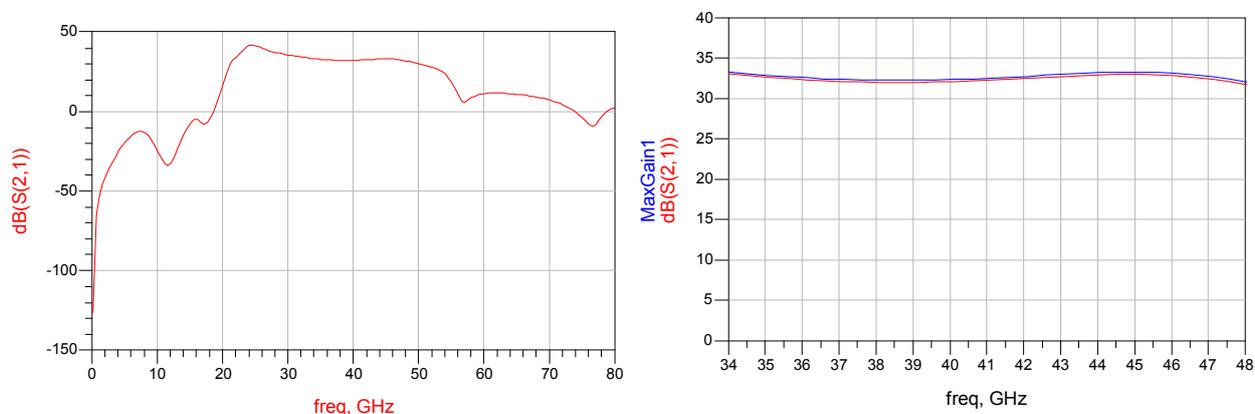


Figura 36.- LNA con las redes de polarización ajustadas en tamaño. Parte izquierda: ganancia en transferencia S_{21} desde 100 MHz a 80 GHz. Parte derecha: Máxima ganancia (azul) y ganancia en transferencia S_{21} (rojo) dentro de la banda de trabajo de 35 a 47 GHz.

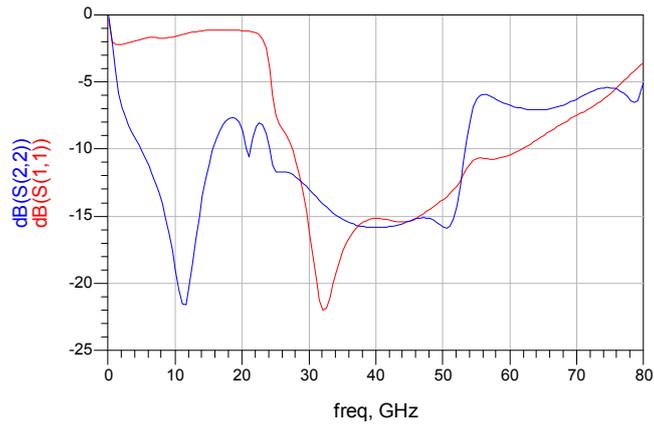


Figura 37.- Adaptación de entrada, S_{11} (rojo) y adaptación de salida, S_{22} (azul) del LNA ajustado en tamaño.

En términos de ruido, la Figura 38 muestra la evolución, en la banda de trabajo, de la figura de ruido del LNA (color rojo) frente a la figura de ruido mínima de uno de los cuatro transistores realimentados (color azul). Se calcula un valor medio de 1.506 dB cuyo equivalente en temperatura de ruido es 120.209 K (2). La estabilidad del LNA viene representada en la Figura 39. El valor mínimo del factor K es 8.94 y el del factor μ es 1.01. El valor mínimo para el factor μ se encuentra en baja frecuencia (100 MHz) puesto que ahí es donde los transistores presentan su pico de ganancia y, por tanto, es más fácil que se creen inestabilidades.

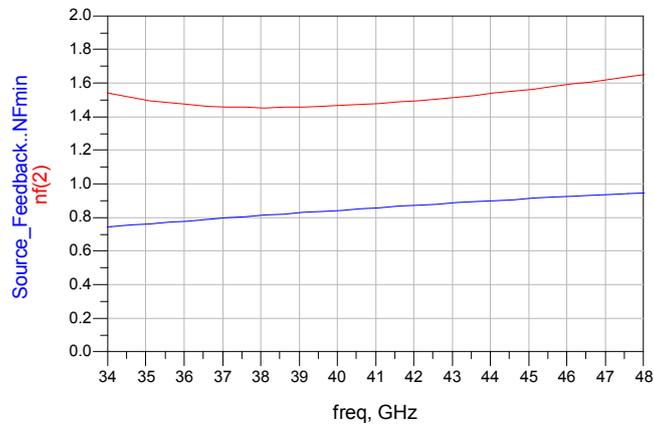


Figura 38.- Figura de ruido mínima para el transistor realimentado (azul) y figura de ruido del LNA ajustado en tamaño (rojo).

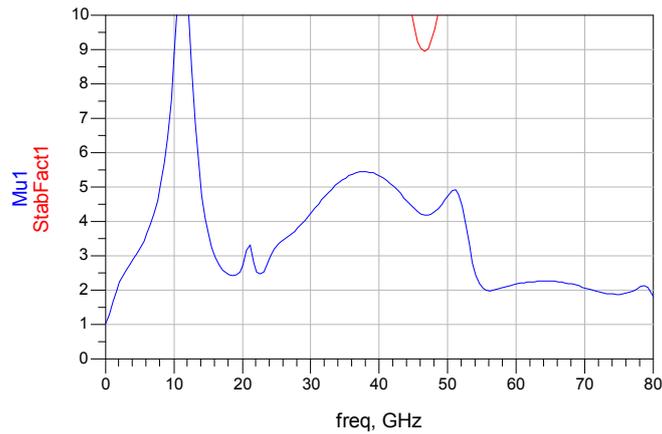


Figura 39.- Factores de estabilidad del LNA ajustado en tamaño, μ (azul) y K (rojo).

5.5.7 Valoración del diseño esquemático del LNA

El resultado de la simulación en esquemático del LNA arroja resultados muy buenos ya que se cumplen todas las especificaciones iniciales de diseño. Las adaptaciones de entrada y salida se encuentran por debajo de los -15 dB, la ganancia por encima de 30 dB con una respuesta bastante plana y se asegura la estabilidad en un amplio margen de frecuencias. Además el ruido se sitúa entorno a 1.5 dB (120 K en temperatura equivalente de ruido). Considerando que en condiciones de criogenia la temperatura de ruido se puede llegar a reducir por un factor 7, resultaría trabajar en condiciones criogénicas con un ruido de 17 K. Un valor cerca del estado del arte en tecnología de AsGa. En la Tabla 7 se comparan las especificaciones de los LNA comerciales vistos en 4.2 con el diseño esquemático del LNA propuesto. Se observa que el LNA de UMS (CHA2194) presenta peores prestaciones, más ruido, más consumo, menos ganancia y menor ancho de banda. El LNA comercial de OMMIC (CGY2122XUH) basado también en la tecnología D007IH presenta similares características al diseñado en este trabajo aunque con algún matiz. Como puntos a favor del LNA CGY2122XUH se encuentran un mayor ancho de banda, aunque no llega hasta 47 GHz, y un consumo de corriente menor. Cabe reseñar, como punto negativo del LNA CGY2122XUH, que las medidas presentadas en ruido están tomadas desde 28 GHz a 35 GHz. Suponiendo que el ruido aumente para frecuencias altas, el LNA diseñado en este trabajo es mejor, es decir, se consigue un ruido menor en la banda de trabajo de 35 – 47 GHz. Es importante destacar que esta comparativa se realiza entre amplificadores comerciales medidos y la simulación del LNA propuesto.

	UMS (CHA2194)	OMMIC	LNA diseñado en esquemático
Figura de ruido (dB)	3 - 4	1.5	1.506
Ganancia S ₂₁ (dB)	17 - 19	32	32 - 33
S ₁₁ (dB)	-14	< -10	- 15.55
S ₂₂ (dB)	-10	< -10	- 15.57
BW (GHz)	36 – 44	25 - 43	35 -47
Consumo (mA)	45	31	36.8

Tabla 7.- Comparativa entre los LNA comerciales y el LNA diseñado en esquemático.

5.6 Diseño electromagnético: Momentum

El siguiente paso en el diseño del LNA es realizar una simulación electromagnética de las redes con elementos pasivos del circuito. A través de la herramienta Momentum que se encuentra dentro del propio simulador ADS se pueden realizar simulaciones electromagnéticas cuasi 3D. La simulación electromagnética es necesaria porque los efectos parásitos de las líneas de transmisión en altas frecuencias influyen bastante. De hecho, Momentum suele predecir más pérdidas y esto se traduce en más ruido que la simulación en esquemático.

Se divide el LNA en cinco redes: una de entrada, una de salida y tres que conectan cada uno de los 4 transistores. A continuación se detalla el proceso de optimización del LNA teniendo en cuenta las simulaciones electromagnéticas.

5.6.1 Consideraciones previas

Por motivos de simplicidad y comodidad el proceso de optimización se realiza a través de la simulación en esquemático. Se tomarán los resultados de cada simulación electromagnética como un fichero de parámetros de Scattering que sustituirá las redes pasivas. Después de cada simulación electromagnética se optimizará el resto del diseño en esquemático de forma que se acabe por sustituir todos los elementos pasivos del LNA por su fichero de simulación electromagnética correspondiente.

Antes de detallar las peculiaridades de la simulación electromagnética se nombran ciertos aspectos fundamentales para que la simulación sea lo más precisa posible. El primer punto es tener bien definido el sustrato ya que sobre él se basa la construcción del LNA. En el apartado 3.1 de la presente

memoria se ha definido el sustrato utilizado en la simulación con Momentum. Luego existen tres consideraciones propias de la librería y del proceso de tecnológico de la factoría OMMIC.

El primero de los elementos de librería que hay que analizar son los condensadores: para conectar la capa TE con la capa BE es necesario superponer en el dibujo un rectángulo de la capa CG sobre el terminal que entra al condensador por la capa CO. En la Figura 40 puede observarse donde se añade el trozo de capa CG. En la parte superior de la figura se representa el dibujo (layout) de un condensador donde el trazo de color verde encierra la entrada al condensador por la capa CO. En la parte inferior, también encerrado por una elipse de color verde, se remarca la zona donde se ha colocado el parche de capa CG que aparece superpuesto sobre la capa CO con un tono rosa.

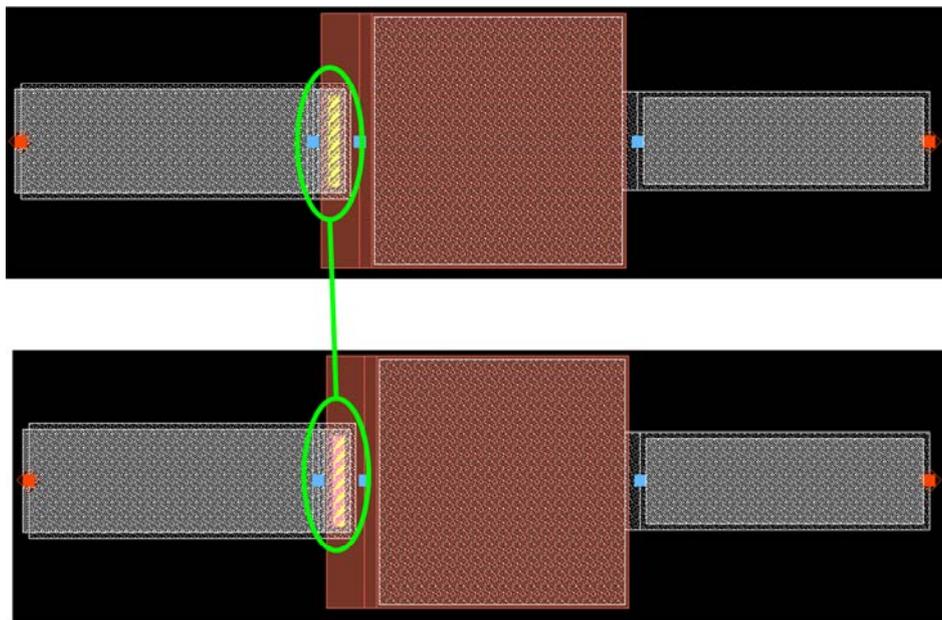


Figura 40.- Parche de capa CG añadido sobre la entrada en capa CO de los condensadores.

El segundo de los elementos analizado es la T de conexión. Debido a las peculiaridades del modelo de la T, los resultados de la simulación entre el esquemático y Momentum no se corresponden bien. Hay un desplazamiento importante en fase entre las dos simulaciones (Figura 41). Por ello surge la idea de colocar una conexión tipo cruz (cross) donde en el puerto no usado se conecta un terminal de línea en circuito abierto (stub) con una longitud simbólica de $0 \mu\text{m}$ (Figura 42). Con esta configuración las dos simulaciones, esquemático y electromagnética, son idénticas (Figura 43).

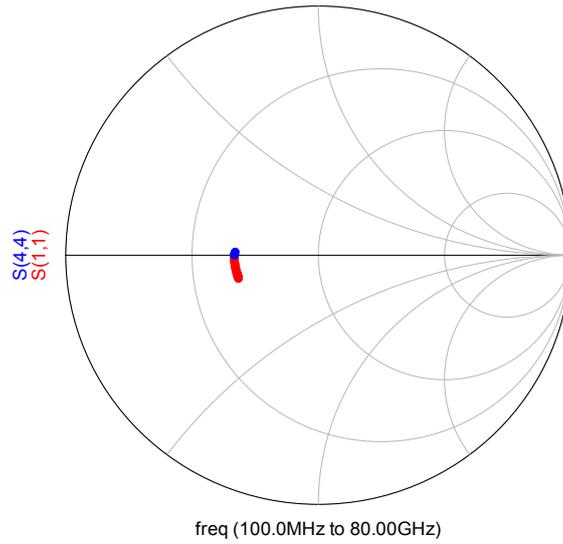


Figura 41.- Coeficiente de reflexion en el Puerto 1 de la T de conexión de la librería D007IH de OMMIC. En color rojo simulación en esquemático y en color azul la simulación electromagnética en Momenntum.

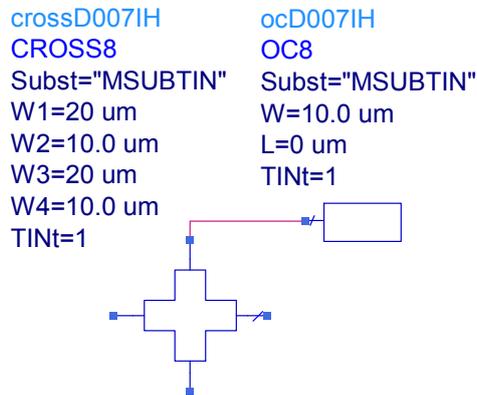


Figura 42.- Cross con el cuarto terminal conectado a un stub en circuito abierto.

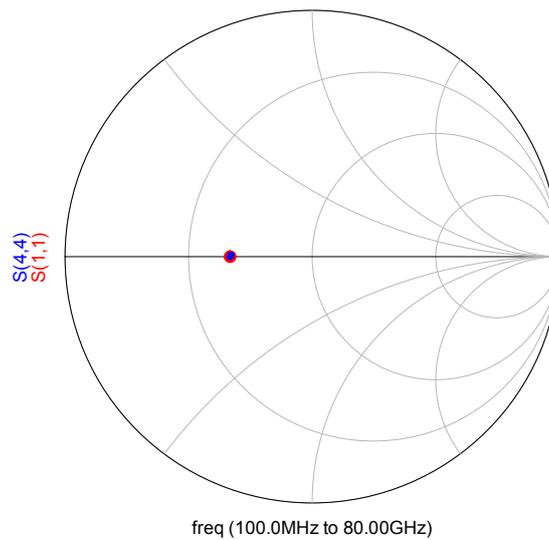


Figura 43.- Coeficiente de reflexion en el Puerto 1 de la cross (cruz) de conexión de la librería D007IH de OMMIC. En color rojo simulación en esquemático y en color azul la simulación electromagnética en Momenntum.

El tercero y último de los elementos de librería analizados son los pasos a masa (ó vía holes). Con objeto de tener bien caracterizado el efecto de conexión a masa dentro de la simulación electromagnética se añade un puerto interno de referencia en el centro del paso a masa (punto rojo en la Figura 44).

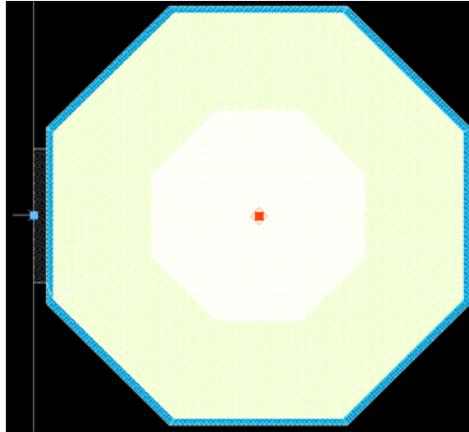


Figura 44.- Layout de un paso a masa de la librería D007IH de OMMIC.

Dentro del esquemático, en el bloque donde están cargados los datos de la simulación electromagnética, se debe colocar una bobina de valor 3 pH conectada a masa [9] en el puerto interno que se añadió en Momentum (Figura 45).

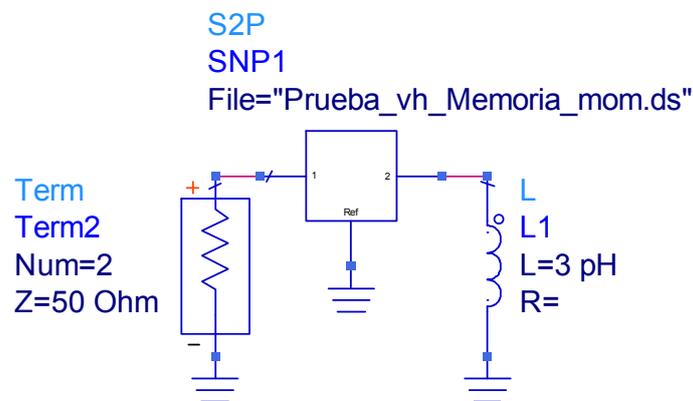


Figura 45.- Bloque de datos resultado de la simulación electromagnética dentro del diseño en esquemático.

Se comprueba, en la simulación electromagnética, que los efectos parásitos generan una gran dependencia con la frecuencia ensanchando el coeficiente de reflexión a lo largo de la carta de Smith (trazo azul de la Figura 46). En el esquemático los puntos del coeficiente de reflexión se encuentran más agrupados alrededor del cortocircuito (trazo rojo en la Figura 46).

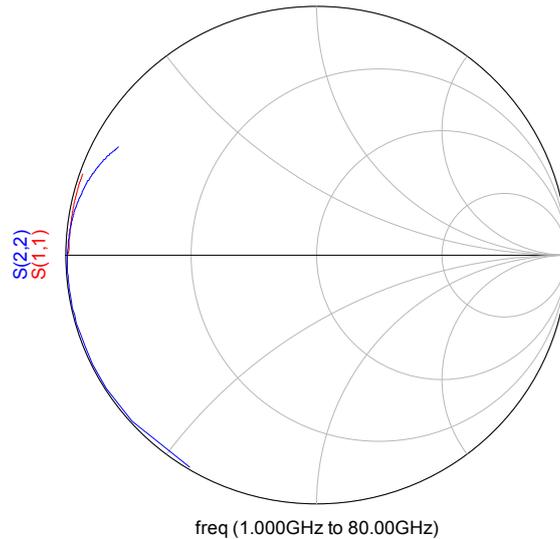


Figura 46.- Coeficiente de reflexion de un paso a masa a través de una simulación en esquemático (color rojo) y de una simulación electromagnética (color azul).

Una vez evaluados los anteriores componentes se decide por sustituir, en el diseño electromagnético, todas las T de conexión por las cruces. Además se excluyen aquellas partes que vayan conectadas a un paso a masa puesto que su simulación electromagnética no es fiable. Las partes que van conectadas a un paso a masa son: realimentación de fuente en los transistores, cortocircuito de RF y red de DC en las redes de polarización. A continuación se detalla el proceso minucioso de simulación electromagnética teniendo en cuenta todas las consideraciones previas.

5.6.2 Red de entrada

Se toma la red de entrada tal y como quedó optimizada durante el proceso de diseño en esquemático (5.5.6). Ésta comprende la red de adaptación de entrada más la línea $\lambda/4$ de la red de puerta del primer transistor (Figura 47). Se genera un layout automático a partir del esquemático y se llega al dibujo de la Figura 48 donde ya se ha añadido la capa CG (tono rosa en la figura) en el terminal de entrada del condensador de desacoplo (tipo BETE).

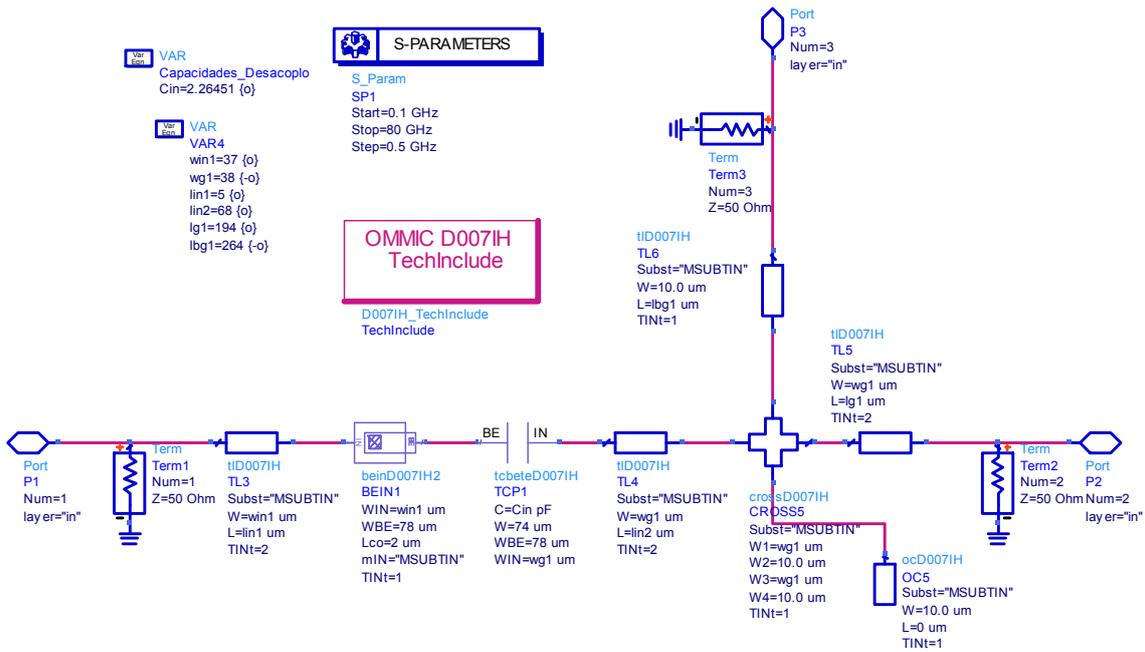


Figura 47.- Red de entrada introducida en la simulación electromagnética.

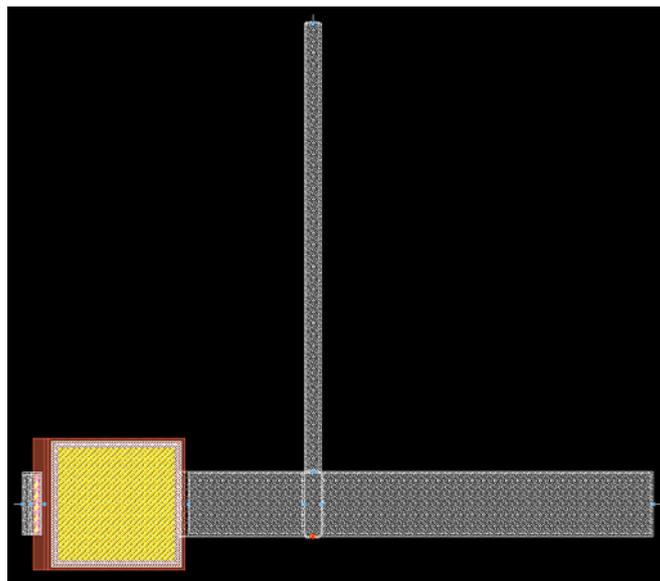


Figura 48.- Layout de la red de entrada del LNA.

En la Figura 49 se comparan los resultados de la simulación electromagnética (en trazo azul) y la simulación en esquemático (en trazo rojo). Se ajustan bastante bien los resultados de ambas simulaciones teniendo en cuenta que el pequeño desfase visto en la simulación electromagnética es debido a la contribución de efectos parásitos en las líneas de transmisión que en frecuencias altas son bastante importantes.

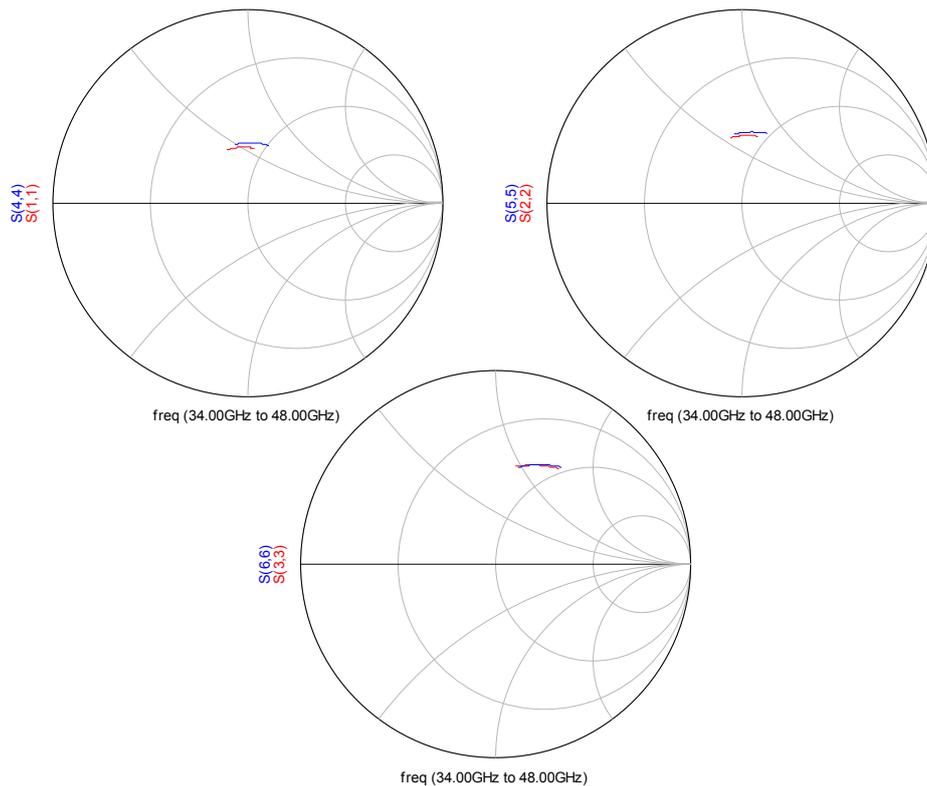


Figura 49.- Coeficientes de reflexión en los tres puertos de la red de entrada del LNA. En color azul se muestra la simulación electromagnética y en color rojo la simulación en esquemático.

Una vez validada la red de entrada se introduce el bloque de parámetros de Scattering resultado de la simulación electromagnética dentro del esquemático del LNA (Figura 50). Desde la Figura 51 a la Figura 54 se muestra el comportamiento del LNA en parámetros de Scattering y ruido después de la simulación electromagnética de la red de entrada.

En la Figura 51 se muestra la ganancia en transferencia del LNA a través del S_{21} . En la parte izquierda de dicha figura se visualiza un amplio margen de frecuencias (100 MHz – 80 GHz). En la parte derecha se observa la ganancia dentro de la banda de trabajo. Su valor medio es de 32.2 dB con un rizado de 0.8 dB desde el mínimo en banda, 31.8 dB, hasta el máximo en 32.6 dB.

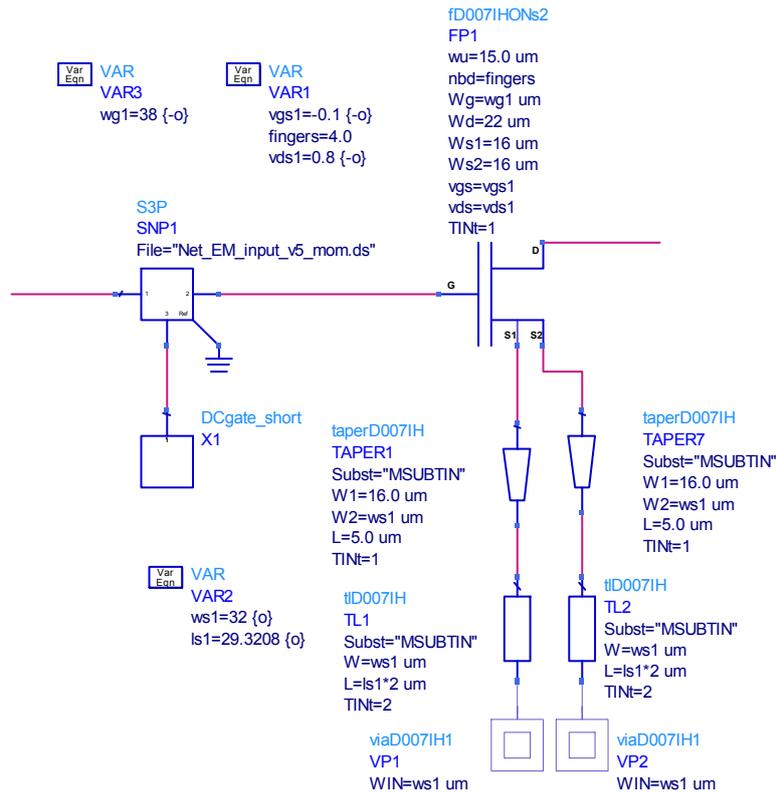


Figura 50.- Red de entrada del LNA incluyendo el bloque de parámetros de Scattering resultantes de la simulación electromagnética.

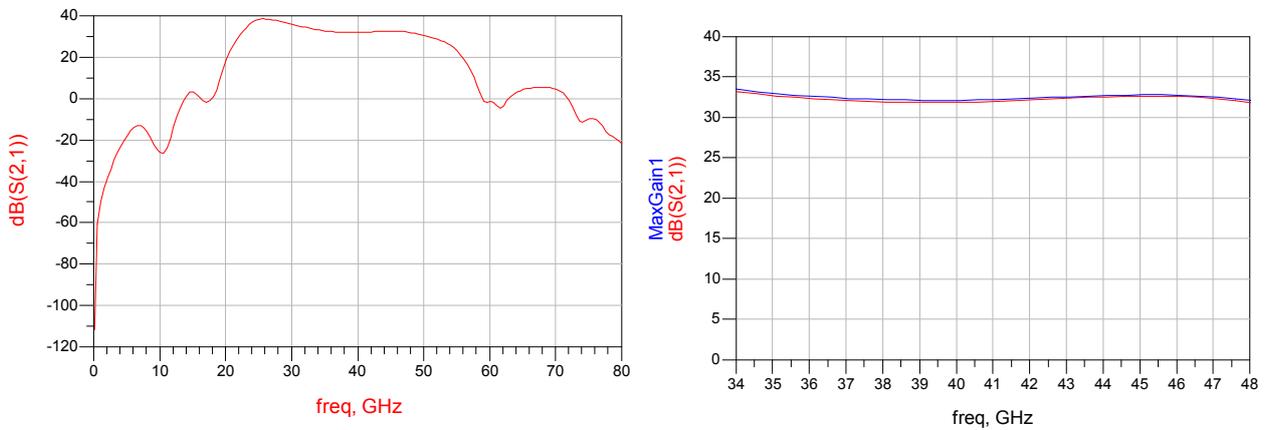


Figura 51.- LNA incluyendo la simulación electromagnética de la red de entrada. Parte izquierda: ganancia en transferencia S21 desde 100 MHz a 80 GHz. Parte derecha: Máxima ganancia (azul) y ganancia en transferencia S21 (rojo) dentro de la banda de trabajo de 35 a 47 GHz.

A continuación, en la Figura 52, viene reflejada tanto la adaptación de entrada (trazo rojo) como la adaptación de salida (trazo azul) en una banda ultra ancha, desde 100 MHz a 80 GHz. EL valor medio para la adaptación de entrada (S11) es -17.7 dB y el de la adaptación de salida (S22) es -15.2 dB.

Fijándose en el ruido, la Figura 53 compara la figura de ruido mínimo de un transistor realimentado en fuente (trazo azul) con la figura de ruido que genera el LNA (trazo rojo). El valor medio en la banda de trabajo ha subido hasta 1.68 dB (frente a los 1.5 dB que se obtuvieron a partir del diseño esquemático). Traduciendo la figura de ruido a temperatura equivalente de ruido, se pasa de 120 K en el

diseño en esquemático a 137 K en la simulación electromagnética de la red de entrada del LNA. Este aumento es debido a que en Momentum se predicen más pérdidas y repercute en un aumento de ruido. El mayor incremento se va producir en esta primera etapa de entrada porque la contribución de ruido de las siguientes etapas vendrá atenuada por la ganancia de la etapas precedentes (1).

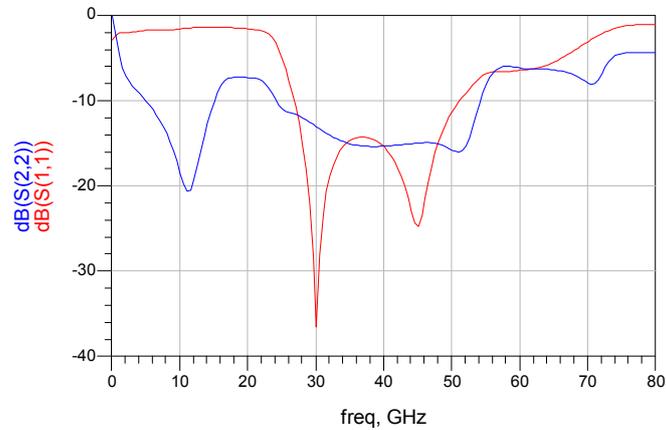


Figura 52.- Adaptación de entrada, S_{11} (rojo) y adaptación de salida, S_{22} (azul) del LNA incluyendo la simulación electromagnética de la red de entrada.

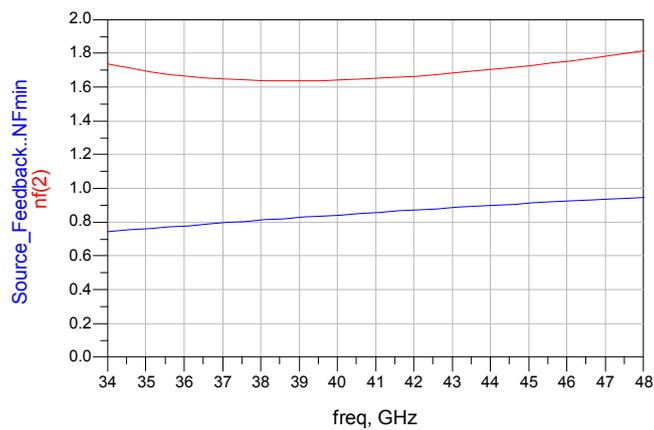


Figura 53.- Figura de ruido mínima para el transistor realimentado (azul) y figura de ruido del LNA incluyendo la simulación electromagnética de la red de entrada (rojo).

Para finalizar el estudio de la simulación electromagnética de la red de entrada se analiza la estabilidad del LNA. En la Figura 54, en trazo azul, se representa el factor μ que tiene su mínimo en un valor 1.013 a 100 MHz. Por otro lado en trazo rojo se representa el factor K que tiene su mínimo en un valor de 10.67 y por ello ni siquiera aparece en la Figura 54. Por tanto la estabilidad del LNA está asegurada tras la primera simulación electromagnética.

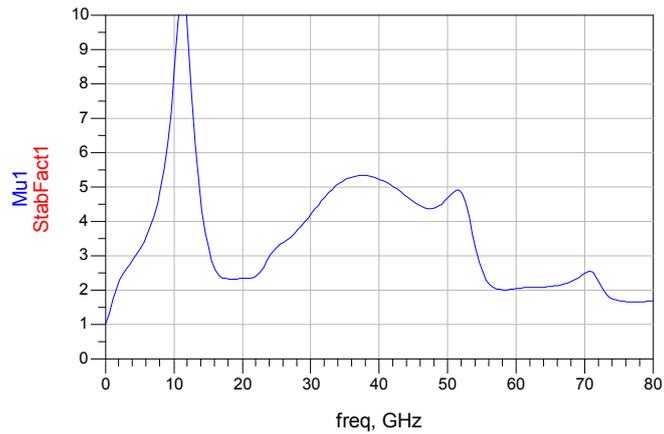


Figura 54.- Factores de estabilidad del LNA incluyendo la simulación electromagnética de la red de entrada, μ (azul) y K (rojo).

5.6.3 Red entre los transistores nº 1 y nº 2

La siguiente red que se introduce al simulador electromagnético es la que conecta los transistores nº 1 y nº 2 del LNA (Figura 55). A partir de ella se genera su layout automático y se obtiene el dibujo de la Figura 56. Se observan las líneas de polarización con meandros del drenador del primer transistor (parte inferior) y de la puerta del segundo transistor (parte superior).

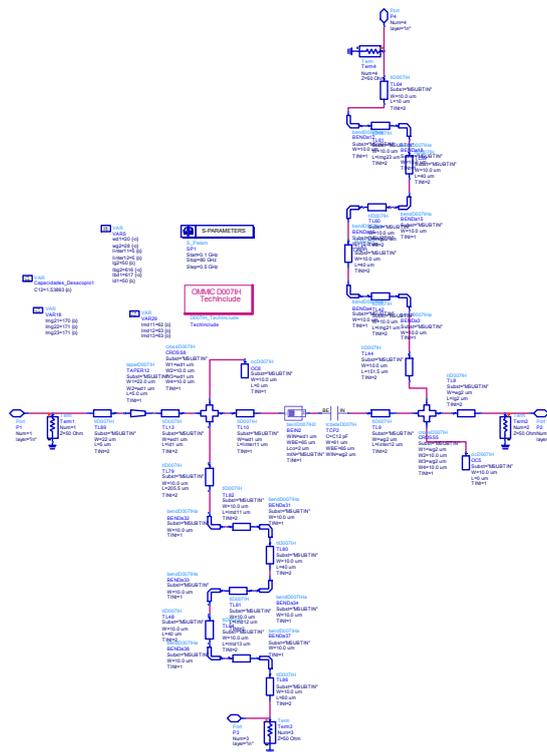


Figura 55.- Red de conexión entre los transistores nº 1 y nº 2 introducida en la simulación electromagnética.

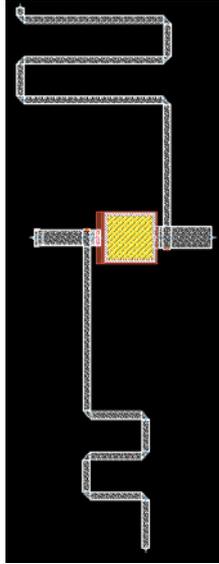


Figura 56.- Layout de la red de conexión entre los transistores n° 1° y n° 2 del LNA.

En las siguientes cartas de Smith (Figura 57) se comparan los resultados obtenidos en la simulación electromagnética (azul) y en esquemático (rojo). Las trazas son muy similares exceptuando el desfase considerable que se produce en el puerto n° 4, salida de la red.

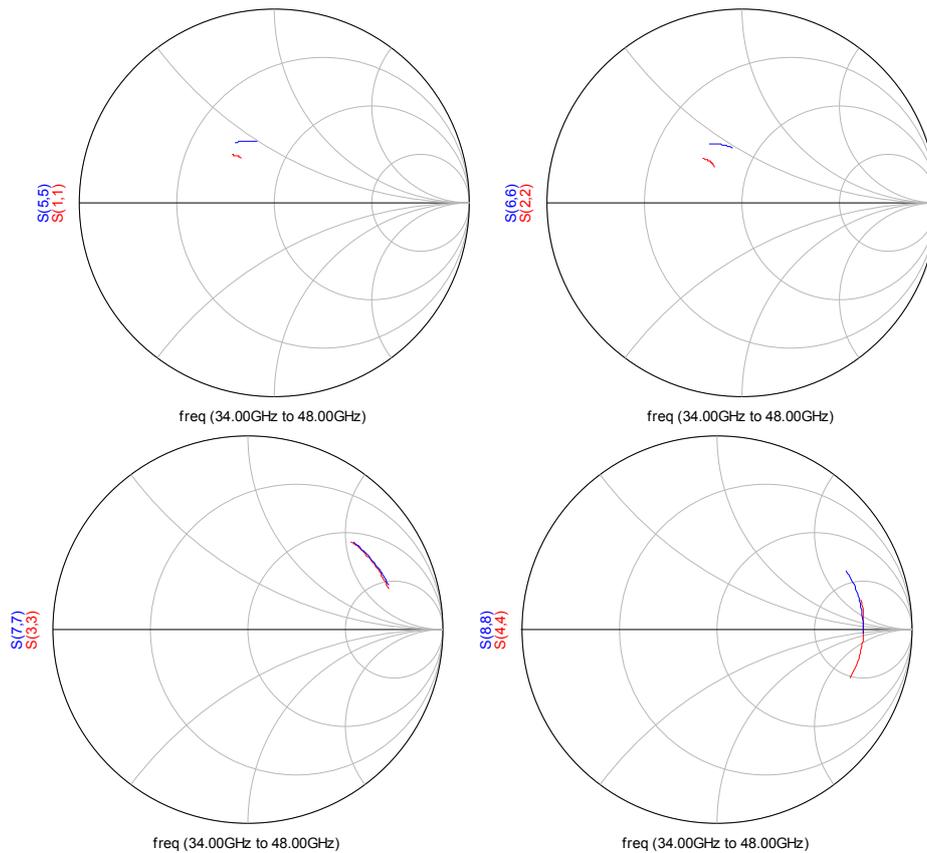


Figura 57.- Coeficientes de reflexión en los cuatro puertos (S_{11} , S_{22} , S_{33} , S_{44} de izquierda a derecha y de arriba a abajo) de la red de conexión entre los transistores n° 1 y n° 2 del LNA. En color azul se muestra la simulación electromagnética y en color rojo la simulación en esquemático.

A continuación se añade la simulación electromagnética al conjunto del LNA resultando el esquemático de la Figura 58 donde se visualiza la primera parte del amplificador con la red de entrada y la red que conecta el primer y segundo transistor.

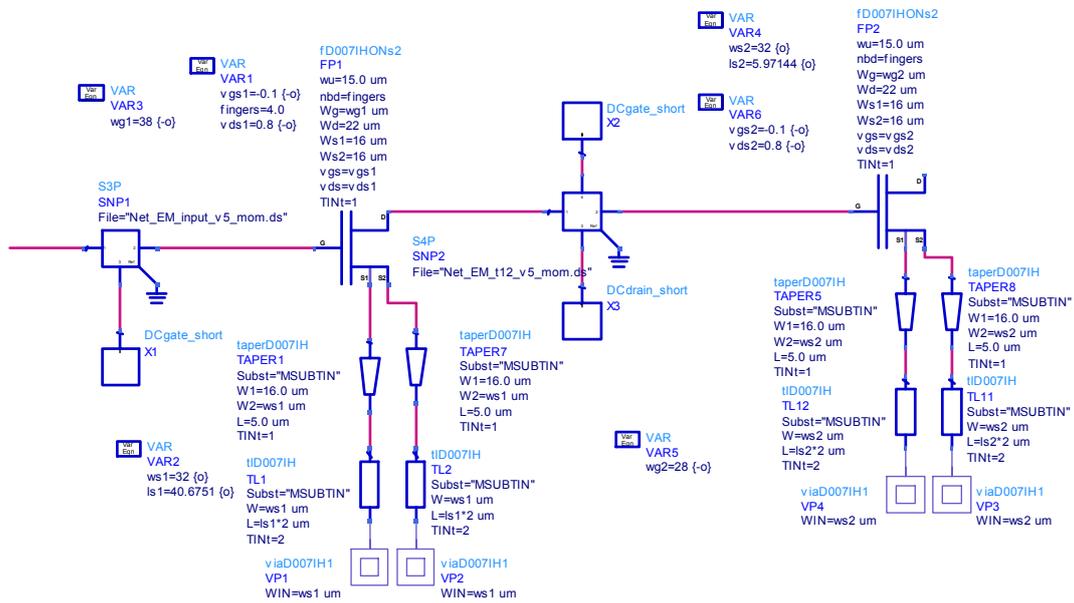


Figura 58.- Esquemático del LNA una vez añadido el bloque de simulación electromagnética de la red de entre los transistores nº 1 y nº 2.

Una vez optimizado el comportamiento del amplificador se extraen los siguientes resultados (Figura 59 a Figura 62). En la Figura 59 se representa la ganancia en transferencia del LNA en dos rangos de frecuencia. En la parte izquierda de la figura se observa la ganancia desde 100 MHz a 80 GHz y en la parte derecha aparece de manera más detallada en la banda de 35 – 47 GHz. Se obtienen 32.3 dB de valor medio en la banda con un rizado de 0.66 dB; desde 32.6 dB hasta 32 dB.

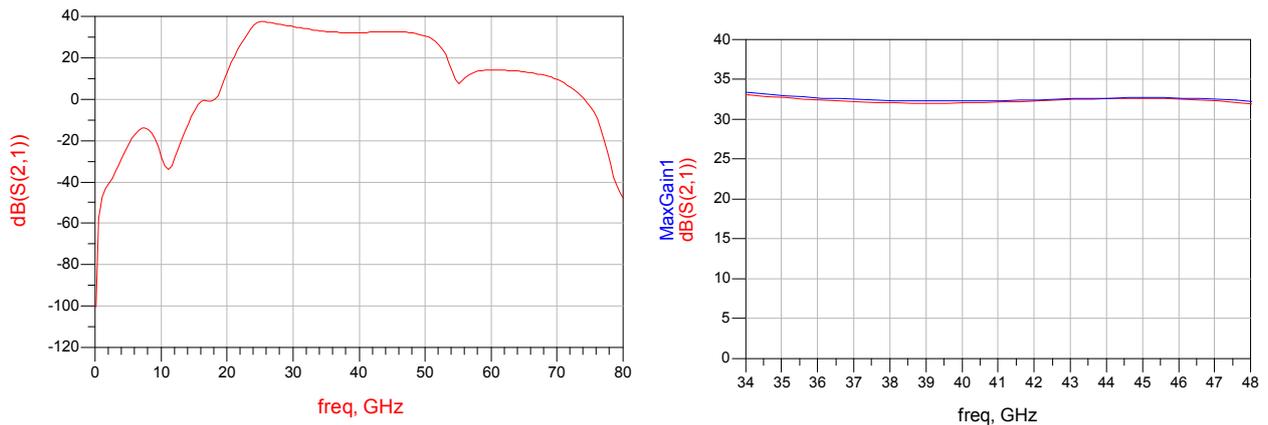


Figura 59.- LNA incluyendo la simulación electromagnética de la red de conexión entre el transistor nº 1 y nº 2. Parte izquierda: ganancia en transferencia S21 desde 100 MHz a 80 GHz. Parte derecha: Máxima ganancia (azul) y ganancia en transferencia S21 (rojo) dentro de la banda de trabajo de 35 a 47 GHz.

Las adaptaciones de entrada y salida se mantienen en valores medios muy buenos: -18.48 dB para la adaptación de entrada y -16.537 dB para la salida (Figura 60).

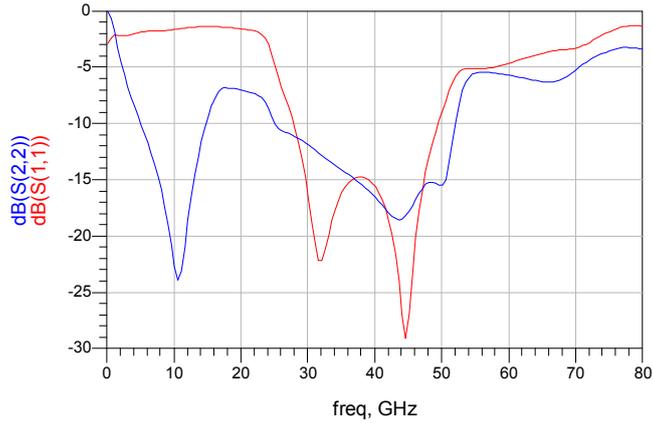


Figura 60.- Adaptación de entrada, S_{11} (rojo) y adaptación de salida, S_{22} (azul) del LNA incluyendo la simulación electromagnética de la red de conexión entre el transistor nº 1 y nº 2.

La temperatura equivalente de ruido media baja hasta 135 K. Si se refiere a figura de ruido el valor medio es 1.66 dB (Figura 61). La estabilidad (Figura 62) en esta etapa de simulación no está comprometida. El factor μ sigue teniendo su valor mínimo en 100 MHz con valor 1.003. Y en el factor K tiene su mínimo en 7.851 sobre 50 GHz.

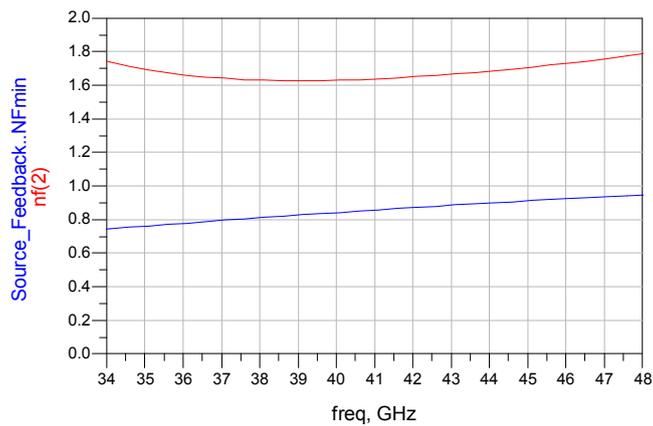


Figura 61.- Figura de ruido mínima para el transistor realimentado (azul) y figura de ruido del LNA incluyendo la simulación electromagnética de la red de conexión entre el transistor nº 1 y nº 2 (rojo).

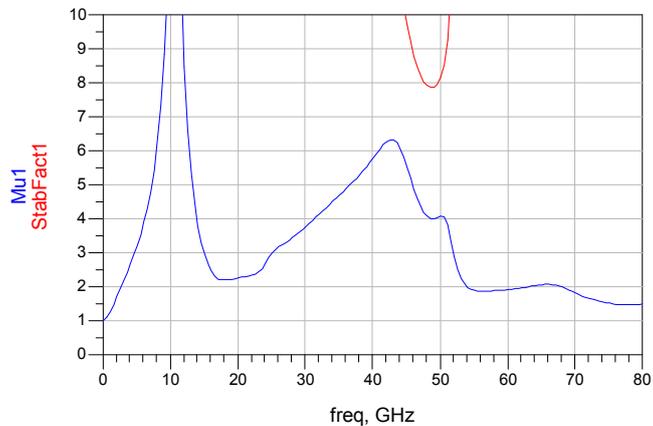


Figura 62.- Factores de estabilidad del LNA incluyendo la simulación electromagnética de la red de conexión entre el transistor nº 1 y nº 2, μ (azul) y K (rojo).

5.6.4 Red entre los transistores nº 2 y nº 3

Se sigue el proceso de optimización electromagnética con la red de conexión de los transistores segundo y tercero (Figura 63). Se repite el auto layout sobre la red en esquemático y se obtiene el dibujo de la Figura 64. Además del camino de RF formado por la red de adaptación de los transistores, se encuentran las líneas de polarización $\lambda/4$ con meandros. El condensador de desacoplo, en el centro de la figura, es de 0.1 pF y en este caso es del tipo BEIN. Se cambia de tipo de condensador debido al valor del mismo. No es posible por limitaciones de tecnología conseguir valores de capacidad inferiores a 0.2 pF con condensadores tipo BETE. Además, los condensadores del tipo BEIN son más fiables.

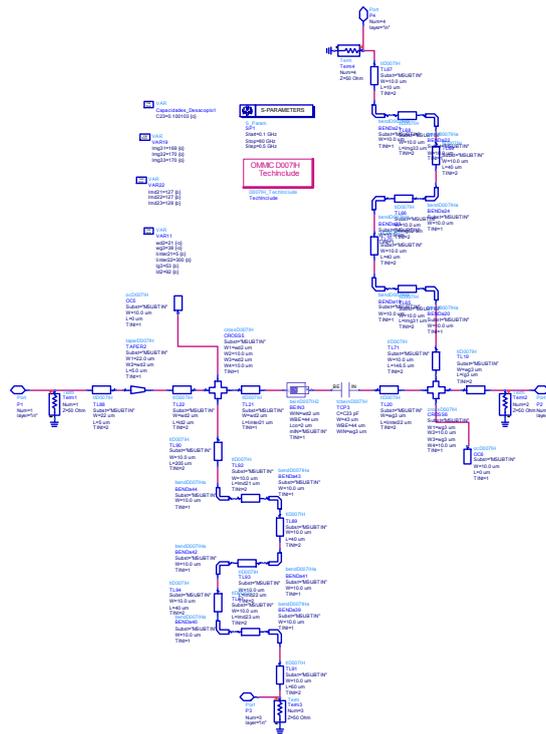


Figura 63.- Red de conexión entre los transistores nº 2 y nº 3 introducida en la simulación electromagnética.

En la Figura 65 se muestran los parámetros de Scattering de la red dentro de la carta de Smith. En color rojo se representa la simulación en esquemático a partir de la Figura 63 y en color azul se presenta la simulación electromagnética a partir del layout de la Figura 64. En este caso aparece un desequilibrio en amplitud en el puerto nº 1 y un desfase en el puerto nº 4. Estos dos puertos suponen la entrada y salida del camino de RF de la red.

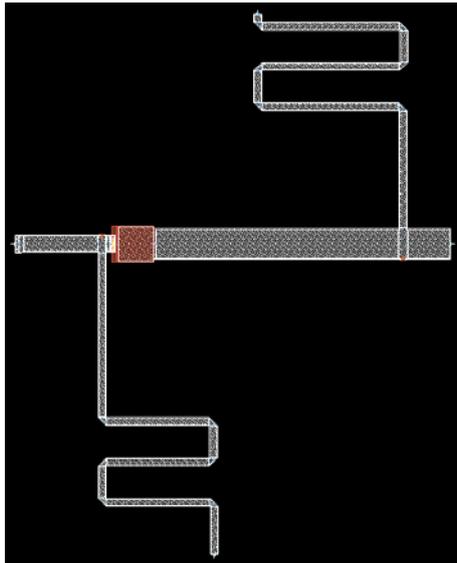


Figura 64.- Layout de la red de conexión entre los transistores n° 2 y n° 3 del LNA.

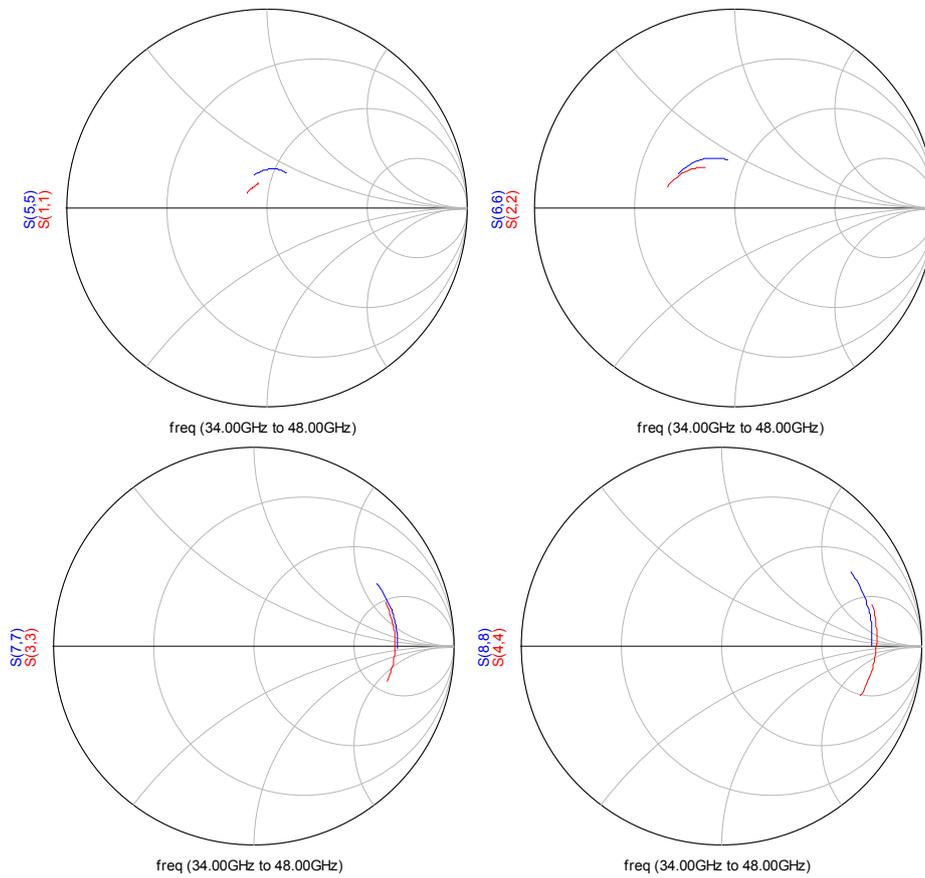


Figura 65.- Coeficientes de reflexión en los cuatro puertos (S11, S22, S33, S44 de izquierda a derecha y de arriba a abajo) de la red de conexión entre los transistores n° 2 y n° 3 del LNA. En color azul se muestra la simulación electromagnética y en color rojo la simulación en esquemático.

Se añade la simulación electromagnética de la red al LNA completo de forma que las tres primeras etapas quedan conectadas como marca el siguiente esquema (Figura 66).

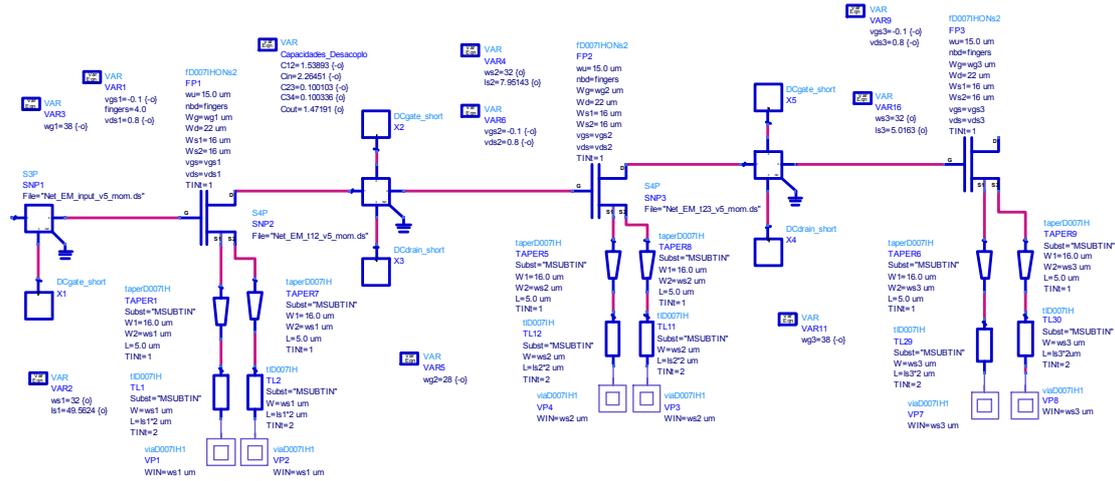


Figura 66.- Esquemático del LNA una vez añadido el bloque de simulación electromagnética de la red entre los transistores nº 2 y nº 3.

A continuación se analizan los resultados que arroja la simulación del LNA una vez añadida la red de conexión de los transistores nº 2 y nº 3. La parte izquierda de la Figura 67 muestra la ganancia en un amplio rango de frecuencia. Dentro de la banda de trabajo, 35 – 47 GHz, el valor medio de la ganancia es 32.2 dB con un rizado de 0.78 dB, desde 32.7 dB hasta 31.9 dB (parte derecha de la Figura 67).

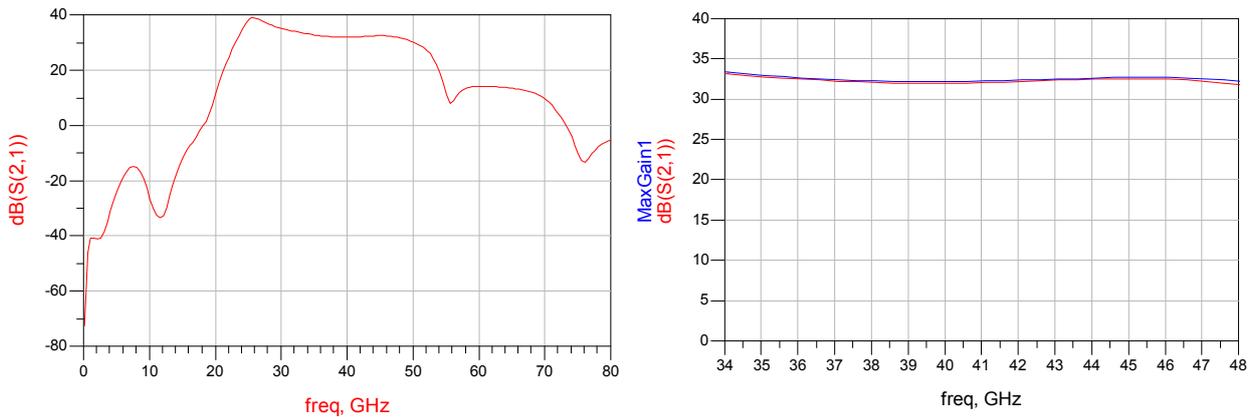


Figura 67.- LNA incluyendo la simulación electromagnética de la red de conexión entre el transistor nº 2 y nº 3. Parte izquierda: ganancia en transferencia S_{21} desde 100 MHz a 80 GHz. Parte derecha: Máxima ganancia (azul) y ganancia en transferencia S_{21} (rojo) dentro de la banda de trabajo de 35 a 47 GHz.

Las adaptaciones de entrada y salida, trazo rojo y azul respectivamente de la Figura 68, siguen manteniéndose en valores por debajo de -15 dB. Concretando, el S_{11} (adaptación de entrada) tiene un valor medio de -19.18 dB y el S_{22} (adaptación de salida) un valor medio de -15.8 dB. El ruido del LNA también se mantiene estable respecto a las simulaciones anteriores obteniendo un valor medio en banda de 1.67 dB de figura de ruido (Figura 69) o 136 K si se expresa en términos de temperatura equivalente de ruido. Como muestra la Figura 70, el LNA sigue siendo estable desde 100 MHz a 80 GHz siendo el valor mínimo del factor μ 1.002 (en baja frecuencia) y el del factor K 8.175 sobre 50 GHz.

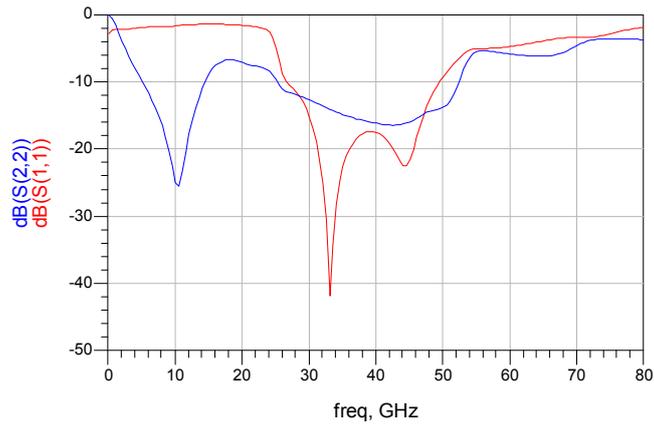


Figura 68.- Adaptación de entrada, S_{11} (rojo) y adaptación de salida, S_{22} (azul) del LNA incluyendo la simulación electromagnética de la red de conexión entre el transistor nº 2 y nº 3.

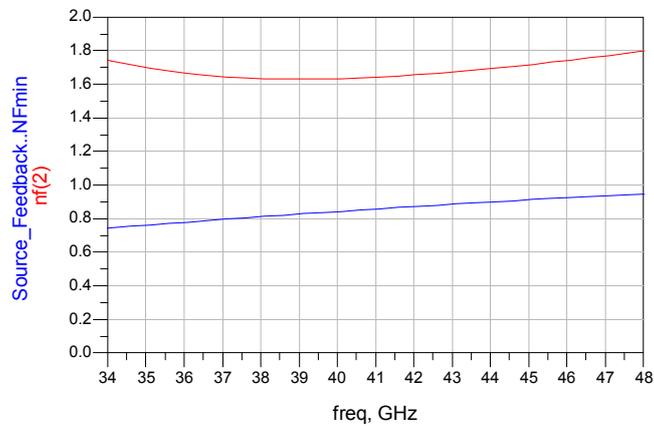


Figura 69.- Figura de ruido mínima para el transistor realimentado (azul) y figura de ruido del LNA incluyendo la simulación electromagnética de la red de conexión entre el transistor nº 2 y nº 3 (rojo).

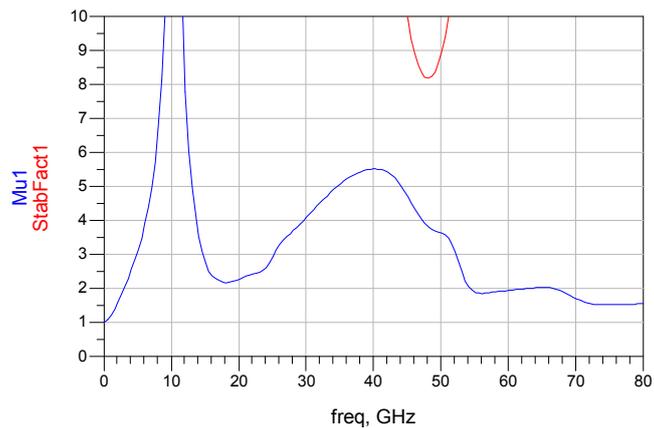


Figura 70.- Factores de estabilidad del LNA incluyendo la simulación electromagnética de la red de conexión entre el transistor nº 2 y nº 3, μ (azul) y K (rojo).

5.6.5 Red entre los transistores nº 3 y nº 4

La última red que conecta entre sí transistores es aquella que une los transistores nº 3 y nº 4. La Figura 71 muestra un esquema similar a la anterior red de conexión donde el condensador de desacoplo

vuelve a ser del tipo BEIN. En la Figura 72 se observa el dibujo de la red a partir del cual se realiza la simulación electromagnética.

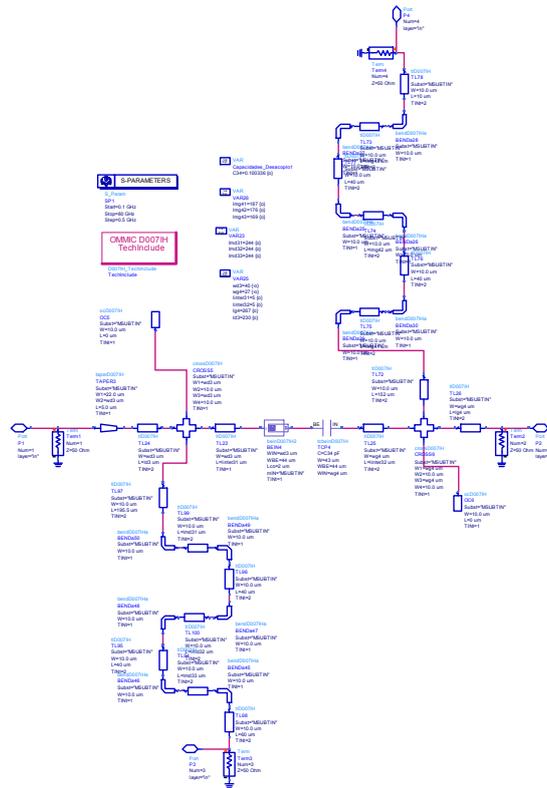


Figura 71.- Red de conexión entre los transistores nº 3 y nº 4 introducida en la simulación electromagnética.

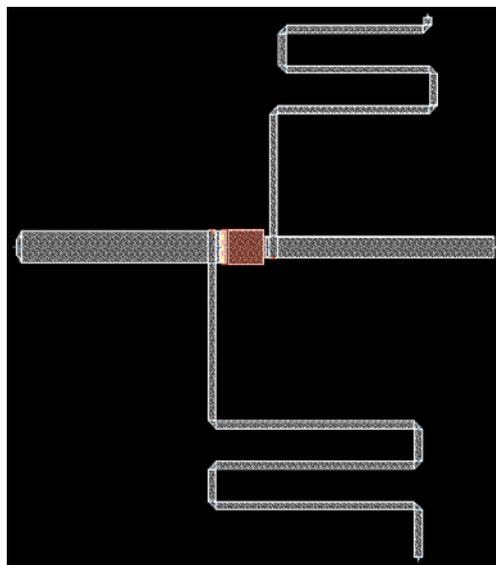


Figura 72.- Layout de la red de conexión entre los transistores nº 3 y nº 4 del LNA.

El resultado de la simulación (Figura 73) presenta cierto desequilibrio de amplitud en el puerto de entrada y salida, nº 1 y 2 respectivamente. Los otros dos puertos (nº 3 y 4) presentan cierto desfase.

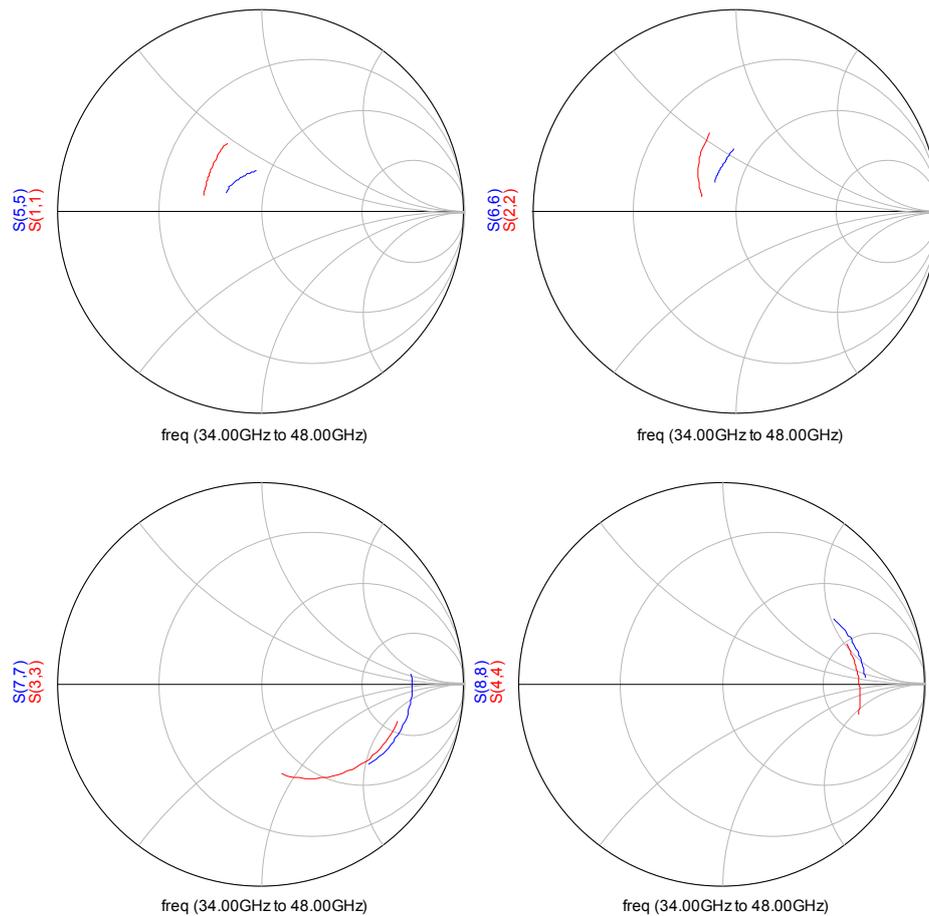


Figura 73.- Coeficientes de reflexión en los cuatro puertos (S₁₁, S₂₂, S₃₃, S₄₄ de izquierda a derecha y de arriba a abajo) de la red de conexión entre los transistores n° 3 y n° 4 del LNA. En color azul se muestra la simulación electromagnética y en color rojo la simulación en esquemático.

Se introducen los resultados de la simulación dentro del esquemático del LNA (Figura 74). En este punto ya se incluyen los cuatro transistores interconectados entre sí. Sólo falta incluir la red de salida, pero primero se muestran las figuras de mérito tras la simulación electromagnética de esta red con objeto de comprobar el correcto funcionamiento del LNA (Figura 75 a Figura 78).

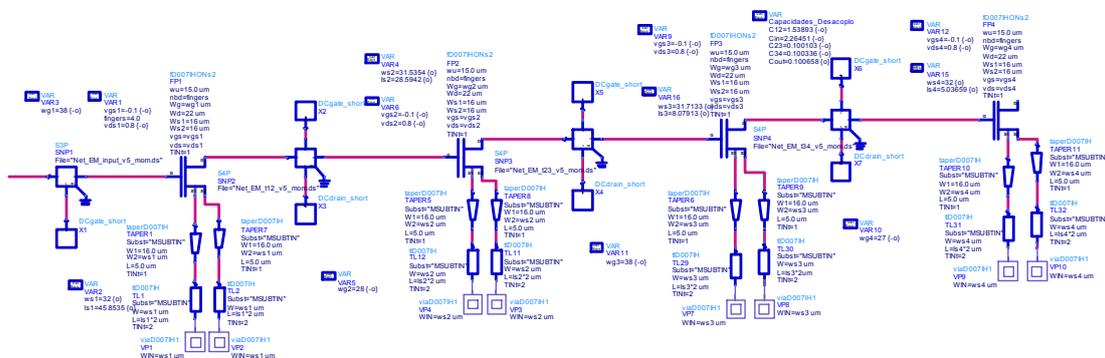


Figura 74.- Esquemático del LNA una vez añadido el bloque de simulación electromagnética de la red entre los transistores n° 3 y n° 4.

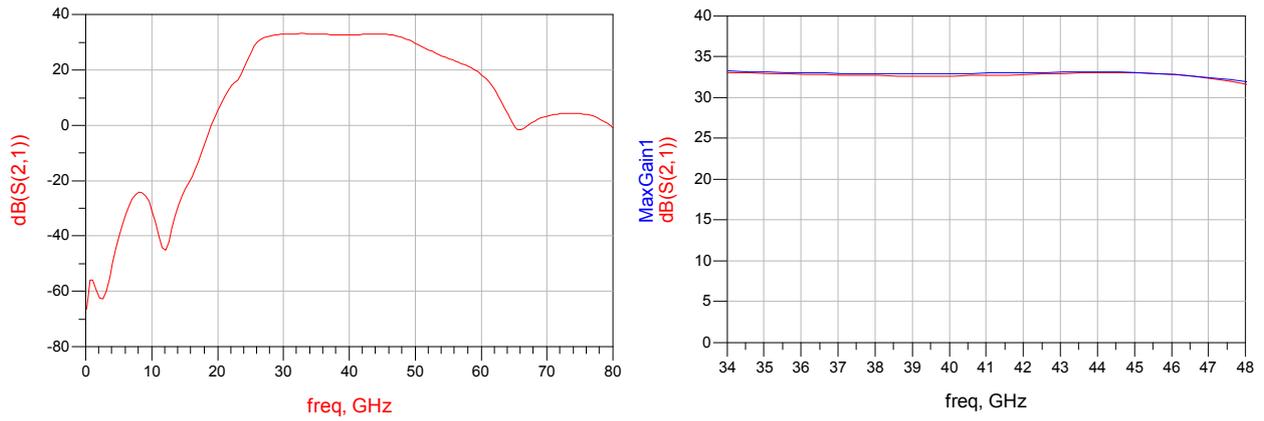


Figura 75.- LNA incluyendo la simulación electromagnética de la red de conexión entre el transistor nº 3 y nº 4. Parte izquierda: ganancia en transferencia S_{21} desde 100 MHz a 80 GHz. Parte derecha: Máxima ganancia (azul) y ganancia en transferencia S_{21} (rojo) dentro de la banda de trabajo de 35 a 47 GHz.

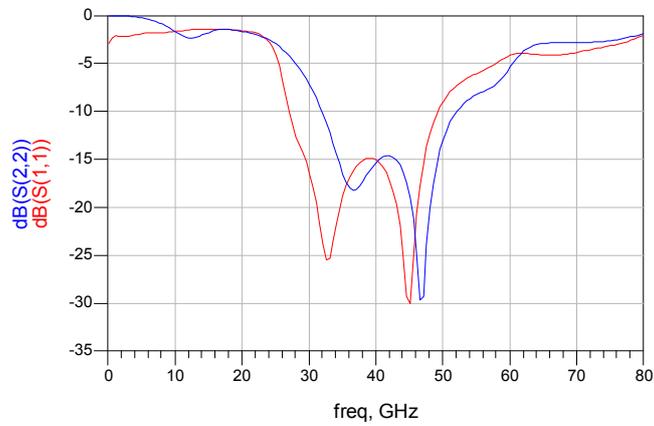


Figura 76.- Adaptación de entrada, S_{11} (rojo) y adaptación de salida, S_{22} (azul) del LNA incluyendo la simulación electromagnética de la red de conexión entre el transistor nº 3 y nº 4.

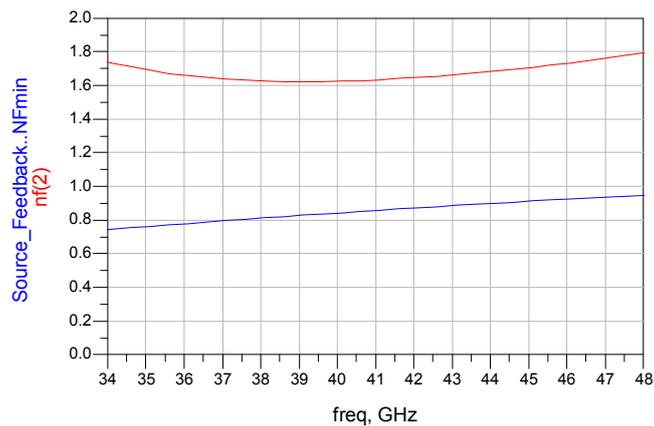


Figura 77.- Figura de ruido mínima para el transistor realimentado (azul) y figura de ruido del LNA incluyendo la simulación electromagnética de la red de conexión entre el transistor nº 3 y nº 4 (rojo).

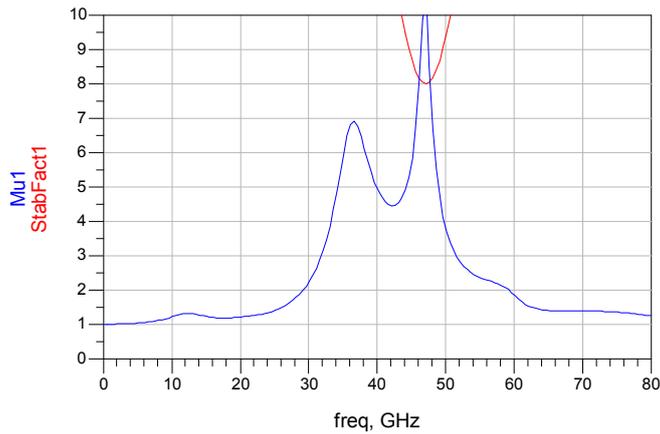


Figura 78.- Factores de estabilidad del LNA incluyendo la simulación electromagnética de la red de conexión entre el transistor n° 3 y n° 4, μ (azul) y K (rojo).

En la gráfica de la ganancia (Figura 75) se observa que la respuesta es muy plana en la banda de trabajo. De hecho, el valor medio es 32.7 dB con un rizado de 0.7 dB, de 33 a 32.3 dB. La adaptación, reflejada en la Figura 76, sigue siendo muy buena. Se obtienen los siguientes valores medios: -18.5 dB para la adaptación de entrada y -18 dB para la de salida.

El ruido (Figura 77) tiene su valor medio en 1.66 dB de factor de ruido o 135 K en temperatura equivalente de ruido. La estabilidad del LNA sigue siendo igual que en simulaciones precedentes, el valor mínimo del factor μ es 1 en baja frecuencia, y el del factor K es 8.004 alrededor de 50 GHz.

5.6.6 Red de salida

Por último se analiza la red de salida que comprende desde el transistor n° 4 hasta los contactos de las sondas de test de salida (Figura 79). Se incluye la red de polarización de drenador del transistor n° 4 así como una resistencia de valor bajo (10 Ω) que sirve para mejorar el nivel de adaptación de salida. En la Figura 80 se muestra el layout de la red de salida donde se aprecia, en la parte derecha, la resistencia colocada detrás del condensador de desacoplo entre continua y RF.

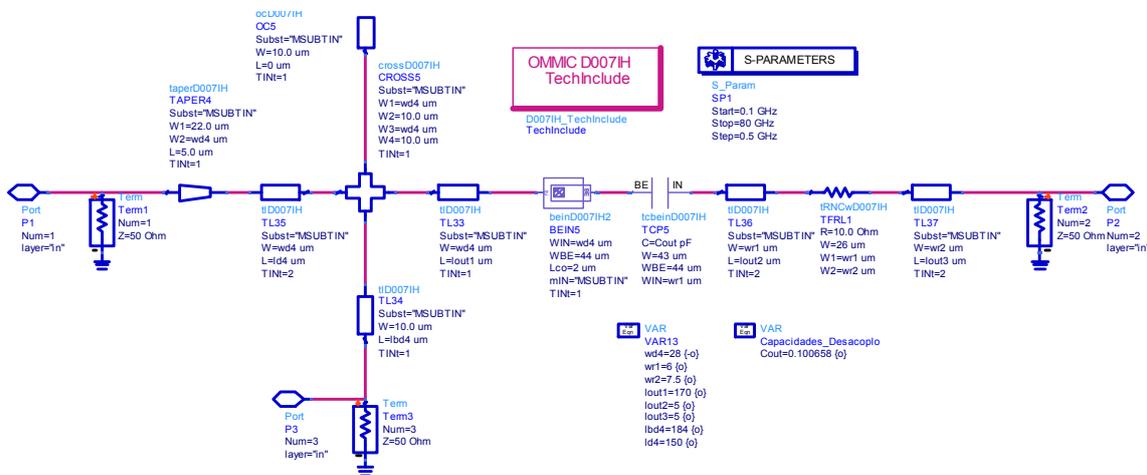


Figura 79.- Red de salida del LNA introducida en la simulación electromagnética.

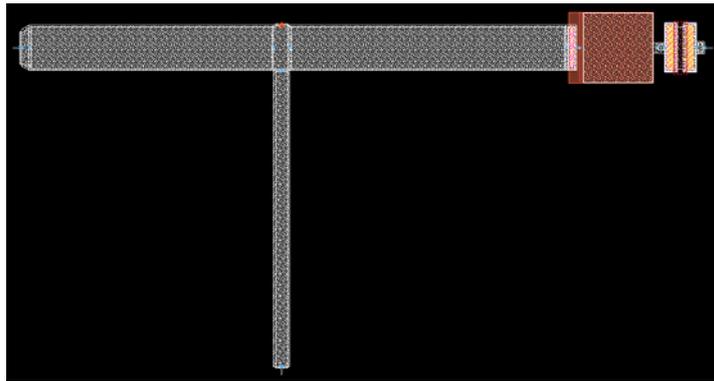


Figura 80.- Layout de la red de salida del LNA.

A continuación se muestran los resultados de la simulación de parámetros de Scattering de la esta red de salida (Figura 81). Se aprecia que son los mejores resultados obtenidos de las simulaciones electromagnéticas. Exceptuando algún ligero desfase, las simulaciones en esquemático y electromagnética se solapan dentro de la carta de Smith.

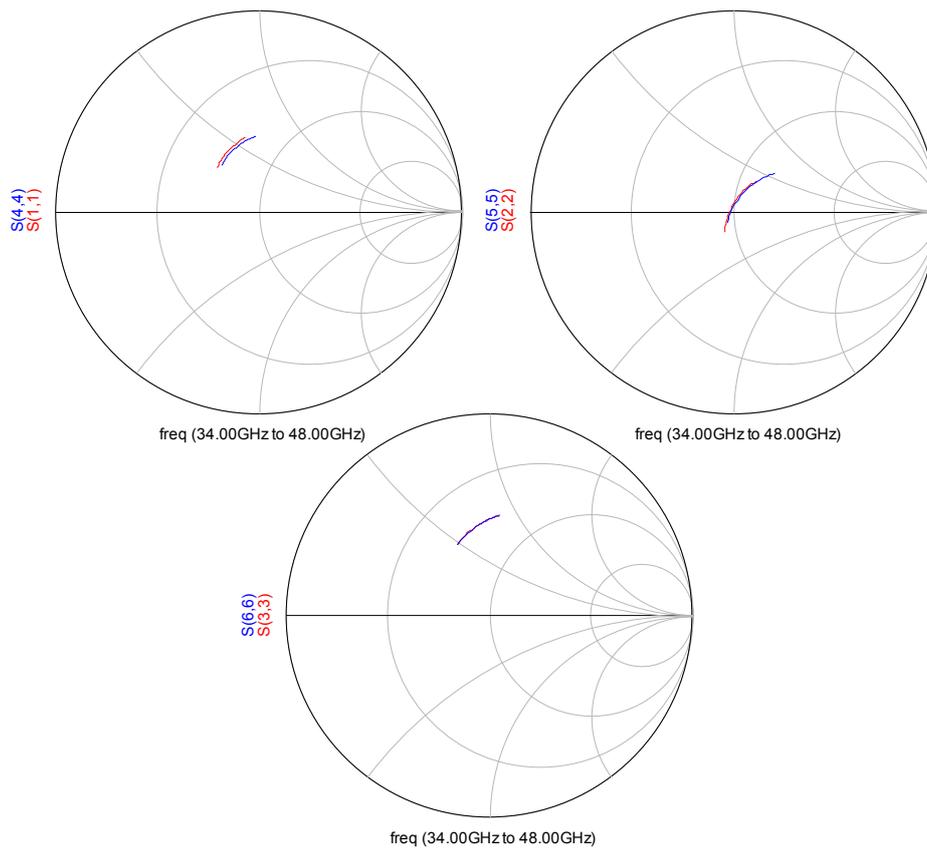


Figura 81.- Coeficientes de reflexión en los cuatro puertos (S_{11} , S_{22} , S_{33} , S_{44} de izquierda a derecha y de arriba a abajo) de la red de salida del LNA. En color azul se muestra la simulación electromagnética y en color rojo la simulación en esquemático.

En el diseño esquemático de la Figura 82 aparece la totalidad del LNA. Se retocan los valores de las líneas de realimentación en fuente de los transistores para encontrar el mejor funcionamiento global del LNA.

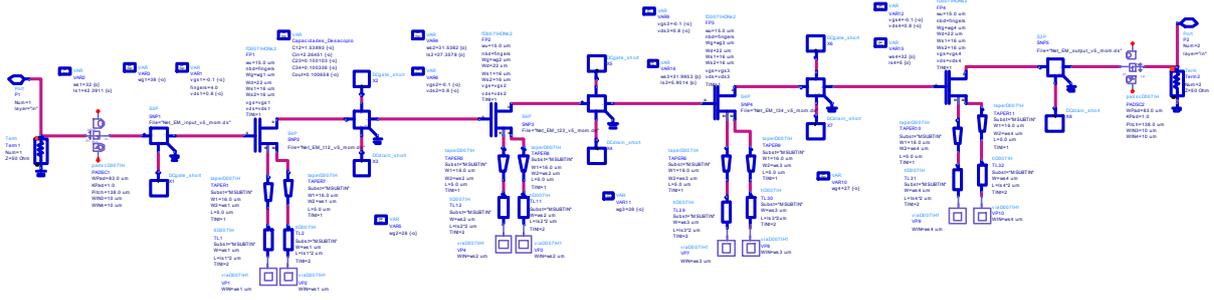


Figura 82.- Esquemático del LNA completo una vez añadido el bloque de simulación electromagnética de la red de salida.

La ganancia, representada en la Figura 83, se mantiene muy plana dentro de la banda de trabajo. Se obtienen 32.6 dB de media con un rizado de 0.9 dB, desde 33 hasta 32.1 dB. Los niveles de adaptación de entrada y salida se mantienen en niveles por debajo de -15 dB, -18 y -15.2 dB respectivamente (Figura 84).

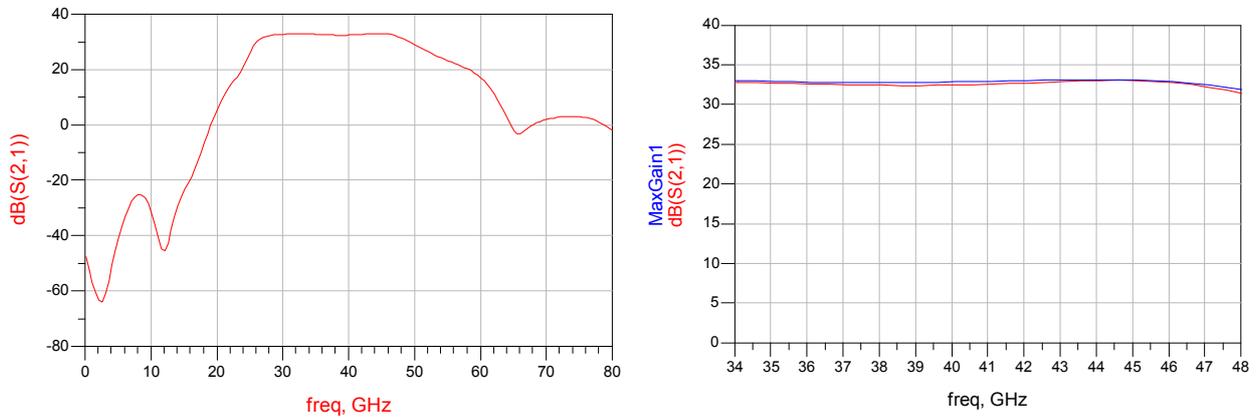


Figura 83.- LNA completo incluyendo la simulación electromagnética de la red de salida. Parte izquierda: ganancia en transferencia S_{21} desde 100 MHz a 80 GHz. Parte derecha: Máxima ganancia (azul) y ganancia en transferencia S_{21} (rojo) dentro de la banda de trabajo de 35 a 47 GHz.

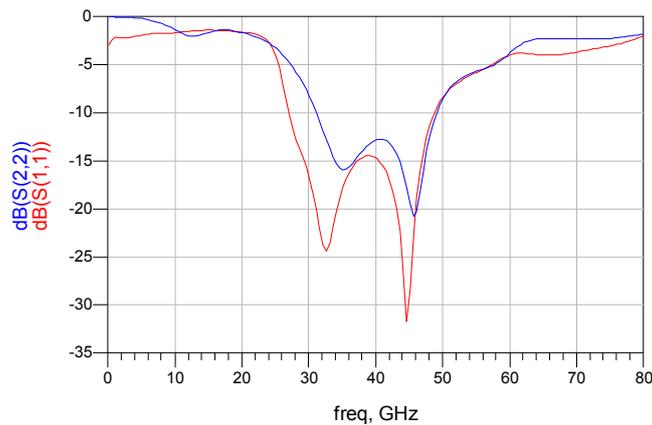


Figura 84.- Adaptación de entrada, S_{11} (rojo) y adaptación de salida, S_{22} (azul) del LNA completo incluyendo la simulación electromagnética de la red de salida.

El ruido generado por el LNA (Figura 85), sigue estando cerca de las especificaciones de diseño, 135 K de temperatura de ruido o 1.66 dB expresado en términos de figura de ruido.

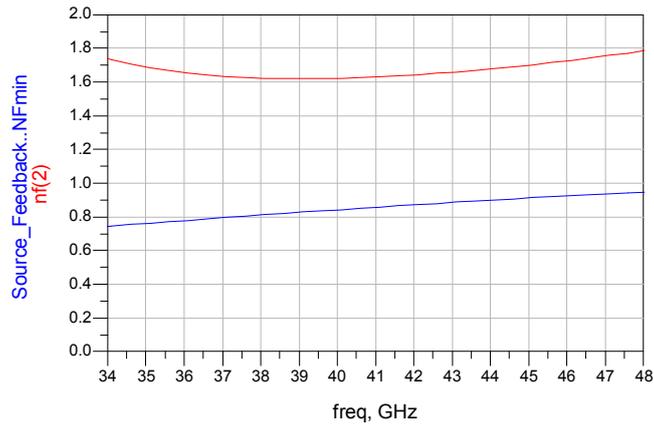


Figura 85.- Figura de ruido mínima para el transistor realimentado (azul) y figura de ruido del LNA incluyendo la simulación electromagnética de la red de salida (rojo).

La estabilidad del amplificador no ha sufrido variaciones significativas. Se sigue obteniendo un mínimo del factor μ de 1.001 para baja frecuencia y un mínimo alrededor de 50 GHz para el factor K de valor 8.408 (Figura 86).

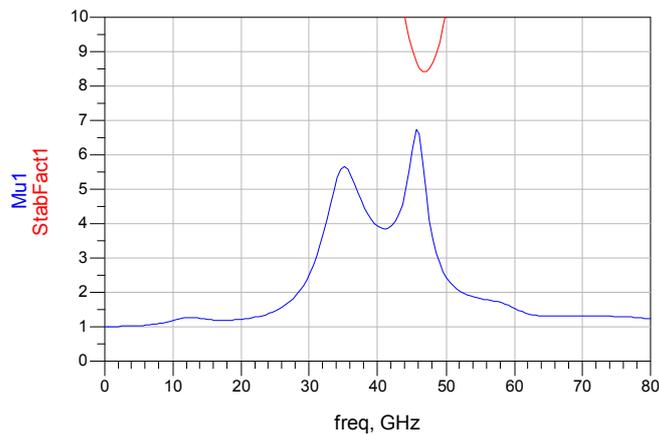


Figura 86.- Factores de estabilidad del LNA completo incluyendo la simulación electromagnética de la red de salida, μ (azul) y K (rojo).

5.6.7 Ajustes del diseño electromagnético

Una vez se tiene el LNA optimizado a través de las simulaciones electromagnéticas se procede a obtener su layout automático. Así puede observarse a simple vista si es necesario retocar alguna red de forma que todos los elementos estén colocados de manera adecuada. En la Figura 87 se observa el layout del LNA donde, en círculos rojos, aparecen resaltados dos errores. El primero se encuentra en la red de polarización de drenador del transistor nº 2 (parte inferior de la Figura 87) puesto que su vía a masa se solapa con el de la red de drenador del transistor nº 1. Para solucionarlo se alarga uno de los meandros hacia la derecha y así se separan las dos redes. En la parte superior de la Figura 87 se encuentra el segundo error, hay dos codos de las redes de polarización de puerta de los transistores nº 3 y 4 que están muy cercanos. Para dejar una separación mayor entre ellos se recorta uno de los meandros de la puerta del transistor nº 3. La Figura 88 muestra el layout del LNA una vez aplicados estas dos pequeñas modificaciones. Debido a que se ha modificado la red que interconecta los transistores nº 2 y 3

es necesario volver a simular esta red para verificar que no hay cambios sustanciales dentro el comportamiento del LNA.

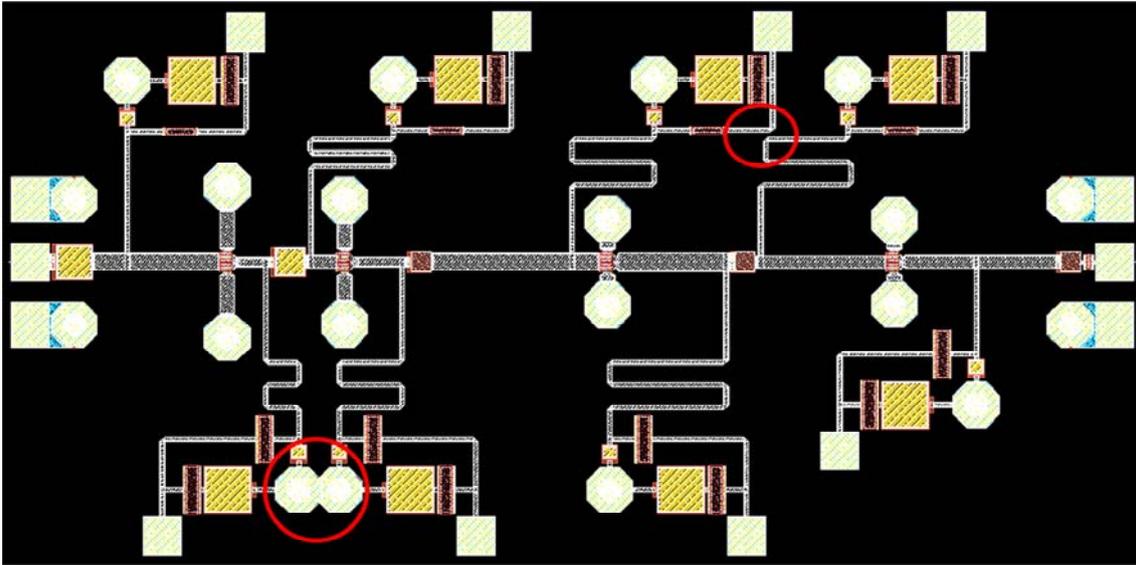


Figura 87.- Layout del LNA extraído de la optimización por simulación electromagnética.

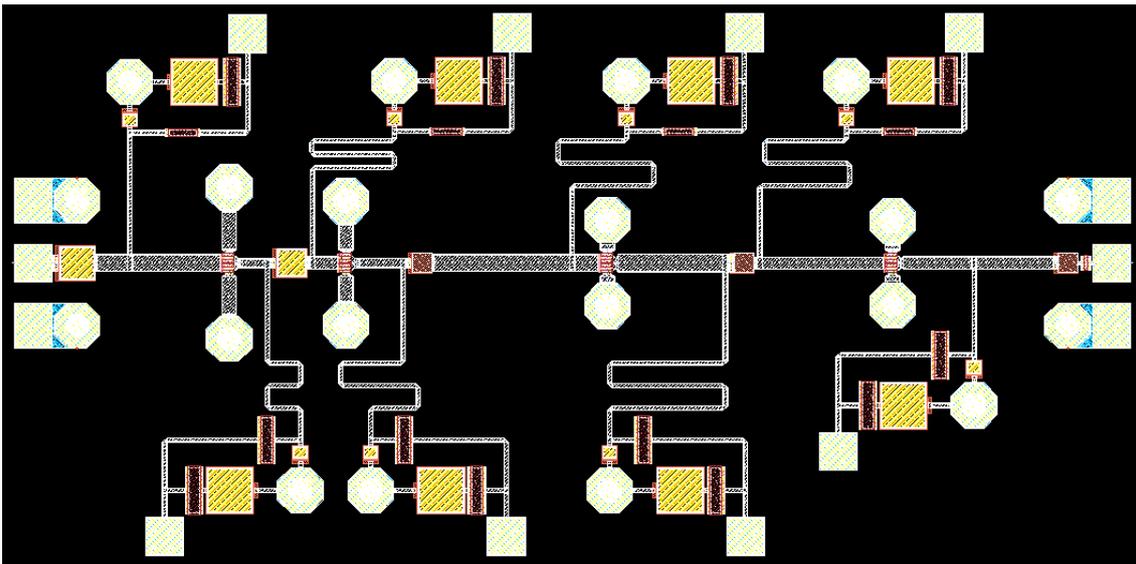


Figura 88.- Layout ajustado del LNA.

En las siguientes gráficas (Figura 89 a Figura 92) se muestran las figuras de mérito del LNA después de la simulación electromagnética de la red que se ha modificado sobre el layout. Analizando los resultados obtenidos puede comprobarse que el LNA no ha sufrido ningún cambio en su comportamiento en Scattering, ruido y estabilidad. Los valores medios obtenidos son:

- $S_{21} = 32.6$ dB con rizado de 0.8 dB.
- $S_{11} = -18$ dB y $S_{22} = -15.2$ dB.
- Figura de ruido de 1.66 dB (o 135 K).

○ Estabilidad: mínimo de $\mu = 1.001$ y mínimo de $K = 8.425$.

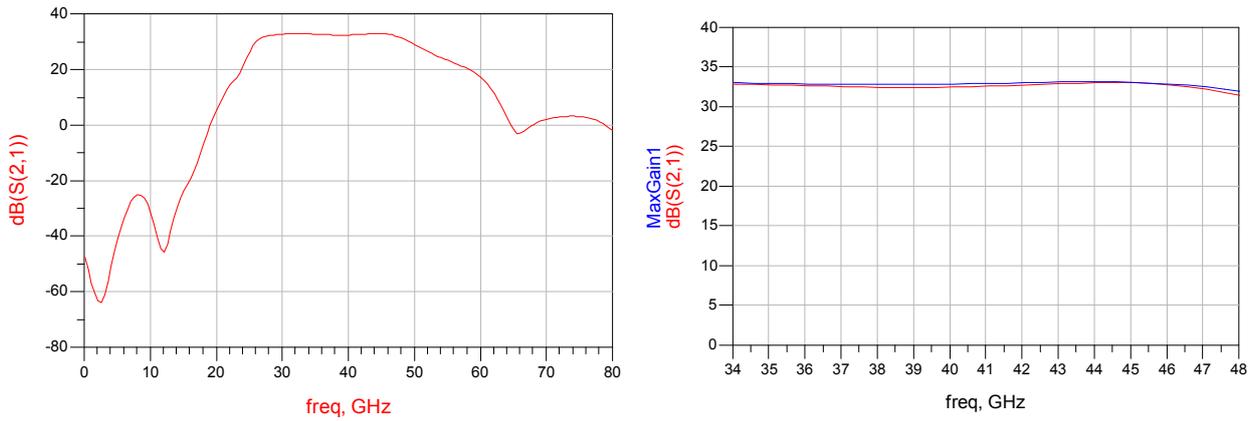


Figura 89.- Parte izquierda: ganancia en transferencia S_{21} del LNA desde 100 MHz a 80 GHz. Parte derecha: Máxima ganancia (azul) y ganancia en transferencia S_{21} (rojo) dentro de la banda de trabajo de 35 a 47 GHz.

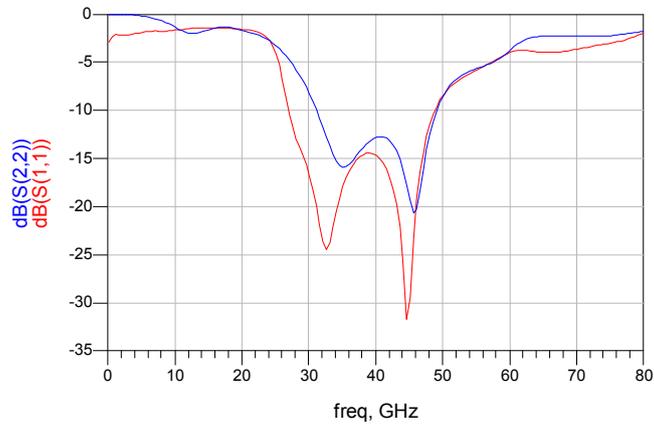


Figura 90.- Adaptación de entrada, S_{11} (rojo) y adaptación de salida, S_{22} (azul) del LNA.

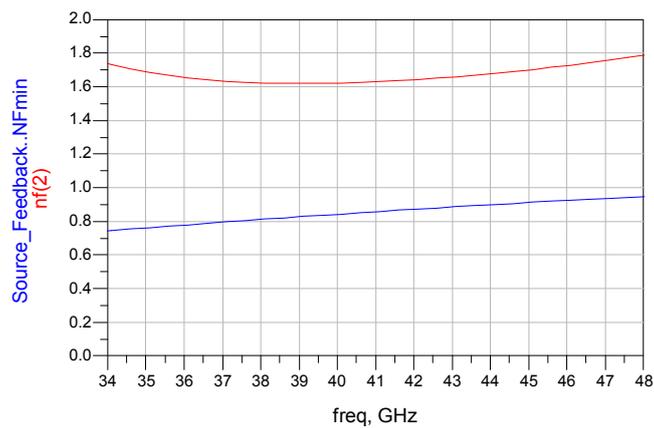


Figura 91.- Figura de ruido mínima para el transistor realimentado (azul) y figura de ruido del LNA (rojo).

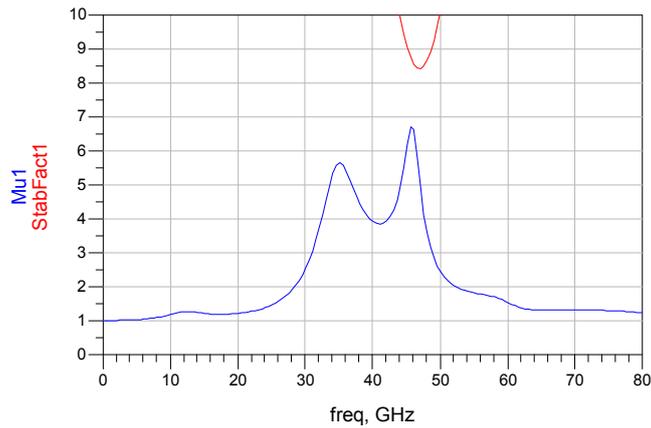


Figura 92.- Factores de estabilidad del LNA, μ (azul) y K (rojo).

5.6.8 Valoración de resultados tras el diseño electromagnético

Tras la simulación electromagnética de las redes pasivas del LNA se comprueba que su comportamiento sigue siendo igual de bueno que en el diseño esquemático (ver 5.5.7). Bien es cierto que hay alguna diferencia entre el diseño electromagnético y el esquemático. El ruido es más alto y la ganancia un poco más baja debido a que el simulador electromagnético predice más pérdidas.

Durante las simulaciones, tanto en esquemático como en Momentum, el mínimo del factor μ de estabilidad da como resultado 1 a 100 MHz, la frecuencia más baja simulada, si bien el factor μ debiera ser mayor que 1 para afirmar que la estabilidad del LNA es incondicional. Sin embargo todos los datos obtenidos por debajo de 10 GHz son datos extrapolados por parte del simulador ya que el fabricante define el funcionamiento de la tecnología por encima de esta frecuencia. Por tanto estos datos obtenidos hay que tomarlos con cierto cuidado ya que no son reales.

En la Tabla 8 se comparan los resultados del LNA simulado en electromagnético y en esquemático. Se comprueba que se obtienen resultados muy similares.

	LNA diseñado en esquemático	LNA diseñado en electromagnético
Figura de ruido (dB)	1.51	1.66
Ganancia S_{21} (dB)	32 - 33	32.2 - 33
S_{11} (dB) / S_{22} (dB)	- 15.5 / - 15.6	-18 / -15.2
BW (GHz)	35 -47	35 - 47
Consumo (mA)	36.8	36.8

Tabla 8.- Comparativa entre los LNA comerciales y el LNA diseñado en esquemático y en electromagnético.

6 Yield

A la hora de la construcción de grandes cantidades de circuitos se hace necesario tener información sobre el número de chips que cumplirán las especificaciones requeridas. Esta información no es más que datos estadísticos sobre variaciones en valores de los elementos que componen el circuito. Por ejemplo, todos los procesos monolíticos tienen tolerancias en la resistividad de las resistencias, en la separación entre capas de capacidades, en las dimensiones de las líneas de transmisión, o en el modelo de los transistores. A través de la medida de estructuras de test propias del propio proceso (PCM, process control monitor) se obtiene la función probabilística de distribución que determina como es la variación de los componentes del proceso. El análisis de yield incluye la simulación del circuito un cierto número de veces donde se varían diferentes parámetros aleatoriamente alrededor de su valor nominal. El simulador registra cada iteración como un acierto o fallo dependiendo de si se cumplen o no las especificaciones. Éste es un método de análisis de Monte Carlo que tiene la propiedad de que su precisión es independiente del número de variables estadísticas y sus distribuciones.

La diferencia entre el yield obtenido y el que se estima depende directamente de las iteraciones que se ejecuten en el análisis. Si el número de iteraciones es pequeño, es posible que los resultados no sean representativos y el error en la estadística sea muy elevado. Por tanto es necesario un gran número de iteraciones de forma que el nivel de confianza sea alto y el error estadístico muy bajo.

Desde el propio fabricante OMMIC se recomienda tener en cuenta los análisis estadísticos de yield de forma que el diseño sea más robusto frente a variaciones en los componentes. Además se hace hincapié en la necesidad por parte del diseñador de tener en mente las diferencias entre el circuito diseñado y construido, incluso en dos circuitos fabricados en la misma oblea puede haber diferencias de comportamiento. Las variaciones en el comportamiento del circuito fabricado pueden deberse al proceso de aplicación de máscaras, a cambios en el material de AsGa o a errores en el momento de medida.

Los resultados más significativos que se obtienen del simulador en un análisis de yield se muestran a continuación:

Valor Medio (6)

$$m_x = \frac{\sum_{i=1}^n x_i}{n}$$

Desviación Estándar (7)

$$\sigma_x = \sqrt{\frac{\sum_{i=1}^n (x_i - m_x)^2}{n - 1}}$$

Coefficiente de Correlación (8)

$$\rho_{xy} = \frac{\sum_{i=1}^n \sum_{j=1}^n (x_i - m_x)(y_j - m_y)}{(n - 1) \cdot \sigma_x \cdot \sigma_y}$$

El valor medio y la desviación estándar son indicadores sobradamente conocidos dentro de análisis estadísticos. Sin embargo el coeficiente de correlación no es tan utilizado. Por ello se describe su significado en las siguientes líneas.

El coeficiente de correlación indica de forma cuantitativa como las variaciones de una variable “x” son explicadas por las variaciones de otra variable “y”(8). Además puede explicar que la variación de las variables “x” e “y” se debe a la variación de un tercer parámetro que suele ser el tiempo.

En las siguientes líneas se realiza un análisis de yield del LNA diseñado. Se variaran tanto las dimensiones de las líneas de transmisión, los valores de capacidades, y parámetros internos de los transistores (gm, pinch-off, etc.).

6.1 Análisis de Yield en régimen de gran señal

Con objeto de tener en cuenta las variaciones de los elementos activos del diseño, en este caso los transistores, es necesario cambiar el modelo pequeña señal del transistor por su modelo gran señal.

Se dividirá el análisis de yield en dos partes: la primera se centrará en los parámetros de Scattering en la banda de trabajo, 35 – 47 GHz y la segunda cubrirá un gran ancho de banda desde 100 MHz a 80 GHz para analizar la estabilidad del LNA. Nótese que no se hace referencia al ruido en el análisis de yield porque el modelo gran señal de los transistores no contiene información sobre parámetros de ruido.

Para el análisis de yield en Scattering se definen los siguientes objetivos:

- $S_{21} > 25$ dB
- $S_{11} < -10$ dB
- $S_{22} < -8$ dB.
- Número de iteraciones del análisis = 1000.

A continuación se presentan los resultados del análisis de yield para los parámetros de Scattering del LNA. En la Figura 93 y la Figura 94 se representan los histogramas de S_{11} , S_{22} y S_{21} respectivamente. Estos histogramas representan la función de distribución de los valores que van tomando los parámetros de Scattering. Se recogen los siguientes valores de media y desviación estándar (Tabla 9).

	Media (dB)	Desviación estándar (dB)
S_{11}	-17.8	4.1
S_{22}	-11.7	2.2
Ganancia S_{21}	27.6	8.1

Tabla 9.- Media y desviación estándar para los parámetros de Scattering del LNA en régimen de gran señal.

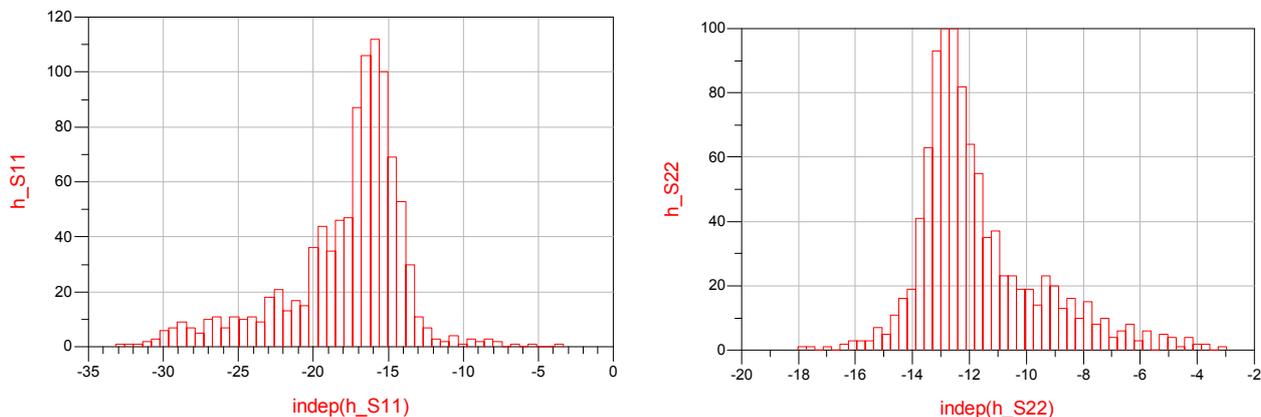


Figura 93.- Histograma de S_{11} (izquierda) y S_{22} (derecha) para el análisis de yield en gran señal con 1000 iteraciones.

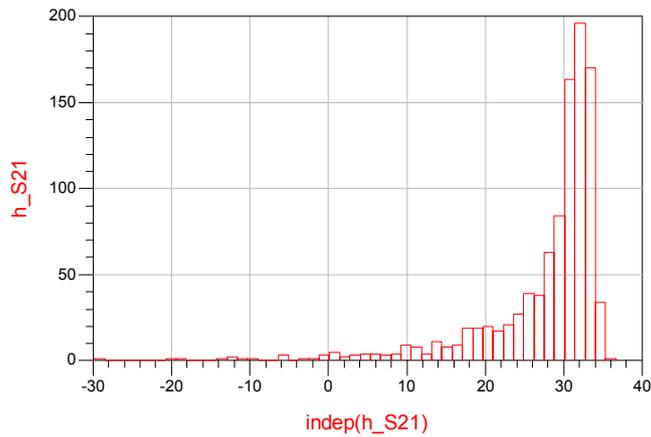


Figura 94.- Histograma de S_{21} para el análisis de yield en gran señal con 1000 iteraciones.

Con estos datos se extrae el porcentaje de circuitos que cumplirán los requisitos de comportamiento especificados (también denominado yield). Éste es un 60.4 %, pasarían 604 chips sobre un hipotético volumen de 1000 chips construidos. Como da la impresión de ser un nivel bajo, se realizará un segundo análisis de yield en pequeña señal analizando qué ocurre en ese caso.

Pasemos ahora al segundo análisis de yield en gran señal. Se realiza sobre la estabilidad del LNA y los objetivos están bastante claros, el mínimo de los factores μ y K debe ser mayor que 1. Se vuelven a realizar 1000 iteraciones durante el análisis. En la Figura 95 y Figura 96 se representan los histogramas de μ y K respectivamente. En la Tabla 10 se recoge la media y desviación estándar para los factores de estabilidad. En este caso el yield es del 100 %, es decir, todos los circuitos construidos serían estables.

	Media (dB)	Desviación estándar (dB)
Factor μ	1	1.208e-6
Factor K	15.1	15.1

Tabla 10.- Media y desviación estándar para los factores de estabilidad del LNA en régimen de gran señal.

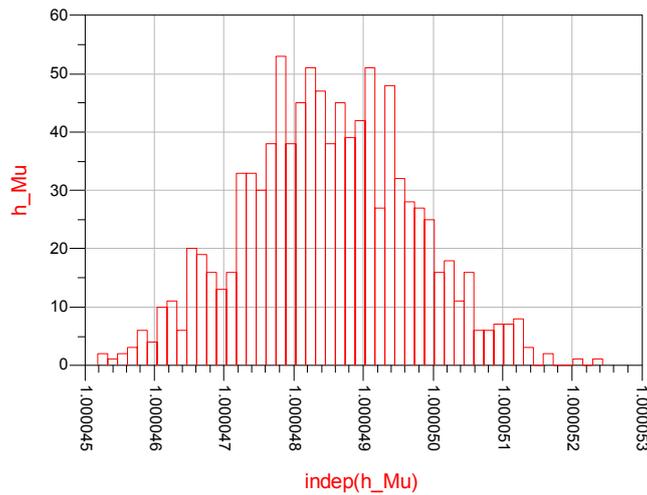


Figura 95.- Histograma del factor μ de estabilidad para el análisis de yield en gran señal con 1000 iteraciones.

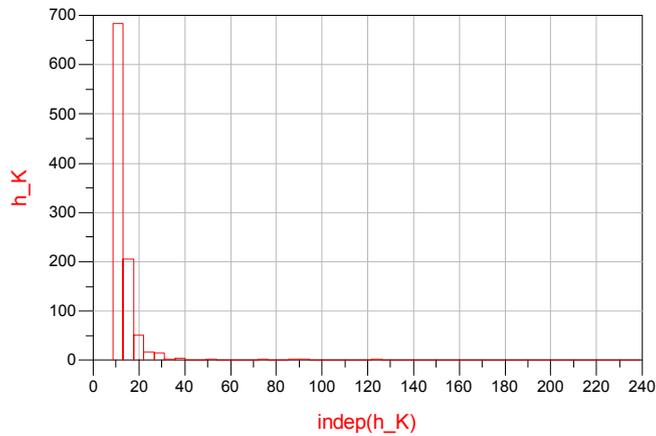


Figura 96.- Histograma del factor K de estabilidad para el análisis de yield en gran señal con 1000 iteraciones.

6.2 Análisis de Yield en régimen de pequeña señal

En el análisis de gran señal se han tenido en cuenta variaciones de los elementos, tanto activos como pasivos, que forman el LNA. Retomando el modelo de pequeña señal de los transistores se vuelve a hacer un análisis de yield en el cual sólo se producirán variaciones en los elementos pasivos. De este modo excluimos a los transistores del análisis de rendimiento (yield).

En el primer análisis, además de los parámetros de Scattering, se incluye como objetivo el ruido. Siendo los requisitos los que se muestran a continuación.

- $S_{21} > 25$ dB
- $S_{11} < -10$ dB
- $S_{22} < -10$ dB.
- NF (figura de ruido) < 1.8 dB
- Número de iteraciones del análisis = 750.

En la Figura 97, Figura 98, y Figura 99 se muestran los histogramas para los parámetros de Scattering y el ruido. A partir de estos datos se calculan las medias y desviaciones estándar que vienen resumidas en la Tabla 11. Comparando estos resultados con los obtenidos en gran señal (Tabla 9) se puede afirmar que la desviación estándar es mucho más pequeña y los valores medios son mejores. Estos datos mejores repercuten en un aumento del yield. De hecho, el yield en pequeña señal es del 100 % frente al 60 % conseguido en gran señal. La explicación es que la mayor influencia en el comportamiento de un LNA MMIC se encuentra en los elementos activos, en este caso los transistores.

	Media (dB)	Desviación estándar (dB)
S ₁₁	-18.6	0.51
S ₂₂	-12.9	0.15
Ganancia S ₂₁	29.9	0.26
NF (figura de ruido)	1.49	0.007

Tabla 11.- Media y desviación estándar para los parámetros de Scattering y el ruido del LNA en régimen de pequeña señal.

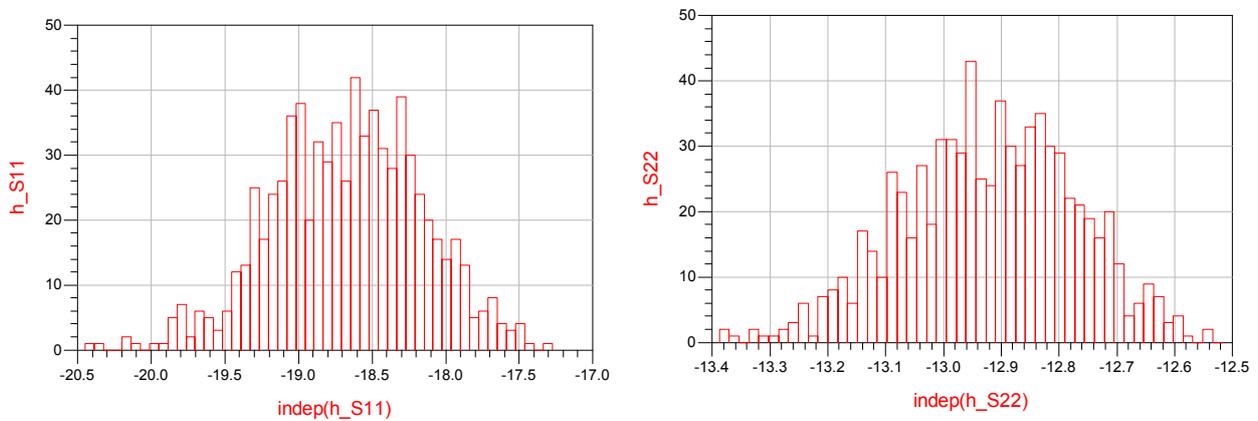


Figura 97.- Histograma de S₁₁ (izquierda) y S₂₂ (derecha) para el análisis de yield en pequeña señal con 750 iteraciones.

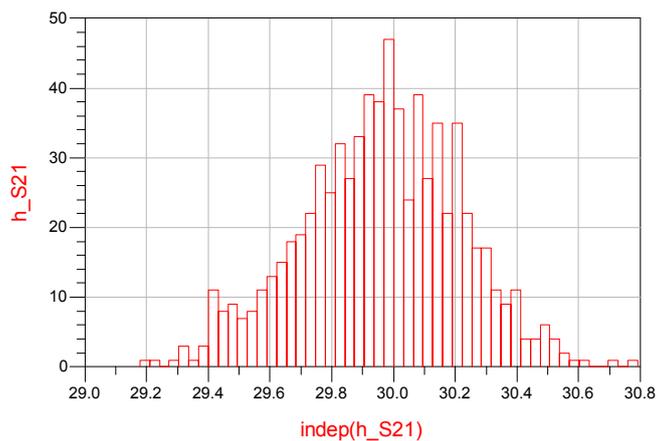


Figura 98.- Histograma de S_{21} para el análisis de yield en pequeña señal con 750 iteraciones.

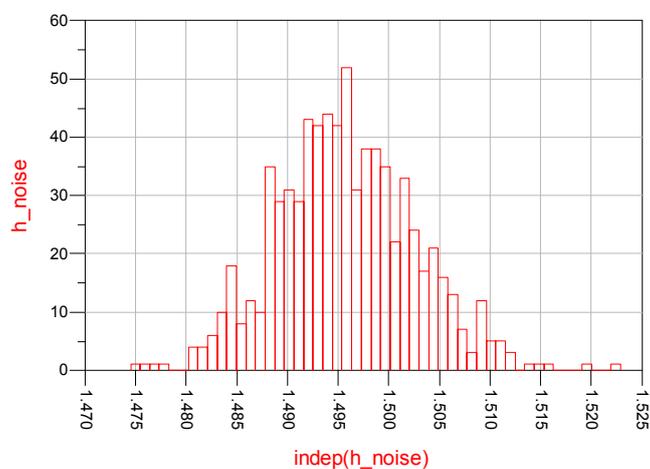


Figura 99.- Histograma de la figura de ruido para el análisis de yield en pequeña señal con 750 iteraciones.

El último análisis de yield realizado es sobre la estabilidad del LNA en régimen de pequeña señal. Como en gran señal, se pide al análisis que los factores μ y K sean mayores que 1 para un ciclo de 700 iteraciones. La Figura 100 y Figura 101 muestran los histogramas de los factores de estabilidad y en la Tabla 12 se recogen los valores medios y la desviación estándar. Como cabía esperar se asegura siempre la estabilidad del LNA resultando un yield del 100 % como en régimen de gran señal.

	Media (dB)	Desviación estándar (dB)
Factor μ	1	1.205e-6
Factor K	9.3	0.19

Tabla 12.- Media y desviación estándar para los factores de estabilidad del LNA en régimen de pequeña señal.

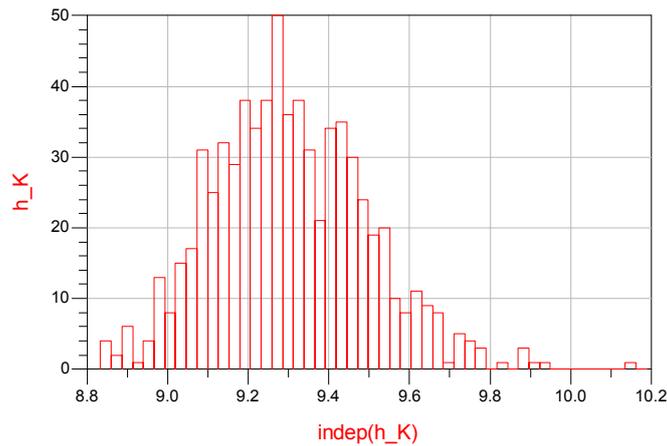


Figura 100.- Histograma del factor μ de estabilidad para el análisis de yield en pequeña señal con 700 iteraciones.

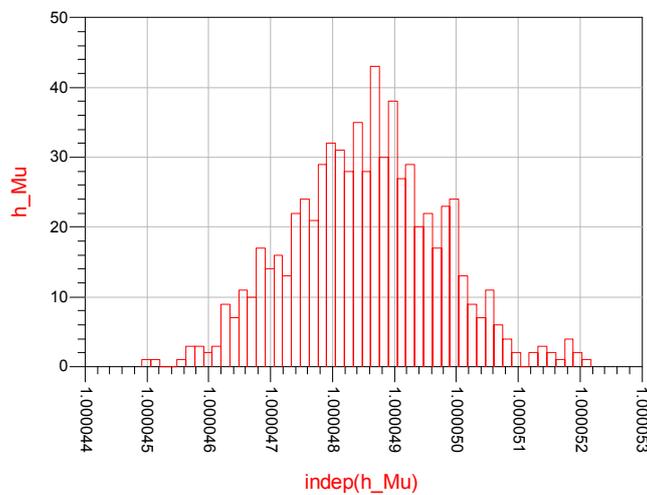


Figura 101.- Histograma del factor K de estabilidad para el análisis de yield en pequeña señal con 700 iteraciones.

6.3 Valoración del análisis de Yield

Se ha completado un exhaustivo análisis de yield bajo dos regimenes de operación, en pequeña señal para obtener la contribución de los elementos pasivos y en gran señal para añadir al efecto de los elementos pasivos la contribución de los transistores (elementos activos del amplificador).

Se concluye la importancia del efecto que producen los elementos activos dentro del análisis de yield puesto que son sus variaciones las que marcan, principalmente, el rendimiento global del LNA. El parámetro que más varía es la ganancia, debido a variaciones en voltaje de pinch-off y la transconductancia g_m de los transistores.

Uno de los aspectos más importantes de un amplificador es su estabilidad. Se ha comprobado como el LNA es estable bajo cualquier variación de los componentes y bajo cualquier modelo de transistor (pequeña o gran señal).

7 Conclusiones

En este trabajo se ha presentado el diseño completo de un LNA de 4 etapas que cubre la banda de 35 – 47 GHz con una respuesta promedio en ganancia de 32 dB, adaptación de entrada -15 dB, adaptación de salida -15 dB, figura de ruido 1.6 dB, y un consumo total de 36.8 mA. Gracias a su bajo consumo y a su buen comportamiento es un buen candidato tanto como amplificador criogénico en el FEM (front end module) como amplificador trabajando a temperatura ambiente en el BEM (back end module) del instrumento de medida para el proyecto EPI. Este diseño se ha servido de tecnología desarrollada en Europa a través de la empresa francesa OMMIC cumpliendo unos de los objetivos del proyecto.

Además se ha realizado un análisis estadístico del comportamiento del LNA cuando se varían parámetros de los componentes que lo forman comprobando como la desviación de resultados es tolerable respecto a la simulación con parámetros nominales.

Como líneas futuras, el diseño del LNA se encuentra a la espera de ser incluido dentro del segundo proyecto múltiple que realiza la factoría OMMIC a lo largo del año (previsto para Noviembre 2012) y en el cual se construyen obleas con diseños procedentes de distintos centros de investigación.

Una vez construido se caracterizara en ruido y parámetros de Scattering operando tanto a temperatura ambiente como a temperatura criogénica.

8 Referencias

[1] Yu-Lung Tang, Niklas Wadefalk , Matthew A. Morgan, and Sander Weinreb, "Full Ka-band High Performance InP MMIC LNA Module," pp. 81-84, 2006 IEEE.

[2] <http://www.ommic.fr/>

[3] <http://www.home.agilent.com/agilent/home.jspx?cc=ES&lc=eng>

[4] G. Di Massa, S. Costanzo, A. Borgia, F. Venneri, I. Venneri, "Innovative dielectric materials at millimeter-frequencies," University of Calabria, Via P. Bucci, 87036 Rende (CS), Italy.

[5] Jakob Engberg, "Simultaneous input power match and noise optimization using feedback," pp. 385-389, Danmarks Ingeniorakademi, Dept. of Electrical Engineering, Badehusvej 1A, DK-9000 Aalborg, Denmark.

[6] Les Besser, "Stability considerations of low-noise transistor amplifiers with simultaneous noise and power match," pp. 327-329, Farinon Electric, San Carlos, California 94070.

[7] Svein Iversen, "The Effect of Feedback on Noise Figure," pp. 540-542, Proceedings of the IEEE, March 1975.

[8] Randall E. Lehmann, David D. Heston, "X-Band Monolithic Series Feedback LNA," pp. 51-54, 1985 IEEE MTT-S Digest, Texas Instrument Incorporated, 13500 N. Central Expressway, Dallas, Texas 75266.

[9] Comunicación interna con la factoría OMMIC.

[10] K. H. G. Duh, S. M. J. Liu, S. C. Wang, P. Ho, and P. C. Chao, "High Performance Q-Band 0.15 μm InGaAs HEMT MMIC LNA," pp. 99-102, IEEE 1993 Microwave and Millimeter-Wave Monolithic Circuits Symposium.

[11] M. V. Aust, B. Allen, G. S. Dow, R. Kasody, M. Biedenbender, N. Wang, "A Low Noise, High Gain Q-Band Monolithic HEMT Receiver," pp. 217-220, IEEE 1994 Microwave and Millimeter-Wave Monolithic Circuits Symposium.

[12] M. V. Aust, T. W. Huang, M. Dufault, H. Wang, D. C. W. Lo, R. Lai, M. Biedenbender, and C. C. Yang, "Ultra Low Noise Q-band Monolithic Amplifiers Using InP- and GaAs-Based 0.1 μm HEMT Technologies," pp. 89-92, IEEE 1996 Microwave and Millimeter-Wave Monolithic Circuits Symposium.

[13] Long Tran, Russ Isobe, Michael Delaney, Rick Rhodes, Derek Jang, Julia Brown, Loi Nguyen, Minh Le, Mark Thompson, and Takyiu Liu, "High Performance, High Yield Millimeter-Wave MMIC LNAs Using InP HEMTs," pp. 9-12, IEEE 1996 MTT-S Digest.

[14] R. Grundbacher, Y.C. Chou, R. Raja, R. Lai, D. Leung, Q. Kan, G. Schreyer, G. Zeil, D. Eng, P. H. Liu, T. Block and A. Oki, "0.1 μm InGaAs/InAlAs/InP HEMT Low Noise Amplifiers With Compact Stacked Cascode Design And Its De-Bias Effect Induced Failure (DBIF)," pp. 181-184, 2005 International Conference on Indium Phosphide and Related Materials.