

**ESCUELA TÉCNICA SUPERIOR DE INGENIEROS
INDUSTRIALES Y DE TELECOMUNICACIÓN**

UNIVERSIDAD DE CANTABRIA



Proyecto Fin de Carrera

**AMPLIFICADOR DE POTENCIA EN
TECNOLOGIA GaN HEMT DE ALTA
TENSION A 2.6 GHZ**

(Power Amplifier in High Voltage GaN HEMT
Technology at 2.6 GHz)

Para acceder al Título de

INGENIERO DE TELECOMUNICACIÓN

Autor: Manuel Sigler Cagigas

Octubre 2016

INGENIERÍA DE TELECOMUNICACIÓN
CALIFICACIÓN DEL PROYECTO FIN DE CARRERA

Realizado por: Manuel Sigler Cagigas

Director del PFC: José Ángel García García

Título: “Amplificador de potencia en tecnología GaN HEMT de alta tensión a 2.6 GHz”

Title: “Power Amplifier in High Voltage GaN HEMT technology at 2.6 GHz”

Presentado a examen el día: 31 de Octubre de 2016

para acceder al Título de

INGENIERO DE TELECOMUNICACIÓN

Composición del Tribunal:

Presidente (Apellidos, Nombre): Tomás Fernández Ibañez

Secretario (Apellidos, Nombre): José Ángel García García

Vocal (Apellidos, Nombre): Luis Valle López

Este Tribunal ha resuelto otorgar la calificación de:

Fdo.: El Presidente

Fdo.: El Secretario

Fdo.: El Vocal

Fdo.: El Director del PFC
(solo si es distinto del Secretario)

VºBº del Subdirector

Proyecto Fin de Carrera N°
(a asignar por Secretaria)

AGRADECIMIENTOS

A José Ángel García, director de este trabajo, por la gran dedicación y el tiempo prestado para la realización del proyecto fin de carrera.

A Nieves, por toda su colaboración en el laboratorio y la gran ayuda prestada durante la ejecución de las medidas y su análisis posterior.

Al equipo de ERZIA, por todo su apoyo y los conocimientos transmitidos del mundo de la RF.

A mi familia y amigos por la paciencia infinita que tienen conmigo.

A Berta, por el soporte constante durante la realización de este trabajo y por todos los proyectos en común que estén por venir a partir de ahora.

ÍNDICE

1. INTRODUCCIÓN	9
1.1. OBJETIVOS.....	10
1.2. ESTRUCTURA DE LA MEMORIA	10
2. AMPLIFICADORES DE POTENCIA: TECNOLOGÍA Y CLASES DE OPERACIÓN 12	
2.1. CONCEPTO BÁSICO DE AMPLIFICADOR.....	13
2.2. AMPLIFICADORES DE POTENCIA	14
2.2.1. <i>Parámetros significativos de un amplificador de potencia</i>	15
2.2.2. <i>Modos de operación de un transistor</i>	18
2.3. CLASES DE OPERACIÓN DE UN AMPLIFICADOR.....	19
2.3.1. <i>Amplificadores Clase A</i>	20
2.3.2. <i>Amplificadores Clase B</i>	21
2.3.3. <i>Amplificadores Clase AB</i>	22
2.3.4. <i>Amplificadores Clase C</i>	23
2.3.5. <i>Amplificadores Clases D, E y F</i>	24
2.4. TRANSISTORES GAN HEMT.....	24
2.5. LOAD PULL.....	25
2.5.1. <i>Fundamentos del Load Pull</i>	25
2.5.2. <i>Técnicas comunes del Load Pull</i>	27
2.5.3. <i>Carta de Smith</i>	30
3. DISEÑO DEL AMPLIFICADOR	32
3.1. DISEÑO DE LAS REDES DE ADAPTACIÓN	33
3.1.1. <i>Diseño de la red de adaptación de salida</i>	34
3.1.2. <i>Diseño de la red de adaptación de entrada</i>	39
3.2. RESULTADOS DE SIMULACIÓN: POTENCIA, EFICIENCIA, PAE Y GANANCIA	40
4. CARACTERIZACIÓN: MONTAJE Y MEDIDAS	43
4.1. MONTAJE DEL AMPLIFICADOR.....	44
4.1.1. <i>Red de salida</i>	44
4.1.2. <i>Red de entrada</i>	47
4.1.3. <i>El transistor y su montaje final</i>	49
4.2. BANCO DE PRUEBAS.....	51
4.2.1. <i>Esquema del banco de pruebas</i>	52
4.2.2. <i>Equipo empleado</i>	53
4.3. MEDIDAS Y RESULTADOS	54
5. CONCLUSIONES Y LINEAS FUTURAS	61
5.1. CONCLUSIONES.....	62
5.2. ESTADO DEL ARTE.....	62
5.3. LÍNEAS FUTURAS	63
6. BIBLIOGRAFÍA	65

ÍNDICE DE FIGURAS

Figura 1 Concepto de Amplificador	13
Figura 2 Señal amplificada frente a señal original.....	13
Figura 3 Aportación de ruido en señal sin amplificar.....	14
Figura 4 Aportación de ruido en señal con amplificador.....	14
Figura 5 Ejemplo de un transmisor convencional.....	15
Figura 6 Diagrama de un amplificador.....	15
Figura 7 Curvas características I-V de un transistor.....	17
Figura 8 Ganancia de compresión y variación de fase debida a la saturación de un amplificador	17
Figura 9 Modelos de funcionamiento. (A) Modelo conmutador ideal. (B) Modelo conmutador - resistor. (C) Modelo conmutador - fuente de corriente.....	19
Figura 10 Clases de operación y eficiencia de un amplificador.....	20
Figura 11 Amplificador Clase A	21
Figura 12 Amplificador Clase B	22
Figura 13 Amplificador Clase AB.....	23
Figura 14 Amplificador Clase C	23
Figura 15 Ejemplo de sección transversal de amplificador GaN HEMT [8].....	25
Figura 16 Dispositivo de dos puertas	26
Figura 17 Ejemplo de caracterización load pull en carta de Smith.....	27
Figura 18 Ejemplo de load pull vector-receptor	28
Figura 19 Ejemplo de load pull lazo abierto.....	29
Figura 20 Ejemplo de load pull lazo híbrido.....	30
Figura 21 Carta de Smith.....	31
Figura 22 Modelo del transistor CGHV40030 para AWR	33
Figura 23 Circuito para simulaciones Load pull.....	34
Figura 24 Simulación load pull.....	36
Figura 25 Simulación de la red de salida.....	37
Figura 26 Comportamiento de la red de salida simulada	38
Figura 27 Simulación de la red de entrada.....	39
Figura 28 Comportamiento de la red de entrada simulada	40
Figura 29 Circuito del amplificador completo incluyendo redes de adaptación.....	41
Figura 30 Simulación del amplificador completo	41
Figura 31 Montaje de la red de salida	45
Figura 32 Esquema de la red de salida.....	46
Figura 33 Red de salida medida.....	47
Figura 34 Red de entrada.....	48
Figura 35 Esquema de la red de entrada	49
Figura 36 Transistor empleado para caracterizar el modelo	49
Figura 37 Montaje final del dispositivo a medir.....	50
Figura 38 Esquema del banco de pruebas.....	52
Figura 39 Banco de pruebas	52

Figura 40 Generador de señal E4438C.....	53
Figura 41 Medidor de potencia E4418B	53
Figura 42 Fuente DC E3632A	54
Figura 43 Analizador de redes N383A.....	54
Figura 44 Movimiento del condensador sobre el circuito	55
Figura 45 Eficiencia y Potencia de salida frente a frecuencia	57
Figura 46 PAE y Potencia de salida frente a frecuencia	57
Figura 47 Ganancia y Potencia de salida frente a frecuencia	58
Figura 48 Tensión Vout frente a VDD.....	60
Figura 49 Eficiencia y PAE frente a VDD	60

ÍNDICE DE TABLAS

Tabla 1 Resumen de los barridos load pull	35
Tabla 2 Estado del arte.....	63

ACRÓNIMOS

HEMT	High Electron Mobility Transistor
RF	Radio Frequency
DC	Direct Current
HEMT	High-Electron-Mobility Transistor
Pin	Input Power
Pout	Output Power
GaN	Nitruro de Galio
DUT	Device Under Test

1. Introducción

1.1. Objetivos

La evolución hacia formatos de modulación digital con altas tasas de transmisión de datos por unidad de ancho de banda, típica de las nuevas generaciones de sistemas de comunicaciones inalámbricas (el caso de 4G), impone fuertes requisitos de linealidad en el diseño de los esquemas de transmisión. Siendo las señales resultantes de envolvente altamente variable en el tiempo, con valores de potencia pico muy por encima de la media, se requiere además introducir nuevos conceptos y arquitecturas de transmisión que permitan garantizar dicha linealidad con una eficiencia apropiada en el uso de los limitados recursos de potencia disponibles. Destaca además en esta evolución la incorporación de nuevas bandas de frecuencia, el caso de 2.6 GHz, y el uso de señales con un cada vez mayor ancho de banda.

Este proyecto tiene como objetivo el diseño de un amplificador de potencia de alta eficiencia en la banda de 2.6 GHz, utilizando un dispositivo empaquetado comercial en tecnología GaN HEMT sobre SiC capaz de operar con tensiones de alimentación de hasta 50 V. Para las redes de adaptación, terminación y polarización se utilizarán elementos concentrados de alto factor de calidad, intentando sacar partido de los parásitos en su esquema equivalente. El diseño se basará en simulaciones usando el modelo no lineal del transistor ofrecido por su fabricante, en las que se prestará especial atención a la correcta terminación en drenador de los armónicos segundo y tercero. Se realizará la implementación y posterior ajuste para intentar conseguir prestaciones en eficiencia pico en el estado de la técnica, completando el trabajo con su caracterización exhaustiva frente a frecuencia, tensión de alimentación y potencia de entrada. Los resultados conseguidos han de permitir comparar sus prestaciones con procesos del mismo fabricante pensados para tensiones inferiores de alimentación (28 V).

Para el diseño y caracterización del amplificador de potencia a estudio, utilizaremos un transistor de CREE (actualmente Wolfspeed) basado en tecnología de Nitruro de Galio (GaN) con alta movilidad de electrones (HEMT) diseñado especialmente para proporcionar una alta eficiencia, alta ganancia y gran ancho de banda. Este transistor se puede utilizar en aplicaciones para bandas L, S y C [1].

1.2. Estructura de la memoria

A continuación se describen los distintos apartados de la memoria así como su contenido.

En el capítulo 2 se realizará una explicación sobre los amplificadores de potencia, sus fundamentos y sus características principales, así como la

tecnología en la que se basa el amplificador de potencia a estudio y las distintas clases de operación de un amplificador. También se estudian las diferentes técnicas de Load Pull para adaptar el transistor. De esta forma tendremos una visión generalizada del entorno en el que nos moveremos a lo largo de la memoria.

En el capítulo 3 nos centraremos en el diseño del amplificador a estudio. Se describe el análisis y diseño mediante simulaciones del transistor empleado para su posterior montaje.

En el capítulo 4 se describirá la caracterización final del amplificador así como su montaje y medidas finales.

El capítulo 5 será el cierre de la memoria con las conclusiones obtenidas tras el estudio del amplificador y las posibles líneas de trabajo a desarrollar en un futuro.

2. Amplificadores De Potencia: Tecnología Y Clases De Operación

2.1. Concepto básico de Amplificador

Un amplificador de RF es un dispositivo electrónico que consta de tres puertos, entrada, salida y alimentación (ver Figura 1).

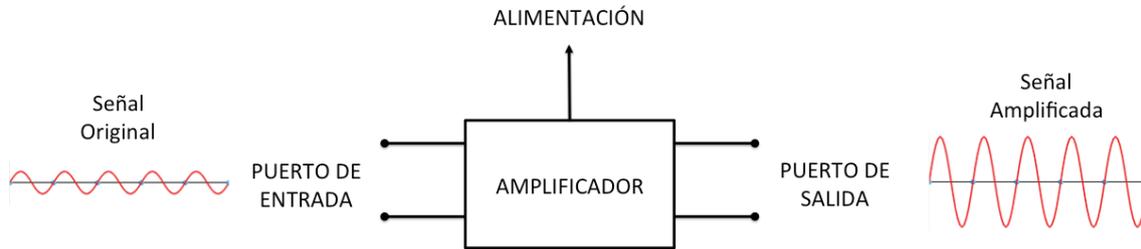


Figura 1 Concepto de Amplificador

Los amplificadores de RF se encargan de amplificar una señal de RF a la entrada del dispositivo en una señal de RF a la salida del amplificador manteniendo la misma forma y propiedades que la señal de entrada pero con una mayor ganancia. Un ejemplo de una señal amplificada se puede observar en la Figura 2.

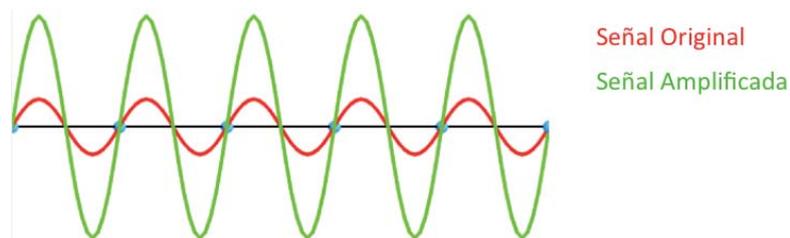


Figura 2 Señal amplificada frente a señal original

En la Figura 2 se observa una señal amplificada de forma ideal, sin ruido añadido, pero cuando hablamos de señales de RF, es necesario hablar de las señales de ruido presentes en el entorno, incluyendo el ruido generado por nuestro propio sistema.

La amplificación de una señal nace de la necesidad de poseer una señal inteligible, o lo que es lo mismo, tener un nivel de señal de información por encima del nivel de ruido presente.

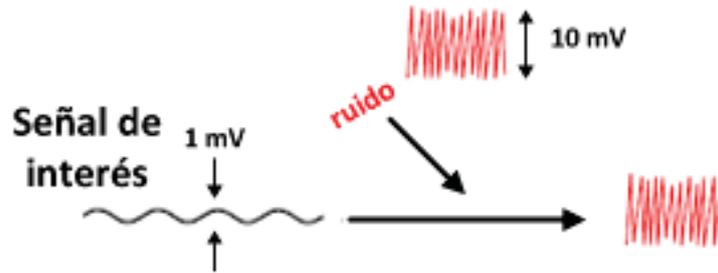


Figura 3 Aportación de ruido en señal sin amplificar

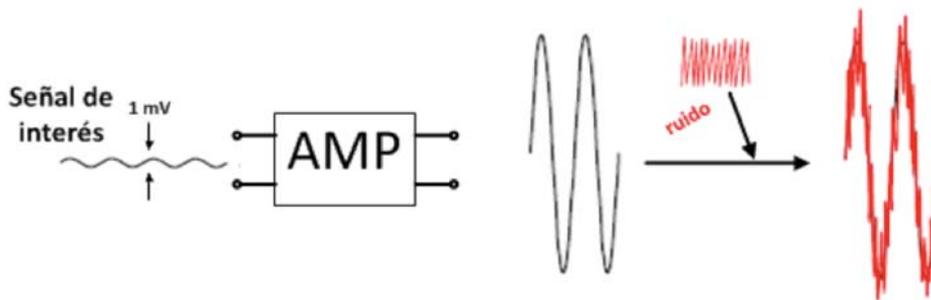


Figura 4 Aportación de ruido en señal con amplificador

En la Figura 3, la señal no es amplificada y queda enmascarada por el ruido, siendo imposible de recuperar. En la Figura 4, la señal es amplificada y a pesar del ruido que se añade a la señal, la señal recibida es manejable [2].

2.2. Amplificadores de Potencia

Los amplificadores de potencia son un tipo de amplificadores que transforman una señal de RF de baja potencia en una señal amplificada de mayor potencia. Para conseguir este efecto, es necesario alimentar al amplificador con una fuente de alimentación.

Los amplificadores de potencia de RF y microondas se usan en una gran cantidad de aplicaciones como comunicaciones inalámbricas, radares o bloqueos de señal. Podemos encontrar una gran cantidad de amplificadores de potencia en el mercado en función de la aplicación a utilizar. Cada aplicación tiene unos requerimientos de frecuencia, ancho de banda, carga, potencia, eficiencia, linealidad y coste que nos determinará la selección del amplificador de potencia a utilizar.

Los amplificadores de potencia suelen ser un elemento más dentro de la cadena de transmisión de una señal. Dentro de la cadena de transmisión se encuentran otros elementos como mezcladores, osciladores, filtros, etc.

La arquitectura de los transmisores puede estar basada desde el modelo más clásico con amplificadores de potencia y combinadores, hasta arquitecturas más recientes como Doherty, Khan, “outphasing” ó “envelope tracking” [3].

En la Figura 5 podemos observar un ejemplo de una cadena de transmisión convencional.

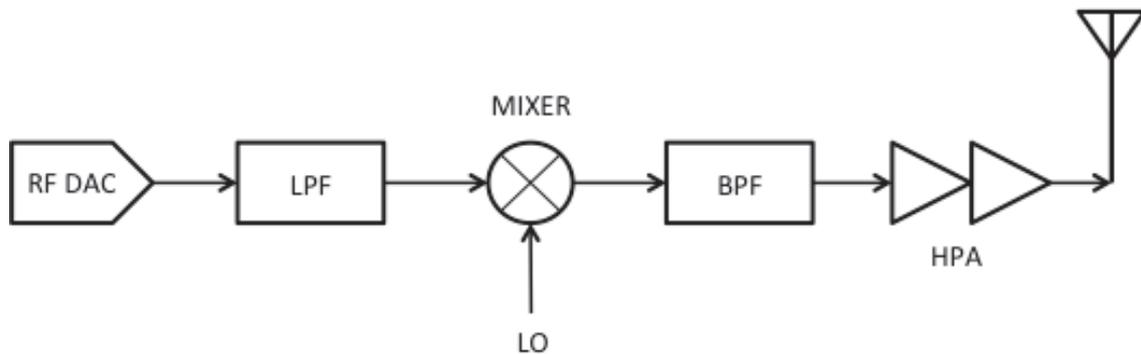


Figura 5 Ejemplo de un transmisor convencional

En la siguiente figura podemos observar el diagrama básico de un amplificador:

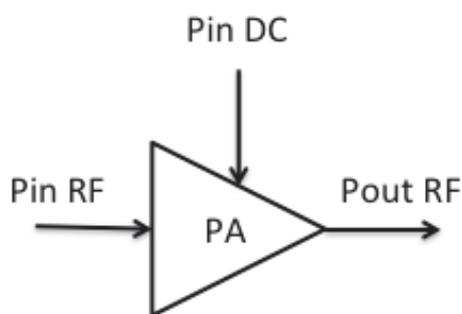


Figura 6 Diagrama de un amplificador

2.2.1. Parámetros significativos de un amplificador de potencia

Eficiencia de un amplificador

La eficiencia de un amplificador viene definida comúnmente en los siguientes términos:

- Eficiencia de drenador (η_D)

La eficiencia de drenador, también conocida como eficiencia de conversión DC-RF, representa en qué medida la potencia de DC se convierte en potencia de salida de RF. Se puede obtener mediante la siguiente expresión:

$$\eta_D = \frac{P_{out\ RF}}{P_{in\ DC}}$$

- Eficiencia de potencia añadida (PAE)

La eficiencia de potencia añadida, comúnmente denominada PAE por sus siglas en inglés (Power Added Efficiency) tiene en cuenta además la ganancia del amplificador, definiendo la eficiencia como la diferencia de potencia de RF entre la salida y la entrada dividida entre la potencia de DC. La PAE queda definida mediante la siguiente ecuación:

$$PAE = \frac{P_{outRF} - P_{inRF}}{P_{inDC}} = \frac{P_{outRF} * (1 - \frac{P_{inRF}}{P_{outRF}})}{P_{inDC}} = \frac{P_{outRF}}{P_{inDC}} * \left(1 - \frac{1}{G}\right) = \eta_D * \left(1 - \frac{1}{G}\right)$$

- Eficiencia completa (η)

La eficiencia completa compara la potencia total recibida por el amplificador ($P_{inRF} + P_{inDC}$) con la potencia total entregada a la salida (P_{outRF}). La eficiencia total queda definida como:

$$\eta = \frac{P_{outRF}}{P_{inRF} + P_{inDC}} = \frac{\eta_D}{\frac{\eta_D}{G} + 1}$$

Linealidad de un amplificador

La linealidad de un amplificador nos da la idea de la capacidad del dispositivo para reproducir correctamente en la salida la amplitud y fase de la señal de entrada.

Es decir, el dispositivo es lineal a la frecuencia de trabajo si la amplitud de la señal de salida varía linealmente con la amplitud de la señal de entrada, y además, la diferencia entre la fase de la señal de salida y la entrada permanece constante.

Cuando el dispositivo es no lineal, la señal de salida aparece distorsionada. Se observan fenómenos como la compresión de la amplitud de la señal de salida y la fase deja de ser constante con respecto a la señal de entrada.

La linealidad es función de la porción de tiempo que el amplificador permanece en la región de funcionamiento de saturación. En la siguiente figura se muestra la característica I-V de un transistor con sus diferentes zonas de operación:

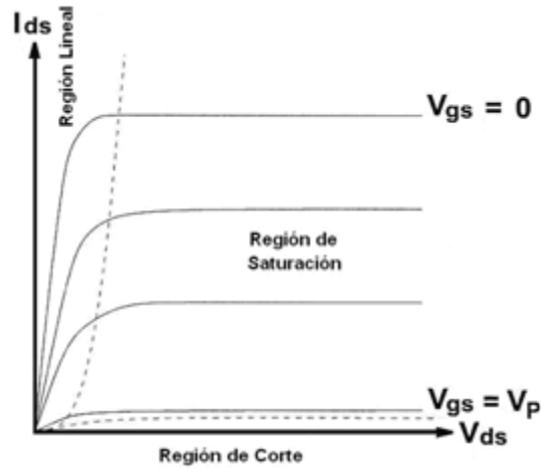


Figura 7 Curvas características I-V de un transistor

El comportamiento no lineal provocado por la compresión de la ganancia se da cuando la amplitud de la señal de entrada al amplificador es tan grande que satura al dispositivo. La variación de la fase en la señal de la salida también es función del grado de saturación. Por lo tanto, la distorsión de la señal es más significativa a medida que el amplificador se aproxima a la zona de funcionamiento en saturación. En la Figura 8 podemos observar la variación de la ganancia de compresión y de la fase en función de la potencia de entrada:

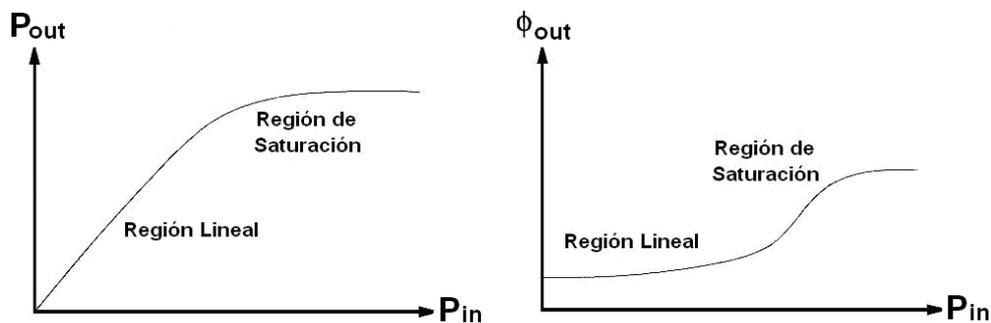


Figura 8 Ganancia de compresión y variación de fase debida a la saturación de un amplificador

Para obtener una amplificación lineal, el nivel pico de potencia debe mantenerse dentro de la región lineal del amplificador, y evitar así los efectos no deseados, como los productos de intermodulación, debido a las no linealidades.

De este modo, si lo que se pretende es que el amplificador sea lo más lineal posible, la opción más común consiste en trabajar lejos del punto de compresión. Esto implica que la eficiencia del amplificador de potencia disminuye.

Cuando las señales que se inyectan son de amplitud constante, no influye la no linealidad del amplificador de potencia. Esto es debido a que la saturación del amplificador es función de la amplitud de la señal de entrada, por lo que, si esta se mantiene constante, la saturación también se produce a un nivel constante y la ganancia del amplificador no varía [4].

2.2.2. Modos de operación de un transistor

A continuación se describen los modos de operación de un transistor. A pesar de que la siguiente descripción es específica de dispositivos MOSFET, el concepto es el mismo para dispositivos HEMT y los modos de operación son los mismos.

En función de la tensión de puerta y la tensión entre drenador y fuente, un transistor presenta tres modos de operación: corte, lineal y activo (saturación)

- **Modo de corte**

Cuando $V_{GS} < V_{TH}$ por el transistor no circula corriente. Si se tiene en cuenta un modelo más preciso, considerando el efecto de la energía térmica de la distribución Fermi-Dirac sobre las energías de los electrones, la presencia de electrones que cruzan el canal entre fuente y drenador se tiene en cuenta. En el mundo digital, los transistores se emplean como conmutadores, representados dos estados, en el que pasa la corriente y en el que no, este último es el que se denomina como modo de corte.

- **Modo lineal**

Entendemos por modo lineal, también llamado triodo, cuando $V_{GS} > V_{TH}$ y $V_{DS} < V_{GS} - V_{TH}$. En este modo el transistor entra en funcionamiento, ya que el canal ha sido creado. El dispositivo funciona como una resistencia, la cual es controlada por la tensión de puerta. Este tipo de funcionamiento se emplea de forma común para modelar aplicaciones digitales.

- **Modo activo**

El modo activo también es conocido como modo de saturación. Se produce cuando $V_{GS} > V_{TH}$ y $V_{DS} \geq V_{GS} - V_{TH}$. En este modo el canal ya está abierto y la tensión de drenador es mayor que la de fuente, provocando un ensanchamiento del canal. El comienzo de esta región se conoce como *pinch-off* e indica la inexistencia de canal en la zona próxima al drenador. Esta ausencia de canal no es suficiente para cortar el flujo de carga, ya que el campo eléctrico entre drenador y el canal es muy alto. La expresión que define la corriente de drenador queda definida mediante la siguiente fórmula:

$$I_D = K * (V_{GS} - V_{th})^2$$

Donde K es una constante que depende del conjunto de parámetros estructurales del transistor.

En la siguiente figura se pueden ver los modelos empleados cuando se trabaja con transistores [5]:

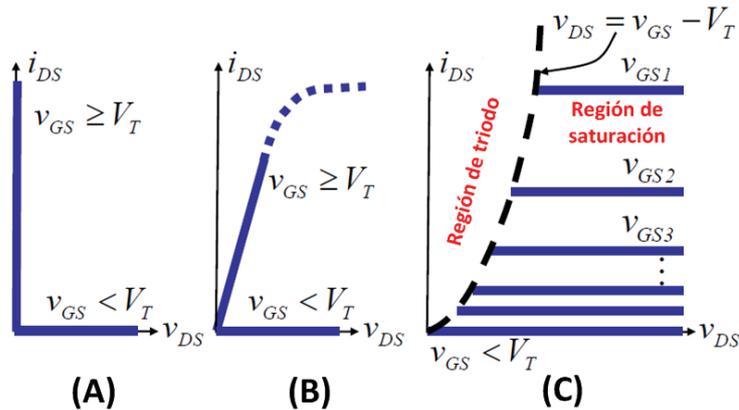


Figura 9 Modelos de funcionamiento. (A) Modelo conmutador ideal. (B) Modelo conmutador - resistor. (C) Modelo conmutador - fuente de corriente

2.3. Clases de Operación de un Amplificador

En función del modo de operación de un amplificador, podemos definir diferentes clases de operación [6]. Las clases A, B, AB y C operan como fuente de corriente dependiente, las clases D y E funcionan en modo conmutado y la clase F opera como fuente de corriente y como conmutador.

La clasificación de un amplificador viene determinada por el punto de operación (punto Q) en DC. En función de en que posición se encuentre el punto Q en la línea de carga del amplificador, este operará de un modo determinado. De este modo, si colocamos el punto Q a mitad de camino de la recta de carga, el amplificador operará en clase A, si movemos el punto Q hacia debajo de la línea de carga cambiaremos la clase de operación a AB, B o C.

En la siguiente figura se resume la clase de operación de un amplificador en función del punto de operación, así como la eficiencia teórica y el tiempo de conducción:

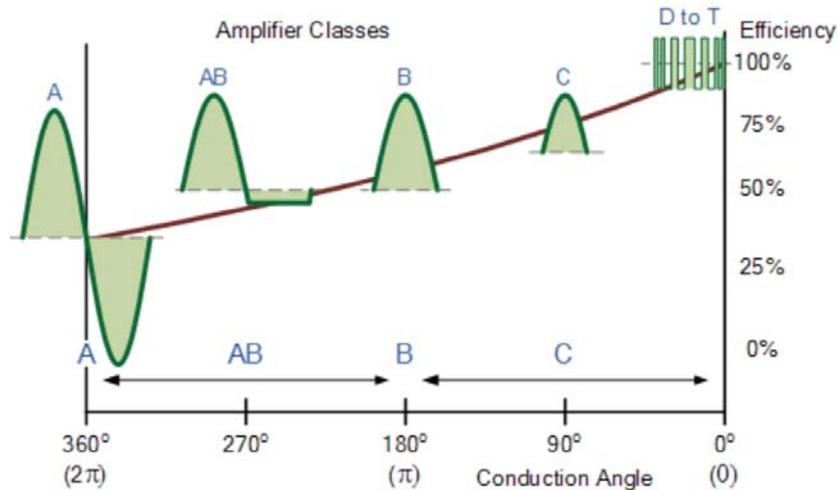


Figura 10 Clases de operación y eficiencia de un amplificador

A continuación se explican en detalle las clases de operación. Aunque la explicación se basa en transistores bipolares, el principio sobre el que descansan las clases es el mismo.

2.3.1. Amplificadores Clase A

Esta clase de amplificadores presenta la mayor linealidad con respecto al resto de las clases. Su punto de operación se sitúa siempre en la región lineal de operación del amplificador.

En este tipo de amplificadores, el transistor siempre tiene corriente circulando a través de él, incluso si no hay señal en la entrada. Por lo tanto el transistor nunca está “apagado”, lo cual es una de sus mayores desventajas al haber una pérdida de potencia constante en el amplificador.

Para lograr una alta linealidad y ganancia, estos amplificadores siempre están conduciendo y al operar en la región lineal la señal se transmite durante los 360° del ciclo, esto hace a los amplificadores clase A equivalentes a una fuente de corriente.

Debido a la continua pérdida de potencia este tipo de amplificadores generan una gran cantidad de calor lo que les infiere una baja eficiencia, teóricamente del 50% aunque en la práctica se sitúan en valores inferiores.

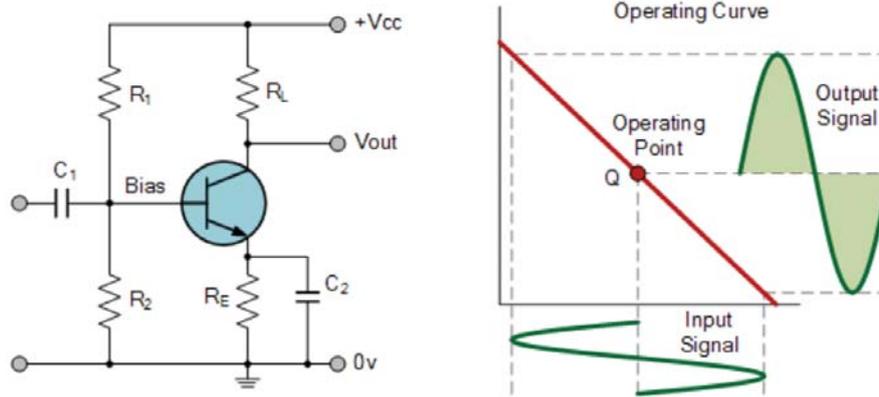


Figura 11 Amplificador Clase A

2.3.2. Amplificadores Clase B

Los amplificadores clase B se inventaron como solución a los problemas de eficiencia y calentamiento asociados a los amplificadores de la clase A. Un amplificador clase B básico utiliza dos transistores complementarios (ver Figura 12) para cada ciclo de la señal con la etapa de salida configurada en modo “push-pull” de forma que cada transistor solo amplifica la mitad de la señal de entrada. Es importante aclarar que la configuración push-pull con dos transistores sólo es cierto en el diseño de amplificadores de banda ancha. En diseños de alta frecuencia con banda estrecha se pueden realizar diseños clase B con un único transistor.

En los amplificadores clase B no hay corriente de polarización ya que su corriente de reposo es cero ($I_Q=0$), de esta forma la tensión DC es baja y por lo tanto la eficiencia es mayor que en la clase A. Sin embargo, el contrapunto de esta mejora en la eficiencia es en detrimento de la linealidad del dispositivo.

Cuando la señal de entrada es positiva, el transistor polarizado “positivamente” conduce la señal, mientras el transistor polarizado “negativamente” está apagado. De forma inversa, cuando la señal de entrada es negativa, el transistor polarizado “positivamente” se apaga y el polarizado “negativamente” se enciende, transmitiendo la parte negativa de la señal. De este modo se concluye que el amplificador solo conduce la mitad del tiempo, o bien la mitad positiva de la señal, o la mitad negativa.

De esta forma los amplificadores clase B solo conducen la mitad de la señal de entrada o 180° del ciclo de la señal de forma estrictamente alterna. Al contar con transistores para cada mitad de la señal, las dos partes se combinan para producir la señal completa a la salida.

Esta clase tiene una eficiencia mayor que la clase A, teóricamente de 78.5% aunque en la realidad se encuentran entorno al 50%.

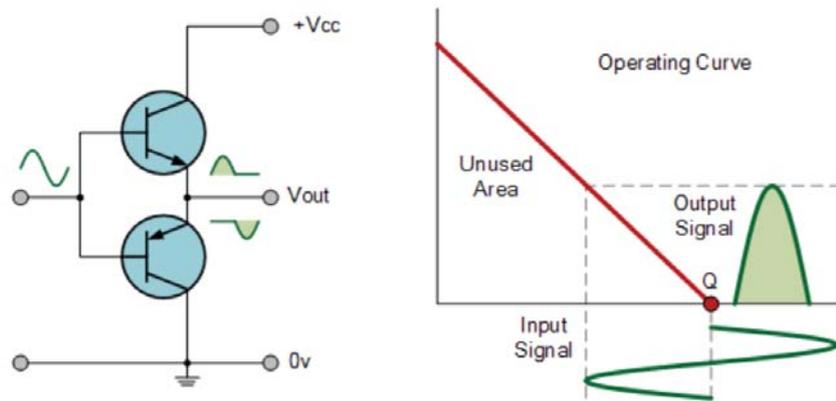


Figura 12 Amplificador Clase B

2.3.3. Amplificadores Clase AB

La clase AB, como su propio nombre indica, es una combinación de los amplificadores clase A y clase B.

Esta clase de amplificador es una variación de la clase B descrita anteriormente, con la excepción de que ambos dispositivos pueden conducir al mismo tiempo.

Los dos transistores tienen una tensión de polarización muy pequeña, entorno a un 5 o 10% de la corriente reposo justo por encima de su punto de corte. De este modo el transistor que este conduciendo estará “encendido” durante mas de medio ciclo, pero mucho menos que un ciclo completo de la señal inyectada. En otras palabras, este tipo de amplificador conduce durante un ciclo un poco mayor que un clase B pero mucho menos que un clase A, o lo que es lo mismo, los amplificadores clase AB se encuentran en un punto entre 180° y 360° del ciclo de la señal, dependiendo de su punto de polarización.

La ventaja de este diseño es que gracias a la pequeña tensión de alimentación se elimina la distorsión creada por los amplificadores clase B sin llegar a la ineficiencia de los amplificadores clase A (referido a transistores bipolares usados en amplificadores de banda ancha, probablemente para aplicaciones de audio). Así pues, los amplificadores clase AB son un buen compromiso entre la clase A y la clase B en términos de eficiencia y linealidad, con una eficiencia entorno al 50% o 60%.

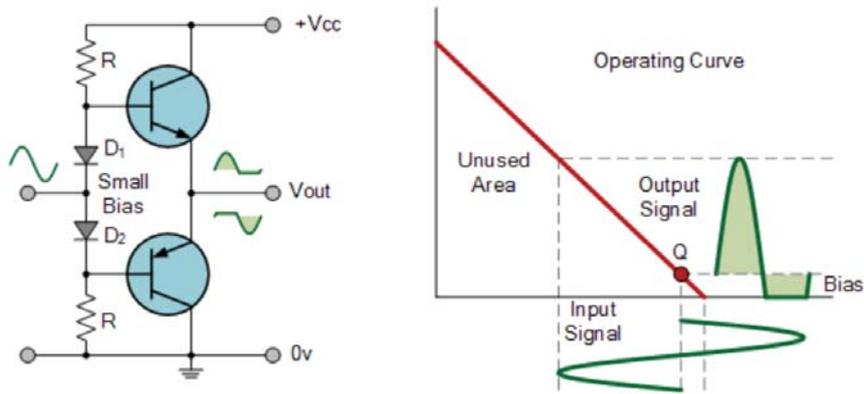


Figura 13 Amplificador Clase AB

2.3.4. Amplificadores Clase C

Los amplificadores diseñados para trabajar en clase C tienen la mayor eficiencia pero la peor linealidad de todas las clases descritas hasta ahora. Las clases anteriores, A, B, y AB son consideradas como amplificadores lineales, ya que la amplitud de la señal de salida y la fase tienen una relación lineal con la amplitud y la fase de la señal de entrada.

Sin embargo, los amplificadores clase C están alimentados de tal modo que la corriente de salida es cero durante más de la mitad de un ciclo de la señal de entrada. En otras palabras, este tipo de amplificadores conducen durante menos de 180° del ciclo de la señal, normalmente cercanos a los 90° .

Mientras que este tipo de diseño ofrece una gran eficiencia entorno al 80%, añade una gran distorsión en la señal de salida, por lo que este tipo de amplificadores no resultan de mucha utilidad en aplicaciones de comunicación.

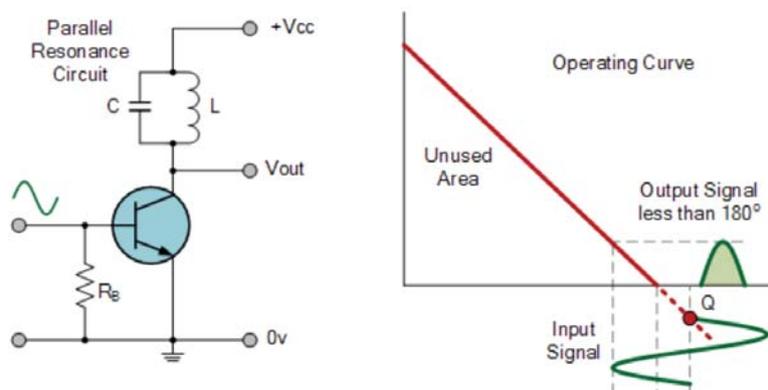


Figura 14 Amplificador Clase C

2.3.5. Amplificadores Clases D, E y F

Los amplificadores D y E actúan como amplificadores conmutados, mientras que los amplificadores clase F el transistor opera como fuente de corriente dependiente o como conmutador.

Este tipo de amplificadores de potencia en modo conmutado se consideran como no lineales, pero el hecho de que funcionen en modo conmutado, les otorga una alta eficiencia, llegando incluso al 100% de forma teórica, aunque en la práctica, debido a que no es posible lograr un tiempo de conmutación igual a cero y la existencia de elementos parásitos como resistencias y reactancias, no es posible alcanzar ese valor de eficiencia ideal.

2.4. Transistores GaN HEMT

Existe una gran variedad de tecnologías y materiales a la hora de fabricar transistores de potencia. A continuación se enumeran las principales tecnologías que se emplean actualmente en la fabricación de este tipo de dispositivos:

- Bipolar Junction Transistor (BJT)
- Metal-Oxide-Silicon Field-Effect (MOSFET)
- Laterally Diffused MOS (LDMOS)
- Junction FET (JFET)
- GaAs Metal Semiconductor FET (GaAs MESFET)
- **High-Electron-Mobility Transistor (HEMT)**
- Heterojunction Bipolar Transistor (HBT)
- SiGe HBT
- InP HBT
- SiC MESFET
- **GaN HEMT**
- Monolithic Microwave Integrated Circuit (MMIC)

El Nitruro de Galio (GaN) [7] es un componente binario III-V semiconductor con un ancho de banda de gap de 3.4 eV, lo que le confiere unas propiedades especiales para aplicaciones en dispositivos opto electrónicos, de alta potencia y alta frecuencia.

Debido a que los dispositivos GaN ofrecen un alto voltaje de ruptura, gran movilidad de electrones y a su velocidad de saturación, lo convierten en un candidato ideal para aplicaciones de microondas de RF de alta potencia y alta temperatura como amplificadores de potencia.

Los transistores GaN han evolucionado de los transistores basados en Arseniuro de Galio (GaAs) y sus principales ventajas son:

- Gran voltaje de operación (por encima de 100 V de ruptura)
- Gran temperatura de operación (por encima de una temperatura de canal de 150°C)
- Gran densidad de potencia (5 a 30 W/mm)
- Material duradero y resistente

Los dispositivos GaN están contruidos habitualmente sobre substratos de tipo SiC, esto implica un alto coste de fabricación, por lo que otros substratos como silicio o zafiro son utilizados para abaratar el coste.

Debido al ancho de la banda de gap, los dispositivos GaN permiten un voltaje de ruptura y una temperatura de operación mucho mayores. La alta conductividad térmica del SiC lo hace un substrato mucho mejor que el silicio para aplicaciones de amplificadores de potencia donde se requiere una gran disipación de calor.

En la siguiente figura podemos observar un ejemplo de una sección transversal de un GaN HEMT:

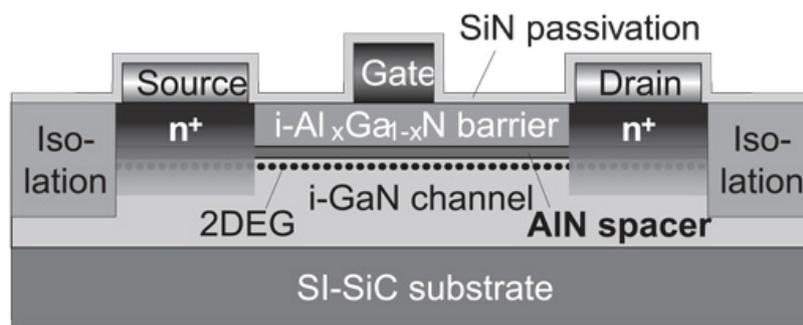


Figura 15 Ejemplo de sección transversal de amplificador GaN HEMT [8]

2.5. Load Pull

Nos referimos al término load pull como al ejercicio de realizar medidas sobre dispositivos con impedancias diferentes de 50 ohmios. De esta forma, la impedancia de carga que presenta el dispositivo bajo prueba, (a partir de ahora lo nombraremos como DUT por sus siglas en ingles “Device Under Test”) es manipulada para presentar una impedancia diferente de los 50 ohmios variando las condiciones de la carga.

2.5.1. Fundamentos del Load Pull

Las medidas en un sistema load pull [9] se usan para estudiar la respuesta del DUT bajo múltiples impedancias de fuentes de carga. Esto nos permite optimizar el funcionamiento de un transistor para obtener el máximo

rendimiento en términos de potencia de salida, ganancia o eficiencia en función de su impedancia de carga.

En los últimos años, se han producido avances en herramientas de simulación no lineales, las cuales aceleran el proceso de diseño. Su limitación está en la total dependencia del modelo empleado en la simulación, por lo que los resultados obtenidos dependen directamente del modelo utilizado. La creación de modelos no lineales son desarrollados por los simuladores o por los propios fabricantes del dispositivo.

La impedancia presente en el DUT se puede expresar en varios formatos:

- Impedancia de adaptación deseada (ZL): Consta de una parte real y parte imaginaria (R-jX)
- VSWR y su ángulo de fase asociado: Se trata de un número real.
- Coeficiente de reflexión (Γ_L): Expresado como un número complejo en magnitud y fase.

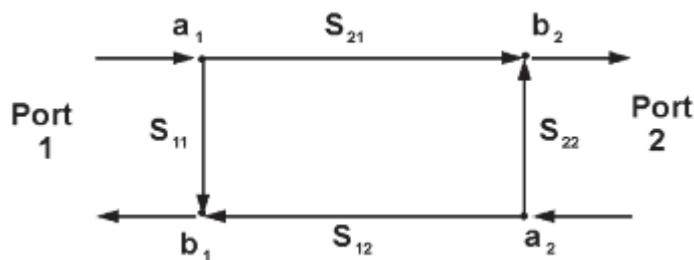


Figura 16 Dispositivo de dos puertas

Si consideramos nuestro DUT como un dispositivo de dos puertas (ver Figura 16), Γ_L es la relación entre las ondas reflejadas y las propagadas y queda expresado con las siguientes fórmulas:

$$\Gamma_L = \frac{a_2}{b_2}$$

$$\Gamma_L = \frac{Z_L - Z_0}{Z_L + Z_0}$$

Siendo Z_0 la impedancia característica del sistema en el que el dispositivo va a ser usado, normalmente 50Ω .

Los valores típicos del coeficiente de reflexión que se pueden alcanzar teniendo en cuenta las pérdidas de inserción causadas por el adaptador y el DUT, cables, conectores, etc, se sitúan entre $\Gamma_L = 0.8$ y $\Gamma_L = 0.92$.

En resumen, un sistema load pull consiste en un sintonizador de carga, activo o pasivo, y el mecanismo de control para fijar la impedancia precisa.

2.5.2. Técnicas comunes del Load Pull

De forma resumida, existen cuatro pasos para caracterizar un dispositivo mediante load pull:

1. Variar la impedancia presente en el DUT.
2. Medir los parámetros de interés (potencia, ganancia...)
3. Determinar la mejor impedancia.
4. Diseñar la red de adaptación mediante un simulador (ADS, AWR...)

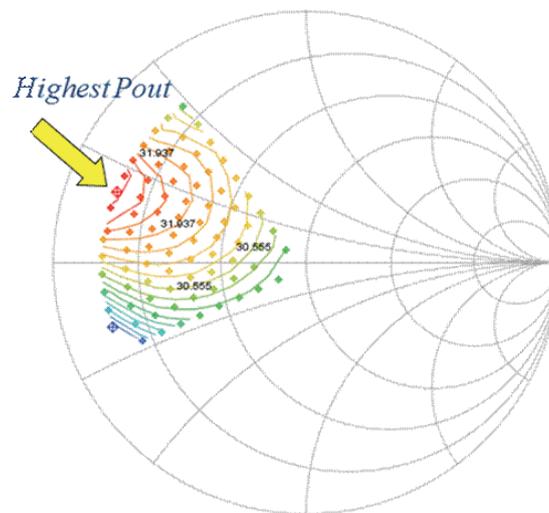


Figura 17 Ejemplo de caracterización load pull en carta de Smith

Existen varias técnicas para realizar las medidas mediante load pull, una clasificación general puede ser la división entre técnicas activas o pasivas.

En las técnicas pasivas, la impedancia deseada es sintetizada mediante la variación del coeficiente de reflexión de la impedancia controlando el elemento sintonizador pasivo. En este caso, se impide de forma física el flujo de energía a través del sintonizador y refleja parte de la señal de vuelta al DUT.

En este caso el coeficiente de reflexión se modifica sintonizando la fase y/o la amplitud. Las principales ventajas de la técnica pasiva son: la rápida síntesis de la impedancia, la relativa mayor capacidad de manejo de potencia y la medida de dispositivos de alta potencia sin ningún efecto no lineal, la facilidad de uso, bajo coste de mantenimiento e implementación y ausencia de oscilaciones. La mayor desventaja de esta técnica es la limitación en la síntesis

de impedancias en lo referente a la magnitud del coeficiente de reflexión asociado.

El estado del arte de las estructuras load pull pasivas permite sintetizar coeficiente del orden de 0.95, pero su coste es muy elevado. Una estructura de load pull pasiva, con un precio razonable, puede sintetizar típicamente coeficientes de reflexión entorno a 0.85. Esta limitación se convierte en crítica en el caso de un dispositivo que requiera impedancias de carga cerca del límite del mapa de Smith, como en la caracterización de transistores de alta potencia.

El Load pull vector-receptor [10], también conocido como load pull en tiempo real. Esta técnica utiliza adaptadores de bajas pérdidas entre el sintetizador y el DUT para muestrear las señales a_1 , a_2 , b_1 y b_2 (Figura 16) en el DUT. Parámetros útiles como la potencia de entrada, potencia de salida, ganancia o PAE pueden ser calculadas con este método.

Las ventajas de esta técnica incluyen la posibilidad de medir parámetros adicionales como los armónicos de potencia o los productos de intermodulación ya que las ondas a y b son medidas en cada frecuencia de interés.

La desventaja de estos sistemas reside en la incapacidad de medir señales moduladas. Este tipo de sistemas utiliza ADCs con un estrecho ancho de banda y son incapaces de decodificar señales de gran ancho de banda. Además, las pérdidas de inserción añadidas por los acopladores entre el sintonizador y el DUT puede reducir el VSWR al DUT.

En la siguiente figura se muestra un ejemplo de este tipo de load pull:

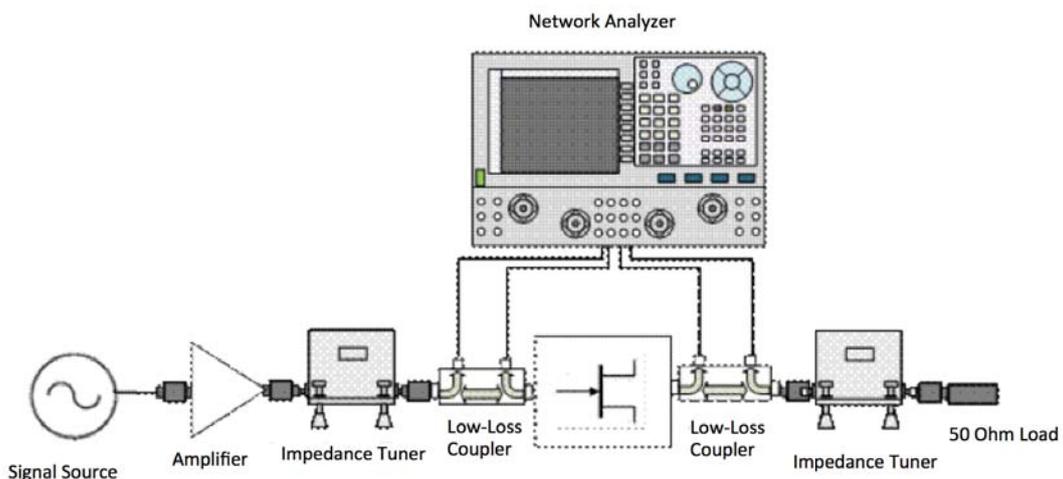


Figura 18 Ejemplo de load pull vector-receptor

Para superar esta limitación, muchos sistemas de load pull basados en estructuras activas han sido propuestos. En estas técnicas, el coeficiente de reflexión es sintetizado en el plano de acceso al DUT mediante la inyección de señal.

Una técnica de load pull activa es el lazo abierto [11]. Esta técnica trabaja sobre los mismos principios que la técnica anterior, sin embargo, en lugar de usar sintonizadores de impedancia mecánica para variar la impedancia de la carga presentada al DUT, cadenas de sintonización activas mediante generadores de señal con control de fase son empleados.

Las ventajas de este sistema es que permiten unas coeficientes de reflexión >1 (valores VSWR muy altos). Otra ventaja es la velocidad de medida, mucho más rápida ya que no necesita de ajuste mecánico.

Las desventajas de esta técnica son el alto coste debido al uso de varios generadores de señal y el uso de amplificadores adicionales. Al igual que la técnica anterior, señales moduladas no pueden ser medidas por el ancho de banda estrecho de los ADCs del receptor.

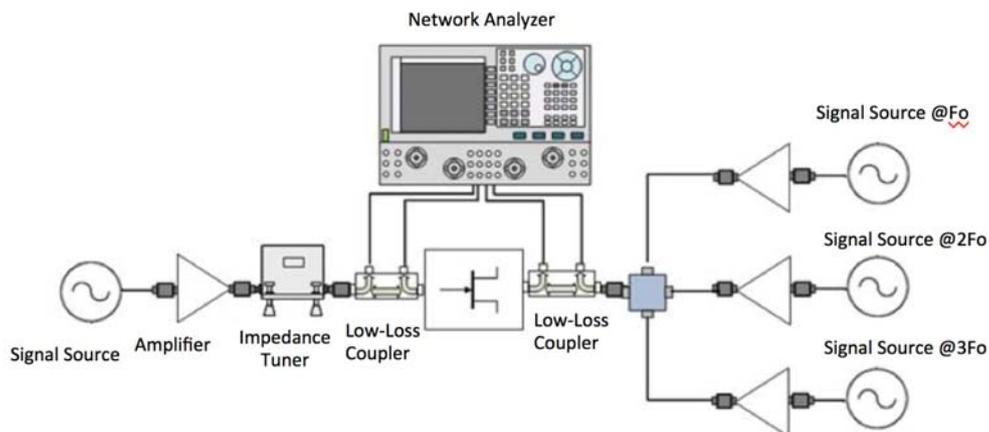


Figura 19 Ejemplo de load pull lazo abierto

Por último, existen los sistemas load pull híbridos [12], que son una combinación de las técnicas activas y pasivas, lo que engloba lo mejor de ambos métodos y minimiza las desventajas de cada uno.

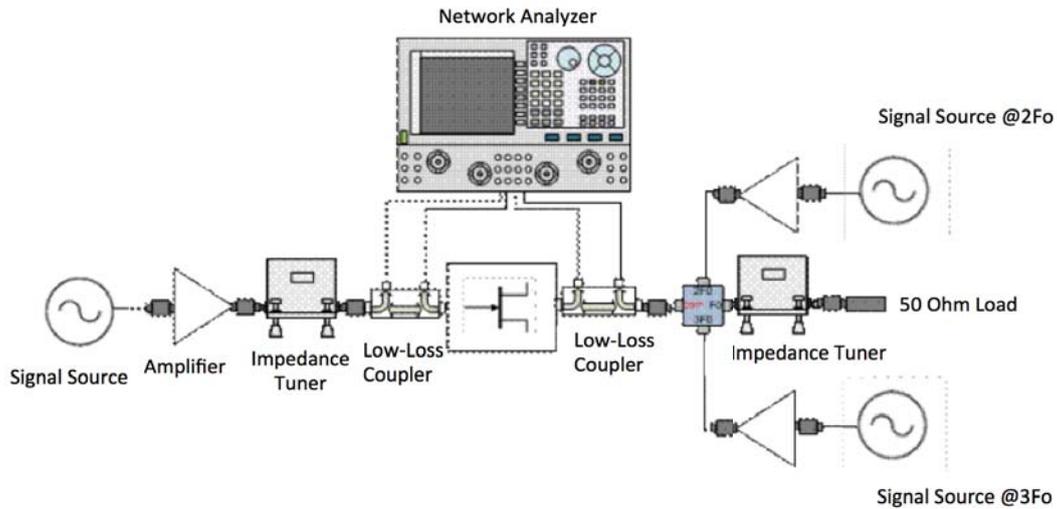


Figura 20 Ejemplo de load pull lazo híbrido

2.5.3. Carta de Smith

La carta de Smith [13] (llamada así por su creador, Philip Smith) es una gráfica que indica el coeficiente de reflexión junto con la impedancia y la admitancia en referencia a una impedancia de 1 Ohmio.

La carta de Smith contiene prácticamente todas las posibles impedancias, reales e imaginarias en una única gráfica de forma circular (ver Figura 21). Todas las impedancias imaginarias desde menos infinito hasta más infinito están representadas, y solo las impedancias reales positivas.

El uso de la carta de Smith es realmente útil a la hora de diseñar redes de adaptación, ya que permite ver de un golpe de vista el coeficiente de reflexión y ajustarlo de forma rápida y sencilla.

En la siguiente figura se muestra un ejemplo de la carta de Smith:

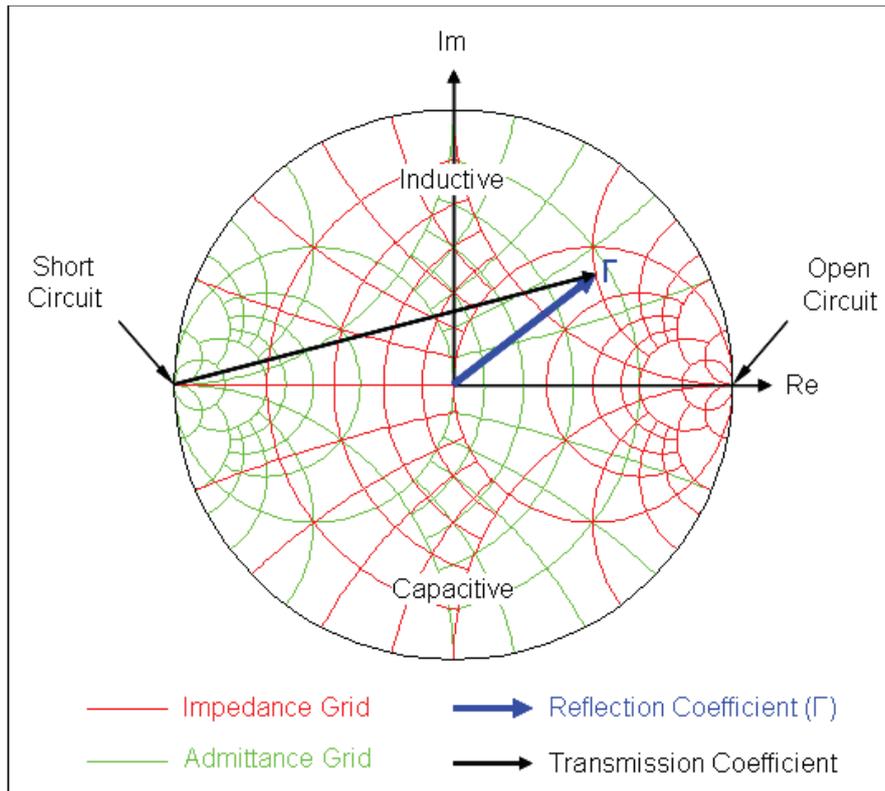


Figura 21 Carta de Smith

3. Diseño Del Amplificador

En este apartado nos centraremos en el diseño del amplificador de potencia a una frecuencia de 2.6 GHz. Emplearemos un transistor basado en tecnología GaN HEMT, modelo CGHV40030, alimentado a una tensión de 40V.

El objetivo de la simulación es realizar un diseño inicial para poder caracterizar nuestro transistor de la forma más precisa posible. Para ello se han de diseñar las redes de polarización de entrada y salida y encontrar el punto de trabajo óptimo de nuestro transistor.

Para la realización del diseño se ha empleado el programa Microwave Office (AWR). Gracias a esta herramienta podemos aproximar el comportamiento del transistor de forma bastante precisa.

Es necesario la utilización del modelo del transistor proporcionado por el fabricante.

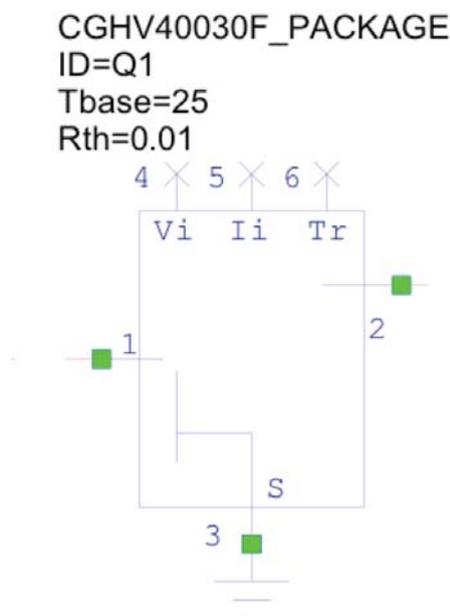


Figura 22 Modelo del transistor CGHV40030 para AWR

3.1. Diseño de las redes de adaptación

Pasamos a realizar el diseño de las redes de adaptación del amplificador. A la hora de diseñar un amplificador basado en transistor, es necesario adaptar las impedancias del mismo de forma adecuada para que nos proporcione la máxima eficiencia y potencia posible. Para ello es necesario diseñar la red de adaptación de entrada y salida del transistor

3.1.1. Diseño de la red de adaptación de salida

La red de adaptación de salida es de vital importancia en los amplificadores de potencia, ya que de ella dependerá en su mayor medida la eficiencia del amplificador.

Para el diseño de la red utilizaremos el método load pull, que nos permite conocer el comportamiento del amplificador en función de la impedancia que ve el transistor a la salida.

En la siguiente figura se muestra el esquema para el análisis load pull:

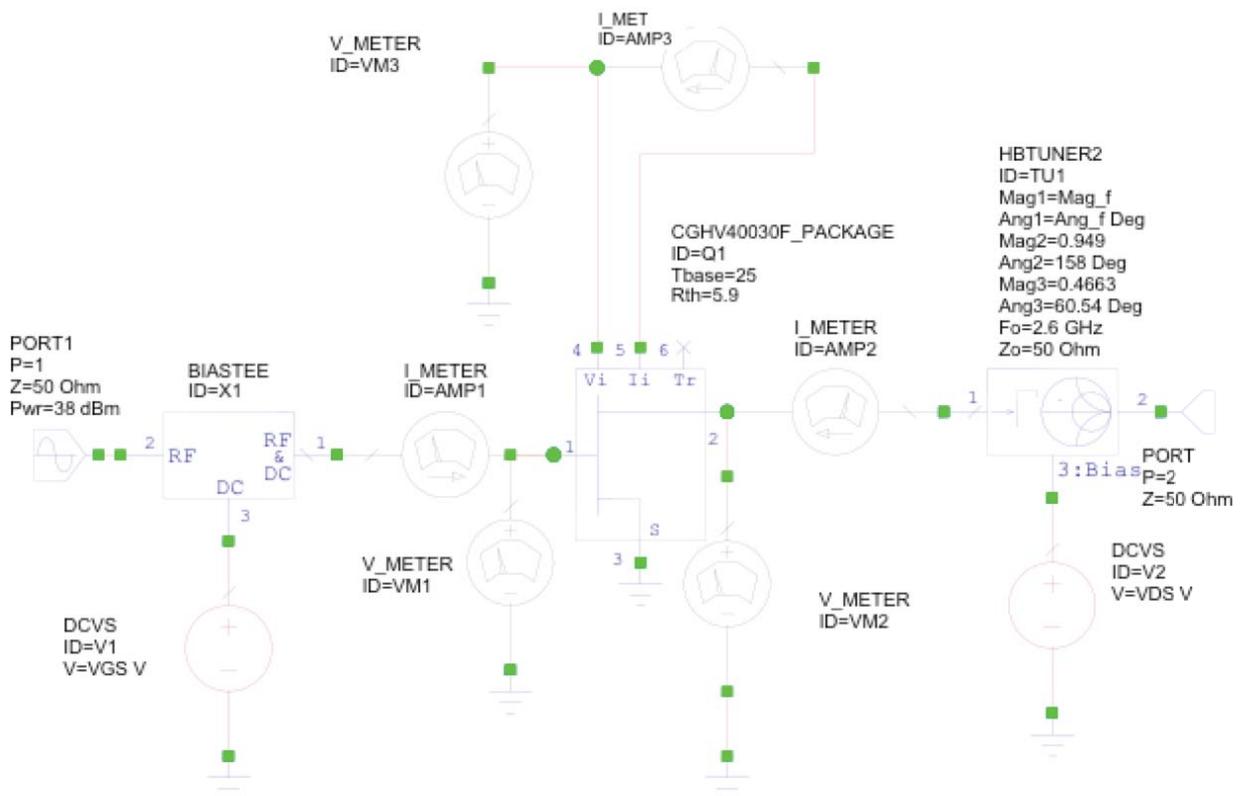


Figura 23 Circuito para simulaciones Load pull

A la hora de realizar los barridos hemos tenido en cuenta hasta el tercer armónico, ya que los armónicos superiores carecen de importancia en este diseño. Partiendo de la frecuencia de trabajo de 2,6 GHz podemos calcular el segundo y tercer armónico como:

- Segundo armónico: $2,6 \cdot 2 = 5,2 \text{ GHz}$
- Tercer armónico: $2,6 \cdot 3 = 7,8 \text{ GHz}$

Comenzamos fijando el valor de la fase de los armónicos en cortocircuito (180 grados) y realizamos el barrido correspondiente. A partir de ahí vamos ajustando los valores de fase del segundo y tercer armónico hasta obtener la máxima eficiencia posible.

En la siguiente tabla se recogen los valores máximos de eficiencia obtenidos en simulación para distintas combinaciones de terminaciones del segundo y tercer armónico.

Segundo armónico	Tercer armónico	Eficiencia
170	180	84,857
175	180	85,479
180	180	85,949
181	180	86,175
181	0	85,935
181	90	86,056
181	135	86,117
181	150	86,142
181	170	86,181
181	180	86,203
181	190	86,228
181	195	86,244
181	200	86,262
181	205	86,228
181	210	85,640
181	225	82,535
181	270	85,234
182	180	85,964
185	180	84,873
190	180	82,464

Tabla 1 Resumen de los barridos load pull

Tras varias simulaciones con diferentes combinaciones, se aprecia como la variación de fase del segundo armónico provoca un impacto en la eficiencia mucho mayor que la variación del tercer armónico.

Podemos observar que la mayor eficiencia la obtenemos para una fase de 181° en el segundo armónico y de 200° en el tercero.

En la siguiente figura se muestra el resultado de la simulación de máxima eficiencia en la carta de Smith:

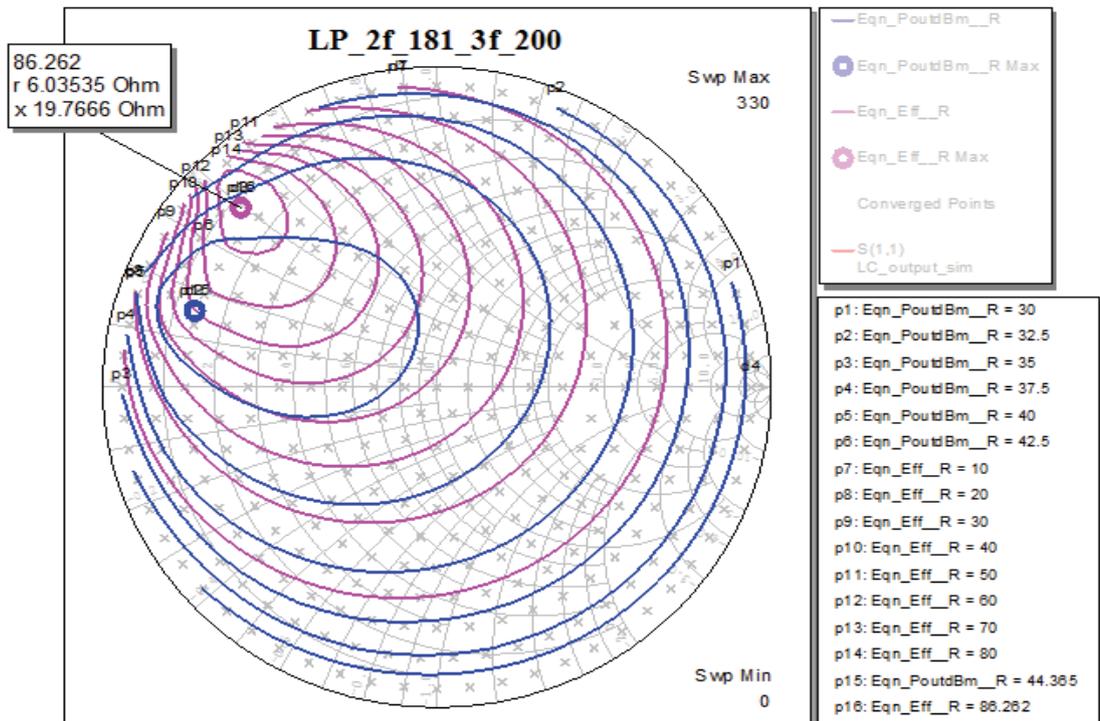


Figura 24 Simulación load pull

Encontramos el punto de máxima eficiencia en una impedancia de $6,035 + 19,76j \Omega$ con una eficiencia del 86,262 %. Podemos observar que la máxima potencia obtenida es de 44,365 dBm, en una condición de impedancia distinta a la que ofrece al máxima eficiencia.

En este caso nos hemos centrado en obtener la máxima eficiencia posible, pero es posible optimizar la red para buscar la máxima potencia de salida, o el mejor compromiso entre eficiencia y potencia. Para esta situación en concreto vemos que los círculos de alta y eficiencia potencia coinciden en una pequeña región de la carta.

Hay que resaltar que estos resultados son simulaciones y deben tomarse como una aproximación más que como el comportamiento real del amplificador.

Una vez fijado el punto de máxima eficiencia podemos realizar el diseño de la red de salida.

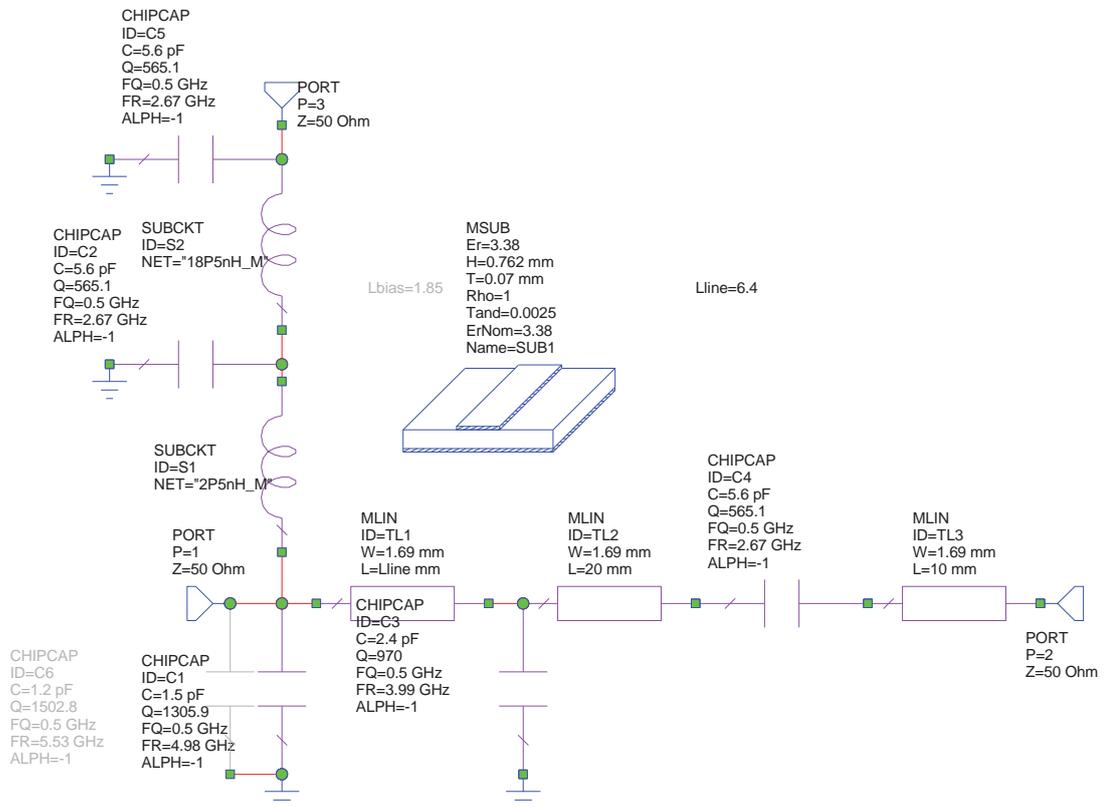


Figura 25 Simulación de la red de salida

En la Figura 25 podemos observar un esquema del circuito diseñado para la red de salida.

Para adaptar el segundo armónico, realizamos pruebas con dos condensadores de alto factor de calidad de valores diferentes que tienen unas frecuencias de resonancia (asociadas a la inducción parásita en su esquema equivalente) ligeramente superiores e inferiores al segundo armónico (5.2 GHz). De esta forma realizamos simulaciones con un condensador de 1.2 pF, con una frecuencia de resonancia propia 5.53 GHz y un condensador de 1.5 pF con una frecuencia de auto resonancia de 4.98 GHz.

En las simulaciones observamos como la eficiencia se degrada cuando la terminación al segundo armónico queda por debajo del cortocircuito en la carta de Smith (región de reactancia capacitiva), por lo que fijamos un valor del

condensador para que el segundo armónico quede ligeramente por encima del cortocircuito en la carta de Smith (región de reactancia inductiva).

Tras este paso, y para evitar el efecto indeseado de dicho condensador al acometer la terminación del armónico fundamental, colocamos una bobina en la vía de polarización para que resuene en paralelo con el mismo a la frecuencia del diseño, 2.6 GHz. De este modo, es posible transformar los 50 ohmios de la carga al valor de impedancia óptima al armónico fundamental de un modo sencillo, es decir, llegamos al punto de máxima eficiencia de la Figura 24: $6,035 + 19,76j \Omega$.

El siguiente paso consiste en fijar el valor del condensador C3 y la longitud de la línea microstrip TL1 hasta que logremos situar la terminación al armónico fundamental lo más cercana posible al punto de máxima eficiencia en los círculos de load pull obtenidos en la simulación (ver Figura 24). El condensador a tierra permite movernos desde el centro de la carta de Smith hasta un círculo de resistencia de 6Ω , mientras que el tramo de línea nos ayuda a conseguir la parte imaginaria de la impedancia deseada, 19.76Ω .

En la siguiente figura se muestra el resultado de la red de salida simulada:

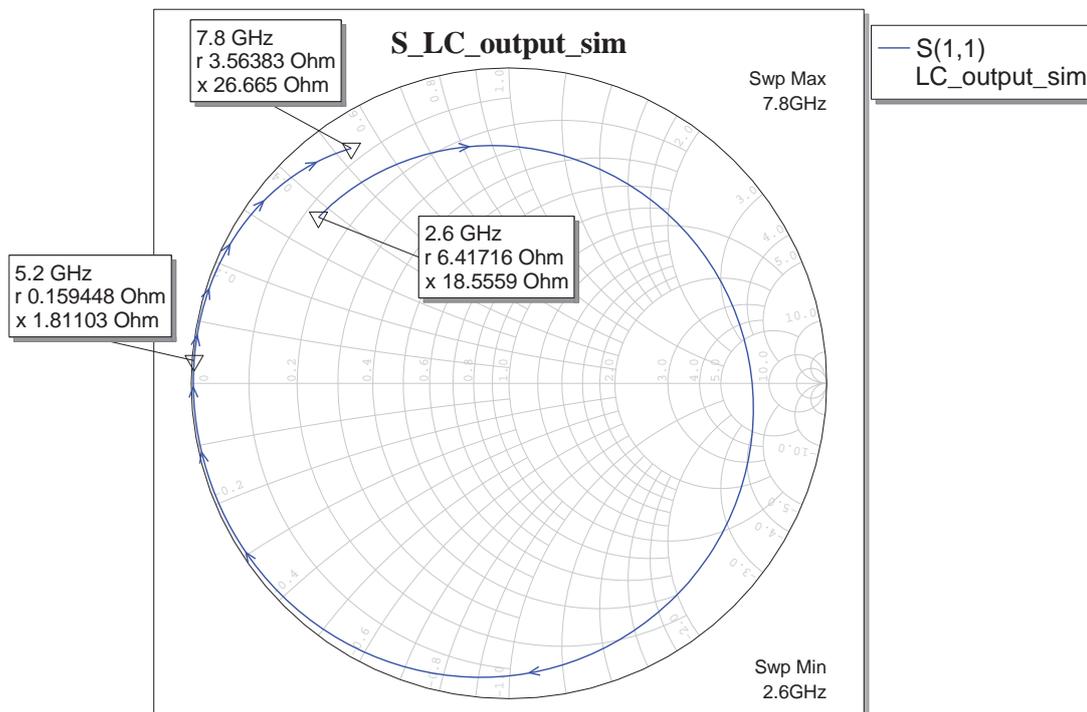


Figura 26 Comportamiento de la red de salida simulada

El siguiente paso consiste en el diseño de la red de adaptación de entrada.

3.1.2. Diseño de la red de adaptación de entrada

Al tratarse de un amplificador de potencia, la red de entrada no es tan crítica como la de salida. En este caso lo que se busca es conseguir la mejor adaptación posible para conseguir que se pierda la menor potencia posible y no disminuya en exceso la PAE.

Mediante la simulación obtenemos la impedancia de entrada del amplificador y se diseña una red que ofrezca el conjugado de la misma.

En la siguiente figura podemos observar un esquema de la simulación de la red de entrada:

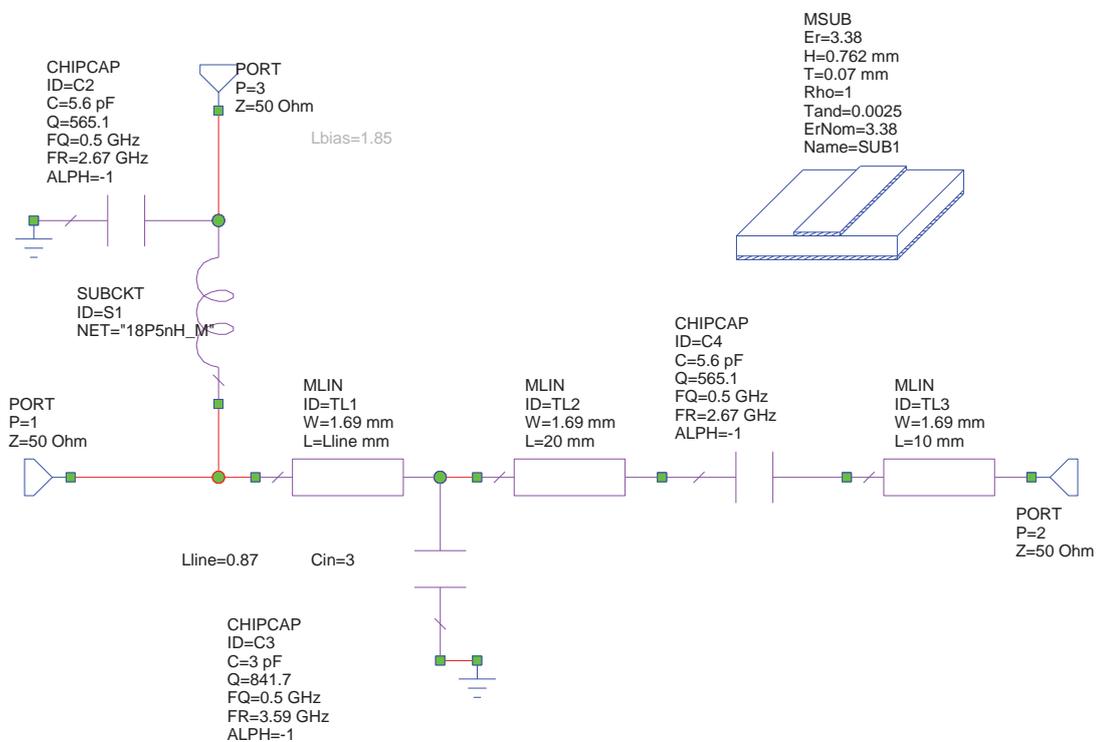


Figura 27 Simulación de la red de entrada

Al igual que en la red de salida, fijamos el valor del condensador C3 y jugamos con la longitud de la línea TL1, aunque en este caso se comprobó que la longitud de dicha línea tenía que ser mínima y el condensador quedará fijado lo más próximo posible a la puerta del transistor.

En la siguiente figura se muestra el resultado de la evolución con la frecuencia de la impedancia ofrecida a la puerta del transistor por la red de entrada (color magenta) junto a la evolución con la potencia del conjugado de la impedancia

vista hacia dicho terminal con el transistor cargado en drenador con la red de salida descrita anteriormente (color azul).

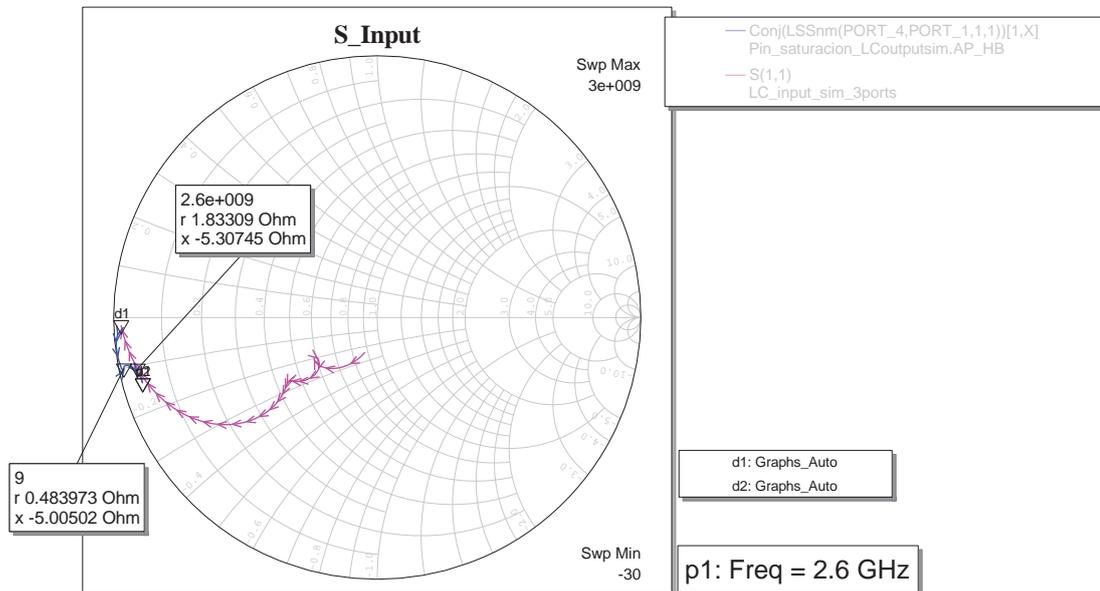


Figura 28 Comportamiento de la red de entrada simulada

3.2. Resultados de simulación: Potencia, Eficiencia, PAE y Ganancia

Una vez comprobado el comportamiento de las redes de adaptación podemos simular el amplificador completo, incluyendo las redes de entrada y de salida en nuestro diseño.

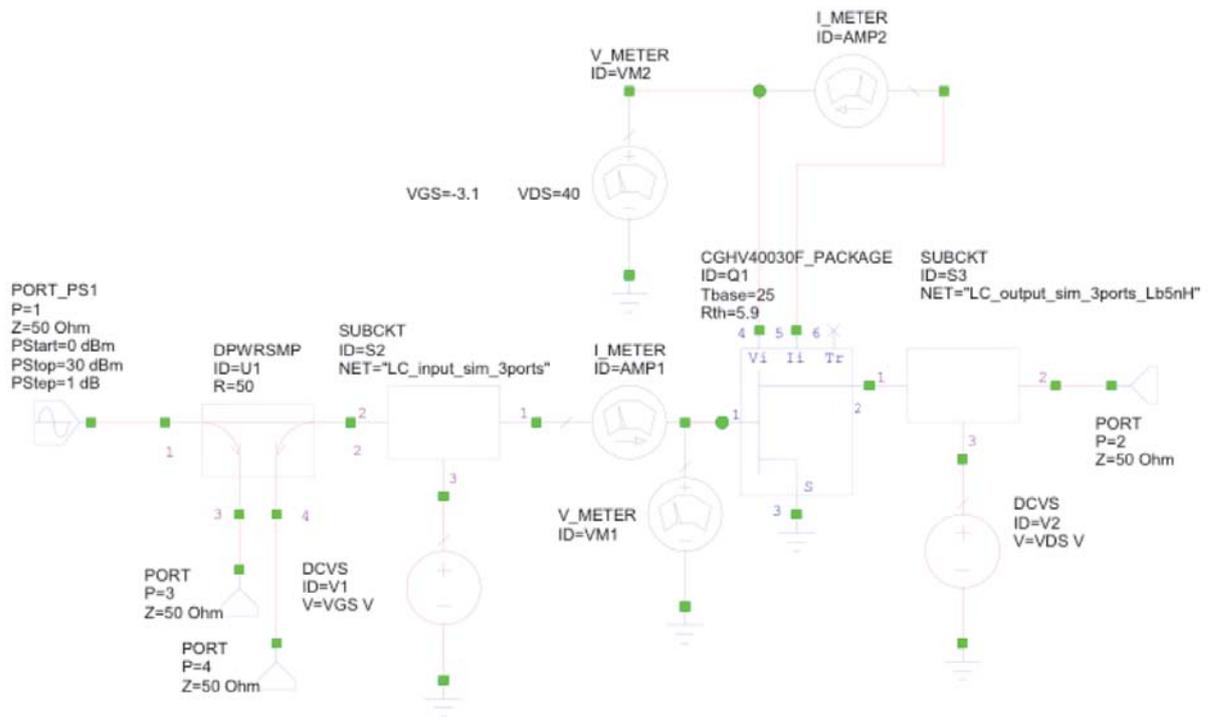


Figura 29 Circuito del amplificador completo incluyendo redes de adaptación

Simulamos y obtenemos los siguientes resultados para una potencia de entrada de 27 dBm:

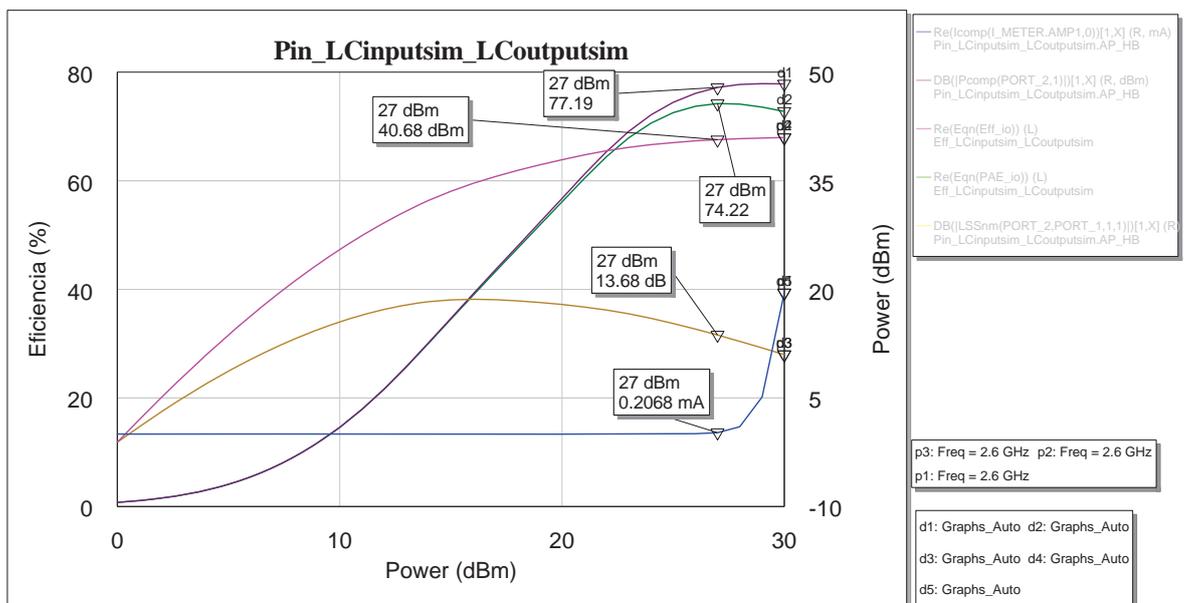


Figura 30 Simulación del amplificador completo

- Potencia de salida (color rosa): 40.68 dBm
- Eficiencia (color morado): 77,19 %
- PAE (color verde): 74,22 %
- Ganancia (color marron): 13,68 dB

Observamos unos valores inferiores a los obtenidos con las simulaciones load pull. Tiene sentido ya que se han añadido elementos pasivos que restan eficiencia al diseño.

En el caso de querer mejorar la ganancia y consecuentemente la PAE, sería necesario realizar una red de entrada mucho más optimizada. Aunque esta apenas influye para la potencia de salida.

4. CARACTERIZACIÓN: MONTAJE Y MEDIDAS

Una vez realizadas las simulaciones necesarias para el diseño del dispositivo, procedemos a su montaje y medición en el laboratorio. Hay que destacar que las simulaciones se han llevado a cabo con modelos de componentes comerciales y bajo condiciones ideales en muchos casos, por lo que se presentarán variaciones en los resultados finales de los obtenidos en simulación.

4.1. Montaje del amplificador

El transistor es un elemento comercial que viene encapsulado y listo para su instalación, sin embargo, es necesario realizar el montaje de las redes de salida y de entrada de forma independiente antes de colocar el transistor en el circuito final.

Para ello se realiza el montaje de cada red de adaptación de forma individual en placas “estándar” disponibles en el laboratorio para este fin. El diseño de estas placas está pensado para que sea lo más versátil posible y sea de utilidad para la mayor variedad de diseños desarrollados en el laboratorio.

4.1.1. Red de salida

La red de salida está conectada con el drenador del transistor. Su papel es una parte fundamental en el diseño de amplificadores de potencia de RF, permitiéndonos optimizar el rendimiento del transistor. Además, hay que recordar que en los amplificadores, además de la señal de RF, necesitan ser alimentados mediante señales de corriente continua. Es de vital importancia que la señal de DC no se transmita al canal de RF, y del mismo modo, que la señal de RF no se desvíe a través del circuito de alimentación del amplificador, ya que se podría propagar por los cables de alimentación, actuando como antenas y afectando a cualquier equipo de RF cercano, además de poder afectar y dañar las fuentes de alimentación.

Lo ideal en este tipo de circuitos es que los condensadores en RF sean cortocircuitos y en continua sean circuitos abiertos, mientras que las bobinas deben comportarse de manera opuesta. En la realidad este comportamiento no sucede, por lo que debemos escoger valores de condensadores y bobinas lo más óptimo posible, con una frecuencia de resonancia lo más cercana posible a la frecuencia de trabajo del circuito, para nuestro caso 2.6 GHz.

En nuestro caso utilizaremos un condensador de 5.6 pF y una bobina de 18.5 nH, que será la bobina de choque para el amplificador. Como necesitamos aplicar tensión DC al dispositivo pero a su vez evitar que la RF se derive hacia la fuente, es necesaria la bobina mencionada.

El colocar un condensador adicional es por seguridad, en el caso de que la bobina permitiese el paso de parte de la señal, el condensador se encargaría de anularla definitivamente

Colocamos el condensador de desacoplo de 5.6 pF para evitar que se filtre la señal DC en la señal de RF.

Por último, fijamos inicialmente un condensador de 2.4 pF (valor obtenido de la simulación) y lo movemos a lo largo de la línea para conseguir el mejor rendimiento del transistor. Se realizan varias pruebas con condensadores de distintos valores, de 1.8 pF y de 2 pF. Para escoger el valor adecuado de condensador, utilizamos el analizador redes y conectamos nuestra red de salida para medir el coeficiente de reflexión y compararlo con los resultados de las simulaciones.

Para conseguir un buen filtrado de la señal se coloca una batería de condensadores, tres cerámicos de 1, 10 y 100 nF y dos electrolíticos de 1 y 10 μ F. La razón de colocar toda esta batería de condensadores es por que la fuente de tensión no es ideal, por lo que evitamos posibles oscilaciones y forzamos cortocircuitos a bajas frecuencias.

En la siguiente figura se puede observar el montaje final de la red de salida sobre una placa de prueba:

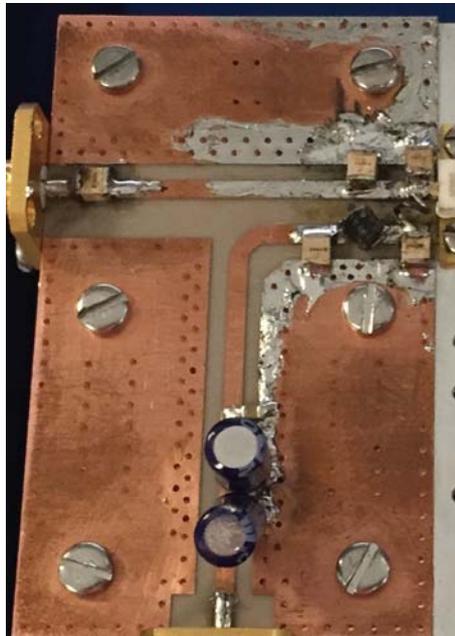


Figura 31 Montaje de la red de salida

En la siguiente figura se puede observar un esquema de la red de salida implementada, incluyendo red de adaptación y de polarización:

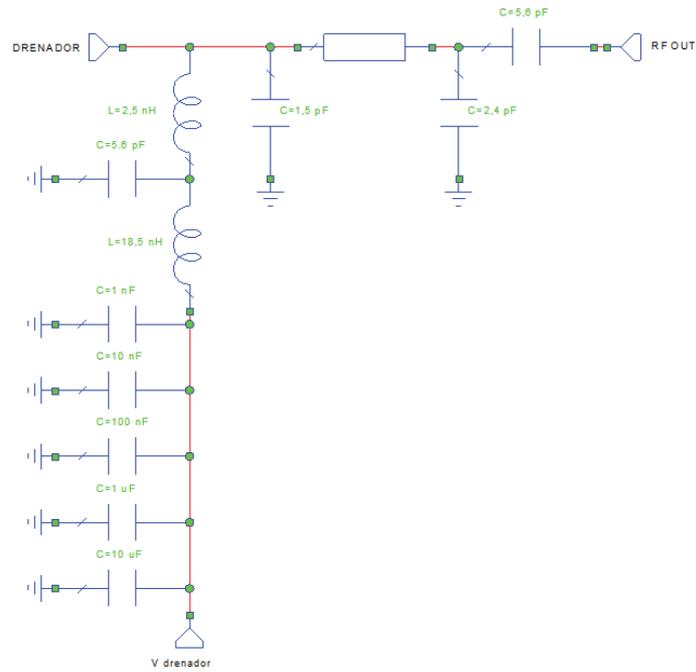


Figura 32 Esquema de la red de salida

En la siguiente figura podemos observar el comportamiento de la red de salida ya fabricada y medida. Si lo comparamos con los resultados obtenidos en la simulación (Figura 26), vemos una ligera variación en la posición de la terminación al armónico fundamental y en el valor máximo de eficiencia, ahora ligeramente inferior pero dentro de unos valores razonables. Para obtener este resultado se ha repetido la simulación de load pull usando como terminaciones al segundo y tercer armónicos las terminaciones que podía ofrecer la red de salida implementada.

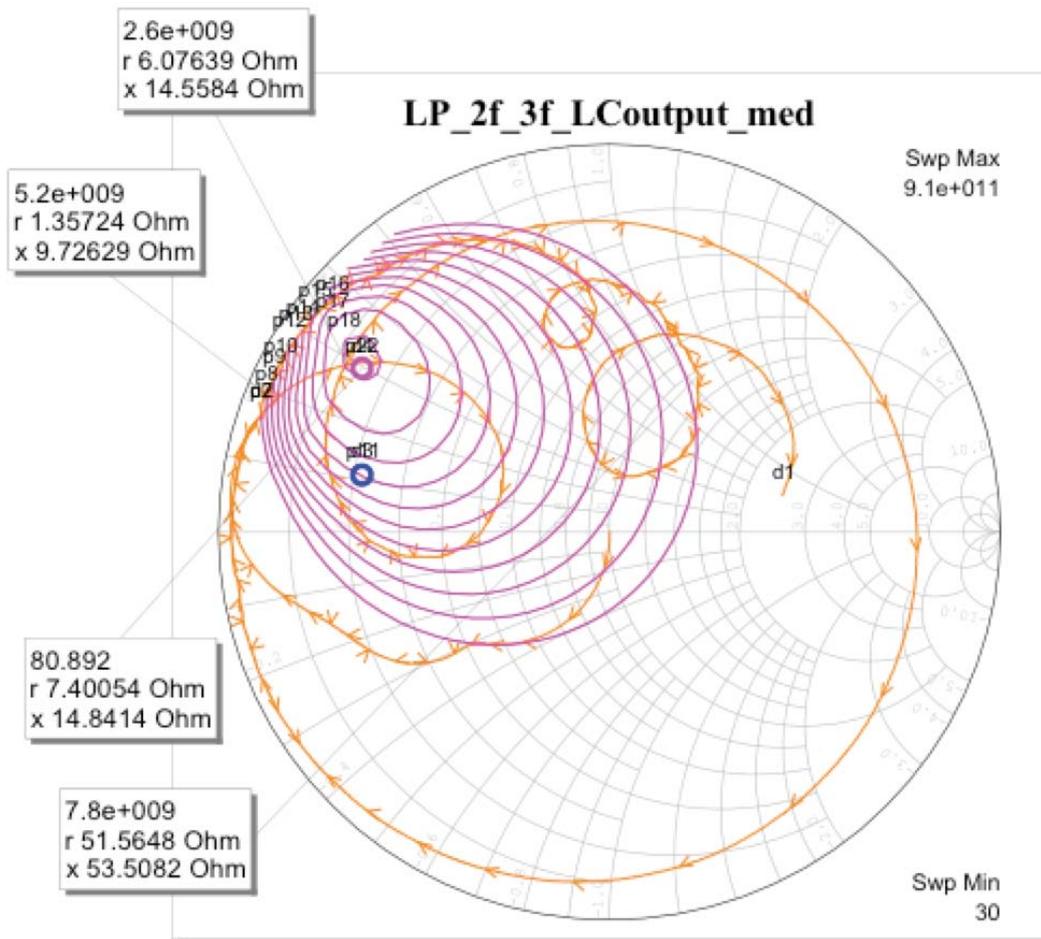


Figura 33 Red de salida medida

4.1.2. Red de entrada

La red de entrada está conectada a la puerta del transistor. El proceso de montaje es semejante al de la red de salida, sin embargo, al tratarse de un amplificador de potencia no es necesario adaptar la red de entrada con la misma exactitud que la red de salida. En el caso de tratarse de un amplificador de bajo ruido la red de polarización de entrada sería un parámetro crítico y tendríamos que adaptarla del mismo modo que hemos configurado la red de salida.

Se coloca la misma batería de condensadores, incluidos los electrolíticos con los mismos valores que en la red de entrada. Es importante destacar la que polaridad de los condensadores electrolíticos debe coincidir con la tensión a la que estén alimentados. Si en el la red de salida, al estar conectados con el drenador (tensión positiva), la parte positiva del condensador debe estar conectada al drenador y la negativa a tierra, en la red de entrada, que está

conectada con la tensión de puerta, y siendo esta negativa, debemos conectar su parte negativa con la puerta y la parte positiva a tierra.

Colocamos el condensador de desacoplo en la entrada de la señal de RF para evitar que se introduzca tensión de continua en el generador.

Añadimos una resistencia de 51Ω , que junto a la batería de condensadores permite que el transistor “vea” una impedancia de 50Ω en un rango amplio de bajas frecuencias, donde al tener mayor ganancia podrían aparecer oscilaciones u otros fenómenos de inestabilidad

En la siguiente figura podemos observar el montaje final de la red de entrada implementada:

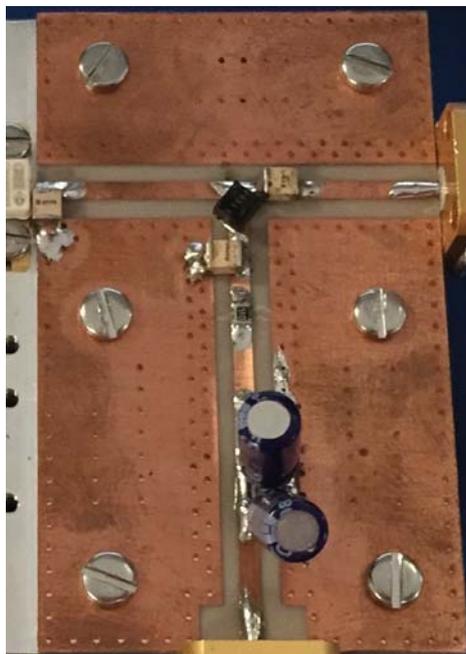


Figura 34 Red de entrada

En la siguiente figura se puede observar un esquema de la red de entrada implementada, incluyendo red de adaptación y de polarización:

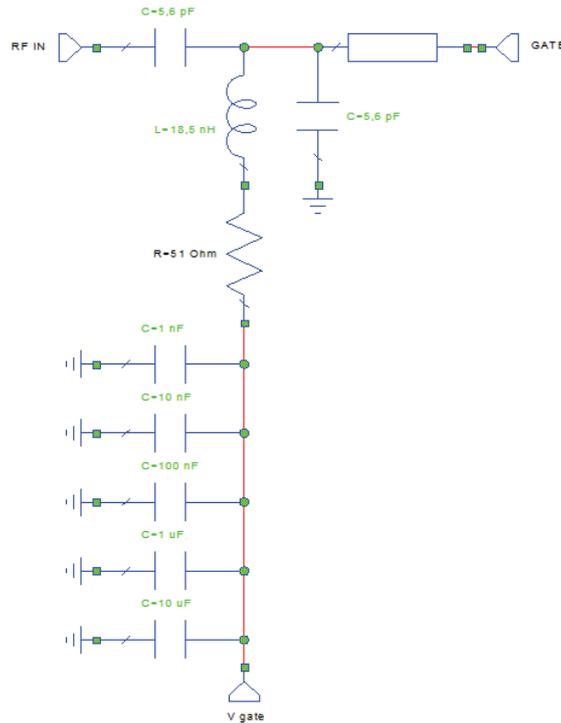


Figura 35 Esquema de la red de entrada

4.1.3. El transistor y su montaje final

El transistor a estudio en el que se basa este documento es un transistor de tipo GaN HEMT, que no viene adaptado (de ahí que tengamos que diseñar las redes de adaptación pertinentes) y que esta diseñado para aplicaciones de alta eficiencia, ganancia y gran ancho de banda.

Se trata del modelo CGHV40030 [14] y sus principales características son:

- Modo de operación hasta 6 GHz.
- Potencia de salida típica: 30W.
- 70% eficiencia en saturación.
- Alimentación a 50V.



Figura 36 Transistor empleado para caracterizar el modelo

Como hemos explicado anteriormente, este modelo de transistor viene encapsulado y listo para su montaje.

En la siguiente figura podemos observar el montaje final del dispositivo a evaluar (DUT):

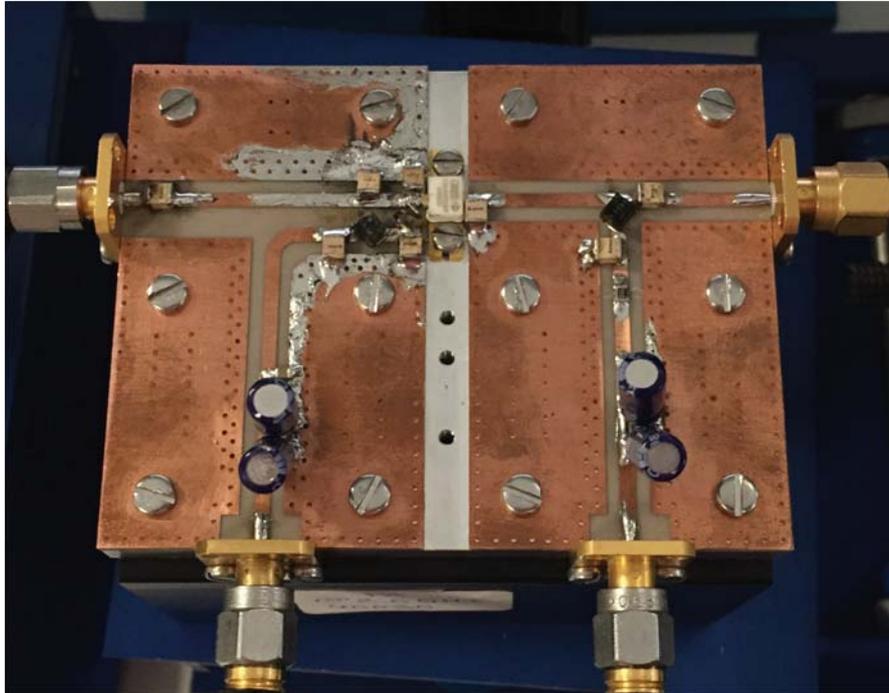


Figura 37 Montaje final del dispositivo a medir

En la mitad derecha de la imagen quedaría la red de entrada, conectada a la puerta del transistor. En la mitad izquierda observamos la red de salida conectada al drenador del transistor. La fuente del transistor está conectada a tierra.

Para la realización de las medidas, se han colocado conectores SMA para la entrada y salida de la señal de RF, así como para suministrar las tensiones de drenador y puerta al transistor.

Al tratarse de un amplificador de potencia, el transistor va a calentarse por lo que es necesario colocar un disipador en la base para favorecer la extracción del calor y permitir que el transistor opere en condiciones de seguridad sin llegar a superar su temperatura máxima de operación.

Una vez finalizado el montaje, se procede a verificar que todas las conexiones se han realizado de forma correcta. Esta comprobación es muy importante para asegurarnos de que el transistor funcione de forma óptima y no se estropee al suministrarle alimentación. Además, debido a la sensibilidad de los equipos a los que se va a conectar el dispositivo es conveniente revisar todas las

conexiones, sobre todo los condensadores de desacoplo, ya que una mala conexión podría romper los instrumentos de medida.

Estas comprobaciones se llevan a cabo con un polímetro y realizamos las siguientes mediciones:

- Tensión puerta - drenador y puerta – fuente: 1.4V (modo diodo)
- Tensión drenador – puerta y fuente – puerta: circuito abierto
- Tensión drenador – fuente: cortocircuito

4.2. Banco de pruebas

Una vez finalizado el montaje de nuestro amplificador, es el momento de medir los parámetros más significativos descritos en apartados anteriores tales como la potencia de salida, eficiencia, PAE, etc. Para ello necesitamos una serie de instrumentos y un montaje adecuado para poder realizar las medidas de forma correcta.

Para poder medir la señal de RF, debido a la sensibilidad de los equipos y que la potencia entregada por nuestro transistor es muy elevada, necesitamos colocar una serie de atenuadores a la salida. Además, para inyectar una señal de RF lo suficientemente potente que nos permita llevar a nuestro amplificador a la zona de saturación, es necesario amplificar la señal con un amplificador previo en cascada al que llamaremos driver. Esto es debido a que el generador de señales empleado no suministra la suficiente potencia para que nuestro amplificador llegase a alcanzar la potencia de saturación.

Es importante resaltar que es necesaria una calibración de los equipos para no tener en cuenta todos los elementos adicionales incorporados en la sistema, como son las pérdidas de inserción causadas por conectores, cables, atenuadores, circuladores o acopladores, de forma que los datos obtenidos correspondan únicamente a nuestro dispositivo a analizar.

En los siguientes apartados se realiza una descripción más detallada del montaje y equipamiento empleado.

4.2.1. Esquema del banco de pruebas

En la siguiente figura se muestra un esquema del montaje realizado para el banco de pruebas:

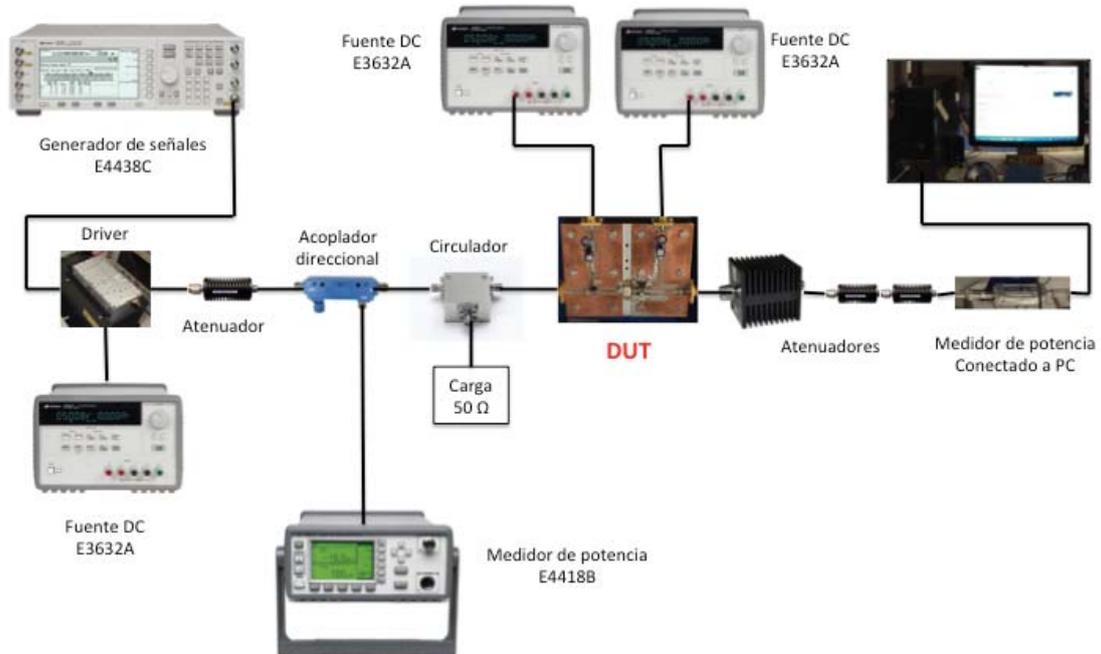


Figura 38 Esquema del banco de pruebas

A continuación se muestra el montaje completo del sistema para medir nuestro amplificador:

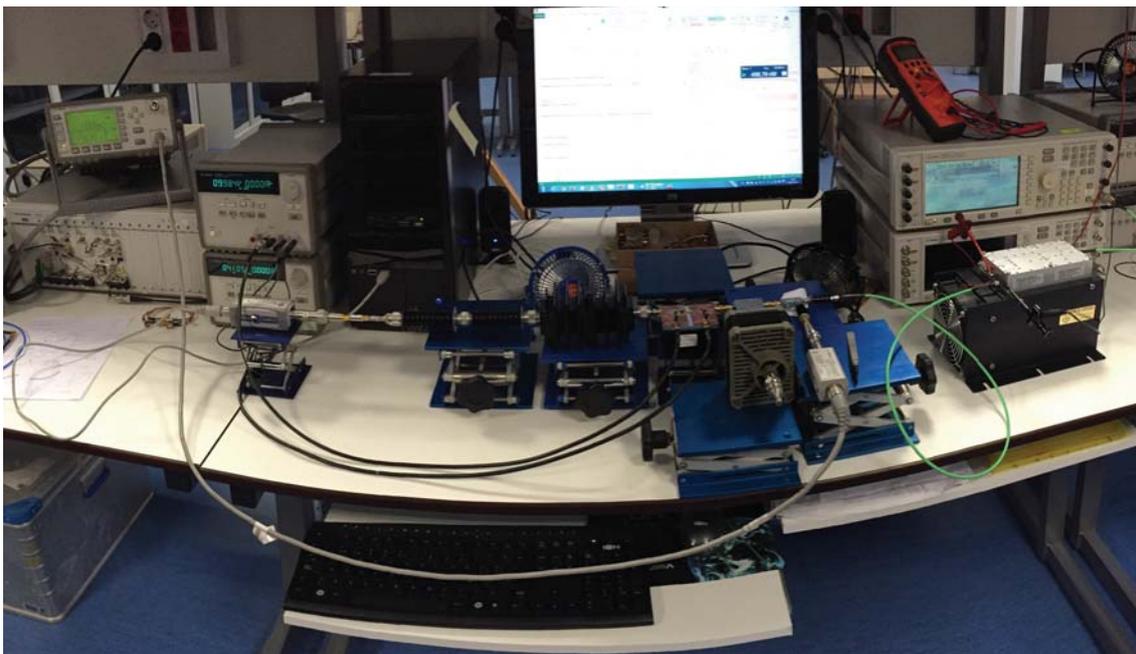


Figura 39 Banco de pruebas

4.2.2. Equipo empleado

A continuación se describe el equipo de medidas empleado durante la realización del proyecto.

- **Generador de señales:** ESG E4438C [15]. Se utiliza para generar la señal de RF que deberá ser amplificada por nuestro amplificador.

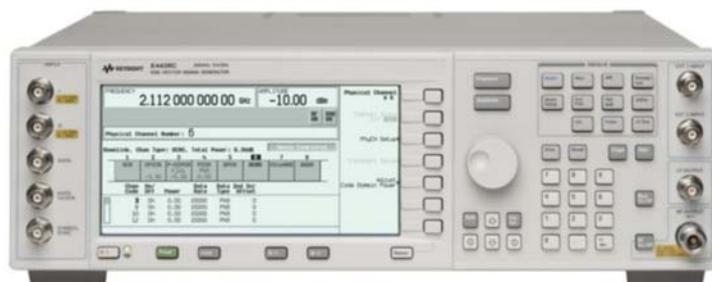


Figura 40 Generador de señal E4438C

- **Medidor de potencia:** E4418B EPM [16]. Se utiliza para conocer el nivel de la potencia de entrada que se inyecta en nuestro amplificador y es necesario conocer para calcular los parámetros básicos del amplificador. Para medir la potencia de salida se utiliza un medidor de potencia conectado a un PC, que con ayuda de un software nos indicará los niveles de potencia de nuestro amplificador.



Figura 41 Medidor de potencia E4418B

- **Fuentes DC:** E3632A [17]. Sirven para alimentar los componentes activos del sistema. En este caso una fuente se utiliza para alimentar el driver previo al DUT y dos fuentes adicionales conectadas al DUT para suministrar las corrientes de drenador y de puerta apropiadas.



Figura 42 Fuente DC E3632A

- **Analizador de redes:** N383A [18]. Este equipo solo se ha utilizado durante la caracterización de la red de salida de nuestro amplificador.

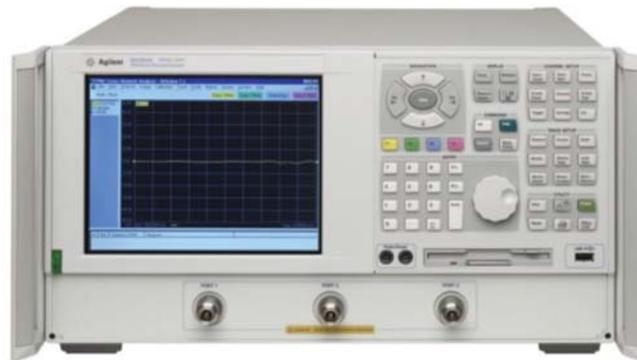


Figura 43 Analizador de redes N383A

4.3. Medidas y resultados

A la hora de medir nuestro amplificador, hay que tener en cuenta ciertos procesos para alimentar el transistor. Estos pasos son aplicables a cualquier transistor del mercado con tensiones de drenador y de puerta. (Los valores concretos de tensión de drenador y de puerta son específicos de cada modelo de transistor)

Para conectar el transistor:

- 1º. Asegurarse de que el sistema esta correctamente cargado. Esto significa que el sistema debe estar completamente conectado, sin ninguna conexión al aire.
- 2º. Añadir tensión de puerta. En este caso hemos realizado medidas con una tensión V_{GS} entre -2.4 y -3.3V

- 3°. Añadir tensión de drenador. En este caso siempre se ha alimentado al transistor con 40 V.
- 4°. Aplicar la señal de RF desde el generador de funciones.

Para desconectar el transistor:

- 1°. Quitar la señal de RF.
- 2°. Quitar la tensión del drenador.
- 3°. Quitar la tensión de puerta.
- 4°. Desconectar el amplificador o los componentes necesarios si procede

Este proceso se debe respetar siempre y en estricto orden para asegurar el buen funcionamiento del transistor, de otro modo corremos el riesgo de que el transistor se estropee.

Durante el proceso de medida, al igual que hicimos cuando adaptamos la red de salida de modo independiente en el analizador de redes, podemos jugar con el condensador de 2,4 pF desplazándolo a lo largo de la línea para acercarlo o alejarlo del drenador (ver Figura 44) y observar el comportamiento de la eficiencia del transistor. También se realizaron medidas con condensadores de diferentes valores, 2 y 1.8 pF.

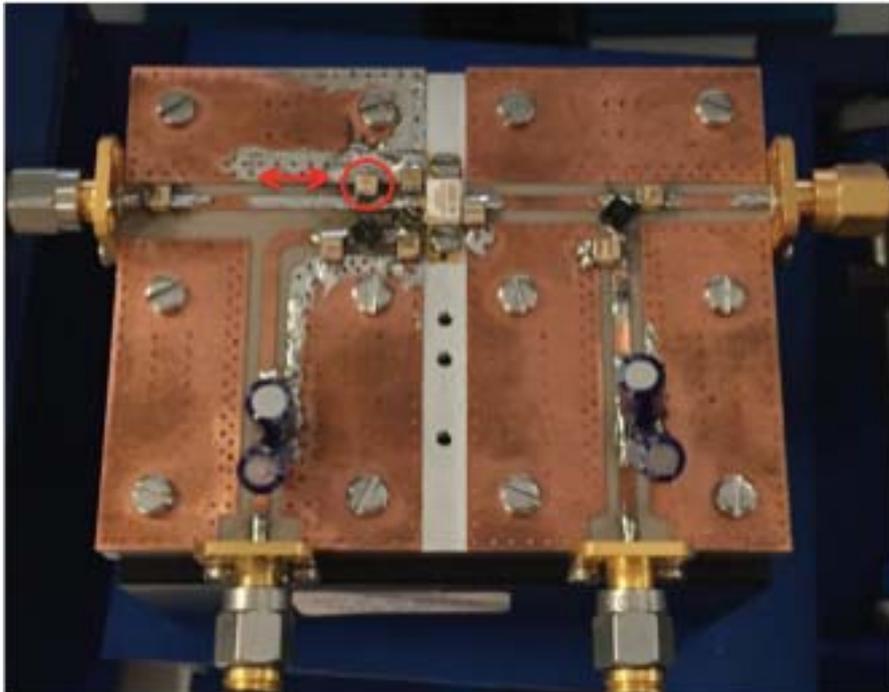


Figura 44 Movimiento del condensador sobre el circuito

Además de cambiar los condensadores de valor y posición, también se realizaron pruebas con diferentes valores de bobinas, reemplazando la de 18,5 nH por una de una de 27 nH y la de 2.5 nH por una de 5 nH. Tras estos últimos cambios se comprobó que el comportamiento del amplificador era bastante peor con eficiencias entorno al 55%, mientras que en la configuración inicial la eficiencia rondaba el 70%.

Cabe destacar la falta de precisión en algunos momentos ya que al tratarse de un proceso completamente manual, desde el desplazamiento del condensador como su soldadura al circuito, la posición del condensador que se establecía como óptima cuando lo desplazábamos, podía quedar ligeramente desvirtuada a la hora de soldar el componente de nuevo.

A continuación se muestran los principales resultados obtenidos tras el montaje definitivo.

En la siguiente figura se muestran los valores de eficiencia y de potencia de salida en función de la frecuencia. Hemos realizado las medidas en un rango de frecuencia comprendido entre 2.45 y 2.75 GHz, con una tensión de alimentación $V_{DD}=40V$ y una tensión $V_{GS}=-2.8V$.

Podemos observar como a partir de 2.5 GHz la potencia de salida disminuye en función de la frecuencia.

En lo referente a la eficiencia, nuestro dispositivo es más eficiente entre 2.55 y 2.6 GHz, con valores entorno al 70%.

También se observa que el punto de máxima eficiencia no tiene por qué coincidir con el punto de máxima potencia.

Los valores máximos obtenidos son:

- Eficiencia: 70.4 %
- Potencia de salida: 43.65 dBm

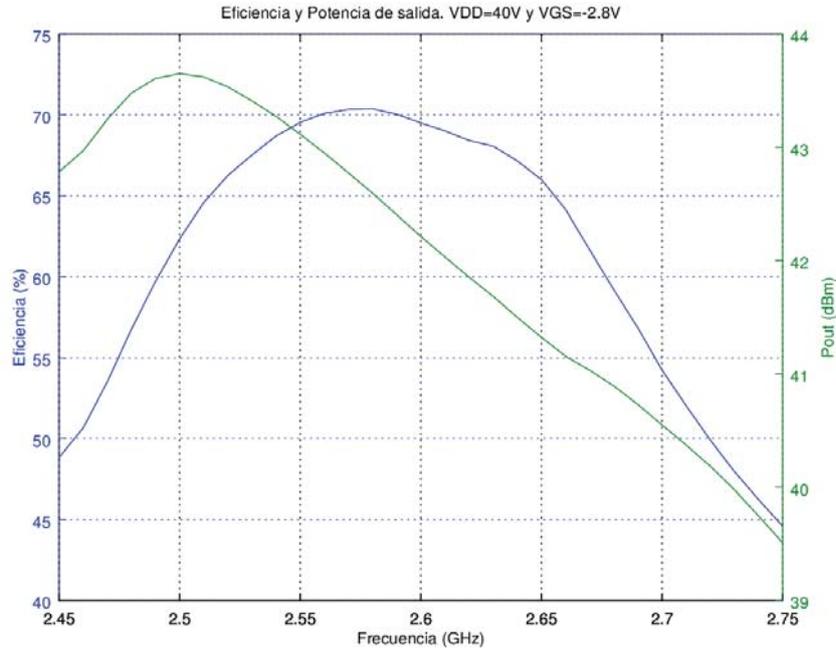


Figura 45 Eficiencia y Potencia de salida frente a frecuencia

En la siguiente figura observamos la PAE del amplificador, también representada frente a la potencia de salida. Obteniéndose un valor máximo de 66,88 %.

Podemos verificar como al igual que con la eficiencia, los valores de la PAE decrecen de forma significativa fuera de la frecuencia de trabajo a estudio.

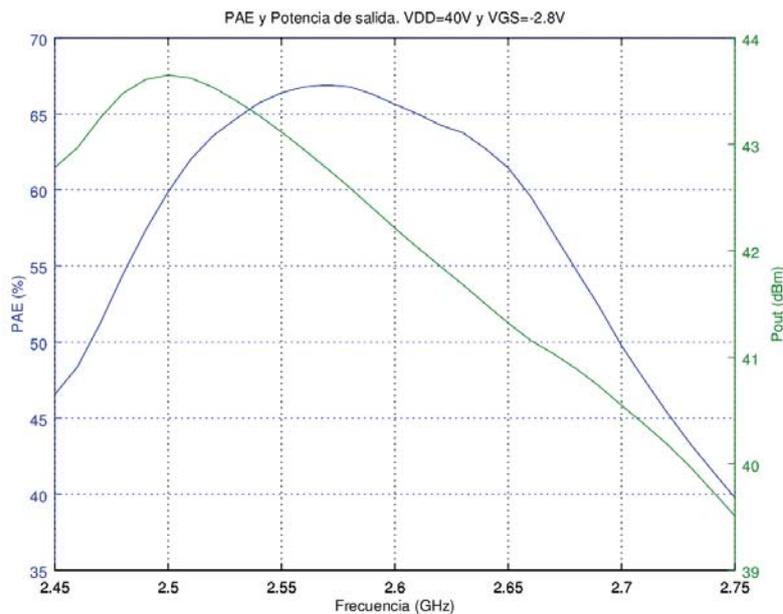


Figura 46 PAE y Potencia de salida frente a frecuencia

Pasamos a mostrar los resultados de ganancia obtenidos. En la Figura 47 representamos la ganancia en función de la frecuencia. Se observa la relación directa con la potencia de salida y como ambos parámetros disminuyen de forma drástica conforme aumenta la frecuencia.

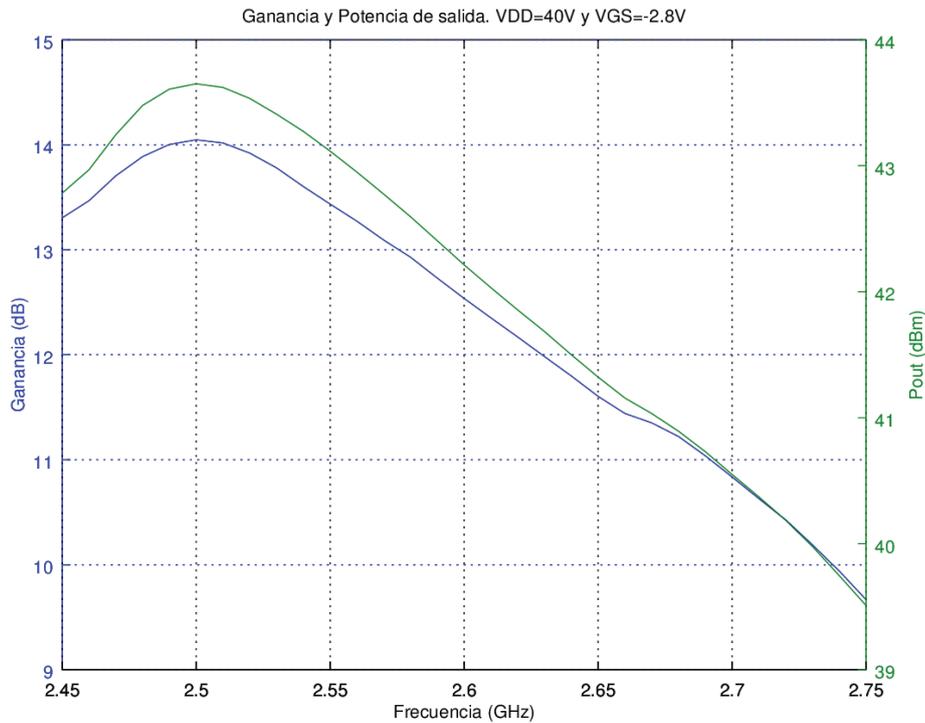


Figura 47 Ganancia y Potencia de salida frente a frecuencia

En la siguiente figura la ganancia queda representada frente a la potencia de entrada y con diferentes valores de VGS. De esta forma podemos visualizar las diferentes polarizaciones del amplificador y como varía su comportamiento en función de la tensión VGS suministrada. Hemos realizado medidas con una VGS desde -2.4V hasta -3.3V y se observa un comportamiento muy diferente en función de la tensión VGS según su valor respecto a la tensión de pinch-off (alrededor de -2.8V para este dispositivo). Así para valores de VGS de -2.4 hasta -2.8 se observan valores de ganancia más constantes seguidos de compresión, mientras que valores de VGS inferiores el comportamiento cambia radicalmente al de expansión seguida de compresión.

En nuestro caso las medidas finales para obtener la máxima eficiencia se realizaron con una VGS=-2.8V, obteniendo una ganancia de 12.2 dB frente a una potencia de entrada de 30.11 dBm.

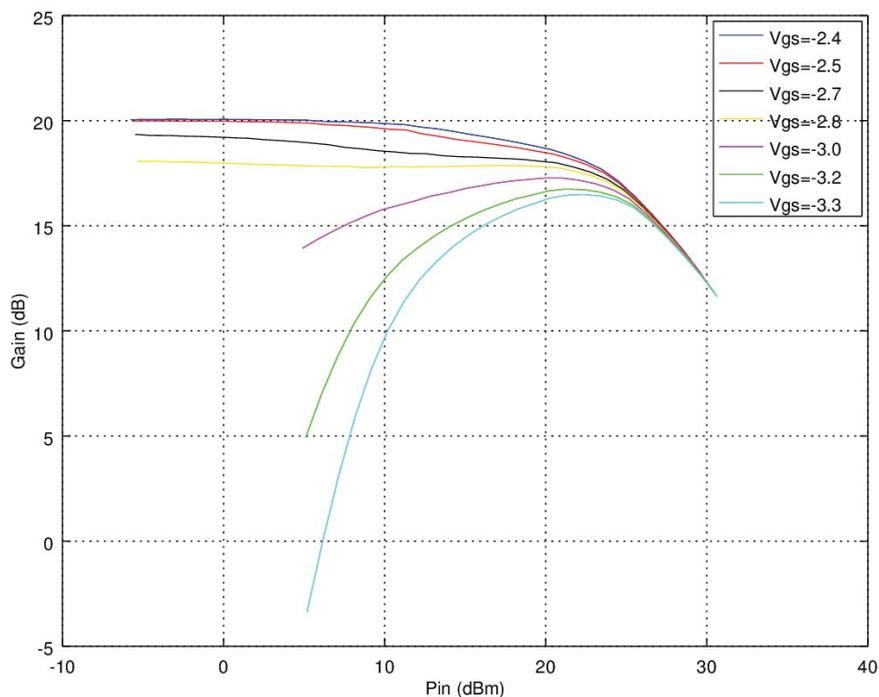


Figura Ganancia frente a potencia de entrada para distintos valores de VGS

Tal y como hemos explicado en capítulos anteriores, la linealidad es un parámetro muy característico de los amplificadores de potencia. En el caso de amplificadores conmutados u operando en saturación, se podría reproducir una señal de envolvente variable a la salida con mínimo deterioro de la eficiencia si se hace variar la tensión de polarización en drenador o la impedancia de carga al fundamental en función de dicha envolvente.

En la siguiente gráfica podemos observar como, a potencia saturada, la tensión de salida en RF del amplificador aumenta de forma proporcional con respecto a los valores de VDD, con lo que se asegura una buena linealidad del dispositivo fabricado de usarse en esquemas de transmisión polar.

Cabe destacar el comportamiento a bajos niveles de VDD, donde se produce un fenómeno denominado “feedthrough”, el cual se caracteriza por la presencia de nivel de RF a la salida cuando la tensión de polarización es cero, y que es debido a la capacidad Cgd del dispositivo.

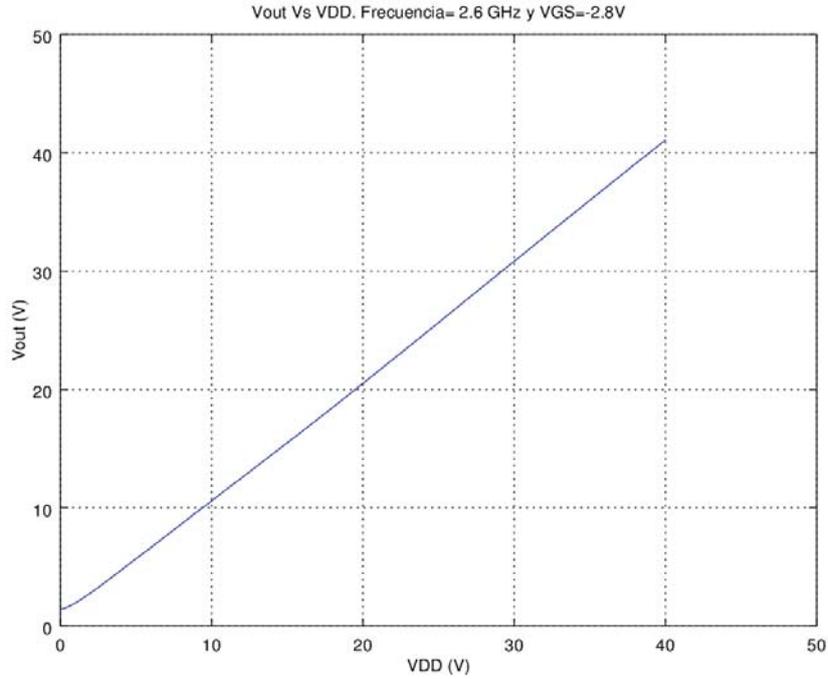


Figura 48 Tensión Vout frente a VDD

La siguiente figura muestra los valores de eficiencia y PAE en función de la tensión VDD aplicada. Se puede observar como la eficiencia se degrada cuando nos acercamos a la tensión del codo y como el amplificador es más eficiente a altas tensiones.

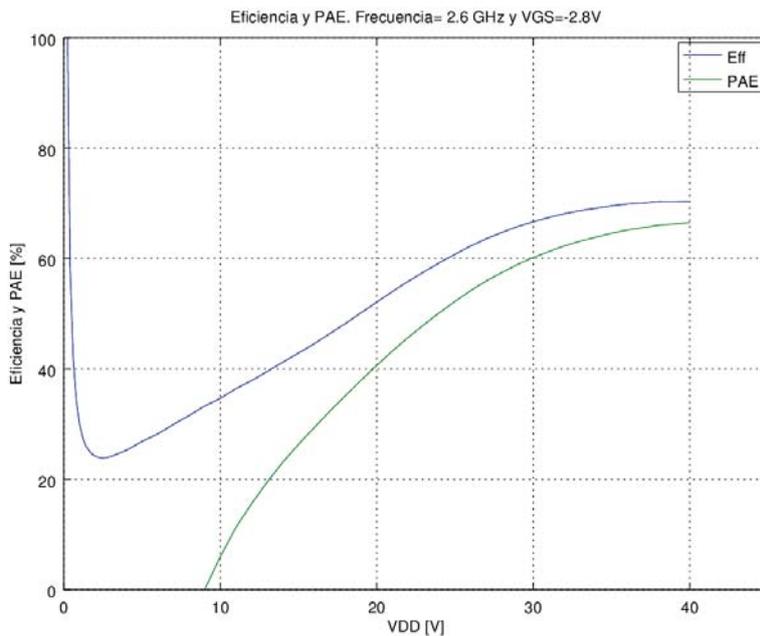


Figura 49 Eficiencia y PAE frente a VDD

5. CONCLUSIONES Y LINEAS FUTURAS

5.1. Conclusiones

Tras caracterizar el amplificador, hemos obtenido unos resultados aceptables para este tipo de amplificadores en la frecuencia de trabajo de 2.6 GHz con una eficiencia del 70%, una potencia máxima de 43.65 dBm (23 W) y ganancia de 14 dB.

Uno de los principales motivos para la realización de este estudio, era la evaluación del transistor alimentado a altos voltajes, en nuestro caso a 40V. Si lo comparamos con otros trabajos donde se alimentaron transistores de la misma familia pero con menor tensión de alimentación (Transistor CGH3530F alimentado a 28V), podemos observar que el rendimiento en términos de eficiencia de nuestro diseño es inferior respecto al modelo de 28 voltios, por lo que no se aprecia una ventaja aparente en el uso de nuestro diseño, al menos en lo que ha nivel de eficiencia del transistor se refiere.

La diferencia de potencia proporcionada no es muy significativa, mientras en nuestro diseño hemos obtenido valores de 23W (43.6 dBm), en el transistor alimentado a 28V se alcanzan valores de 16W (42 dBm).

Puede que por motivos de alimentación dentro de un sistema concreto, interese el uso de una alimentación a 40V, o en donde un ligero aumento de potencia compense la menor eficiencia de este dispositivo.

Debido al perfil del amplificador fabricado, este podría ser utilizado en el diseño de un transmisor polar o en la eliminación y restauración de la envolvente (EER).

5.2. Estado del arte

Una vez finalizadas las medidas, es importante comparar el resultado con otros amplificadores diseñados en la misma tecnología (GaN HEMT) de modo que podemos tener una referencia sobre el estudio realizado.

En la siguiente tabla se puede observar los diferentes valores de eficiencia para los distintos estudios realizados. Cabe destacar que los diseños de las referencias 1 y 2 se realizaron con líneas de transmisión, mientras que la referencia 3 y el diseño a estudio en este trabajo están diseñados con elementos discretos.

Frecuencia (GHz)	Eficiencia (%)	Referencia
2.2 – 2.7	75.2	Referencia 1 [19]
2.62 – 2.69	74	Referencia 2 [20]
2.6	79	Referencia 3 [21]
2.6	70	Nuestro diseño

Tabla 2 Estado del arte

El estudio de la referencia 3 se basa en el transistor comentado en el apartado anterior alimentado a 28V.

A pesar de que los resultados obtenidos no llegan a los valores máximos de las otras referencias, podemos decir que nos movemos en unos valores de eficiencia cercanos.

5.3. Líneas Futuras

Una vez finalizado el estudio de nuestro trabajo, se pueden plantear una serie de líneas de trabajo a implementar en un futuro basándose en el diseño descrito:

- **Ajuste de la red de adaptación de entrada**

Como ya hemos descrito anteriormente, en este caso no hemos llevado a cabo un estudio exhaustivo de la red de entrada del amplificador, ya que al ser un amplificador de potencia, la red de entrada no es un elemento tan crítico para su rendimiento, sin embargo, diseñando una red de adaptación de entrada a medida se podría conseguir una mejor ganancia y PAE para el amplificador.

- **Diseño de un layout a medida**

Durante el montaje y estudio de nuestro amplificador, hemos utilizado placas estándar del laboratorio, ya que ofrecen una gran flexibilidad a la hora de montar diferentes diseños. Si queremos optimizar aún más el rendimiento de nuestro transistor, podemos optar por realizar un diseño del layout de las placas a medida para nuestro diseño.

- **Diseño de un convertidor DC/DC**

La implementación de un conversor DC/DC permitiría solventar el problema de lograr una alta eficiencia en la red de la rama AM del transistor polar. De esta forma podríamos acercarnos más a la eficiencia ideal del transistor

- **Construcción de un módulo conectorizado y encapsulado con DC integrada**

Puede resultar interesante la fabricación de una mecánica donde se pueda integrar tanto el diseño de RF como el de una placa de DC para alimentar al transistor internamente y con una única conexión con el exterior. Así mediante una única fuente de alimentación externa podríamos conectar nuestro dispositivo. De esta forma se reduce el número de fuentes de alimentación a utilizar y dispondríamos de un dispositivo “plug and play”.

6. BIBLIOGRAFÍA

- [1] cghv40030.pdf. (s.f.). *CGHV40030 30-W, DC – 6-GHz, 50-V, GaN HEMT*. Obtenido de wolfspeed: <http://www.wolfspeed.com/cghv40030>
- [2] Sota Sisniega, J. J. (2014). *Proyecto fin de Carrera: DISEÑO DE UN AMPLIFICADOR DE POTENCIA DE MICROONDAS MEDIANTE LA TÉCNICA DE LOAD PULL*. Santander: Universidad de Cantabria.
- [3] Raab, F. H., Asbeck, P., Cripps, S., Kenington, P. B., Popovic, Z. B., Potheary, N., y otros. (Mayo de 2003). RF and Microwave Power Amplifier and Transmitter Technologies. *High Frequency Electronics* .
- [4] Miranda González, R. *Proyecto Fin de Carrera: Amplificador Clase E de banda ancha en tecnología GaN HEMT*. Santander: Universidad de Cantabria.
- [5] Sota Sisniega, J. J. (2014). *Proyecto fin de Carrera: DISEÑO DE UN AMPLIFICADOR DE POTENCIA DE MICROONDAS MEDIANTE LA TÉCNICA DE LOAD PULL*. Santander: Universidad de Cantabria.
- [6] Electronics Tutorials. (s.f.). *Electronics Tutorials*. Recuperado el 2016, de Amplifier classes: <http://www.electronics-tutorials.ws/amplifier/amplifier-classes.html>
- [7] Nickolas, C. (s.f.). *Digi-Key Electronics*. Obtenido de Introduction to GaN technology: <http://www.digikey.com/en/articles/techzone/2011/aug/introduction-to-gan-technology>
- [8] Cooke, M. (s.f.). *Si implant enhances AlN spacer HEMT drain current*. Obtenido de semiconductor today: http://www.semiconductor-today.com/news_items/2011/JULY/MITSUBISHI_020711.html
- [9] Microwaves101. (s.f.). *Load Pull for Power Devices*. Obtenido de microwaves101: <https://www.microwaves101.com/encyclopedias/load-pull-for-power-devices>
- [10] Microwaves101. (s.f.). *Load Pull for Power Devices*. Obtenido de microwaves101: <https://www.microwaves101.com/encyclopedias/load-pull-for-power-devices>
- [11] Microwaves101. (s.f.). *Load Pull for Power Devices*. Obtenido de microwaves101: <https://www.microwaves101.com/encyclopedias/load-pull-for-power-devices>

- [12] Microwaves101. (s.f.). *Load Pull for Power Devices*. Obtenido de microwaves101: <https://www.microwaves101.com/encyclopedias/load-pull-for-power-devices>
- [13] Weinstein, M. (s.f.). *Microwaves101*. Obtenido de Smith Chart Basics: <https://www.microwaves101.com/encyclopedias/smith-chart-basics>
- [14] cghv40030.pdf. (s.f.). *CGHV40030 30-W, DC – 6-GHz, 50-V, GaN HEMT*. Obtenido de wolfspeed: <http://www.wolfspeed.com/cghv40030>
- [15] Technologies, K. (s.f.). *E4438C ESG Vector Signal Generator, 250 kHz to 6 GHz*. Obtenido de Keysight Technologies: <http://www.keysight.com/en/pd-1000004297%3Aepsg%3Apro/esg-vector-signal-generator?cc=ES&lc=eng>
- [16] Technologies, K. (s.f.). *E4418B EPM Series Single-Channel Power Meter*. Obtenido de Keysight Technologies: <http://www.keysight.com/main/techSupport.jsx?pid=1000002798%3Aepsg%3Apro&pageMode=FQ&guid=170799&co=189907.i.4&to=80210.k.3&cc=IT&lc=ita&sm=g>
- [17] Technologies, K. (s.f.). *E3632A 120W Power Supply, 15V, 7A or 30V, 4A*. Obtenido de Keysight Technologies: <http://www.keysight.com/en/pd-835964-pn-E3632A/120w-power-supply-15v-7a-or-30v-4a?cc=ES&lc=eng>
- [18] Technologies, K. (s.f.). *N3383A PNA Network Analyzer, 300 kHz to 9 GHz*. Obtenido de Keysight Technologies: <http://www.keysight.com/en/pd-1000004311:epsg:pro-pn-N3383A/pna-network-analyzer-300-khz-to-9-ghz?cc=MY&lc=eng>
- [19] S.Preis, Z. Z. (Septiembre de 2014). Design of a gan hemt power amplifier using resistive loaded harmonic tuning . *European Microwave Integrated Circuit Conference (EuMIC)* , 552-555 .
- [20] H. Tango, T. H. (2013). A 602.6ghz lte base station with in/output harmonic tuning . *Microwave Symposium Digest (IMS), 2013 IEEE MTT-S International* , 1-4.
- [21] Gutierrez, H. M. (2016). *Amplificador de potencia de alta eficiencia en la banda de 2.6 GHz*. Santander: Universidad de Cantabria.