

Amplificador MMIC distribuido para uso de pre-driver en sistemas de 40 Gbits/s

Laura Diego Arroyo⁽¹⁾⁽²⁾, Amparo Herrera Guardado⁽¹⁾, Benoît Haentjens⁽²⁾

laura.diegoa@alumnos.unican.es

⁽¹⁾ Dpto. de Ingeniería de Comunicaciones. Universidad de Cantabria.
Edificio de Ingeniería de Telecomunicaciones Profesor José Luis García García, Plaza de la Ciencia s/n,
39005 Santander (Cantabria).

⁽²⁾ Vectrawave. Space Ampère. 4, Rue André Marie Ampère 2230, Lannion (Francia).

Abstract- This contribution presents a MMIC cascode distributed amplifier (CDA) in 0.15 μm low noise pHEMT process for optical transmission system. The device covers from DC to 45 GHz and provides 2.5Vpp which ideal for 40Gbps optical applications. This application has been demonstrated by means of temporal simulations.

I. INTRODUCCIÓN

En los últimos años, los sistemas de comunicaciones han experimentado grandes cambios en cuanto al ancho de banda y la velocidad de transmisión utilizados en las diferentes aplicaciones. En el caso de los sistemas de comunicaciones ópticas, se ha pasado de utilizar una velocidad por canal de 2.5Gbps (OC-48) a 10Gbps (OC-192) e incluso superiores [1]. Este cambio ha supuesto un gran reto no sólo para la parte óptica del sistema sino también para los diferentes circuitos que conforman su parte analógica. Viéndose por ejemplo, la necesidad del uso de amplificadores con varias décadas de ancho de banda, pequeña variación del retardo de grupo con el fin de reducir la distorsión de la forma de onda y una baja figura de ruido con el propósito de conseguir una alta sensibilidad en el receptor [2]. Para llevar a cabo el diseño de este circuito se han propuesto diferentes alternativas como: los amplificadores realimentados [3], los amplificadores sintonizados [4], [5] y los amplificadores distribuidos (DA), los cuales han demostrado ser la opción óptima con la que llevar a cabo el diseño [6]. A pesar de su gran tamaño en comparación con el resto de topologías con la misma ganancia, el amplificador distribuido, Fig. 1, es capaz de proveer una ganancia uniforme en un ancho de banda muy grande (de más de una década) así como una buena figura de ruido y una buena adaptación tanto a la entrada como a la salida.

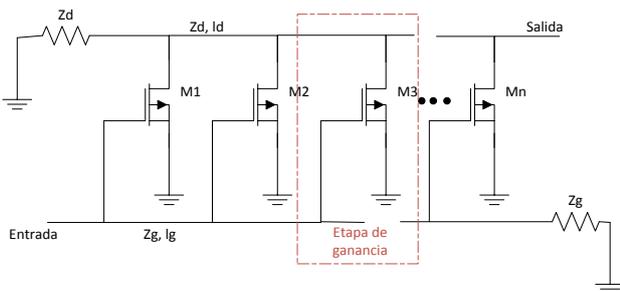


Fig. 1. Amplificador distribuido básico

El incremento de las velocidades de transmisión unido a la búsqueda de altas eficiencias espectrales ha llevado a desarrollar nuevos métodos de multiplexación y el uso de modulaciones más complejas. En el caso de las comunicaciones ópticas se ha optado fundamentalmente por el método de multiplexación basado en la asignación de diferentes polarizaciones ortogonales (PDM) unido al uso de modulaciones en amplitud (QAM) de un orden elevado (Fig. 2), proporcionando sistemas con altas tasas de datos, capacidad y posibilidad de transmitir de forma óptica a mayores distancias [7].

El trabajo que aquí se presenta es el diseño de un *pre-driver* utilizando la topología de un amplificador distribuido mediante un proceso pHEMT de 0.15 μm y bajo ruido en tecnología de InGaAs capaz de obtener velocidades de transmisión de hasta 40Gb/s. El proceso completo tiene una frecuencia de corte de 95GHz, una tensión de ruptura de 9V, una tensión umbral de -0.7V y un espesor de oblea de 100 μm . Esta tecnología fue seleccionada por sus excelentes prestaciones a un relativo bajo coste.

Este artículo se organiza como sigue. En la próxima sección se describe la topología básica de un amplificador distribuido así como la topología propuesta. En la Sección 3 se describen los principales resultados obtenidos mediante simulación. Finalmente, se termina con algunas conclusiones del presente trabajo.

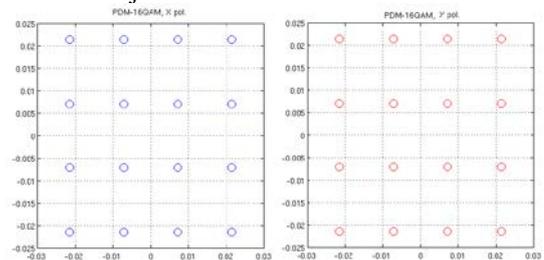


Fig. 2. Ejemplo de constelación PDM-16QAM.

II. ARQUITECTURA DE AMPLIFICADORES DISTRIBUIDOS

A. Amplificador distribuido básico

La configuración básica de un amplificador distribuido se basa generalmente en N transistores idénticos, habitualmente FETs en fuente común, Fig. 1, cuyas puertas están conectadas a una línea de transmisión con impedancia característica Z_g y longitud l_g , mientras, sus drenadores se encuentran

conectados a una nueva línea de transmisión con impedancia característica Z_d y longitud l_d .

En el caso ideal de tener un amplificador sin pérdidas la ganancia en potencia del distribuido puede estimarse a través de la siguiente expresión:

$$G = \frac{g_m^2 Z_d Z_g N^2}{4} \quad (1)$$

donde N es el número total de elementos de ganancia del amplificador. De acuerdo con esta ecuación, sería posible aumentar la ganancia del dispositivo con solo aumentar el número de etapas. En la realidad, el número de etapas no puede aumentarse infinitamente ya que existen pérdidas y, por tanto, a medida que se aumenta el número de etapas la ganancia va tendiendo a cero, Ec.2.

$$G = \frac{g_m^2 Z_d Z_g}{4} \frac{(e^{-N\alpha g l_g} - e^{-N\alpha d l_d})^2}{(e^{-\alpha g l_g} - e^{-\alpha d l_d})^2} \quad (2)$$

El número óptimo de etapas de un amplificador distribuido puede ser calculado mediante la derivada de la Ec.2 con respecto a N e igualada a 0.

B. Topología propuesta

A la hora de seleccionar la topología de la celda de ganancia se ha optado por una configuración en cascode con una capacidad adicional ($C1$) en la puerta del transistor superior, Fig. 3. Esta elección se ha debido fundamentalmente a las dos ventajas principales que presenta la estructura en cascode por si misma:

- i. Compensación de las pérdidas de la línea de drenador y con ello una mejora en la ganancia.
- ii. Disminución del rizado de la ganancia, aumento del ancho de banda y un mejor aislamiento entre la entrada y la salida; todo ello como consecuencia de la reducción del efecto Miller.

El uso de la capacidad $C1$ ayuda a la estabilización de la estructura; uno de los principales problemas a los que hay que prestar especial atención a la hora de diseñar un amplificador distribuido usando la estructura en cascode [8]. Además, permite aumentar el ancho de banda, así como reducir el rizado de la ganancia obtenida. Este efecto se puede ver en la Fig. 4, en la cual se representa la ganancia obtenida en el caso de un sistema sin pérdidas de tres etapas cuyos transistores son del mismo tamaño y se encuentran polarizados en la misma región.

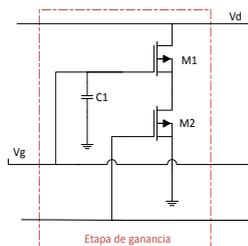


Fig. 3. Etapa de ganancia utilizada

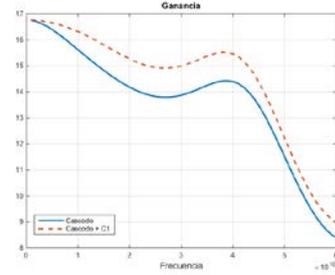


Fig. 4. Comparativa ganancia obtenida: cascode (línea continua) y cascode más capacidad $C1$ (línea discontinua)

La topología final del amplificador distribuido propuesto puede verse en la Fig. 5, donde puede distinguirse de forma clara la línea de drenador, la línea de puerta y las seis celdas de ganancia utilizadas (polarizadas mediante tres tensiones de polarización: $V_d=6V$, $V_{g1}=-1.5V$ y $V_{g2}=2V$ y un consumo de 109.5mA).

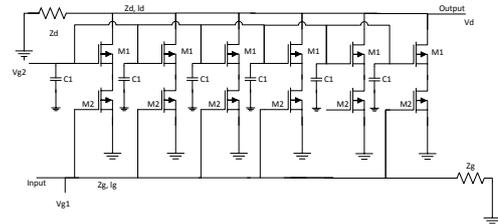


Fig. 5. Esquema del amplificador distribuido de 6 etapas.

III. SIMULACIONES

Las simulaciones electromagnéticas han sido realizadas mediante el software *Advanced Design System 2011(ADS 2011)* utilizando para ello la librería proporcionada por la *founndry*.

El amplificador anteriormente descrito presenta un buen comportamiento en pequeña señal, con una buena adaptación tanto a la entrada como a la salida, con valores que se encuentran siempre por debajo de los -10dB, Fig. 6. Además, se obtiene un buen aislamiento entre la entrada y la salida con valores siempre por debajo de los -24.541dB. Cabe destacar el reducido rizado que presenta el diseño propuesto, con una ganancia en pequeña señal 12.9dB y un rizado de ± 0.6 dB. Como se puede observar en la Fig. 6, el DA presenta un ancho de banda de 45GHz, definiendo en este caso el ancho de banda como aquella frecuencia a la cual la ganancia en pequeña señal se ve reducida en 3 dB. El gran ancho de banda obtenido es muy importante debido a la relación que éste tiene con el diagrama de ojo y, en última instancia, con la máxima velocidad de trabajo del circuito.

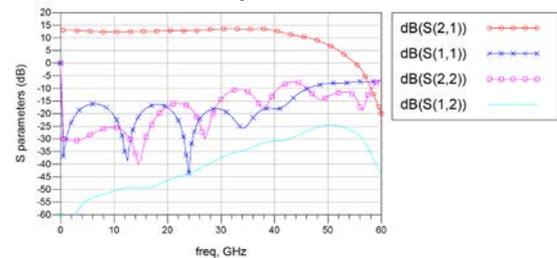


Fig. 6. Parámetros S del amplificador distribuido

En aplicaciones en las que se esperan velocidades de transmisión elevadas, como es el caso del presente trabajo, es importante que exista la mínima variación posible en el retardo de grupo. En la Fig. 7 se puede ver el retardo de grupo

obtenido, el cual presenta un valor medio de 58.58ps con una variación de $\pm 10.65\text{ps}$ en la banda de operación, valor del mismo orden que el de trabajos anteriores [9], [10].

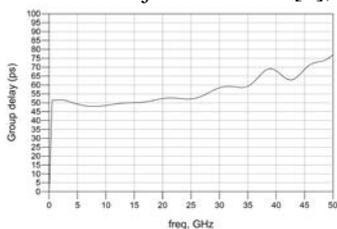


Fig. 7. Retardo de grupo (ps)

Además de las simulaciones en pequeña señal, los dispositivos orientados a comunicaciones ópticas suelen ser caracterizados mediante simulaciones temporales.

En primer lugar, se genera externamente una señal de pequeña amplitud variable con el tiempo, garantizando así el funcionamiento en zona lineal del amplificador. Posteriormente, se introduce dicha señal a la entrada del dispositivo, pudiéndose comprobar la señal obtenida a la salida, Fig.8 (a). De la observación de dicha figura se ve la dificultad de caracterizar la forma de onda resultante, Fig.8 (b). En primer lugar, es necesario darse cuenta que la señal de salida se encuentra invertida con respecto a la señal de entrada (signo menos en Output, Fig.7-b), posteriormente se comprueba que la señal de salida presenta un retardo con respecto a la señal de entrada (50ps de tiempo de retardo, valor relacionado con el retardo de grupo anteriormente comentado). Por último, para conseguir que la señal de salida sea igual a la señal de entrada, es necesario multiplicar a ésta última por 4.5, valor que representa la ganancia en voltaje del dispositivo.

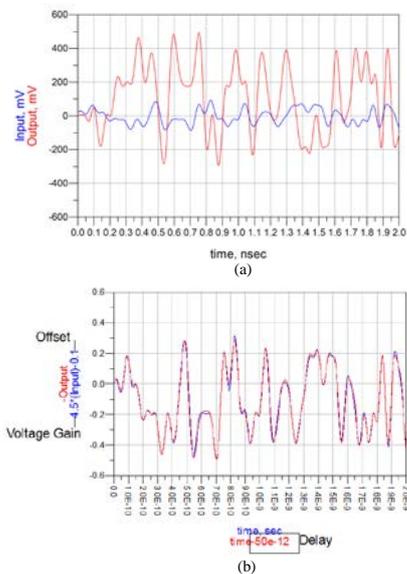


Fig. 8. Señales temporales a la entrada (azul) y a la salida (rojo) del amplificador distribuido: (a) Resultado de la simulación y (b) obtención de parámetros

Otra forma de llevar a cabo las simulaciones temporales y, evitar las dificultades del método anterior es a través del diagrama de ojo que proporciona de forma más directa y visual los parámetros de la señal de salida.

Para llevar a cabo la simulación del diagrama de ojo se ha utilizado un generador pseudo-aleatorio de $2^{31}-1$ bits proporcionado por ADS, Fig. 9. Además, es necesario definir de forma correcta la simulación temporal (Fig. 10), de forma

que se utilice un paso adecuado y se tenga el tiempo suficiente de simulación para cada una de las tasas de bit simuladas.



Fig. 9. Generador pseudo-aleatorio de bits



Fig. 10. Parámetros de simulación necesarios para el diagrama de ojo

En primer lugar se ha comprobado el diagrama de ojo que se obtendría en el caso de tener una señal de entrada de 10Gbps y una tensión de pico a pico de 0.6V (en la zona lineal de operación del amplificador).

El diagrama de ojo, Fig.11, presenta una buena apertura, diferenciándose claramente el nivel del "0" y del "1", un jitter de 0.25ps y una relación señal a ruido (SNR) muy buena, con un valor de 39.545. Estos resultados nos indican la posibilidad de utilizar este diseño en sistemas OC-192, lo que era de esperar debido a su ancho de banda y la relación que éste tiene con la velocidad soportada [11]. Según esta relación, el dispositivo debería ser capaz de soportar valores de tasa de bits superiores, como por ejemplo 40Gbps, lo que permitiría su utilización en sistemas OC-768 de comunicaciones ópticas. En la Fig.12 se muestra el diagrama de ojo obtenido a la salida para el caso de aumentar la tasa de bit hasta los 40Gbps. Si bien el diagrama de ojo no ha sufrido una gran degradación, sí lo ha hecho la relación señal a ruido, siendo menos de la mitad de la obtenida para el caso de 10Gbps.

A medida que se incrementa la magnitud de la señal de entrada, el amplificador empieza a entrar en su región de compresión. En la Fig.13 se puede observar el efecto que esto tiene en el diagrama de ojo; situándose en este caso el corte más lejos del 50% del diagrama. Sin embargo, la amplitud obtenida es mayor y los niveles del "0" y del "1" se hacen más delgados. Esto contribuye a la mejora de la relación señal a ruido en comparación a lo obtenido en su zona de operación lineal.

Todos los valores obtenidos a través de los diagramas de ojos anteriormente comentados se pueden ver en la Tabla 1.

El generador de bits utilizado, también permite la posibilidad de generar señales con más de dos niveles (señales descritas hasta el momento). Si se escoge la opción de generar una señal con 4 niveles, se estaría simulando el efecto de tener una señal del tipo 16QAM, muy utilizada en sistemas ópticos como se ha comentado en la introducción. En la Fig. 14 se puede ver el diagrama de ojo a la salida cuando en la entrada se tiene una señal de 40Gbps con 4

niveles de modulación. Dicha figura presenta unas buenas aperturas de ojos y niveles equiespaciados.

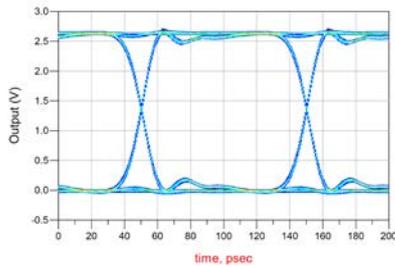


Fig. 11. Diagrama de ojo a la salida del *pre-driver* para una señal de entrada de 0.6Vpp y 10Gbps

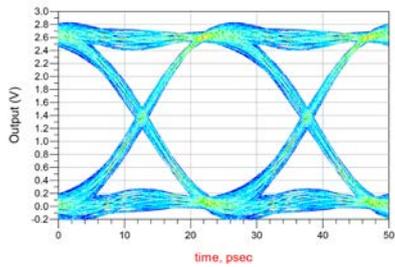


Fig. 12. Diagrama de ojo a la salida del *pre-driver* para una señal de entrada de 0.6Vpp y 40Gbps

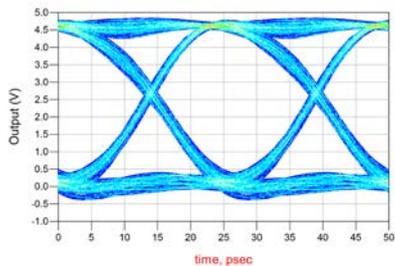


Fig. 13. Diagrama de ojo a la salida del *pre-driver* para una señal de entrada de 1.2Vpp y 40Gbps

Señal de entrada	Tasa de bit (Gbps)	Cruce %	Jitter RMS	SNR (dB)	Amplitud (V)
0.6Vpp	10	52.7	0.25ps	39.545	2.587
	40	51.8	0.54ps	14.441	2.691
1.2Vpp	40	59.8	0.41ps	16.931	4.471

Tabla 1. Tabla comparativa para diferentes tasas de bit

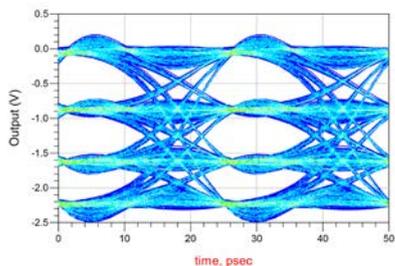


Fig. 14. Diagrama de ojo a la salida del *pre-driver* para una señal de entrada multinivel de 40Gbps

IV. CONCLUSIONES

En este trabajo se presenta el diseño de un amplificador distribuido en tecnología InGaAs capaz de ser usado como *pre-driver*. El diseño proporciona un ancho de banda de 45GHz, valor suficiente para ser utilizado en sistemas de

comunicaciones ópticas con tasas de bits de hasta 40Gbps con modulaciones de múltiples niveles. Esto ha sido demostrado a través de simulaciones temporales, concretamente mediante los resultados obtenidos de diferentes diagramas de ojo.

Los resultados aquí presentados nos permiten ver los efectos en el diagrama de ojo que tiene el hecho de trabajar en zona lineal o de compresión, así como el efecto en el mismo del cambio de la velocidad de transmisión.

La buena correlación entre las simulaciones electromagnéticas y los resultados experimentales obtenidos en anteriores amplificadores distribuidos llevados a cabo con la misma tecnología monolítica, nos lleva a esperar una buena correspondencia entre las simulaciones aquí descritas y los futuros resultados experimentales del diseño en proceso de fabricación.

AGRADECIMIENTOS

Este trabajo ha sido realizado gracias a la financiación del proyecto HORFI: Tecnologías de RF para terminales MIMO de banda ultra-ancha, TEC2012-38402-C04-04 del Ministerio de Economía y Competitividad del Gobierno de España y al proyecto “SOPA: Support On Power Amplifier design” en colaboración con la empresa Vectrawave.

REFERENCIAS

- [1] Hafele, M.; Schworer, C.; Beilenhoff, K.; Schumacher, H., "A GaAs PHEMT distributed amplifier with low group delay time variation for 40 Gbit/s optical systems," *Microwave Conference, 2003. 33rd European*, vol.3, no., pp.1091,1094 Vol.3, 7-9 Oct. 2003.
- [2] Wolf, G.; Happy, H.; Demichel, S.; Leblanc, R.; Blache, F.; Lefevre, R.; Dambrine, G., "A metamorphic GaAs HEMT-distributed amplifier with 50 GHz bandwidth and low noise for 40 Gbits/s photoreceiver," *Microwave, Antenna, Propagation and EMC Technologies for Wireless Communications, 2005. MAPE 2005. IEEE International Symposium on*, vol.1, no., pp.27,29 Vol. 1, 8-12 Aug. 2005.
- [3] Hsien-Ku Chen; Yo-Sheng Lin; Shey-Shi Lu, "Analysis and Design of a 1.6–28-GHz Compact Wideband LNA in 90-nm CMOS Using a π -Match Input Network," *Microwave Theory and Techniques, IEEE Transactions on*, vol.58, no.8, pp.2092,2104, Aug. 2010.
- [4] Floyd, B.A.; Shi, L.; Yuan Taur; Lagnado, I.; O, K.K., "A 23.8-GHz SOI CMOS tuned amplifier," *Microwave Theory and Techniques, IEEE Transactions on*, vol.50, no.9, pp.2193,2196, Sep 2002.
- [5] Chia-Hsin Wu; Chih-Hun Lee; Wei-Sheng Chen; Shen-Iuan Liu, "CMOS wideband amplifiers using multiple inductive-series peaking technique," *Solid-State Circuits, IEEE Journal of*, vol.40, no.2, pp.548,552, Feb. 2005.
- [6] Masuda, Satoshi; Takahashi, T.; Joshin, K., "An over-110-GHz InP HEMT flip-chip distributed baseband amplifier with inverted microstrip line structure for optical transmission system," *Solid-State Circuits, IEEE Journal of*, vol.38, no.9, pp.1479,1484, Sept. 2003.
- [7] Zhang, Shuai; Bai, Cheng-lin; Luo, Qing-long; Huang, Li; Zhang, Xiaoguang, "Study of 16 Tbit/s WDM transmission system derived from the CO-OFDM with PDM 16-QAM", *Optoelectronics Letters*, Volume 9, Issue 2, pp.124-126, 2013.
- [8] Cai Shuicheng; Wang Zhigong, "0-80GHz 0.15 μ m GaAs PHEMT Distributed Amplifier for Optic-Fiber Transmission Systems," *Microwave and Millimeter Wave Technology, 2007. ICMMT '07. International Conference on*, vol., no., pp.1, 3, 18-21 April 2007.
- [9] Wolf, G.; Happy, H.; Demichel, S.; Leblanc, R.; Blache, F.; Lefevre, R.; Dambrine, G., "A metamorphic GaAs HEMT-distributed amplifier with 50 GHz bandwidth and low noise for 40 Gbits/s photoreceiver," *Microwave, Antenna, Propagation and EMC Technologies for Wireless Communications, 2005. MAPE 2005. IEEE International Symposium on*, vol.1, no., pp.27,29 Vol. 1, 8-12 Aug. 2005.
- [10] Hafele, M.; Schworer, C.; Beilenhoff, K.; Schumacher, H., "A GaAs PHEMT distributed amplifier with low group delay time variation for 40 Gbit/s optical systems," *Microwave Conference, 2003. 33rd European*, vol.3, no., pp.1091,1094 Vol.3, 7-9 Oct. 2003.
- [11] Razavi, B. "Design of Integrated Circuits for Optical Communications", 1st Ed, McGraw Hill, 2003.