ESCUELA TÉCNICA SUPERIOR DE INGENIEROS INDUSTRIALES Y DE TELECOMUNICACIÓN

UNIVERSIDAD DE CANTABRIA



Proyecto Fin de Carrera

TRANSMISOR OUTPHASING DOBLE BANDA CON AMPLIFICADORES CLASE E

(OUTPHASING TRANSMITTER DUAL BAND WITH CLASS E AMPLIFIERS)

Para acceder al Título de

INGENIERO DE TELECOMUNICACIÓN

Autor: Adrián Blanco Martin

Octubre - 2015

INGENIERÍA DE TELECOMUNICACIÓN

CALIFICACIÓN DEL PROYECTO FIN DE CARRERA

Realizado por: Adrián Blanco Martín

Director del PFC: José Angel García García

Título: "Transmisor Outphasing doble banda con amplificadores clase E"

Title: "Outphasing Transmitter with class E amplifiers dual band"

Presentado a examen el día: 30 de Octubre de 2015

Para acceder al Título de

INGENIERO DE TELECOMUNICACIÓN

Composición del Tribunal:

Presidente (Apellidos, Nombre): Fernández Ibáñez, Tomás Secretario (Apellidos, Nombre): García García, José Angel Vocal (Apellidos, Nombre): Gómez Gómez, Álvaro

Este Tribunal ha resuelto otorgar la calificación de:

Fdo.: El Presidente Fdo.: El Secretario

Fdo.: El Vocal Fdo.: El Director del PFC

V° B° del Subdirector

Proyecto Fin de Carrera Nº

Agradecimientos

Antes de comenzar, quisiera dedicar un merecido agradecimiento a todos los que me han ayudado, de un modo u otro, y que me ha hecho recopilar las fuerzas necesarias para llegar hasta aquí.

En primer lugar, a mi familia, por su apoyo incondicional y su ánimo a lo largo de estos años.

A mi novia Andrea por su comprensión y cariño, por estar ahí siempre, en los momentos buenos y en los no tan buenos, sobre todo cuando las fuerzas mostraban signos de flaqueza.

Gracias también a Nieves, por esas clases prácticas en el laboratorio que me ayudaron a desarrollar y a entender un poco mejor el presente proyecto.

Y sobre todo a quien más agradecido estoy es a mi director de proyecto, José Ángel García, por todas esas largas tardes dedicadas, frente al simulador, por estar siempre dispuesto a ayudar, enseñar y avanzar. Gracias por todo lo que he aprendido trabajando a su lado.

Este trabajo fin de carrera se enmarca dentro de las actividades de investigación de los proyectos TEC2011-29126-C03-1 y TEC2014-58341-C4-1-R del Plan Nacional del I+D+i financiados por el Ministerio de Economía y Competitividad (MINECO) con cofinanciación FEDER.

Índice General

1. INTRODUCCIÓN	9
1.1. OBJETIVOS DEL PROYECTO	10
1.2. ESTRUCTURA DE LA MEMORIA	11
1.3. REFERENCIAS	12
2. ARQUITECTURA DE TRANSMISORES	_ 13
2.1. TRANSMISOR CARTESIANO	14
2.2. TRANSMISOR POLAR	15
2.3. TRANSMISOR OUTPHASING	16
2.3.1. COMPROMISO DE POTENCIA Y EFICIENCIA 2.3.2. CONFIGURACIONES PARA SISTEMAS OUTPHASING 2.3.3. ARQUITECTURA CON AMPLIFICADORES CLASE A, B Y C 2.3.4 COMBINADOR CHIREIX 2.3.5. ARQUITECTURA OUTPHASING CON AMPLIFICAD CONMUTADOS (CLASE D Y E)	18 19 21 24 ORES 27
2.4. REFERENCIAS	29
3. AMPLIFICADORES DE POTENCIA RF	30
3.1. PARÁMETROS DE LOS AMPLIFICADORES	30
3.2. MODOS Y CLASES DE AMPLIFICACIÓN	34
3.2.1. MODO FUENTE DE CORRIENTE DEPENDIENTE 3.2.2. MODO CONMUTADO	35 37
3.3. ANÁLISIS AMPLIFICADOR "CLASE E ORIGINAL"	40
3.4. AMPLIFICADOR CLASE E "MODO GENERALIZADO"	48
3.5. AMPLIFICADOR CLASE E "MODO PARALELO"	53
3.5. REFERENCIAS	56
4. DISEÑO Y ESTUDIO DEL AMPLIFICADOR CLASE E	57
4.1. MODELO DEL TRANSISTOR Y VERIFICACIÓN	58
4.2. SIMULACIÓN AMPLIFICADOR CLASE E "MODO PARALELO"	60 4

4.2.1. SIMULACION LOAD PULL, CLASE E MODO PARALELO	64
4.3. SIMULACIÓN AMPLIFICADOR CLASE E "MODO ORIGINAL"	67
4.3.1. CARACTERIZACIÓN DEL AMPLIFICADOR 4.3.2. AMPLIFICADOR A DOBLE BANDA SIMULTÁNEA 4.3.3. ESTUDIO DE LOS EFECTOS DE LA MODULACIÓN DE IMPEDANCIA DE CARGA EN EL AMPLIFICADOR	70 73 LA 75
5. DISEÑO Y ESTUDIO DEL TRANSMISOR OUTPHASING	, 78
5.1. DISEÑO DEL TRANSMISOR OUTPHASING	78
5.2.1. LOADPULL TRANSMISOR OUTPHASING	80
5.3. TRANSMISOR OUTPHASING EN MODO DUAL-BAND	82
5.3.1. LOADPULL TRANSMISOR OUTPHASING DUAL-BAND	. 83
6. CONCLUSIONES Y LÍNEAS FUTURAS	. 86

Índice de Figuras

Figura 1.1: Esquema básico de un Transmisor de Radiofrecuencia	_ 13
Figura 2.1: Arquitectura del transmisor cartesiano	_ 14
Figura 2.2: Arquitectura del transmisor polar	_ 15
Figura 2.3: Separación en vectores de ambas componentes de la señal	_ 17
Figura 2.4: Diagrama de bloques simplificado de un amplificador outphasing con acoplamiento de línea de	
transmisión entre los dos amplificadores de potencia	_ 18
Figura 2.5: curvas características de un transistor bipolar con la corriente constante	_ 20
Figura 2.6: Esquemático del transistor con amplificador clase B y representación de las señales de tensión y	
corriente en un clase B	_ 21
Figura 2.7: Combinación de transmisión Outphasing con sistema Chireix	_ 25
Figura 2.8: Esquema del amplificador clase E	_ 28
Figura 2.9: Esquema amplificador clase D	_ 28
Figura 3.1: Curvas características I-V de un transistor MOSFET canal N	_ 33
Figura 3.2: Comportamiento a) Lineal y b) No Lineal de un amplificador de potencia	_ 33
Figura 3.3: Circuito Clase E original	_ 40
Figura 3.4: Circuito Clase E de alta eficiencia modelado como conmutador	_ 42
Figura 3.5: Forma de onda teóricas de la tensión y la corriente en un conmutador clase E	_ 44
Figura 3.6: Red de carga externa vista por el dispositivo conmutador a frecuencias de RF	_ 47
Figura 3.7: Circuitos equivalentes para la generalización de amplificadores clase E	_ 49
Figura 3.8: Circuitos equivalentes del amplificador clase E paralelo	_ 53
Figura 3.9: Formas de onda normalizadas para la corriente en la carga (a), tensión (b) y corriente (c) de un	
amplificador clase E paralelo	_ 54
Figura 4.1: Modelo simplificado del transistor	_ 58
Figura 4.2: Parámetro S22, clase E modo paralelo	_ 59
Figura 4.3: Ecuaciones para el cálculo de parámetros del transistor CGH35030	_ 60
Figura 4.4: Ecuaciones de diseño del Amplificador Clase E modo Paralelo	_ 61
Figura 4.5: Esquemático amplificador Clase E modo Paralelo con polarización ideal y terminaciones ideales	_ 62
Figura 4.6: Esquemático con bobina Lb y terminaciones reales	_ 62
Figura 4.7: Valores de Lb a cada frecuencia (de 650Mhz a 1050Mhz)	_ 63
Figura 4.8: Formas de onda de tensión (color marrón) y corriente (color azul) de colector del amplificador par	ra
dos periodos de funcionamiento	_ 63
Figura 4.9: Parámetros S del amplificador	_ 64
Figura 4.10: Representación de los contornos de eficiencia y potencia barriendo la impedancia en la vía de RF.	65
Figura 4.11: Comparativa de las regiones de alta eficiencia para varias frecuencias (750, 850, 950Mhz)	_ 66
Figura 4.12: Ecuaciones funcionamiento Clase E, Modo Original	_ 67
Figura 4.13: Modelo del fabricante Cree del transistor CGH35030	_ 68
Figura 4.14: Esquemático amplificador clase E, Modo Original, con terminaciones ideales	_ 68
Figura 4.15: Círculos de potencia y eficiencia de salida barriendo la impedancia en la vía de RF	_ 69

dos periodos de funcionamiento	70
Figura 4.17: Esquemático Red de salida amplificador	71
Figura 4.18: Parámetros S11 de la red de salida	71
Figura 4.19: Esquemático red de entrada amplificador	72
Figura 4.20: Potencia de entrada de saturación de nuestro amplificador para las dos señales	73
Figura 4.21: Esquemático amplificador clase E modo original en doble banda simultánea	74
Figura 4.22: Ecuaciones de funcionamiento para dos portadoras simultáneas	74
Figura 4.23: Trayectorias de modulación de carga de ambas portadoras	75
Figura 4.24: Ecuaciones que determinan la magnitud y la fase para un barrido de la impedancia de carga	
consiguiendo la misma dirección en ambas portadoras	76
Figura 4.25: Evolución de la potencia de salida y eficiencia frente a RL	72
Figura 5.1: Esquema simplificado de un transmisor Outphasing	78
Figura 5.2: Esquemático de un transmisor Outphasing empleando amplificadores clase E modo original	79
Figura 5.3: Círculos de eficiencia simulados barriendo la impedancia completa de drenador. Se ha superpu	iesto la
trayectoria ideal de modulación de carga así como las debidas al combinador Chireix	
Figura 5.4: Círculos de potencia simulados barriendo la impedancia completa de drenador. Se ha superpu	esto la
trayectoria ideal de modulación de carga así como las debidas al combinador Chireix	82
Figura 5.5: Esquemático del transmisor Outphasing empleando amplificadores clase E modo original, en r	nodo
Dual-Band	82
Figura 5.6: Círculos de potencia simulados para una transmisión Dual-Band barriendo la impedancia com	pleta de
drenador. Se ha superpuesto la trayectoria ideal de modulación de carga así como las debidas al combina	dor
Chireix	83
Figura 5.7: Círculos de eficiencia simulados para una transmisión Dual-Band barriendo la impedancia con	npleta
de drenador. Se ha superpuesto la trayectoria ideal de modulación de carga así como las debidas al comb	inador
Chireix	84
Figura 5.8: Gráfica que muestra la evolución de la eficiencia y la potencia de salida en función de la fase _	8
Figura 5.9: Perfil de eficiencia frente a back-off de potencia	85

CAPÍTULO I

Introducción

La tendencia a la movilidad y la ubicuidad hacen que cada vez sean más utilizados y necesarios los sistemas inalámbricos, el objetivo es siempre la tendencia a evitar la conexión cableada en todo tipo de comunicación, es por ello que las aplicaciones de comunicaciones inalámbricas están evolucionando de forma exponencial exigiendo sistemas cada vez más eficientes y con especificaciones de mayor grado.

Una de las partes principales del dispositivo inalámbrico es el transmisor. Los transmisores inalámbricos suelen emplear arquitecturas como la cartesiana, que exigen el uso de amplificadores lineales de RF. Las no linealidades de los amplificadores de potencia debido al alto PAPR (*Peak-to-Average Power Ratio*) de los formatos de modulación, requieren una amplificación mucho más eficiente que la que se puede obtener con amplificadores lineales. Conseguir ambas características, linealidad y eficiencia, de forma simultánea, suele ser tarea complicada.

Uno de los motivos que hacen necesaria la mejora de eficiencia de los transmisores, es la reducción de gasto energético, especialmente en dispositivos móviles con capacidad de energía limitada, y de igual forma en estaciones base, donde la necesidad de energía es muy elevada y priman razones económicas y ecológicas.

El papel que juega el amplificador dentro del transmisor es esencial en términos de potencia y eficiencia. Por lo que será necesario el estudio de los tipos existentes así como su elección adecuada para cada arquitectura de transmisión maximizando las prestaciones.

Por ello aparece la necesidad de utilizar una arquitectura eficiente como puede ser el transmisor polar o el transmisor outphasing, con los que se consigue encontrar un buen compromiso entre la linealidad y eficiencia, cumpliendo los criterios de amplificación y tasas de transmisión de información requeridas en transmisión inalámbrica.

1.1. OBJETIVOS DEL PROYECTO

El objetivo principal de este proyecto es el estudio de las prestaciones de los amplificadores Clase E, en sus distintas variantes, de cara a la implementación de un esquema de transmisión outphasing de doble banda. Se basará en la utilización de dispositivos GaN HEMTs de última generación, así como de bobinas y condensadores de alto factor de calidad para la síntesis de las redes de salida y entrada en la banda UHF. Algunos puntos más concretos a tratar incluyen:

 Simulación del comportamiento en condiciones de carga variable (loadpull) de un dispositivo GaN HEMT, operado en modo conmutado con tensión y derivada de la tensión iguales a cero.

• Diseño de amplificadores Clase E del tipo original (Sokals [1]) y con circuito paralelo (Grevennikov [2]) de banda ancha, de cara a cubrir un intervalo de frecuencia entre 750 MHz y 950 MHz.

• Análisis de topologías para la implementación de un transmisor outphasing, ya sea de banda ancha o probablemente de doble banda.

 Adecuación del diseño de los amplificadores y el combinador reactivo para la operación concurrente en las dos bandas.

• Diseño mediante la herramienta AWR Microwave Office y verificación de las conclusiones con los esquemas anteriormente implementados.

1.2. ESTRUCTURA DE LA MEMORIA

La presente memoria, que consta de siete capítulos, se organiza tal y como se describe a continuación:

- Capítulo 1: Consta de introducción, objetivos del proyecto y estructura de la memoria.
- Capítulo 2: Se tratarán las principales arquitecturas de transmisores detallando la que más concierne a este proyecto.
- **Capítulo 3:** Explicación de los tipos de amplificadores más relevantes, modos de funcionamiento, características y parámetros que los definen.
- Capítulo 4: Desarrollo del estudio teórico llevado a cabo, así como presentación de resultados fruto de las simulaciones de nuestro amplificador Clase E.
- Capítulo 5: Utilización del amplificador, diseñado en el apartado anterior, para su integración en un transmisor Outphasing de doble banda simultánea.
- Capítulo 6: Por último, se expondrán las conclusiones alcanzadas al finalizar la realización de este trabajo y se proponen líneas futuras de trabajo para seguir mejorando las prestaciones técnicas o nuevos propósitos.

1.3. REFERENCIAS

- [1] N. O. Sokal and A. D. Sokal, "Class E, A New Class of High-Efficiency Tuned Single-Ended Switching Power Amplifiers," IEEE J.Solid-State Circ., vol. SC-10, no. 6, pp. 168-176, June 1975.
- [2] A. V. Grevennikov and H. Jaeger, "Class E with Parallel Circuit A New Challenge for High-Efficiency RF and Microwave Power Amplifiers," in IEEE MTT-S Int. Microwave Symp., June 2002, pp. 1627-1630, Seattle, WA.

CAPÍTULO II

Arquitectura de Transmisores

En este capítulo se desarrollarán la arquitectura y principales características de los transmisores cartesianos, polares y principalmente el Outphasing (LINC), el cual constituye el centro de este proyecto. Se da una visión global, exponiendo características y ventajas de cada uno de ellos.

El amplificador de potencia en radio frecuencia (RF) es uno de los bloques más críticos en un transmisor de RF, sobre todo, desde que el consumo de potencia en la telefonía móvil ha empezado a suponer un punto muy importante a tener en cuenta en los desarrollos. Por lo tanto, para aumentar la eficiencia en los transmisores RF se han venido desarrollando varias arquitecturas, una de las más novedosas es el Transmisor Outphasing.

A continuación se muestra el esquema general de un transmisor de RF, el cual se basa en un amplificador de banda base, un modulador y amplificador de RF, y una red de adaptación de impedancias, como muestra la Fig. 1.1:



Figura 1.1: Esquema básico de un Transmisor de Radiofrecuencia

Antena

2.1. TRANSMISOR CARTESIANO

En los sistemas de radiocomunicación se debe transmitir a frecuencias muy determinadas, y debido a este requerimiento se emplea la transmisión paso banda.

Una representación banda base de las señales paso banda es la cartesiana (componentes en fase y cuadratura), esta ha sido la arquitectura utilizada tradicionalmente para transmitir en radiofrecuencia. En este esquema de transmisión, el cual se muestra en la Fig. 2.1, las componentes en fase y cuadratura de la señal a transmitir modulan respectivamente a las componentes en fase y cuadratura de la señal portadora. Después, las dos señales moduladas se combinan formando la señal a transmitir, que es procesada por un amplificador de potencia de RF teóricamente lineal, y poco eficiente, y enviada por la antena.



Figura 2.1: Arquitectura del transmisor cartesiano

La señal de salida se representa en función de sus componentes en fase y en cuadratura como se indica en la siguiente expresión:

$$x(t) = x_i(t) \cdot \cos(w_c \cdot t) - x_q(t) \cdot \sin(w_c \cdot t) \quad (2.1)$$

Esta arquitectura, al menos en su versión más tradicional, no consigue alcanzar los requisitos actuales de linealidad con alta eficiencia de potencia, tan

necesarios y buscados en los sistemas inalámbricos actuales, como y hemos explicado en la introducción.

2.2. TRANSMISOR POLAR

El transmisor con arquitectura polar, mostrada en la Fig. 2.2, se basa en el concepto de Eliminación y Restauración de Envolvente (EER), propuesto por Kahn en 1952 [1], y además integra avances recientes en procesado digital de señal.



Figura 2.2: Arquitectura del transmisor polar

Se basa en la representación de la señal paso banda a transmitir en función de sus componentes de amplitud y fase, que son señales paso bajo, como se expresa a continuación:

$$x(t) = x_{AM}(t) \cdot \cos(w_C \cdot t + x_{PM}(t))$$
 (2.2)

La idea del transmisor polar es sustituir el modulador I/Q del transmisor cartesiano tradicional, por un modulador AM/PM polar. De este modo, se tratan de forma independiente las componentes de amplitud y fase, X_{AM}(t) y X_{PM}(t), de la envolvente compleja de la señal de comunicaciones, hasta que son combinadas en el amplificador de potencia de RF.

Este amplificador es un dispositivo de conmutación que opera en modo altamente eficiente, como un clase E. Para asegurar un uso óptimo de la potencia, la rama encargada de la modulación AM debe realizar también una amplificación conmutada, como es la clase S, por ejemplo.

En su versión más sencilla (válida para señales de banda estrecha) la componente de fase se transforma en una señal de envolvente constante X_{PM} (t), que, al no tener variaciones de amplitud, puede servir de excitación del amplificador de potencia de alta eficiencia.

La componente de amplitud X_{AM} (t) atraviesa un amplificador clase S y un filtro de reconstrucción, que la da un cierto retraso, y después modula dinámicamente la tensión de polarización en drenador del amplificador clase E. La señal de salida contiene entonces información de amplitud y de fase. Esta sección del capítulo sigue fundamentalmente lo recogido en la referencia [4].

2.3. TRANSMISOR OUTPHASING

La idea fundamental del transmisor Outphasing está basada en una señal de amplitud y fase modulada que se divide gracias al componente separador de señal (SCS) en dos señales de envolvente constante, que son amplificadas por amplificadores de potencia, y a la salida de estos se suman en un combinador para obtener la señal deseada. El combinador Chireix (se trata de un combinador no aislado), fue propuesto por H. Chireix en 1935 [2] para mejorar las condiciones de eficiencia y linealidad; más tarde en 1974 D. Cox [3], propuso un combinador aislado (los amplificadores ven una impedancia constante), que tomo el nombre de LINC.

Como hemos mencionado la separación de la señal se lleva a cabo a través del componente separador de señal (SCS), este proceso se puede reflejar en la siguiente descripción matemática.

Primero consideramos una señal paso banda de fase constante como señal de entrada:

$$S_{in}(t) = A(t) \cdot \cos(\varpi t) \quad (2.3)$$

Dicho componente separador produce dos señales de amplitud constante y fase modulada $S_1(t)$ y $S_2(t)$ que se expresan de la siguiente manera:

$$S_1(t) = \cos\left(\varpi t + \cos^{-1}(A(t))\right) \quad (2.4)$$
$$S_2(t) = \cos\left(\varpi t + \cos^{-1}(A(t))\right) \quad (2.5)$$

Ambas señales se puede ver que están relacionadas con la señal de entrada S(t). Hay que tener en cuenta que $S_1(t)y$ $S_2(t)$ pueden ser representadas por una amplitud constante mediante vectores como muestra la Fig. 2.3:



Figura 2.3: Separación en vectores de ambas componentes de la señal.

Una vez que la señal de entrada se ha dividido en $S_1(t)$ y $S_2(t)$ estas pueden ser amplificadas por un amplificador de potencia con una ganancia G. Dichas señales amplificadas $GS_1(t)$ y $GS_2(t)$ se envían al combinador, donde ambas señales se suman y se consigue de forma general la siguiente ecuación para la señal de salida:

$$S_{out}(t) = G \cdot (S_1(t) + S_2(t))$$
 (2.6)

Cada uno de los amplificadores que intervienen en la técnica pueden estar operando en su modo de mayor eficiencia, con lo que la eficiencia global del sistema puede ser potencialmente alta, esto hace que la técnica Outphasing ofrezca trabajar en un ancho de banda con alta linealidad y alta eficiencia simultáneamente. Por otro lado el combinador de potencia puede obtener la máxima potencia a la salida pero presenta una impedancia de carga variable para los dos amplificadores de potencia en función de la potencia de salida necesaria.

Esta situación se debe evitar puesto que la impedancia de carga para cada amplificador es altamente reactiva en una gran parte del ciclo de trabajo, perjudicando así a la eficiencia de estos. Una solución puede ser el uso de la combinación según la técnica Chireix [2] como se muestra en la Fig. 2.4.



Figura 2.4: Diagrama de bloques simplificado de un amplificador outphasing con acoplamiento de línea de transmisión entre los dos amplificadores de potencia.

En este caso dos líneas de transmisión de impedancia de lambda cuartos de onda, y una susceptancia derivada de un condensador en una rama y de una inductancia en la otra, son capaces de anular la reactancia vista por cada amplificador a su salida.

2.3.1. COMPROMISO DE POTENCIA Y EFICIENCIA

La arquitectura de un transmisor Outphasing permite el uso de etapas de amplificación excitadas por señales de envolvente constante, lo que puede conducir a obtener una eficiencia mucho más elevada que el comportamiento del amplificador lineal. Por ejemplo, un amplificador clase E se ha demostrado que a la frecuencia de 1 GHz puede obtener una eficiencia superior al 80%, y los amplificadores clase B,C y F en saturación son capaces de alcanzar niveles similares de eficiencia.

Este hecho hace pensar que amplificadores con eficiencia muy alta son idóneos para llevar a cabo una arquitectura Outphasing, aunque debemos tener en cuenta la limitación de la eficiencia de nuestro combinador.

En circuitos reales, un combinador de potencia sin pérdidas utilizado a la salida del amplificador produce una interacción significativa entre sus entradas, lo que conduce a la distorsión y reducción de la eficiencia. Para ello una alternativa puede ser el uso de combinadores de potencia que proporcionan aislamiento entre los puertos de entradas, lo que hace que se conserve la linealidad del esquema. Por lo tanto, se ve que la elección del combinador es crítica a este tipo de arquitectura.

La elección del amplificador de potencia que se debe seleccionar para su uso en la arquitectura Outphasing también debe discutirse, en particular sobre la distinción entre el uso de un amplificador conmutado o no. Y por último, el uso de estrategias para combinadores sin pérdidas con configuraciones de amplificadores apropiadas para maximizar la eficiencia, por ejemplo combinando un Chireix y derivados del mismo.

2.3.2. CONFIGURACIONES PARA SISTEMAS OUTPHASING

Existe una gran variedad de configuraciones de amplificadores que pueden ser consideradas para el uso en una arquitectura Outphasing, desde los amplificadores no conmutados, como son los de clase A, B y C, hasta los amplificadores de modo conmutado, clase E, F y D. Los efectos de la elección del combinador de potencia pueden ser diferentes para las distintas configuraciones, lo que hace que la elección del amplificador y la elección de alimentación del combinador se realice a la vez.

La diferencia clave entre ambos modos de funcionamiento reside en que en la clase convencional de amplificadores (clase A, B y C), el transistor se puede

19

aproximar como una fuente de corriente, mientras que para las clase de amplificadores conmutados (clase E, F y D), el transistor es una fuente de tensión o un hibrido entre los dos extremos.



Figura 2.5: Curvas características de un transistor bipolar con la corriente constante

La Fig. 3.4 muestra la gráfica de la característica I-V del transistor, en donde se puede ver como en la región 1 la corriente de salida del transistor es en gran medida independiente del voltaje de salida. Cuando la entrada ésta por debajo de corte, la corriente de salida es también una fuente de corriente de valor cero. Por otro lado en la región 2, correspondiente al transistor en saturación, el transistor actúa como una fuente de tensión de valor cero con una resistencia de fuente muy pequeña.

Los amplificadores clase A, B y C están diseñados para trabajar en la región 1 que se muestra en la Fig. 2.5. Pero si estos amplificadores trabajan en modo saturado durante una porción del ciclo de RF el transistor entra en la región de saturación y por lo tanto actúa como una fuente de tensión durante ese intervalo. Con los amplificadores de clase E y F el transistor se alterna entre apagado y encendido, es decir, actúa como una fuente de corriente y una fuente de tensión respectivamente, esto es debido a que esta clase de amplificadores funcionan en modo conmutado.

Si la arquitectura Outphasing se implementa con combinadores que tienen puertos de entrada aislados, la opción de seleccionar un amplificador es relativamente sin restricciones. Sin embargo, si el combinador elegido para la arquitectura es un combinador sin pérdidas de potencia, es necesario que los amplificadores seleccionados para su implementación actúen como fuente de tensión en la región 2. Ya que en este tipo de combinadores la impedancia global de salida está compuesta por la salida de ambos amplificadores y se debe tener cuidado con las interacciones que se producen a la salida. La impedancia total presentada al amplificador por el combinador de potencia no debe ir a cero para cualquiera diferencia de fase posible entre los dos amplificadores.

2.3.3. ARQUITECTURA CON AMPLIFICADORES CLASE A, B Y C

Para maximizar la eficiencia de cada uno de los amplificadores que componen el transmisor es necesario que la disipación de potencia a la salida del transistor se reduzca al máximo. Esto se consigue normalmente mediante los amplificadores clase B y C trabajando en su modo normal de funcionamiento. Este modo de operación de dichos amplificadores (clase B y C) se ilustra en la Fig. 2.6 que aparece a continuación, donde se observa las señales de corriente y tensión de salida de un amplificador clase B.



Figura 2.6: Esquemático del amplificador clase B con transistor bipolar y representación de las señales de tensión y corriente en un clase B.

La forma de onda de corriente es aproximadamente la mitad de una forma de onda sinusoidal representada en la frecuencia fundamental y en los armónicos pares. Sin embargo, la tensión de salida es una onda sinusoidal completa a la frecuencia fundamental ya que la carga hace nulos todos los armónicos.

Atendiendo a la gráfica anterior, se puede decir que la disipación de potencia del transistor puede minimizarse eliminando de forma apropiada el solapamiento entre la corriente y la tensión de salida, es decir, que la corriente sea cero cuando la tensión es máxima, y la corriente sea mayor cuando la tensión de salida es baja.

De esta manera la eficiencia (η) se puede calcular fácilmente como una función del valor de tensión y corriente a la salida:

$$I(t) = \begin{cases} I_o \sin \overline{\omega}_o t & n\pi < \overline{\omega}_o t < \pi + n\pi \\ 0 & otros \end{cases}$$
(2.7)

La forma de onda de la corriente tiene una amplitud a la frecuencia fundamental (ϖ_o) de $I_o/2$, por lo tanto:

$$V_{CE}(t) = V_{dc} + V_o \sin(\varpi_o t + \theta) \quad (2.8)$$

Por lo tanto, sabiendo que los valores medios de intensidad y tensión vienen dados por,

$$\langle I(t) \rangle = \frac{I_0}{\pi}$$
 (2.9)
 $\langle V(t) \rangle = V_{dc}$ (2.10)

Y la disipación de potencia y la potencia de RF entregada a la carga se expresan de la siguiente manera:

$$P_{dc} = \frac{V_{dc}I_o}{\pi} \quad (2.11)$$
$$P_{RF} = \frac{1}{4}I_o V_o \cos\theta \quad (2.12)$$

Obtenemos una expresión de la eficiencia para el amplificador de la siguiente forma:

$$\eta = \frac{\pi}{4} \frac{V_o}{V_{dc}} \cos \theta \quad (2.13)$$

La eficiencia se puede optimizar dejando (θ =0°) a través de una adecuada elección de la impedancia de carga a la salida. Generalmente se elige una Z_L de manera $Z_L I_o/2 = V_o = V_{dc} - V_{on}$, donde V_{on} es la tensión de codo del transistor. Esto conduce a la expresión para la máxima eficiencia para un amplificador clase B:

$$\eta_{max} = \frac{\pi}{4} \frac{V_{dc} - V_{on}}{V_{dc}} \quad (2.14)$$

Si tenemos en cuenta que la potencia de salida de RF de cada uno de los amplificadores es $Z_l I_o^2 cos^2 \psi y$ su consumo de consumo de energía se define como $2V_{dc}/(\pi I_o)$, obtenemos una eficiencia definida de la siguiente manera:

$$\eta = \frac{\pi Z_L I_o \cos^2 \psi}{2V_{dc}} \quad (2.15)$$

Atendiendo a esta última expresión de la eficiencia es necesario elegir que $Z_L I_o/2 < V_{dc} - V_{on}$, para evitar la saturación del amplificador. Y siguiendo esa condición nos conduce a una eficiencia mejor para el uso de un amplificador clase B en un combinador con pérdidas,

$$\eta_{max} = \frac{\pi}{4} \frac{V_{dc} - V_{on}}{V_{dc}} \cos^2 \psi \qquad (2.16)$$

Hay que destacar que se puede conseguir una eficiencia superior para este tipo de amplificadores, pero siempre y cuando se trabaje en la región de saturación. En este caso $2Z_L I_o$ se elige para tener un valor mayor que $V_{dc} - V_{on}$ para que así durante una parte del ciclo de RF del amplificador se trabaje en saturación. Operando en modo saturación, la tensión de salida se hace constante con una amplitud $V_{max} = V_{dc} - V_{on}$, sin embargo, las corrientes de muchas formas de ondas que se generan tienen complejos, es decir, armónicos múltiples. Para poder solucionarlo la red de salida hace un cortocircuito a las frecuencias armónicas pero permite que el voltaje en el tono fundamental permanezca siendo puro. En este caso la tensión se define de la siguiente manera,

$$V_1 = V_{max} e^{j\psi} \quad (2.17)$$
$$V_2 = V_{max} e^{-j\psi}$$

Y como se ha mencionado antes, en este caso trabajamos con una amplitud constante $V_{max} = V_{dc} - V_{on}$, lo que nos conduce una mejor eficiencia,

$$\eta_{max} = \frac{\pi}{4} \frac{V_{dc} - V_{on}}{V_{dc}} \cos \Psi \quad (2.18)$$

Podemos concluir este apartado comentando que para ambos casos de funcionamientos de los amplificadores clase A, B y C, es decir tanto en modo operacional como en modo saturado, los beneficios de la eficiencia vienen dados a partir de que la corriente de alimentación varía de acuerdo con el nivel de potencia de salida. Y así mismo, la principal causa de la reducción de la eficiencia es la relación de fase variable entre el voltaje y la corriente en los dispositivos de salida. Es en este punto donde se empezó a señalar por primera vez a una combinación Chireix para poder solucionar la reducción de eficiencia.

2.3.4 COMBINADOR CHIREIX

Como hemos estudiado anteriormente, la fase variable en el tiempo entre las dos salidas de los amplificadores de potencia causó una degradación en el rendimiento global. Este es un grave problema que existe con el amplificador de potencia clásico y todo propósito de diseño es mejorar la eficiencia del sistema.

Consideramos ahora un amplificador saturado clase B para el cual su señal de tensión a la salida mantiene una forma de onda sinusoidal y donde la amplitud es constante debido a la limitación de la saturación del transistor. Por lo tanto la tensión de salida de los amplificadores del transmisor se puede definir de la siguiente manera,

$$V_1 = V_{max} e^{j\psi}$$
; $V_2 = V_{max} e^{-j\psi}$ (2.19)

En un combinador de potencia se eligen los valores de $\phi_0 = \phi_1 = \phi_2 = 0$. Además los elementos del circuito sin pérdidas se añaden asimétricamente con respecto a los amplificadores 1 y 2, para proporcionar un desplazamiento de la fase deseado entre la corriente y tensión a la salida como se muestra en la Fig. 2.7.



Figura 2.7: Implementación de transmisor Outphasing con combinador Chireix.

En ella se puede observar como las susceptancias B_a y $-B_a$, (obtenidas con el condensador C_c y la inductancia L_c) se añaden en paralelo a los dos lados.

$$I_1 = 2V_{max}Y_L\cos\psi + jB_aV_{max}e^{j\psi} \quad ; \quad I_2 = 2V_{max}Y_L\cos\psi - jB_aV_{max}e^{-j\psi} \quad (2.20)$$

La potencia de RF generada por los amplificadores 1 y 2 no se cambia por la susceptancia adicional, puesto que la corriente está en oposición de fase con el voltaje del amplificador correspondiente.

$$P_{RF1} = V_{max}^2 Y_L \cos^2 \psi \quad (2.21)$$

Sin embargo la amplitud de la corriente viene dada mediante la expresión,

$$|I_1|^2 = V_{max}^2 (4Y_L^2 \cos^2 \psi + B_a^2 - 4Y_L B_a \cos \psi \sin \psi) \quad (2.22)$$

Donde $B_a = Y_L \sin 2\psi$

Esta elección que se ha realizado de B_a produce un desplazamiento de la fase de la corriente I_1 , de modo que I_1 esta en fase con V_1 . En circuitos típicos, B_a tiene un valor fijo, independiente del nivel de potencia a la salida, de modo que la optimización se puede hacer por solo una elección particular de Ψ , por ejemplo; $\psi = \psi_m$, obteniendo la siguiente expresión de la amplitud de corriente

$$|I_1|^2 = V_{max}^2 (4Y_L^2 \cos^2 \psi + B_a^2 - 4Y_L B_a \cos \psi \sin \psi)$$

$$V_{max}^2 Y_L^2 [(1 + \cos 2\psi)^2 + (\sin 2\psi_m - \sin 2\psi)^2] \quad (2.23)$$

Y la correspondiente expresión del consumo de corriente en continua es de la siguiente manera,

$$\langle I_1 \rangle = \frac{2}{\pi} V_{max} Y_L \sqrt{(1 + \cos 2\psi)^2 + (\sin 2\psi_m - \sin 2\psi)^2} \quad (2.24)$$

Dicho consumo disminuye debido a las susceptancias B_a y $-B_a$.Para el amplificador 2 se aplican las mismas expresiones de potencia de salida y consumo, por lo tanto se puede calcular la eficiencia global de la siguiente forma,

$$\eta = \frac{\pi}{4} \frac{V_{max}}{V_{dc}} \frac{1 + \cos 2\psi}{\sqrt{(1 + \cos 2\psi)^2 + (\sin 2\psi_m - \sin 2\psi)^2}}$$
(2.25)

Atendiendo a la potencia óptima de salida, se tiene que $\psi = \psi_m$, por lo tanto tenemos una eficiencia expresada como:

$$\eta = \frac{\pi}{4} \frac{V_{max}}{V_{dc}} \quad (2.26)$$

Una vez que hemos realizado este estudio sobre la técnica Chireix podemos afirmar que dicha técnica es muy atractiva desde el punto de vista de la eficiencia, sin embargo, hasta la fecha no se ha llevado a cabo para amplificadores con linealidad muy alta, las causas para la reducción en la linealidad se refieren a:

- Los amplificadores clase AB, B y C trabajando en saturación no son exactamente fuentes de voltaje, si no que la tensión de salida es una función de la impedancia vista a la salida del amplificador y la tensión varia de manera no lineal.
- La fase de la tensión de salida no mantiene una simple relación con la fase de la señal de entrada.

2.3.5. ARQUITECTURA OUTPHASING CON AMPLIFICADORES CONMUTADOS (CLASE D Y E)

La mejor elección en la técnica Outphasing es utilizar amplificadores modo conmutado, ya que la eficiencia de estos amplificadores puede ser en principio excelente y cuando el voltaje del transistor es alto la corriente es cero, así como cuando la corriente es máxima la tensión está en su nivel mínimo $(V_{on}=0)$.

Sin embargo, es significativa la disipación de potencia en este tipo de amplificadores conmutados. El mecanismo de disipación de potencia se relaciona con la capacidad C_{out} en la salida del transistor, si el voltaje de salida es V_{SW} en el instante de cierre del switch, la energía en ese momento está dada por $C_{out} V_{SW}^2/2$ y se disipa en la resistencia del transistor R_{on} .

Para minimizar este efecto de disipación en la arquitectura de amplificadores, se ha desarrollado lo que se conoce como "conmutación a tensión cero" (ZVS), es decir, V_{SW} =0. Esta arquitectura se muestra en la figura 2.8 con un amplificador clase E, donde podemos observar una resistencia de carga R_l que se elige de manera que la forma de onda del voltaje tenga una forma característica que conduce a V_{SW} =0 con derivada $\partial V_{SW}/\partial t = 0$ en el instante de cierre del interruptor. Este tipo de arquitectura hace que con un

amplificador clase E se obtenga una eficiencia por encima del 80% a 2 GHz y por encima del 60% a una frecuencia del 10 GHz.



Figura 2.8: Esquema del amplificador clase E.

En el caso de los amplificadores clase D la característica de conmutación a tensión cero está ausente, y como resultado, su eficiencia no es tan alta como para un amplificador clase E, pero presenta ventajas para la aplicación de un transistor Outphasing. Como se muestra en la Fig. 2.9, el amplificador clase D emplea dos transistores como interruptores que se conectan alternativamente la salida a la tensión de alimentación positiva y negativa.



Figura 2.9: Esquema amplificador clase D

Como resultado el amplificador actúa como una fuente de tensión con una salida cuadrada. En este caso la impedancia de carga R_l se elige de manera que exista conductancia distinta de cero solo a la frecuencia fundamental f_o , y dicha carga proporciona un circuito abierto en todas las frecuencias armónicas. Esto hace que la corriente a la salida sea una onda sinusoidal perfecta en f_a .

Esta sección del capítulo sigue fundamentalmente lo recogido en la referencia [5].

2.4. REFERENCIAS

- [1] L. R. Kahn, "Single-Sideband Transmission by Envelope Elimination and Restoration", Proc. IRE, vol. 40, no. 7, pp. 803-806, Julio 1952.
- [2] H. Chireix, ((High Power Outphasing Modulation)), Proc. IRE, vol. 23, nº 11, págs. 1370-1392, Nov 1935.
- [3] D. C. Cox, ((Linear Amplification with Nonlinear Components)), IEEE Trans. Commun, vol. COM-23, págs. 1942-1945, Dec 1974.
- [4] Beatriz Bedia Expósito, "Optimización del Compromiso Linealidad-Eficiencia en Transmisores Polares", Proyecto fin de Carrera, Universidad de Cantabria, Julio 2008
- [5] Proyecto de fin de carrera: "Transmisor outphasing basado en amplificadores clase e a Gan Hemt", Marta Carral del Piñal, Octubre 2014.

CAPÍTULO III

Amplificadores de Potencia RF

En este apartado se introducirán los conceptos básicos sobre los amplificadores de potencia, necesarios para entender el resto del trabajo. Se expondrán las características principales de los amplificadores de RF, las diferentes clases de funcionamiento (clases A, B, C, D E, F), dedicando un apartado exclusivamente a los amplificadores de alta eficiencia, donde se particularizará nuestro interés, concretamente en el Clase E.

El principal objetivo de un amplificador es, recibir una señal de cualquier tipo de fuente de entrada y magnificar la amplitud de dicha señal a la salida del amplificador. Con esto conseguimos una versión más grande de la señal para su posterior tratamiento, transmisión por el canal, etc.

3.1. PARÁMETROS DE LOS AMPLIFICADORES

Los amplificadores de potencia o gran señal, proporcionan tanto ganancia en tensión como ganancia en corriente. Su función es la de convertir la potencia de DC en potencia de RF, amplificando la señal de RF de entrada.

La potencia de entrada (P_{in} RF), se trata de la potencia que fluye hacia el amplificador con una cierta gama de frecuencias o ancho de banda. La potencia de entrada también puede estar compuesta de una única componente frecuencial (la fundamental).

La potencia de salida (P_{out} RF), es la potencia que sale del amplificador. Estará compuesta de una gama de frecuencias determinadas o ancho de banda. Si la potencia de entrada estaba únicamente compuesta de la frecuencia fundamental, la potencia de salida será la medida a esa frecuencia fundamental. A la salida también nos encontraremos con potencia de salida debida a los componentes armónicos distintos del fundamental y que son debidos a las características no lineales que presentan estos amplificadores.

Por último, se tiene la potencia de entrada de DC (P_{in} DC), que se corresponde con la potencia de DC extraída de la fuente de alimentación durante el funcionamiento del amplificador.

A continuación, en base a estas definiciones, se pasa a exponer los parámetros más significativos de los amplificadores de potencia [1].

Eficiencia en drenador (η_D):

Para empezar, se define la eficiencia como la potencia de salida del amplificador (P_{out} RF) dividida por el consumo de potencia de DC (P_{in} DC). También es conocida como eficiencia de conversión DC-RF, da idea de en qué medida la potencia de entrada de DC se convierte en potencia de salida de RF. Su expresión viene dada por la siguiente ecuación.

$$\eta_D = \frac{P_{out\,RF}}{P_{in\,DC}} \quad (3.1)$$

Eficiencia total (η_t) :

La eficiencia completa o total, compara la potencia total suministrada al amplificador (P_{in} DC + P_{in} RF) con la potencia total entregada a la salida (P_{out} RF). Su expresión viene dada por la siguiente ecuación.

$$\eta_t = \frac{P_{out\,RF}}{P_{in\,DC} + P_{out\,RF}} = \frac{\eta_D}{\frac{\eta_D}{G} + 1} \quad (3.2)$$

<u>PAE</u> (Power Added Efficiency):

El término PAE, denominado eficiencia de potencia añadida. Se define como la diferencia entre la potencia de salida de RF y la potencia de entrada de RF, dividida entre la potencia de entrada de DC. Su valor puede ser calculado mediante la siguiente ecuación.

$$PAE = \frac{P_{out RF} - P_{in RF}}{P_{in DC}} = \eta_D \left(1 - \frac{1}{G}\right) \quad (3.3)$$

La PAE nos aporta más información que la eficiencia total, ya que tiene en cuenta también la ganancia del amplificador. Esta crece monótonamente con la potencia de entrada de RF hasta alcanzar un máximo a partir del cual disminuye hasta alcanzar el valor cero o incluso valores negativos.

Linealidad

Si un amplificador de potencia tiene un comportamiento no lineal, se entiende que la forma original de la señal de entrada será alterada, produciendo una señal de salida distorsionada: la amplitud de salida se comprime y la fase deja de ser constante. Es decir, la linealidad de un amplificador da muestra de la capacidad del dispositivo para reproducir en su salida las señales de entrada, tanto en amplitud como en fase. Se dice que un amplificador es lineal, si la amplitud de la señal de salida varía linealmente con la amplitud de la señal de entrada, y si además permanece constante la diferencia de fase entre la señal de salida y la señal de entrada.

Con el fin de maximizar la eficiencia y reducir el consumo, es deseable que los amplificadores de potencia trabajen en modo saturado. Sin embargo, el trabajo en esta zona provoca su comportamiento no lineal. La linealidad, por lo tanto, será función de la porción de tiempo que el amplificador permanezca funcionando en la zona de saturación de sus características de amplitud y fase. En la Fig. 3.1 se muestran las curvas características I-V de un transistor *Metal Oxide Semiconductor Field Effect Transistor,* MOSFET de canal N.



Figura 3.1: Curvas características I-V de un transistor MOSFET canal N.

La mayor distorsión de la señal de salida suele venir dada por la no linealidad en la amplitud, y no en la variación de fase. Esta distorsión en la amplitud suele ser provocada cuando la amplitud de la señal de entrada al amplificador es tan grande que satura el dispositivo. También la variación de fase en la salida está relacionada con el grado de saturación del dispositivo. Es decir, la distorsión de la señal es más notable cuanto más se aproxime el dispositivo a la zona de funcionamiento en saturación.

Si lo que se pretende es obtener una amplificación lineal, se debe asegurar que el nivel de potencia pico se encuentre dentro de la región lineal de funcionamiento, evitando así efectos no deseados de, por ejemplo, productos de intermodulación. Pero trabajar en esta zona lleva asociada una pérdida de eficiencia del amplificador de potencia.

La no linealidad del amplificador de potencia, si se amplifican señales de amplitud constante, no influye, ya que la saturación del amplificador es debida a la señal de entrada, por lo que si ésta es constante, la saturación también será constante y la ganancia del amplificador no variará.

El amplificador de potencia se comporta como un dispositivo altamente no lineal cuando trabaja en zonas de alta eficiencia, es decir, en saturación. Esto provoca distorsión en la señal de salida. En la Fig. 2.3 se puede observar la distorsión de la señal de salida en un amplificador no lineal.



Figura 3.2: Comportamiento a) Lineal y b) No Lineal de un amplificador de potencia.

Como se observa en la Fig. 2.3 (b), la no linealidad del amplificador de potencia, produce que, a la salida, no exista únicamente la componente fundamental de la señal, sino que aparecen nuevas componentes armónicas.

Si no se tienen en cuenta efectos de memoria, se puede relacionar la señal de entrada con la señal de salida mediante un polinomio de grado N, como se muestra:

$$V_{out} = G_V \cdot V_{ln}(t) + k_2 \cdot V_{ln}^2(t) + k_3 \cdot V_{ln}^3(t) + \dots + k_N \cdot V_{ln}^N(t) \quad (3.4)$$

Teniendo en cuenta únicamente los tres primeros términos, el primer término se corresponde con la ganancia lineal de tensión por la entrada. El segundo término es proporcional al cuadrado de la tensión de entrada y es el causante de la distorsión armónica de segundo orden. Por último, el tercer término, el cual es proporcional al cubo de la tensión de entrada, da cuenta de la distorsión de intermodulación o tercer orden.

Es posible identificar componentes en banda y fuera de la banda de frecuencias de la señal original, como la distorsión armónica de 2º y 3er orden y la distorsión de intermodulación de 2º y 3er orden. Es posible eliminar esta distorsión armónica mediante técnicas de filtrado, pero no será así para la distorsión debida a los productos de intermodulación en banda, ya que estas señales aparecen muy cercanas a las frecuencias de la señal.

3.2. MODOS Y CLASES DE AMPLIFICACIÓN

Comúnmente, los aplicadores de potencia se dividen en dos grandes grupos o modos de operación, en función de cómo se hace operar al dispositivo activo: modo fuente de corriente dependiente y modo conmutado.

3.2.1. MODO FUENTE DE CORRIENTE DEPENDIENTE

Para entender los amplificadores pertenecientes a este grupo, es conveniente entender el circuito de salida del dispositivo como una fuente de intensidad para la corriente drenador-fuente (Ids). De esta forma, consideramos que Ids es independiente de la red de salida y función del punto de polarización y de la forma de onda de la tensión en puerta. Vds dependerá entonces de la fuente de corriente y la impedancia que ofrezca la red de salida del amplificador.

En este modo las magnitudes de la corriente y tensión a la salida son proporcionales a la magnitud de V_{gs}, lo que permite conseguir un comportamiento lineal. Si se trabaja en la región de saturación, sin embargo, la potencia disipada será elevada (ya que tenemos I_{ds} y V_{ds} distintas de cero) dando lugar a una baja eficiencia del amplificador.

Las clases de amplificación que derivan de este modo vienen determinadas por el ángulo de conducción (2 θ) o, expresado de otra forma, por la porción del ciclo útil en que conduce el transistor. A continuación se realizaremos una breve descripción de las distintas clases del modo fuente de corriente dependiente.

<u>Clase A</u> (2θ = 360°)

En el modo de operación clase A, el transistor conducirá durante todo el ciclo, por lo que se reproduce completamente la señal de entrada. Este modo nos permite obtener ganancias elevadas con alta linealidad, lo que se consigue con una V_{gs} por encima de V_t (tensión de threshold del transistor), polarizando el dispositivo en el centro de la zona de saturación de las curvas I-V. Debido a la disipación de potencia que se produce incluso en ausencia de señal a la entrada, su eficiencia es baja, alcanzando un máximo teórico del 50 %.

<u>Clase B</u> (2θ = 180°)

En esta clase el transistor conduce durante 1/2 ciclo de señal. Aunque también opera en condiciones de pequeña señal, como el clase A, y la potencia de salida
crece de forma lineal con la potencia de entrada, cuando no hay excitación a la entrada no se disipa potencia. El clase B se consigue con una VGS igual a Vp con lo que el perfil I_{ds} (V_{gs}) es lineal a tramos. En cuanto a las prestaciones, el clase B tiene un pico de eficiencia teórico del 78,54% pero la ganancia máxima cae 6 dB respecto al clase A y ofrece una carga a la fuente de polarización en drenador (R_{dc}) que depende de la amplitud de la señal de entrada.

Ante señales de comunicaciones con envolvente variable, el clase B obtiene valores promedio de eficiencia mucho más altos que el clase A, ya que la eficiencia se degrada más suavemente en condiciones de back-off.

Para reproducir la forma de onda completa a la salida, es común encontrarse con topologías que utilizan dos etapas clase B en *push-pull*. Esto además nos reporta el doble de potencia a la salida de la que tendríamos con un clase A. Ahora bien, dado que ambos transistores están polarizados en el límite entre la región de saturación y la de corte, al conmutar entre los dos amplificadores con carga común, se produce un fenómeno de distorsión llamado distorsión de cruce (*crossover distorsión*).

Si solo se utiliza una etapa clase B, es necesario tener en cuenta la distorsión generada en los armónicos pares que contribuyen a distorsionar la portadora. Filtrar los armónicos generados es posible en aplicaciones de banda estrecha, pero limitaría notablemente el ancho de banda del amplificador en el caso de banda ancha.

<u>Clase AB</u> (180° < 2θ < 360°)

La clase AB representa un modo de operación intermedio entre la clase A y la clase B. En este caso tendremos una VGS ligeramente mayor a Vt y el punto de polarización se obtiene a una IDS ligeramente mayor que 0 (entre la región de saturación y la de corte).

Las potencias obtenidas con el clase AB son mayores incluso a las del clase A, pero su eficiencia es casi tan baja como la de estos y, tienen como gran contrapartida su no linealidad. No obstante, constituyen una buena solución de compromiso.

<u>Clase C</u> (2θ < 180°)

Cuando hablamos de amplificación clase C, la corriente en el punto de trabajo es igual a 0 (V_{GS} < V_P), y conduce durante menos de medio periodo. Como en clase AB, se tratan de amplificadores no lineales, pero en este caso se sacrifica potencia de salida a cambio de una alta eficiencia (mayor incluso que en clase B con órdenes del 90%). Debido a su no linealidad intrínseca, su eficiencia solo es notable ante señales de amplitud constante pero, introduciendo modulación en amplitud a través de la polarización de colector o drenador, se podría conseguir tanto una alta eficiencia como amplificación lineal.

3.2.2. MODO CONMUTADO

Como ya se ha explicado anteriormente, en el modo fuente de corriente dependiente, el solapamiento entre las formas de onda de corriente y tensión limita notablemente la eficiencia. De cara a conseguir mejores prestaciones, en el modo conmutado se hace operar al dispositivo en dos estados (ON y OFF).

Cuando el dispositivo pasa al estado ON, el voltaje entre drenador y fuente (V_{ds} (t)) es prácticamente cero y la corriente que lo atraviesa (I_{ds} (t)) es elevada. Esto resulta en una resistencia de conducción (R_{on} o R_{ds}) muy pequeña, por lo que podemos considerar que el transistor se comporta idealmente como un cortocircuito. Por otra parte, en el estado OFF, I_{ds} (t) = 0 mientras que V_{ds} (t) dependerá de la red conectada entre drenador y fuente. De esta forma, las formas de onda V_{ds}(t) e I_{ds}(t) no se solapan, lo cual implica una potencia disipada mínima y, con ello, ganancia máxima. Ahora bien, las magnitudes de la tensión y corriente drenador-fuente son independientes ahora de V_{gs} (t) (que, en este modo, debe tomar valores discretos entre tensión de *threshold* y un valor muy alto) lo que contribuye a una pérdida de linealidad.

La eficiencia teórica de este tipo de amplificadores es del 100 % pero, en la práctica, tanto las pérdidas provocadas por elementos parásitos, el valor de R_{on} no ideal (distinto de cero) o el tiempo de conmutación, suponen un deterioro, haciendo inalcanzable dicho valor ideal.

Clase D Original (conmutación en tensión)

Propuesto por Peter Baxandall en 1959, consta de dos dispositivos que conmutan de forma alterna y que están conectados a una carga mediante un circuito resonante serie. Si el circuito resonante esta sintonizado a la frecuencia de excitación y su factor de calidad es elevado, se comportará como un corto al fundamental y como un abierto a los armónicos. De esta forma, la corriente a través de la carga será sinusoidal. La tensión entre los terminales de ambos transistores tendrá una forma de onda cuadrada. La topología clase D, pese a su amplia utilización en el diseño de amplificadores de audio, no presenta las mejores prestaciones a frecuencias de RF. Si los transistores tienen una capacidad de salida C_{out}, ésta se carga a VDD al pasar del estado ON a OFF, con lo que almacena una energía $W = \frac{1}{2} * C_{out}*V_{ds}^2$

Dicha energía se disipará en la resistencia RON al pasar de OFF a ON, lo que supone perdidas de potencia en conmutación que limitan su comportamiento o el de cualquier otra estructura que opere en modo de conmutación duro (*hard switching*).

<u>Clase D-1</u> (conmutación en corriente)

Posterior al Clase D con conmutación en tensión, la topología clase D-1 es dual a la de la clase D "original". Dos transistores operando en conmutación conectan una fuente de corriente a la carga a través de un circuito resonante paralelo. Si el circuito resonante está sintonizado a la frecuencia de excitación y tiene un factor de calidad elevado, se comportar a como un abierto al fundamental y un corto a los armónicos superiores, con lo que la tensión de salida tendrá una forma de onda sinusoidal. La corriente en los transistores, sin embargo, presentara una forma de onda cuadrada. Generalmente, las topologías utilizadas en clase D-1 incluyen transformadores o "*baluns*", lo que limita la respuesta del amplificador a medida que se sube en frecuencia.

<u>Clase E</u>

Esta topología aparece como solución a los problemas relacionados con la operación e implementación en altas frecuencias de los amplificadores clase D. Fue propuesto por Nathan y Alan Sokal en 1975 [4], pero su auge no tuvo lugar hasta los años 90, cuando el despliegue de la telefonía móvil supuso una restricción añadida en cuanto a los requerimientos de eficiencia.

Estos amplificadores utilizan un único dispositivo activo trabajando en modo conmutado y una red resonante de salida que incluye una capacidad en paralelo (ya sea externa o la de salida del transistor).

Estos amplificadores pueden alcanzar una eficiencia teórica del 100 % lo cual, unido a la simplicidad de la topología, hacen que sea un buen candidato para la amplificación de señales de RF cuando la eficiencia un parámetro critico en nuestro sistema.

Existen dos subclases fundamentales de amplificadores Clase E, el clase E con conmutación a tensión cero (*ZVS Class E Amplifier* o clase E original) y el clase E inverso o clase E con conmutación a corriente cero (*ZCS Class E Amplifier*). En ambos, el dispositivo activo funciona como un conmutador.

En el siguiente punto y posteriores, se realizará una descripción completa del funcionamiento de estos amplificadores, que son los verdaderos protagonistas de este documento.

<u>Clase F</u>

Propuesto en 1958 por V.J. Tyler como una mejora al clase B, planteaba el uso de resonadores múltiples a los distintos armónicos para conformar la tensión Vds (t) y mejorar la eficiencia. En el clase F original, V_{ds}(t) contiene solo los armónicos impares y el fundamental y presenta una forma de onda cuadrada. Por otra parte I_{ds}(t) contiene solo armónicos pares y el fundamental y su forma de onda se corresponde con la de una semisinusoide. Si se pudieran controlar un número infinito de armónicos, el clase F podría alcanzar una eficiencia ideal del 100%, sin embargo, es complicado controlar armónicos superiores al 5º, debido a las pérdidas que introducen los circuitos resonadores y su efecto negativo en la eficiencia del amplificador. Además, al utilizar circuitos resonantes, la capacidad de salida del transistor no está integrada en la red de salida, por lo que es necesario añadir una inductancia en paralelo para producir resonancia.

3.3. ANÁLISIS AMPLIFICADOR "CLASE E ORIGINAL"

A continuación, se describirá el funcionamiento de la topología original planteada por Nathan y Alan Sokal [4], el amplificador clase E con conmutación a tensión cero (*ZVS Class E Amplifier* o Clase E original)

En la topología planteada, las formas de onda de la corriente y la tensión en el conmutador están desplazadas en el tiempo, lo que supone una disipación mínima de potencia en el dispositivo y un incremento notable de la eficiencia.



Figura 3.3: Circuito Clase E original.

Este modelo, aun asumiendo elementos ideales, requiere del planteamiento y resolución de un sistema de ecuaciones diferenciales de tercer orden variante con el tiempo.

Si planteamos el modelo del amplificador como un conmutador, la eficiencia solo estaría limitada por la resistencia drenador-fuente de saturación y por las propiedades de sus elementos parásitos. Ahora bien, para hacer el diseño del circuito resonante de salida, ya se tienen en cuenta las reactancias parasitas

del dispositivo, por lo que, idealmente, estas no degradan las prestaciones del amplificador.

Para poder analizar el comportamiento del amplificador clase E en base a este modelo, es necesario realizar una serie de suposiciones:

- Para obtener un modo de operación óptimo, el ciclo de trabajo del amplificador (*duty cycle*) se asume del 50%. De esta forma, el conmutador estará en estado ON durante medio periodo y en OFF durante la mitad restante.
- El dispositivo tiene una resistencia idealmente nula en estado ON, RON, e infinita en estado OFF, ROFF. En la práctica, se trata de conseguir que la resistencia ofrecida por el dispositivo sea suficientemente baja en el estado ON y lo más alta posible en estado OFF.
- El tiempo de conmutación entre ambos estados es idealmente nulo.
- Se asume que la capacidad paralela Cs se corresponde con la capacidad parásita de salida del amplificador, con lo que, a la frecuencia de trabajo, será independiente de la tensión colector-emisor (en un transistor bipolar) o drenador-fuente (en transistores FET) y podrá suponerse lineal. Esto, a menudo, no ocurre en realidad.
- La bobina de choke (L_b) es suficientemente grande como para considerar que la componente de AC de la corriente es mucho más baja que la de dc, por lo que esta podría asumirse constante (I_{ds})
- El circuito resonante RLC tiene un factor de calidad lo suficientemente alto como para considerar que la corriente que circula por la carga es sinusoidal a la frecuencia de trabajo.

Aceptar este conjunto de aproximaciones, nos permite reducir nuestro modelo a un sistema de primer orden variante con el tiempo tal y como se presenta en la Fig. 3.4. Al haber asumido una corriente sinusoidal en la carga, tendremos una fuente de corriente con una componente constante (DC) y una sinusoide (RF).



Figura 3.4: Circuito Clase E de alta eficiencia modelado como conmutador.

El conmutador puede estar en estado ON o en OFF. Cuando el interruptor está cerrado (ON), no hay tensión entre sus terminales y una corriente sinusoidal (más una componente de continua) fluye por él.

En el instante en que el conmutador pasa a estado ON, la corriente que lo atraviesa es cero, pero en el instante en que conmuta a estado OFF se produce un salto o discontinuidad de la corriente que circula por el conmutador al transferirse la corriente del interruptor a la capacidad en paralelo.

Este salto de intensidad causará pérdidas que aparecerán en cualquier inductancia parásita entre el conmutador y el condensador. En el caso aquí presentado, donde C_s es la capacidad parásita interna de un transistor, esta inductancia está minimizada. Si se utiliza alguna capacidad externa, como es el caso habitual en baja frecuencia (a altas frecuencias con la propia capacidad del transistor es suficiente), entonces, cualquier inductancia parásita entre el transistor y la capacidad provoca una pérdida de energía de:

$$\frac{1}{2} \cdot L_i^2$$
 (3.5)

Esta se produce cada periodo de conmutación en la inductancia parásita.

Cuando el conmutador está en OFF, la corriente sinusoidal continúa circulando, pero ahora lo hace a través de la capacidad en paralelo al interruptor. Durante el semiciclo OFF:

$$C_{S} \cdot \frac{\partial V_{S}}{\partial t} = I_{DS} \cdot (1 - a \cdot sen(w_{S} \cdot t' + \varphi)) \quad (3.6)$$

Que integrando resulta:

$$V_{S}(t) = \frac{I_{ds}}{c_{s}} \cdot \int_{0}^{t} (1 - a \cdot sen(w_{s} \cdot t' + \varphi)) \cdot dt' \quad (3.7)$$

Para garantizar un modo de operación clase E es necesario imponer ciertas condiciones de contorno sobre $V_s(t)$, como que el condensador C_s permanezca descargado en los cambios de estado del conmutador, de ON a OFF y viceversa, y procurar transiciones suaves en la forma de onda de la señal:

$$V_s(0) = 0$$
 ; $V_s\left(\frac{T_s}{2}\right) = 0$ (3.8)

En este caso:

$$\frac{\partial V_s\left(\frac{T_s}{2}\right)}{\partial t} = 0 \quad (3.8)$$

Aplicando la primera ecuación se resuelve la integral anterior, resultando:

$$V_{s}(t) = \left(\frac{I_{ds}}{w_{s} \cdot C_{s}}\right) \left(w_{s} \cdot t + a \cdot \left(\cos(w_{s} \cdot t + \varphi) - \cos(\varphi)\right)\right) \quad (3.9)$$

Ya se pueden determinar a y ϕ :

$$a = \sqrt{1 + \frac{\pi^2}{4}} \cong 1.862 \quad (3.10)$$
$$\varphi = -tg^{-1}\frac{2}{\pi} \cong -32.48^{\circ} \quad (3.11)$$

Es necesario recordar que estas constantes son válidas para cualquier circuito clase E de elevado factor de calidad, con una capacidad en paralelo con el conmutador. Ya se saben, por tanto, las tensiones y corrientes en el conmutador:

$$v_{s}(t) = \begin{cases} \frac{I_{ds}}{w_{s} \cdot C_{s}} \cdot (ws \cdot t + a \cdot (\cos(w_{s} \cdot t + \phi) - \cos(\phi))) & 0 \le w_{s} \cdot t \le \pi \\ 0 & \pi \le w_{s} \cdot t \le 2 \cdot \pi \end{cases}$$
(3.12)

$$i_{s}(t) = \begin{cases} 0 & 0 \le w_{s} \cdot t \le \pi \\ I_{ds} \cdot (1 - a \cdot sen(w_{s} \cdot t + \phi)) & \pi \le w_{s} \cdot t \le 2 \cdot \pi \end{cases}$$
(3.13)

Si se representan estas formas de onda, serían como se muestran en la Fig. 3.5.



Figura 3.5: Forma de onda teóricas de la tensión y la corriente en un conmutador clase E

Es interesante saber cuánta corriente I_{ds} se genera para una tensión dada V_{ds}, y viceversa:

$$V_{DS} = \frac{1}{T_{S}} \cdot \int_{0}^{\frac{T_{S}}{2}} V_{S}(t) dt = \frac{1}{\pi} \cdot \frac{I_{DS}}{w_{S} \cdot C_{S}} \quad (3.14)$$
$$I_{dS} = \pi \cdot w_{S} \cdot C_{S} \cdot V_{DS} \quad (3.15)$$

Si se asume que el valor mínimo de C_s es la capacidad parásita del dispositivo, y que, a una determinada frecuencia, un dispositivo con una capacidad C_s dada, debe operar con una tensión de alimentación V_{ds} suficientemente elevada y función de las características del elemento activo, las expresiones anteriores tienen importantes implicaciones en circuitos clase E prácticos de microondas.

Una vez establecidas ωs, Cs y Vds, el dispositivo debe estar habilitado para manejar la corriente máxima requerida, cuya expresión puede verse a continuación.

$$I_{max} = (1+a) \cdot I_{ds} \cong 2.86 \cdot I_{ds}$$
 (3.16)

Si el dispositivo no puede soportar esta corriente será imposible conseguir un circuito clase E de comportamiento ideal a esta frecuencia.

Un valor orientativo de la frecuencia máxima de operación se da en la siguiente expresión:

$$f_{max} = \frac{I_{ds}}{2 \cdot \pi^2 \cdot C_S \cdot V_{DS}} = \frac{I_{max}}{C_S \cdot V_{DS}} \cdot \frac{1}{2 \cdot \pi^2 \cdot (1+a)} \cong \frac{I_{max}}{C_S \cdot V_{DS} \cdot 56.5}$$
(3.17)

Para mayores tensiones de polarización de drenador, la frecuencia máxima de operación se reduce de forma proporcional. Por encima de esta frecuencia, el circuito no puede funcionar como un clase E ideal. Sin embargo, se puede conseguir un funcionamiento aproximado al ideal, a costa de una ligera degradación de la eficiencia máxima obtenida.

Lo anterior también implica que, dadas diversas tecnologías (MESFET, HEMT, HBT) y utilizando determinados procesos de fabricación, se consigan diferentes rendimientos en el aspecto de potencia de salida máxima en función de la frecuencia, para un circuito clase E.

Observando la componente de DC de $V_s(t)$, se obtuvo una expresión que describe los parámetros de continua del circuito clase E (V_{ds} y I_{ds}).

En cambio, si se estudia la componente a la frecuencia fundamental de $V_s(t)$, se obtiene información acerca de las impedancias complejas en RF del circuito. Esto puede ser, por tanto, utilizado para encontrar ecuaciones de diseño para los elementos de la red de carga.

Las componentes frecuenciales de los armónicos superiores, presentes en el voltaje del conmutador, no serán consideradas para este análisis de primer orden. Sin embargo, se supondrá que la red de carga tiene una impedancia casi infinita a estos armónicos superiores y, por lo tanto, la corriente que fluye por el conmutador para los armónicos superiores deberá tender a cero.

La componente fundamental de la corriente en la carga i_{net1} es conocida, pero la componente fundamental de la tensión en la carga v_{s1} debe ser hallada mediante el uso de series de Fourier, dado que $V_s(t)$ es una función periódica.

Por lo tanto:

$$V_s(t) = \sum_{n=-\infty}^{\infty} Kn \cdot e^{jnwt} \quad (3.18)$$

Donde:

$$K_n = \frac{1}{T_s} \cdot \int_0^{\frac{T_s}{2}} Vs(t) e^{-jnwt} dt$$
 (3.19)

Para n=1:

$$K_1 = \frac{I_{ds}}{W_s \cdot C_s \cdot T_s} \cdot \int_0^{\frac{T_s}{2}} (W_s \cdot t + a \cdot (\cos(W_s \cdot t + \varphi) - \cos(\varphi))) \cdot e^{-jwt} dt \quad (3.20)$$

La integral se toma sólo en la primera mitad del periodo porque V_s(t) es cero en la segunda mitad del mismo. Los cálculos para resolver estas ecuaciones son tediosos, de modo que se mostrarán directamente los resultados.

$$v_{s1} = a_0 \cdot I_{ds} \cdot sen(W_s \cdot t + \varphi_0) \quad (3.21)$$
$$i_{nt1} = a \cdot I_{ds} \cdot sen(W_s \cdot t + \varphi) \quad (3.22)$$

Donde las constantes $a_0 y \phi_0$ son:

$$a_{0} = \frac{2|K_{1}|}{I_{ds}} = \frac{1}{w_{s} \cdot c_{s}} \cdot \sqrt{\frac{\pi^{2}}{16} + \frac{4}{\pi} - \frac{3}{4}} \qquad (3.23)$$
$$\varphi_{0} = \frac{\pi}{2} + K_{1} = \frac{\pi}{2} + tg^{-1}\frac{2\pi}{8-\pi^{2}} \qquad (3.24)$$

El fasor impedancia de la red de carga externa puede ser ahora calculado como:

$$Z_{nt1} = \frac{a_0}{a} \cdot e^{j(\varphi 0 - \varphi)} \cong \frac{0.28015}{w_s \cdot c_s} \cdot e^{j49.05^{\circ}} \quad (3.25)$$

Es interesante destacar que el ángulo de la impedancia de carga requerida para operar como clase E, con un condensador en paralelo al conmutador, es una constante independiente del resto de la topología del circuito.

La magnitud es directamente proporcional a la impedancia del condensador en paralelo a la frecuencia de conmutación.

Para asegurar un funcionamiento clase E, todo lo que se necesita es obtener una impedancia a la frecuencia fundamental igual a Z_{net1}, y condiciones de circuito abierto a todos los armónicos superiores.

En la Fig. 3.6 se expone una topología específica para la red de carga externa:



Figura 3.6: Red de carga externa vista por el dispositivo conmutador a frecuencias de RF

Esta red satisface la condición de alta impedancia a todas las frecuencias de armónicos superiores a la fundamental, por lo que sólo importa que la impedancia de la red sea la impedancia anterior a la frecuencia fundamental. Es decir, que:

$$Z_{nt1} = Z_{nt} = j \cdot w_s \cdot L + \frac{1}{j \cdot w_s \cdot c_s} + R \quad (3.26)$$

Si se iguala esta expresión a la obtenida anteriormente para Z_{net1} , se obtiene una ecuación compleja con dos incógnitas, C_s y C.

$$Z_{nt1} = Z_{nt} = j \cdot w_s \cdot L + \frac{1}{j \cdot w_s \cdot c_s} + R = \frac{0.28015}{w_s \cdot c_s} \cdot e^{j49.05^\circ} \quad (3.27)$$

Igualando las partes reales e imaginarias de ambas expresiones se obtiene:

$$C_{s} = \frac{1}{2 \cdot \pi \cdot f_{s} \cdot R \cdot \left(\frac{\pi^{2}}{4} + 1\right) \cdot \frac{\pi}{2}} \cong \frac{1}{2 \cdot \pi \cdot f_{s} \cdot R \cdot 5.447} \quad (3.28)$$

$$C = C_{s} \cdot \left(\frac{\left(\frac{\pi^{2}}{4} + 1\right) \cdot \frac{\pi}{2}}{Q_{L}}\right) \cdot \left(1 + \frac{\frac{\pi^{3}}{16} - \frac{\pi}{4}}{Q_{L} - \left(\frac{\pi^{3}}{16} - \frac{\pi}{4}\right)}\right) \cong C_{s} \cdot \left(\frac{5.447}{Q_{L}}\right) \cdot \left(1 + \frac{1.153}{Q_{L} - 1.153}\right) \quad (3.29)$$

Donde Q_L se define como:

$$Q_{L} = \frac{w_{s} \cdot L}{R} \qquad (3.30)$$

Estas ecuaciones de C_s y C son expuestas de esta forma y comparadas con las ecuaciones originales. La expresión para C_s obtenida aquí es idéntica a la original, mientras que la expresión dada por Sokal [4] para C es:

$$\mathbf{C} \cong \mathbf{C}_{s} \cdot \left(\frac{5.447}{\mathbf{Q}_{L}}\right) \cdot \left(1 + \frac{1.42}{\mathbf{Q}_{L} - 2.08}\right) \quad (3.31)$$

Los resultados experimentales son a menudo obtenidos con un valor pequeño de Q_L.

Para diseñar un amplificador clase E utilizando esta topología se deben establecer inicialmente ω_s, L y R. Estos parámetros determinan Q_L. Entonces C_s y C son evaluados utilizando las expresiones anteriores.

Sin embargo, esta topología tiene una utilidad limitada para circuitos de microondas, ya que la frecuencia, la impedancia de carga y la capacidad del conmutador no pueden ser establecidas de forma independiente.

Para un amplificador de microondas saturado, la impedancia de carga es a menudo de 50 Ω , y frecuentemente, al iniciar un diseño, ya se parte con un determinado transistor en mente, con una cierta capacidad de salida C_s.

Entonces la frecuencia de operación ω_s queda ya establecida.

3.4. AMPLIFICADOR CLASE E "MODO GENERALIZADO"

El modelo planteado en la sección anterior para el amplificador clase E, contempla un funcionamiento "óptimo" (o nominal) del mismo según el cual se deben cumplir las condiciones ZVS y ZDS. No obstante, solo la condición ZVS es crucial para la obtención de una eficiencia ideal del 100 %. Cuando la derivada de la tensión en el conmutador es distinta de cero en el cambio de estado, se habla de un modo de operación "sub-óptimo" [3].

El análisis que se presenta a continuación está realizado en torno a la idea de utilización de una bobina de choke no ideal (finita), lo que resulta en una variación en la conmutación.

Sin embargo, parte de las condiciones establecidas siguen manteniéndose:

- Se asume el funcionamiento del transistor como un switch ideal.
- La red de carga mantiene un factor de calidad elevado.
- Se considera que la corriente en dicha red es sinusoidal.

La condición ZDS se verá alterada, y representara ahora la envolvente de V_{DS} en el momento del cierre del conmutador:

$$\frac{\partial v_{DS}}{\partial t}\Big|_{t=t_{ON}} = w_s \cdot V_{DS} \cdot k \tag{3.32}$$

Donde k es un valor real que nos permite cierto grado de libertada a la hora de realizar el diseño del amplificador. Para k = 0 tendríamos el modo de operación "óptimo" original, que puede considerarse un caso particular de esta extensión.



Figura 3.7: Circuitos equivalentes para la generalización de amplificadores clase E.

Esta particularidad nos permite realizar variaciones en la red de carga del amplificador en función de las especificaciones del diseño. Generalmente, se

expresa esta variación en términos del parámetro de diseño q, definido por Mustafa Acar como:

$$q = \frac{1}{w_s \sqrt{L_b \cdot C_s}} \tag{3.33}$$

Dicho parámetro determina la contribución de la capacidad paralela y la bobina de choke (*L*_b) a la impedancia de carga del amplificador. Así pues, se puede redefinir la impedancia de carga óptima como:

$$Z_{net} = j \cdot w_s \cdot L || (R + j \cdot X)$$
(3.34)

Y se define la máxima potencia de salida como:

$$P_{out} = K_P(q) \cdot \frac{V_{DS}^2}{R} \tag{3.35}$$

Donde R, L_b y X pueden obtenerse como:

$$R = \frac{K_C(q)}{w_s \cdot C_s} \tag{3.36}$$

$$L_b = R \cdot \frac{K_L(q)}{w_s} \tag{3.37}$$

$$X = R \cdot K_X(q) \tag{3.38}$$

Siendo los parámetros $K = \{K_L, K_C, K_P, K_X\}$ (función de q) los correspondientes al set de diseño obtenido de la resolución de las ecuaciones planteadas para esta generalización. Estos parámetros se harán constantes una vez establecidos los valores de C_s y ω_s para una solución analítica del problema (para un valor de q elegido).

$$K_L = \frac{w_s \cdot L_b}{R} \tag{3.39}$$

$$K_C = w_s \cdot C_s \cdot R \tag{3.40}$$

$$K_P = P_{out} \cdot \frac{R}{V_{DS}^2}$$
(3.41)
$$K_X = \frac{X}{R}$$
(3.42)

En el caso del clase E original (nominal), q = 0 y, por tanto, $L_b = 1$ y la impedancia vista desde choke es $Z_E = R_{PA} + j \cdot X_L$

Para simplificar el análisis de este modelo generalizado, es conveniente partir de unos supuestos similares a los utilizados para el clase E original.

Así pues, para un *duty-cycle* 0 < d < 2, siendo d = 2t/T, suponemos que el conmutador se cierra (ON) en t = 0 y se abre (OFF) en t = $d\pi //\omega_s$ con periodo T = $2\pi //\omega_s$. Asumiremos también que las perdidas reactivas son despreciables y que el factor de calidad del circuito serie L-C (QL) es suficientemente alto. De cara a obtener una operación optima sin perdidas, será además necesario garantizar el cumplimiento de las condiciones ZVS y ZDS en el momento previo al cierre del conmutador (t = $2\pi /\omega_s$).

Bajo estas hipótesis, la corriente en la carga se asume sinusoidal.

Así pues, cuando el conmutador está cerrado ($0 \le \omega_s t < d$), la tensión en este vendrá dada por:

$$v_s(w_s t) = V_{DS} - v_L(w_s t) = 0$$
(3.43)

En este intervalo de tiempo, la corriente en el conmutador será, por lo tanto:

$$i_s(w_s t) = \frac{V_{DS}}{wL} w t + I_{DS} \left[\sin(wt + \varphi) - \sin\varphi \right]$$
(3.44)

Cuando el circuito está abierto (OFF, $d\pi \le \omega_s t < 2\pi$), $i_s(\omega_s t) = 0$ y la corriente a través del condensador paralelo se define como:

$$i_c(w_s t) = i_L(w_s t) + i(w_s t)$$
 (3.45)

Siendo $i(\omega_s t)$ la corriente en la carga. Esta ecuación puede desplegarse como una ecuación diferencial de segundo orden lineal y no homogénea:

$$LC\frac{d^2v_s(w_st)}{dt^2} + v_s(w_st) - V_{DS} - w_sLI_{DS}\cos(w_st + \varphi) = 0$$
(3.46)

Cuya solución general se obtiene de la forma.

$$v_s(w_s t) = C_1 \cos(q w_s t) + C_2 \sin(q w_s t) + V_{DS} - \frac{q}{1 - q^2} p V_{DS} \cos(w_S t + \varphi)$$
(3.47)

51

Donde:

$$q = \frac{1}{w_s \sqrt{LC}}$$

$$p = \frac{w_s L I_{DS}}{V_{DS}}$$
(3.48)
(3.49)

Los coeficientes C1 y C2 vienen determinados por las condiciones de estado iniciales en ω_s t = d π .

$$C_{1} = \left\{ \frac{q^{2} \cos(2q\pi) \cos(\varphi)}{1 - q^{2}} p + \frac{\sin(2q\pi)q\sin(\varphi)}{1 - q^{2}} p - \cos(2q\pi) \right\} V_{DS}$$
(3.50)
$$C_{2} = \left\{ \frac{\sin(2q\pi)q^{2}\cos(\varphi)}{1 - q^{2}} p - \frac{q\cos(2q\pi)\sin(\varphi)}{1 - q^{2}} p - \sin(2q\pi) \right\} V_{DS}$$
(3.51)

Por tanto, para unos valores de d, q, p y φ conocidos, V_s(ω _s π t) e I_s(ω _st) pueden expresarse en términos de la tensión de polarización y la frecuencia de trabajo.

Ambas formas de onda de tensión y corriente para en el conmutador, a frecuencia fundamental ($i_{s1}(\omega_s t)$ y $v_{s1}(\omega_s t)$), pueden descomponerse en dos componentes de cuadratura: activa (i_R , v_R) y reactiva (i_X , v_X), cuya amplitud puede obtenerse a partir de un análisis de Fourier.

$$I_R = \frac{1}{\pi} \int_0^{2\pi} i_s(w_s t) \sin(w_s t + \varphi) d(wt) = I_{DS}$$
(3.52)

$$I_X = \frac{1}{\pi} \int_0^{2\pi} i_s(w_s t) \cos(w_s t + \varphi) d(wt)$$
(3.53)

$$V_R = -\frac{1}{\pi} \int_0^{2\pi} v_s(w_s t) \sin(w_s t + \varphi) d(wt) = V_{DS}$$
(3.54)

$$V_X = -\frac{1}{\pi} \int_0^{2\pi} v_s(w_s t) \cos(w_s t + \varphi) d(wt)$$
(3.55)

3.5. AMPLIFICADOR CLASE E "MODO PARALELO"

El amplificador clase E paralelo puede entenderse como una solución particular para la generalización presentada en la sección anterior. En esta topología, la red de carga está formada por una bobina de choque finita Lb, una capacidad paralela C, un circuito resonante serie resonando al fundamental y una resistencia de carga R.

A la frecuencia fundamental, el conmutador verá el circuito paralelo formado por la resistencia de carga y el paralelo de Lb y C.



Figura 3.8: Circuitos equivalentes del amplificador clase E paralelo.

Un primer análisis del amplificador Clase E Paralelo fue llevado a cabo por V.B. Kozyrev en 1971. Posteriormente fueron Grevennikov and Jaeger quienes desarrollaron un set completo de ecuaciones de diseño basadas en un estudio analítico similar al propuesto en los posteriores apartados.

Suponiendo un periodo de trabajo del 50% (d = 1), para obtener los parámetros que definen la red de carga del amplificado (q, p y φ), es necesario establecer un sistema de tres ecuaciones. Dos de estas ecuaciones surgen de aplicar las condiciones. Una tercera ecuación se obtiene del análisis de las componentes en cuadratura de la tensión de colector a frecuencia fundamental: dado que el

circuito L-C serie resuena al fundamental, toda la tensión de colector se disipa en la carga, con lo que su parte reactiva es nula. Esto nos proporciona una tercera ecuación de diseño:

$$V_X = -\frac{1}{\pi} \int_0^{2\pi} v_s(w_s t) \cos(w_s t + \varphi) d(wt) = 0$$
 (3.56)

Resolviendo dicho sistema se obtiene, q=1.412, p=1.210 y ϕ =15.155°.



Figura 3.9: Formas de onda normalizadas para la corriente en la carga (a), tensión (b) y corriente (c) de un amplificador clase E paralelo.

El ángulo de fase entre las formas de onda de corriente y tensión al fundamental ($i_{s1}(\omega_s t)$ y $v_{s1}(\omega_s t)$) se puede definir a partir de las componentes IX e IR o como función de los elementos de la red de carga:

$$\phi = \tan^{-1} \left(-\frac{I_X}{I_R} \right) = \tan^{-1} \left(\frac{R}{w_s L} - w_s R C_s \right)$$
(3.57)

Como resultado de desarrollo de esta expresión, se pueden obtener los valores óptimos de los elementos de la red:

$$C_{s} = \frac{0.685}{w_{s}R} \qquad (3.58)$$
$$R = 1.365 \frac{V_{DS}^{2}}{P_{out}} \qquad (3.59)$$
$$L_{b} = 0.732 \frac{R}{w_{s}} \qquad (3.60)$$

La corriente de DC se obtiene como:

$$I_0 = \frac{1}{2\pi} \int_0^{2\pi} i_s(w_s t) dt = 0.826 \cdot I_{DS}$$
(3.61)

Los parámetros del circuito resonante serie dependen de un factor de calidad QL el cual debe seleccionarse para ser lo más elevado posible:

$$C = \frac{1}{w_s R Q_L}$$
(3.62)
$$L = \frac{1}{w_s^2 C}$$
(3.63)

Los valores máximos que pueden alcanzar la tensión y corriente de colector para una operación eficiente.

$$V_{smax} = 3,647 V_{DS}$$
 $I_{smax} = 2,647 I_0$ (3.64)

En cuanto a la frecuencia de operación, resulta importante conocer el rango máximo que esta puede alcanzar en función de la tensión de alimentación y la capacidad de salida del dispositivo. Esta última es la que proporciona una mayor limitación en frecuencia, dado que es un parámetro propio del dispositivo y, por tanto, fijo.

$$f_{max} = 0.0798 \frac{P_{out}}{C_{out} V_{DS}^2}$$
 (3.65)

Esta frecuencia, es 1.4 veces mayor que la soportada por el amplificador clase E original.

Adicionalmente, el amplificador clase E paralelo aporta otra ventaja fundamental respecto a la topología clásica; como el circuito resonante se sintoniza a la frecuencia del fundamental, la impedancia óptima tan solo depende del propio dispositivo y de la bobina de polarización (C_{out} y L_b). Esto nos permite obtener perfiles de eficiencia y potencia de salida centrados a la frecuencia de trabajo, con lo que el ancho de banda que somos capaces de manejar es mucho mayor que en el amplificador clase E original (donde ambos perfiles están descentrados).

Este capítulo fue desarrollado basándose en lo expuesto en las siguientes referencias [1], [2], y [3]

3.5. REFERENCIAS

- [1] Convertidor resonante E2 en RF sobre tecnología GaAs E-pHEMT María Pampín González, Julio 2014
- [2] Roberto Peña Catalina, "Diseño De Un Amplificador Conmutado Clase-E A La Frecuencia De 2 GHz", Proyecto fin de Carrera, Universidad de Cantabria, Julio 2003
- [3] Transmisor Outphasing con amplificadores Clase E Modo Paralelo Adam Luis Benito Temprano, Junio 2015
- [4] N. O. Sokal and A. D. Sokal, "Class E, A New Class of High-Efficiency Tuned Single-Ended Switching Power Amplifiers," IEEE J.Solid-State Circ., vol. SC-10, no. 6, pp. 168-176, June 1975.

CAPÍTULO IV

Diseño y Estudio del Amplificador Clase E

En los capítulos anteriores hemos estudiado el comportamiento y los fundamentos de un transmisor Outphasing, así como su potencia y eficiencia a la salida, también nos hemos detenido en los amplificadores Clase E utilizados para dicho esquema de transmisión.

En este capítulo se estudiarán las prestaciones de un amplificador Clase E, tanto en modo paralelo, como original, para su posterior integración en un esquema Outphasing, buscando siempre la condición de máxima eficiencia. El estudio se llevará a cabo en un rango de frecuencias elegido: de 750 MHz a 950 MHz. La elección de este rango viene dada por la liberación de los canales de televisión a estas frecuencias y su reciente comienzo de uso para otros fines por las compañías telefónicas. Para alcanzar estos objetivos se ha partido del diseño de un amplificador paralelo en la banda de los 750MHz, desarrollado por compañeros del grupo, con resultados francamente buenos.

A lo largo del capítulo, determinaremos cuál de los dos amplificadores nos puede ofrecer mayores prestaciones y cuáles pueden ser los usos más apropiados para cada uno. Los resultados de cada uno de los circuitos simulados se muestran y se analizan mediante *LoadPull* (Carta de Smith), donde se puede observar gráficamente el punto óptimo de trabajo, y las diferentes regiones donde se mantiene un buen compromiso entre potencia y eficiencia.

Lleváremos a cabo las simulaciones con el programa MicroWave Office de AWR.

4.1. MODELO DEL TRANSISTOR Y VERIFICACIÓN

El modelo de transistor empleado en el estudio del amplificador se trata de un GaN HEMT, modelo CGH35030 de Cree Inc. Todos los componentes utilizados han sido simulados con elementos concentrados de alto factor de calidad (se han empleado modelos suministrados por el fabricante de bobinas de la serie Air Core de Coilcraft y condensadores cerámicos 100B de ATC), de la misma forma que se hubiera realizado en el laboratorio.

Inicialmente se comenzó introduciendo en las simulaciones un modelo simplificado del transistor, que consiste en emplear un circuito conmutador para representar dicho comportamiento (esto se puede llevar a cabo gracias a que la frecuencia de trabajo en la que vamos a operar es relativamente baja, en torno 750-950 MHz). En dicho circuito se emplea una fuente de corriente controlada por dos tensiones, V_{gs} (V₁) y V_{ds} (V₀). V₁ se representa como el pulso entre 0 y 1 voltios, de tal forma que cuando V₁=0, I_{ds}=0 (independiente del valor de V_{ds}). Cuando V₁ toma el valor de 1V, el transistor estará en conducción e I_{ds}=V_{ds}/R_{on}. La capacidad de salida no está mostrada ya que se colocará fuera de este modelo para poder realizar medidas sobre ella.



Figura 4.1: Modelo simplificado del transistor

En posteriores simulaciones optamos por introducir el modelo real del transistor aportado por Cree.

Una vez establecido este modelo, que vamos a utilizar en las simulaciones del amplificador, el siguiente punto importante es determinar los valores de la resistencia de conducción (R_{on}) y de la capacidad de salida del transistor (C_{out}), necesarios para establecer el punto de funcionamiento del amplificador.

La resistencia en conducción, puede ser estimada a partir de la pendiente de las características I/V del dispositivo, a un valor de tensión en puerta previo a la aparición de rectificación, es decir con el transistor en estado ON (corto). Su valor es $R_{on} = 0.55 \Omega$.

La capacidad de salida, $C_{out} = 3.63$ pF, fue extraída a partir de medidas del parámetro S_{22} a la tensión de polarización de drenador de interés ($V_{DS} = 28$ V) y con una tensión en puerta justo antes de que se manifestase incremento alguno de la conductancia de salida ($V_{GS} = -3.3$ V). A partir del parámetro S₂₂ obtenemos la admitancia y tomando la parte real y la parte imaginaria respectivamente calcularemos los valores de C_{out} y de la R_{off}. Con lo que C_{out} = 2,63 pF, y R_{off}=4.7 KΩ.



Figura 4.2: Parámetro S22, con V_{gs}=-3.3V y V_{ds}=28V

El resto de parámetros del transistor se obtienen a partir de una serie de ecuaciones planteadas en el simulador:

CGH35030

Output Susceptance (Pinch-off)

Bout_30W = Sparam_OFF_28V:Im(YIN(2))

Output Capacitance

Cout_30W=Bout_30W/(2*_PI*FREQUENCY)

Optimum Impedance and Reflection Coeff. @ f0

Zopt_30W=0.28015/(2*_PI*FREQUENCY*Cout_30W)*exp(j*49.0524/180*_PI)

Sopt_30W=(Zopt_30W-50)/(Zopt_30W+50)

Output Conductance (Pinch-off)

Gout_30W = Sparam_OFF_28V:Re(YIN(2))

Output (OFF state) Resistance

Roff_30W=1/Gout_30W

DC Resistance

Rdc_30W=1/(_PI*2*_PI*FREQUENCY*Cout_30W)

Efficiency wRC = 2*_PI*FREQUENCY*Ron*Cout_30W Eff_30W = 100*(1+(_PI/2+wRC)^2)/((1+_PI^2/4)*(1+_PI*wRC)^2)

Figura 4.3: Ecuaciones para el cálculo de parámetros del transistor CGH35030

4.2. SIMULACIÓN AMPLIFICADOR CLASE E "MODO PARALELO"

Empezamos definiendo las ecuaciones del amplificador Clase E modo paralelo, para poder estimar los valores óptimos de la resistencia de carga y la reactancia en la vía de polarización.

Optimum Impedance and Reflection Coeff. @ f0 Parallel Class E

Ropt_30W_par=0.685/(2*_PI*FREQUENCY*Cout_30W) Sopt_30W_par_RF=(Ropt_30W_par-50)/(Ropt_30W_par+50)

Optimum Bias Coil Reactance @ f0 Parallel Class E

Xbopt_30W_par=0.5014/(2*_PI*FREQUENCY*Cout_30W) Lbopt_30W_par=Xbopt_30W_par/(2*_PI*FREQUENCY)

Optimum Drain Impedance @ f0 Parallel Class E

Zopt_30W_par_total=Ropt_30W_par*j*Xbopt_30W_par/(Ropt_30W_par + j*Xbopt_30W_par) Sopt_30W_par_total=(Zopt_30W_par_total-50)/(Zopt_30W_par_total+50)

Figura 4.4: Ecuaciones de diseño del Amplificador Clase E modo Paralelo

A continuación implementamos el esquemático del amplificador en el simulador. Como se puede ver en la figura 4.5, el esquemático consta del modelo simplificado del transistor, nombrado en el punto anterior, la rama de polarización de drenador, la capacidad de salida, y un sintetizador de impedancias (HBTUNER). Con este sintetizador aseguramos el abierto para el segundo y tercer armónico, en investigaciones anteriores se ha demostrado ser más que suficiente dado que el ajuste en medida por encima del tercer armónico es difícil de controlar en este tipo de diseños y su influencia es menor.

Para la realización de las simulaciones se compararon dos esquemas distintos: en el primero (Fig. 4.5), la bobina se considera ideal y en el sintetizador se han introducido las terminaciones ideales a los armónicos; en el segundo (Fig. 4.6) la bobina de polarización de drenador toma el valor Lb (obtenido en la Fig. 4.7).



Figura 4.5: Esquemático amplificador Clase E modo Paralelo con bobina de polarización ideal y terminaciones ideales



Figura 4.6: Esquemático con bobina Lb, red de salida, terminaciones reales y parámetros reales del transistor.

Determinamos los valores de la bobina de polarización, Lb, para cada frecuencia de operación:

	Re(Eqn(Lbo Output Equa Frequency	Output Equations Unitless data
FREQQ1=stepped(0.65,1.05,0.05)	0.65	8.3984e-009
	0.7	7.2053e-009
Xb_frecMHz=0.5014/(2*_PI*FREQQ1*Cout_850MHz)	0.75	6.2523e-009
	0.8	5.4908e-009
Lb_frecMHz=1e3*Xb_frecMHz/(2*_PI*FREQQ1)	0.85	4.8389e-009
	0.9	4.3024e-009
	0.95	3.8558e-009
Figura 4.7: Valores de Lb a cada frecuencia (de	1	3.4554e-009
650MHz a 1050MHz)	1.05	3.1218e-009

Vemos que a medida que la frecuencia aumenta el valor de bobina de polarización de drenador necesaria disminuye.

Con estos esquemáticos se pudo realizar una aproximación al comportamiento del amplificador.



Figura 4.8: Formas de onda de tensión (color marrón) y corriente (color azul) drenador del amplificador para dos periodos de funcionamiento.



Figura 4.9: Parámetros S de la red de salida

4.2.1. SIMULACION LOAD PULL, CLASE E MODO PARALELO

Una vez conocidos los parámetros del transistor y el resto de variables del amplificador realizaremos una simulación de *load-pull*. En el caso del amplificador, la realización de una simulación *load-pull* al fundamental nos permitirá observar los contornos de eficiencia y el nivel de potencia de salida en función de la impedancia vista en RF desde drenador (resistencia de carga), y representarlo en una carta de Smith. Para ello se usan sintetizadores de impedancia (*HBTUNER*), para variar las impedancias de entrada y salida vistas por el transistor. En este caso se tuvo en cuenta hasta el tercer armónico

El rango que nos interesa especialmente es de 750 MHz a 950 MHz, y aunque se hayan simulado frecuencias fuera de él, mostramos aquí para las más importantes (750-850-950MHz). En color magenta podemos ver los contornos de eficiencia, mientras que en azul los de potencia. Marcados con un círculo vemos los máximos de ambas variables. Utilizando el esquemático que se ha mostrado en la figura anterior los resultados obtenidos de una simulación Loadpull al armónico fundamental, forzando terminaciones en circuito abierto al segundo y tercer armónico, se muestran en la Fig. 4.10.

LP Epar 750MHz Lb750MHz



contornos de eficiencia y potencia barriendo la impedancia en la vía de RF.

En este primer Loadpull simulamos con la bobina Lb ideal para cada frecuencia, según los valores de la Fig. 4.6. Apreciamos que en las 3 simulaciones que las regiones de máxima eficiencia se aproximan mucho entre si y las curvas de potencia siguen la misma dirección. El punto de impedancia óptima se encuentra dentro del círculo de máxima eficiencia. Esto favorece que al hacer uso de un combinador Chireix (se verá más adelante), la recta de modulación de carga se disponga dentro de un amplio rango de alta eficiencia, así como una buena excursión en potencia (back-off), aproximadamente 10 dB, dentro del círculo de máxima eficiencia. También se puede ver que está centrado

p10: Pcomp_PORT_1_1_M_DB = 52.500 p21: DCRF_PORT_1 = 93.094

Swp Min

en una zona de impedancia real, tanto en eficiencia como en potencia, lo que permite una alta eficiencia para señales con gran PAPR, en un buen rango de frecuencia.

En el siguiente LoadPull tomamos una bobina de polarización Lb de valor fijo, y con ella simulamos a las frecuencias de trabajo. Elegimos el valor de bobina correspondiente a la frecuencia de 850MHz (Lb_850=4.83nH), por ser la frecuencia central del rango. Con los loadpull obtenidos realizamos una superposición para poder apreciar mejor la comparación a las 3 frecuencias.

En la Fig. 4.8 se muestra una comparativa de los contornos de eficiencia solo para 80 y 90% (son en los que interesa trabajar), a las frecuencias 750MHz (Color amarillo), 850MHz (color magenta) y 950MHz (color morado), así como sus máximos. La limitación con la que nos encontramos viene dada por la pequeña región en la que coinciden los contornos de las 3 frecuencias.



Figura 4.11: Comparativa de las regiones de alta eficiencia (80-90%) para varias frecuencias (750, 850, 950Mhz)

Con esto vemos que el hecho de no poder variar el valor de la bobina de polarización afecta negativamente cuando nos movemos en frecuencia. Por

tanto surge la necesidad de introducir de alguna forma un elemento inductivo que disminuya su valor al aumentar el de frecuencia, es decir, necesitamos una red *no Foster*; con esto podríamos conseguir realizar un excelente amplificador banda ancha o doble-banda. A priori y después del estudio realizado no se ha encontrado una solución óptima para este problema. La realización de circuitos activos, así como otros componentes no pasivos, elevarían la complejidad del circuito e introducen otros problemas derivados del manejo de los niveles de tensión.

4.3. SIMULACIÓN AMPLIFICADOR CLASE E "MODO ORIGINAL"

Visto que el camino estudiado no era el apropiado para una futura implementación, decidimos intentar buscar una alternativa viable. Planteamos la posibilidad de llevar a cabo un estudio similar pero esta vez con una Clase E modo original (Sokals).

Frequency=stepped(0.7e9,1e9,0.01e9)	VDD_Eo = Eo_Loadpull:Re(Vcomp(DCVS.V2,0))
Bout = S_pinchoff:Im(YIN(2))	IDD_Eo = Eo_Loadpull:Re(lcomp(DCVS.V2,0))
Cout=Bout/(2*_PI*Frequency)	Pout_Eo = Eo_Loadpull: Pcomp(PORT_2,1)
Class E Original (Sokals)	PDC_Eo=VDD_Eo*IDD_Eo
Zopt_Eo=0.28015/(2*_PI*Frequency*Cout)*exp(j*49.0524/180*_PI)	PoutdBm_Eo=10*log10(Pout_Eo)+30
Sopt_Eo=(Zopt_Eo-50)/(Zopt_Eo+50)	Eff_Eo=100*Pout_Eo/PDC_Eo

Figura 4.12: Ecuaciones funcionamiento Clase E, Modo Original

Empezamos realizando el esquemático del circuito. En esta ocasión dado que el fabricante Cree había mejorado el modelo del transistor CGH35030 para nuestro simulador, aprovechamos y lo introducimos en el circuito. En la Fig. 4.13 podemos observar dicho modelo, el fabricante ha incluido terminales para la medida de tensiones intrínsecas del transistor y temperatura.



Figura 4.13: Modelo del fabricante Cree del transistor CGH35030



Figura 4.14: Esquemático amplificador clase E, Modo Original, con terminaciones ideales a segundo y tercer armónico

Ahora podemos realizar los *loadpull* del amplificador a las diferentes frecuencias, realizaremos una comparación de los contornos para todas ellas, en color magenta se representará la eficiencia y en azul la potencia:



Como se puede apreciar en dicha figura, el punto de impedancia óptima al fundamental, en tanto permite conseguir las condiciones ZDS y ZVS, se encuentra en los tres casos dentro del círculo de eficiencia 80% y la variación de potencia en dicho circulo es algo inferior a 10 dB. Este resultado es algo peor que en el caso del Clase E paralelo, aunque sigue manteniéndose dentro de lo que consideramos aceptable. Otra diferenciación es que ya no nos encontramos cerca de la zona de impedancia real.

Ahora sí podemos ver que las regiones de máxima eficiencia, para las 3 frecuencias, convergen aproximadamente en la misma zona de la carta, por lo que podemos seguir estudiando la posibilidad de incluir este amplificador en una arquitectura Outphasing.

4.3.1. ANÁLISIS DEL AMPLIFICADOR

Empezamos analizando el comportamiento del amplificador, se trata de un modelo muy bueno que se aproxima bastante al caso real.



Figura 4.16: Formas de onda de tensión (color marrón) y corriente (color azul) de drenador del amplificador para dos periodos de funcionamiento.

Para el diseño de la red de salida, se ajusta un circuito resonante paralelo entre el segundo y el tercer armónico, para conseguir una impedancia cercana al abierto con una bobina de bajo valor (L_b=2.5 nH), de tal forma que el factor de calidad del circuito al fundamental sea menor y con ello el comportamiento del amplificador varíe lo menos posible con la frecuencia, indispensable para el diseño de un amplificador de doble banda, objetivo final. Para aislar de la vía de RF de la vía de polarización colocamos una bobina y un condensador a masa, de 120 nH y 15 pF, respectivamente, los cuales presentan una reactancia óptima al fundamental cercano al abierto para la bobina y cercano al corto para el condensador.



Figura 4.17: Esquemático de la red de salida amplificador

En la Fig. 4.15, podemos observar las terminaciones ofrecidas por nuestra red. Vemos que conseguimos unas relativamente buenas terminaciones próximas al abierto para el segundo y tercer armónico, así como a la componente de la diferencia que hemos intentado acercarla lo máximo posible al cortocircuito.



Figura 4.18: Parámetros S11 de la red de salida

El objetivo del diseño de la red de adaptación de entrada es optimizar la potencia necesaria para la conmutación del transistor, aislando la vía de DC de
la vía de RF. Una buena adaptación de entrada a la frecuencia de trabajo repercute de forma positiva en la PAE (mejor adaptación implica una mayor transferencia de potencia). Esta adaptación se consigue con una bobina en serie con la puerta del transistor y un condensador a masa. Dado que el valor de la bobina en serie suele ser pequeño, se puede utilizar una pequeña línea de transmisión para ajustar el valor de la impedancia, la cual ajustamos mediante la herramienta *tuner*, obteniendo a la mejor adaptación para una longitud de Lin=17 mm.

Se utiliza un condensador de 68 pF en serie con la puerta y una bobina de 120 nH. Esta bobina de 120 nH, es la bobina de choque para el amplificador y resuena a la frecuencia de 1 GHz. En la entrada de RF colocamos un condensador de 68 pF para aislarla de la vía de polarización.



Figura 4.19: Esquemático red de entrada amplificador

Buscamos ahora el punto de saturación de nuestro amplificador, el cual se encuentra en torno a 25 y 26 dBm, para la señal de 750 y 950 MHz, respectivamente. Estas potencias son las estimadas cuando empieza a aparecer corriente en puerta. Queda representado en la Fig. 4.18.



Figura 4.20: Evolución de la corriente de DC en puerta frente a la potencia de entrada

4.3.2. AMPLIFICADOR A DOBLE BANDA SIMULTÁNEA

Dado que el objetivo que buscamos es el diseño de un amplificador de doble banda simultánea, introducimos en el diseño de nuestro amplificador un combinador para así poder añadir una segunda portadora a otra frecuencia, este combinador tiene unas pérdidas de 3 dB. La potencia de entrada elegida será de 24 dBm para ambas señales. Las tensiones son V_{gs} = -2.7 (ligeramente por encima de *pinchoff,* el objetivo es conseguir una ganancia lo más plana posible) y V_{dd}=28V.



Figura 4.21: Esquemático amplificador clase E modo original en doble banda simultánea

El añadir una segunda portadora varía el comportamiento del circuito por lo que será necesario definir unas nuevas ecuaciones que describan el funcionamiento del amplificador.



Figura 4.22: Ecuaciones de funcionamiento para dos portadoras simultáneas

Partimos de la premisa de que para una transmisión simultánea de dos portadoras, los picos de la señal resultante toman un valor de 6 dB por encima de la potencia media de estas. Esto lo deberemos tener en cuenta a la hora de elegir la potencia de entrada y evitar así la sobre-saturación del amplificador, es decir, la aparición de corriente en puerta. Con esto queda determinada la

potencia de entrada elegida en el esquemático de la Fig. 4.17 y posteriores, donde se utilice doble banda.

4.3.3. ESTUDIO DE LOS EFECTOS DE LA MODULACIÓN DE LA IMPEDANCIA DE CARGA EN EL AMPLIFICADOR

Puesto que el objetivo final es la integración del amplificador Clase E estudiado en un transmisor Outphasing, debemos obtener un análisis de los efectos de la modulación de la impedancia de carga en dicho amplificador y como afectan estos a la eficiencia y potencia de salida.

Lo que buscamos es realizar un doble barrido de impedancia para las dos portadoras y ver hacia donde se dirigen y que sentido. Con esto obtendremos el rango óptimo de impedancia de carga donde maximizar la eficiencia y el control de potencia.



Figura 4.23: Trayectorias de modulación de carga de ambas portadoras

Inicialmente, en una simulación previa a la de la Fig. 4.23, las trayectorias de modulación de carga las encontramos dispuestas sobre la carta en lugares diferentes, poco solapadas entre si y fuera de las regiones de máxima eficiencia y potencia. Para corregir esto es necesario colocar una línea de transmisión de

impedancia característica 50 Ω , que las traslade al lugar más óptimo posible. Con la herramienta *tuner* variamos la longitud de esta línea y vemos como las trayectorias dibujadas van rotando y desplazándose hasta que conseguimos asentarlas en el lugar de la Fig. 4.23 (para mejorar la visualización se han eliminado los contornos de eficiencia y potencia, aunque durante la simulación fueron necesarios), la longitud obtenida para este fin es de 128mm, y será colocada a la salida del amplificador.

También, como podemos ver en la Fig. 4.23, las trayectorias de modulación de carga, siguen sentidos opuestos. Con esto surge un problema ya que al realizar un barrido de impedancia, nos conviene que los puntos de impedancia idéntica se encuentren los más próximos posibles; y la solución es conseguir que sigan el mismo sentido. En una implementación real de laboratorio esto se consigue desfasando una señal respecto a la otra, esta opción no es posible mediante una simulación *loadpull,* el caso en que nos encontramos (se podría conseguir introduciendo una línea de transmisión que haría rotar la trayectoria de modulación pero no es lo óptimo). Por tanto se recurre a la siguiente forma, que se trata de hacer que mientras una empiece a recorrer la trayectoria por la parte superior la otra lo haga por la inferior del rango.



Figura 4.24: Ecuaciones que determinan la magnitud y la fase para un barrido de la impedancia de carga consiguiendo la misma dirección en ambas portadoras

Para obtener la representación de la Fig. 4.25, se realiza un doble barrido (para 750 y 950MHz) de la impedancia de carga, con ayuda de un sintetizador

de impedancias (*LPTUNER*), (utilizando la magnitud y la fase calculadas en la Fig. 4.24), representamos solo de 1 a 99 Ω ya que es donde mejor eficiencia y respuesta en potencia se obtiene.



Figura 4.25: Evolución de la potencia de salida y eficiencia frente a RL

La eficiencia pico se encuentra cercana al 65%, para transmisión de doble portadora, esta se mantiene por encima del 50% para la mayor parte del barrido de impedancia simulado. El control de potencia asi como la ganancia para la señal de 950 MHz, vemos que es algo inferior como venimos viendo desde apartados anteriores, en los contornos dibujados por los *loadpull.*

CAPÍTULO V

Diseño y Estudio del Transmisor Outphasing

A la luz de los resultados del capítulo anterior se llegó a la conclusión de la viabilidad del diseño de un amplificador Clase E, en modo original para las frecuencias deseadas con una buena respuesta de potencia y eficiencia, por lo que procedemos a integrar dicha topología en un transmisor Outphasing.

Empezamos llevando a cabo la simulación del transmisor Outphasing al completo, con los dos amplificadores y el combinador, para después realizar el mismo análisis para una transmisión de doble banda simultánea.

5.1. DISEÑO DEL TRANSMISOR OUTPHASING

Inicialmente, para mostrarlo de forma más clara, se refleja en la Fig. 5.1 un esquemático simplificado del transmisor Outphasing donde sólo apreciamos las redes de salida de los amplificadores clase E, y el combinador de ambos.



Figura 5.1: Esquema simplificado de un transmisor Outphasing

A partir de los resultados anteriores se diseñaron los dos amplificadores clase E en su forma final, implementando las redes de adaptación y de polarización. En el siguiente esquemático ya hemos integrado los dos amplificadores y podemos considerar que tenemos completo nuestro transmisor Outphasing (Fig. 5.2).



Figura 5.2: Esquemático de un transmisor Outphasing empleando amplificadores clase E modo original

Los valores de bobina y condensador de nuestro combinador se obtienen a partir de la simulación *load-pull* presentada en el siguiente punto (Fig. 5.3), donde se estima el valor de reactancia de compensación necesaria para conseguir un rango con el mejor control de potencia posible y siempre manteniendo unos niveles aceptables de eficiencia. Esta simulación se ha realizado barriendo la impedancia de drenador, esquemático de la Fig. 5.1. Con un valor de $X = 35 \Omega$ se consigue un rango con el mejor control de potencia posible siempre y cuando manteniendo unos niveles aceptables de eficiencia.

Para que la trayectoria debida al Chireix se aproxime lo máximo posible a la trayectoria ideal de modulación de carga, haciendo que esta ultima la corte, ha sido necesario la colocación de una línea de transmisión de longitud 128mm que ya explicamos cómo obtener en el capítulo anterior, con lo que conseguimos ir rotando el Chireix hasta la posición final que podemos ver en la Fig. 5.3.

5.2.1. LOADPULL TRANSMISOR OUTPHASING

Realizamos todas las simulaciones para las frecuencias de 750 y 950 Mhz. Con una potencia de entrada de 24 dBm, V_{ds}=28 V y V_{gs}= -2.7V. El desfase entre ambas ramas se establece mediante el parámetro Outphasing, como en el esquemático, este ángulo para una señal toma valor positivo y para la otra negativo, con esto lo que se pretende es que el recorrido de las trayectorias debidas al Chireix sigan el mismo sentido.

Para la representación de la trayectoria de modulación de carga ideal, superpuesta en la figura 5.3, se caracterizó el sistema, sintetizando una impedancia resistiva en el rango de 1 a 250 Ω con ayuda de un sintonizador (LPTUNER), y ajustando una línea de transmisión, colocada entre la salida del amplificador y la entrada del sintonizador, con el fin de estimar la longitud eléctrica que trasladase dicho rango de variación a una trayectoria de impedancia óptima, vista en drenador, con la mayor eficiencia posible.

De fondo sobre la representación se pueden ver los perfiles de eficiencia, en esta ocasión en azul para 750MHz y en magenta para 950MHz.

Representamos las trayectorias resultantes debidas al Combinador Chireix en color rojo y verde, en la Fig. 5.3 y 5.4.



Figura 5.3: Círculos de eficiencia simulados barriendo la impedancia completa de drenador. Se ha superpuesto la trayectoria ideal de modulación de carga así como las debidas al combinador Chireix



Figura 5.4: Círculos de potencia simulados barriendo la impedancia completa de drenador. Se ha superpuesto la trayectoria ideal de modulación de carga así como las debidas al combinador Chireix

Siguiendo los resultados se ajustó entonces en simulación, utilizando la herramienta *tuner*, la longitud eléctrica de una línea (de impedancia característica $Z_0 =50\Omega$) de modo a que transformase una variación de la resistencia de carga, R_L , en las entradas del combinador Chireix, a una impedancia vista en drenador al fundamental (del otro lado del sintonizador) tal que permitiese controlar la potencia manteniendo una eficiencia lo más alta posible. Esa trayectoria se ha superpuesto también sobre las Fig. 5.3 y 5.4. Partiendo del punto, correspondiente a la transformación del valor $R_L = 50 \Omega$, dicha trayectoria corta los círculos de potencia entre 45 y 37 dBm con una eficiencia superior entorno al 75% y con un máximo cercano al 90%.

5.3. TRANSMISOR OUTPHASING EN MODO DUAL-BAND

Dimensionamos ahora el mismo transmisor Outphasing pero esta vez ya completo y a doble banda simultánea, para portadoras de 750 y 950 Mhz. Para ello introducimos un *combinador* a la entrada del circuito para añadir las dos frecuencias.



Figura 5.5: Esquemático del transmisor Outphasing empleando amplificadores clase E modo original, en modo Dual-Band

También ha sido necesario introducir un desfase entre las dos señales de 750 y 950MHz, determinado por la variable *Des, y* como veremos en posteriores simulaciones, este desfase influye de manera significativa en la potencia y eficiencia total de nuestro transmisor.

5.3.1. LOADPULL TRANSMISOR OUTPHASING DUAL-BAND

El hecho de añadir dos bandas simultáneas conlleva un cambio de comportamiento del amplificador y por tanto unos nuevos perfiles de potencia y eficiencia que deberemos simular y analizar.



Figura 5.6: Círculos de potencia simulados para una transmisión Dual-Band barriendo la impedancia completa de drenador. Se ha superpuesto la trayectoria ideal de modulación de carga así como las debidas al combinador Chireix



Figura 5.7: Círculos de eficiencia simulados para una transmisión Dual-Band barriendo la impedancia completa de drenador. Se ha superpuesto la trayectoria ideal de modulación de carga así como las debidas al combinador Chireix

Como podemos observar en las Fig. 5.6 y 5.7, la trayectoria ideal de modulación de carga ideal, así como la trayectoria debida al combinador Chireix, realiza, una excursión en potencia aproximadamente entre 42 y 37.5 dBm, es decir con un control de potencia (*back-off*) de unos 4.5 dB, manteniendo el nivel de eficiencia por encima del 55%.

La siguiente simulación realizada consiste en un barrido de fase (variando la fase de una de las ramas respecto a la otra) para obtener la evolución de la eficiencia y la potencia de salida con la variación del *Outphasing*. Utilizando la herramienta *tuner*, también hemos modificado la variable *Des*, definida anteriormente, buscando el máximo de eficiencia y control de potencia. En la tabla de la Fig 5.8 se muestran la evolución de la potencia de salida y la Eficiencia ($P_{in} = 24$ dBm) en función de dicha variable de fase. El desfase óptimo necesario entre las dos señales (*Des*) toma un valor de -30 grados. Para un rango de fase de algo más de 100 grados obtenemos una eficiencia superior al 50% con un máximo del 61%.



Figura 5.8: Gráfica que muestra la evolución de la eficiencia y la potencia de salida en función de la fase (variable X)



Como podemos observar, obtenemos un pico de eficiencia cercano al 60%, y por encima del 40% para un control de potencia o *backoff* de unos 6-7dB.

CAPÍTULO VI

Conclusiones y líneas futuras

Al inicio del desarrollo de este proyecto se comenzó estudiando el diseño de un transmisor Outphasing de gran ancho de banda mediante amplificadores Clase E Modo Paralelo, siguiendo una línea de investigación que el grupo tiene en marcha y que promete grandes expectativas en el futuro. La razón de perseguir este objetivo fue la bondad de poder trabajar en un gran ancho de banda sobre una zona de impedancia real en eficiencia y en potencia. Tras varias pruebas y simulaciones se llegó a la conclusión que la incapacidad de que el valor de la reactancia de polarización disminuyese con la frecuencia (en condiciones normales este valor aumenta al incrementar la frecuencia), se desechó este diseño y se persiguió una opción similar pero con Clase E Original, lo cual desembocó en el diseño de un transmisor de doble banda simultánea.

En este diseño se han empleado transistores HEMT de Nitruro de Galio de última generación para implementar un amplificador Clase E modo Original en UHF (750-950MHz). La eficiencia de drenador se ha mantenido superior al 80%, con un *back-off* de unos 10 dB. Lo que consideramos un buen amplificador para su posterior integración en el sistema Outphasing. Cierto es, que con más tiempo y dedicación se podrían haber conseguido mejores prestaciones, pero no era el objetivo de este proyecto. Con estas características se ha plasmado el comportamiento del amplificador ante una señal de doble banda simultánea.

Posteriormente se ha ajustado un combinador tipo Chireix para modular la impedancia de carga de dos amplificadores análogos al implementado anteriormente en modo Outphasing. Este presentaba un perfil de eficiencia superior al 55% con una variación de potencia de unos 4-5 dB, y con pico de eficiencia de 61%. Con estos valores vemos que la contribución de una segunda portadora de forma simultánea decrementa las prestaciones del transmisor. También nos damos cuenta de que obtenemos mejores resultados tanto en eficiencia como en potencia para la señal de 750MHz.

Si comparamos estos resultados con otros que se están obteniendo en el laboratorio (superiores al 80%) para transmisores de una sola banda, pueden parecernos que las prestaciones son algo escasas, pero debemos recordar siempre que se trata de una transmisión de doble banda simultánea, sin precedentes con que realizar comparaciones.

A pesar de que por falta de tiempo, no se haya llegado a realizar la implementación del diseño en el laboratorio, si se realizaron una serie de medidas y pruebas sobre un transmisor Outphasing con amplificadores Clase E, que el grupo tiene en funcionamiento. Todo esto me ayudo a entender y asentar las bases para el desarrollo de este proyecto de fin de carrera. Se trata de un amplificador de gran ancho de banda en que se consiguen transmisiónes de doble banda a 770 y 960MHz, aunque de forma no simultánea.





Los resultados y conclusiones del presente documento serán utilizados por el grupo para la mejora del diseño y la implementación de futuros transmisores doble banda.

Como decíamos antes, no es posible comparar los resultados de este trabajo con otros, por no existir constancia de ningún Transmisor Outphasing de doble banda simultánea, pero por realizar alguna comparación, que siempre es interesante, existe algún trabajo de amplificadores *Doherty* de doble banda simultánea, donde se consiguen eficiencias de aproximadamente el 40%.

Otras líneas de investigación o futuros proyectos que sería interesante analizar, sería la mejora de la potencia de salida para la señal de 950MHz, con la consiguiente mejora de la linealización; el estudio del comportamiento del transmisor ante señales reales y para finalizar la implementación de este transmisor en el laboratorio, con su respectivo banco de pruebas.