

ESCUELA TÉCNICA SUPERIOR DE INGENIEROS  
INDUSTRIALES Y DE TELECOMUNICACIÓN

UNIVERSIDAD DE CANTABRIA



*Proyecto Fin de Carrera*

**AMPLIFICADOR DE 4 WATTS DE  
POTENCIA DE SATURACIÓN PARA  
APLICACIONES UWB**  
(4 Watts saturation power amplifier for UWB  
applications)

Para acceder al Título de

**INGENIERO DE TELECOMUNICACIÓN**

Autor: Esther Lastra González

Abril- 2015

# INGENIERÍA DE TELECOMUNICACIÓN

## CALIFICACIÓN DEL PROYECTO FIN DE CARRERA

**Realizado por: Esther Lastra González**

**Director del PFC: Amparo Herrera Guardado**

**Título:** “Amplificador de 4 Watts de potencia de saturación para aplicaciones UWB”

**Title:** “4 Watts saturation power amplifier for UWB applications ”

**Presentado a examen el día:**

para acceder al Título de

## INGENIERO DE TELECOMUNICACIÓN

### Composición del Tribunal:

Presidente (Apellidos, Nombre): José Angel García García

Secretario (Apellidos, Nombre): Amparo Herrera Guardado

Vocal (Apellidos, Nombre): Jesús Pérez Arriaga

Este Tribunal ha resuelto otorgar la calificación de: .....

Fdo.: El Presidente

Fdo.: El Secretario

Fdo.: El Vocal

Fdo.: El Director del PFC  
(sólo si es distinto del Secretario)

Vº Bº del Subdirector

Proyecto Fin de Carrera N°  
(a asignar por Secretaría)

## ***Agradecimientos***

Quiero dar mi más sincero agradecimiento a todas las personas que han hecho posible este proyecto, en especial a mi directora: Amparo Herrera, por su disposición y apoyo constante; y a Eva Cuerno, por su colaboración y ayuda.

# Índice General

<b>1. Tecnología UWB .....</b>	<b>2</b>
1.1 Introducción .....	2
1.2 Definiciones y conceptos.....	3
1.3 Regulación y estandarización.....	4
1.4 Características.....	5
1.5 Áreas de aplicación.....	6
1.6 Conclusiones: .....	7
<b>2. Sistemas MIMO.....</b>	<b>8</b>
2.1 Introducción.....	8
2.2 ¿Qué es un sistema MIMO?.....	8
2.3 ¿Cómo funciona un sistema MIMO? .....	8
2.4 Ventajas de los sistemas MIMO.....	9
<b>3 Amplificadores de potencia.....</b>	<b>11</b>
3.1 Parámetros.....	11
3.2 Clases de amplificadores de potencia.....	16
3.3 Transistores GaN.....	23
3.4 Conclusión.....	27
<b>4 Diseño Del Amplificador De Potencia.....</b>	<b>28</b>
4.1 Elección del transistor.....	28
4.2 Redes de Polarización.....	47
4.3 redes de adaptación.....	48
4.4 Red Completa.....	64
<b>5. Fabricación y Medida.....</b>	<b>75</b>
5.1 Layout.....	75
5.2 Comprobamos el amplificador.....	77
5.3 Medición de parámetros.....	78
5.4. Conclusión.....	79
5.5. Líneas futuras de trabajo.....	79

## ***Índice de figuras***

Figura 1.1 Comparativa de sistemas inalámbricos.....	2
Figura 1.2 Tipos de sistemas en función del ancho de banda.....	3
Figura 1.3 Tipos de sistemas en función del ancho de banda.....	3
Figura 1.4 Tipos de sistemas en función del ancho de banda.....	4
Figura 1.5 Máscara de emisión.....	4
Figura 1.6 Uso de tecnología UWB en redes WPAN.....	7
Figura 2.1 Esquema sistema MIMO.....	9
Figura 2.2 Esquema sistema MIMO.....	9
Figura 3.1 Punto de compresión 1dB.....	15
Figura 3.2 Puntos de polarización y líneas de carga de los amplificadores lineales.....	17
Figura 3.3 Formas de onda de tensión y corriente de drenador para amplificadores Clase A ideales.....	17
Figura 3.4 Formas de onda de tensión y corriente de drenador para amplificadores Clase B ideales.....	18
Figura 3.5 Formas de onda de tensión y corriente de drenador para amplificadores Clase C ideales.....	19
Figura 3.6 Línea de carga típica en amplificadores de potencia conmutados.....	19
Figura 3.7 Formas de onda de tensión y corriente de drenador para amplificadores Clase D ideales.....	20
Figura 3.8 Esquema básico de un amplificador Clase E.....	21
Figura 3.9 Formas de onda de tensión y corriente de drenador para amplificadores Clase E ideales.....	21
Figura 3.10 Esquema básico de un amplificador clase F.....	23
Figura 3.11 Formas de onda de tensión y corriente de drenador para amplificadores Clase F ideales.....	23
Figura 3.12 Estructura del transistor GaN HEMT.....	24
Figura 3.13 Transistor TGF2023-2 de TRIQUINT .....	25
Figura 4.1 - características RF del TGF2023-2-01.....	29
Figura 4.2 - características RF del TGF2023-2-02.....	29
Figura 4.3 Esquemático punto de trabajo TGF2023-2-01.....	30
Figura 4.4 Simulación punto de trabajo TGF2023-2-01.....	30
La figura 4.5 Características IV TGF2023-2-01.....	31
Figura 4.6 Esquemático punto de trabajo TGF2023-2-02.....	32
Figura 4.7 Simulación punto de trabajo TGF2023-2-02.....	32
La figura 4.8 Características IV TGF2023-2-02.....	33
Figura 4.9 Esquemático parámetros S TGF2023-2-01.....	34
Figura 4.10 Simulación Parametros S TGF2023-2-01.....	34
Figura 4.11 Esquemático parámetros S TGF2023-2-02.....	35
Figura 4.12 Simulación Parametros S TGF2023-2-02.....	35
Figura 4.13 Load Pull en la carta de Smith.....	36
Figura 4.14. Esquemático para la simulación de Load Pull TGF2023-2-01.....	36
Figura 4.15 valores introducidos para Load Pul.....	37
Figura 4.16 Resultado Load Pull 1.....	37
Figura 4.17 Resultado Load Pull 2.....	39
Figura 4.18 Valores introducidos para Load Pull TGF2023-2-02.....	39
Figura 4.19 Resultado Load Pull 1 .....	39
Figura 4.20 Resultado Load Pull 2.....	40
Figura 4.21 Esquemático de la optimización TGF2023-2-01.....	41
Figura 4.22 Valores introducidos para la optimización.....	42
Figura 4.23 Metas finales.....	42

Figura 4.24 Resultados optimización.....	43
Figura 4.25 Impedancias óptimas conseguidas.....	43
Figura 4.26 Valores introducidos para la optimización TGF2023-2-02.....	44
Figura 4.27 Metas finales.....	45
Figura 4.28 Resultados optimización.....	45
Figura 4.29 Impedancias óptimas conseguidas.....	45
Figura 4.30 Red de polarización.....	48
Figura 4.31 Esquemático del Amplificador.....	48
Figura 4.32 Esquemático del Amplificador.....	50
Figura 4.33 Impedancias de fuente Red3.....	50
Figura 4.34 Impedance Matching.....	50
Figura 4.35 Aspecto del archivo 'SL2'.....	51
Figura 4.36 Características 'Impedance Matching'.....	52
Figura 4.37 Red 3 ideal.....	52
Figura 4.38 Red 3 real.....	53
Figura 4.39 Impedancias que genera la red de salida una vez optimizadas.....	53
Figura 4.40 Potencia de entrada y de salida Red 3.....	54
Figura 4.41 Esquema de TGF2023_2_02 y Red 3.....	54
Figura 4.42 Parametros S del circuito compuesto por el TGF2023_2_02 y la Red 3.....	55
Figura 4.43 Potencia a la salida del TGF2023_2_02 y en la carga.....	55
Figura 4.44 impedancia de salida del TGF2023_2_02.....	56
Figura 4.45 Impedancia de entrada del TGF2023_2_02.....	56
Figura 4.46 Esquemático del amplificador.....	57
Figura 4.47 Impedancias de fuente y de carga.....	58
Figura 4.48 Red 2 ideal .....	58
Figura 4.49 Red 2 real.....	58
Figura 4.50 Impedancias.....	59
Figura 4.51 Potencia de entrada y de salida Red 2.....	59
Figura 4.52 Esquema de TGF2023_2_01 y Red 2.....	59
Figura 4.53 Parametros S del circuito compuesto por el TGF2023_2_01 y la Red 2.....	60
Figura 4.54 Potencia Red 2.....	61
Figura 4.55 Impedancia a la salida del TGF2023_2_01 y a la entrada del TGF2023_2_02.....	61
Figura 4.56 Impedancia de entrada del TGF2023_2_01 .....	61
Figura 4.57 Impedancia de carga Red 1 .....	62
Figura 4.58 Impedancias de carga.....	63
Figura 4.59 Red 1 ideal .....	63
Figura 4.60 Red 1 real .....	63
Figura 4.61 Impedancias.....	64
Figura 4.62 Potencia de entrada y de salida Red 1.....	63
Figura 4.63 Amplificador de potencia. ....	65
Figura 4.64 Ganancia amplificador.....	66
Figura 4.65 Adaptación del amplificador.....	66
Figura 4.66 P1dB a 6 GHz.....	67
Figura 4.67 P1dB a 7 GHz.....	67
Figura 4.68 P1dB a 8 GHz.....	67
Figura 4.69 P1dB a 9 GHz.....	68
Figura 4.70 Potencia de saturación a cada frecuencia.....	69
Figura 4.71 Ganancia comprimida cuando introducimos la potencia de saturación.....	69
Figura 4.72. Factor de estabilidad.....	70
Figura 4.73. Formulas de potencia.....	71
Figura 4.74. Formulas de eficiencia.....	71
Figura 4.75. En la figura superior la eficiencia y la PAE y en la inferior la eficiencia de cada etapa, a 6 GHz.....	71
Figura 4.76. En la figura superior la eficiencia y la PAE y en la inferior la eficiencia de cada etapa, a 7 GHz.....	71

Figura 4.77. En la figura superior la eficiencia y la PAE y en la inferior la eficiencia de cada etapa, a 8 GHz.....	72
Figura 4.78. En la figura superior la eficiencia y la PAE y en la inferior la eficiencia de cada etapa, a 9 GHz.....	72
Figura 4.79. Potencias con Pavs de 18 dBm.....	72
Figura 4.80. Consumo de los transistores.....	73
Figura 4.81. P1dB en punto de trabajo 2.....	73
Figura 4.82. Consumo de los transistores en el punto de polarización 2.....	74
Figura 5.2.A Circuito amplificador de potencia fabricado, bajo el microscopio.....	76
Figura 5.2.B. Transistor TGF2023_2_2 bajo el microscopio.....	76
Figura 5.2.C Circuito amplificador de potencia fabricado.....	77
Figura 5.1. Layout del amplificador de potencia.....	77
Figura 5.3 Montaje realizado para comprobar el correcto funcionamiento.....	78
Figura 5.4 Circuito sobre disipador y con ventiladores.....	79
Figura 5.5. Imagen del TGF2023_2_2 quemado.....	79

## ***Índice de tablas***

Tabla 4.1 Resultados Load Pull en el TGF2023_2_01.....	38
Tabla 4.2 Resultados Load Pull en el TGF2023_2_02.....	40
Tabla 4.3 Resultados optimización en el TGF2023_2_01.....	43
Tabla 4.4 Resultados optimización en el TGF2023_2_02.....	46
Tabla 4.5.1 Resultados optimización en el TGF2023_2_02.....	46
Tabla 4.5.2 Resultados optimización en el TGF2023_2_01.....	47
Tabla 4.6.1 Resultados optimización en el TGF2023_2_02 para una Pavs=22 dBm....	49
Tabla 4.6.2 Resultados optimización en el TGF2023_2_01 para una Pavs=10 dBm....	49
Tabla 4.7 GammaL del TFG2023_2_02.....	51
Tabla 4.8 Impedancias óptimas de la Red 2.....	56
Tabla 4.9 GammaL del TFG2023_2_01.....	57
Tabla 4.10 GammaS* del TFG2023_2_02.....	57
Tabla 4.11 Impedancias óptimas de la Red 2.....	62
Tabla 4.12 GammaS* del TFG2023_2_01.....	62
Tabla 4.13 Potencia en el punto de compresión 1 dB.....	68
Tabla 4.14 Potencia de saturación y ganancia comprimida.....	69

## ***Lista de acrónimos***

UWB: Ultra Wide Band

MIMO: Multiple-Input and Multiple-Output

GaN: Nitruro de Galio

WLAN: Wireless Local Area Network

WPAN: Wireless Personal Area Network

FCC: Federal Communication Commission

ETSI: European Telecommunications Standards Institute

CEPT: Conférence Européenne des administrations des Postes et des  
Télécommunications

NLOS: Non Line of Sight

HEMT: High Electron Mobility Transistor.

ADS: Advanced Design System

PMR: Personal Mobile Radio

DBP : Dispositivo Bajo Prueba

## ***Introducción***

El objetivo inicial de este proyecto es el diseño de un amplificador de potencia en UWB (Ultra Wide Band) que posteriormente se fabricará y se caracterizará. El propósito de este diseño es amplificar la señal de un oscilador local de un sistema MIMO (multiple-input and multiple-output). En este sistema las pérdidas del distribuidor del oscilador local que permite tener la misma referencia a todos los transmisores, son muy elevadas, superando los 15 dB, por esta razón se hace necesario amplificar la señal para compensar estas pérdidas. Se realizará utilizando tecnología microstrip y transistores de potencia en tecnología de Nitruro de Galio (GaN).

Dadas estas consideraciones y los requerimientos del sistema se establecieron unas especificaciones propias para el amplificador: un ancho de banda de operación entre 6 y 9 GHz, Una adaptación de entrada y salida mayor o igual a 15 dBm, ganancia mayor o igual a 20 dB, una potencia en el punto de compresión 1 dB mayor o igual a 33 dBm y una potencia de saturación mayor o igual a 36 dBm.

Este amplificador está diseñado para aplicaciones UWB, una tecnología en auge debido a los cambios y necesidades que tiene la sociedad para comunicarse. A lo largo de la historia, las tecnologías y los protocolos de transmisión han cambiado continuamente. Los motivos de estas innovaciones son diversos. Unas veces ha existido el deseo de transmitir una mayor información en el menor tiempo posible y otras por el deseo de crear una mejor adaptación al entorno existente. Ambos anhelos dieron lugar al nacimiento de esta tecnología UWB, en la que profundizaremos en el primer capítulo.

El amplificador diseñado, se usará para transmitir la señal del oscilador local a las M antenas que forman el transmisor del sistema MIMO  $M \times N$  como se detalla en el segundo capítulo, por lo que debe tener una gran potencia.

Con el fin de satisfacer las prestaciones requeridas, en particular la elevada ganancia, diseñaremos un amplificador de dos etapas, trabajando en clase AB debido al compromiso buscado entre alta eficiencia y linealidad. Utilizaremos dos transistores GaN, por la alta potencia de salida que es capaz de proporcionar y la alta frecuencia de operación. Todo ello se muestra en el tercer capítulo.

El desarrollo del proyecto, las diferentes decisiones tomadas como las polarizaciones de los transistores, el diseño de las redes de adaptación y otros pasos esenciales en el diseño se detallan en el cuarto capítulo, concluyendo con el esquemático final utilizado en la simulación.

En el capítulo quinto, se muestra el diseño definitivo mediante la representación del layout del circuito y los problemas que encontramos a la hora de realizar las medidas. Como conclusión en este último capítulo se exponen posibles líneas de trabajo futuras con las que progresar y avanzar en esta clase de amplificadores de potencia.

# 1. Tecnología UWB

## 1.1 Introducción

Las tecnologías inalámbricas de área local (WLAN) más utilizadas en la actualidad, como WI-FI y Bluetooth, fueron desarrolladas con el objetivo de interconectar sin hilos distintos dispositivos en un entorno de cortas distancias a unas velocidades moderadas. Sin embargo, estas tecnologías presentan aún serias limitaciones, entre las que destacan la baja velocidad de transmisión, la autonomía de funcionamiento y la seguridad [1]. Con el fin de mejorar notablemente estas deficiencias, aparece una tecnología, nueva en el ámbito civil, pero con gran tradición en el campo militar conocida como Ultra Wide-Band (UWB) o ultra banda ancha. UWB es una tecnología de radiofrecuencia que se ha desarrollado desde la década de los años 60 en empresas relacionadas con instituciones militares y gubernamentales norteamericanas. Es, por lo tanto, una tecnología muy probada, que ha demostrado su potencial en muchas aplicaciones y en diversos escenarios, algunos de los cuales se corresponden con los requisitos que exigen las nuevas generaciones de sistemas móviles de comunicaciones personales y entre dispositivos. Además, si bien inicialmente los equipos UWB eran muy caros debido a la utilización de componentes discretos en los circuitos, la situación ha cambiado radicalmente con la aparición de los circuitos integrados.

La Figura 1.1 muestra una comparativa de los sistemas inalámbricos actuales en la que se analizan dos características fundamentales: velocidad de transmisión y alcance [2].

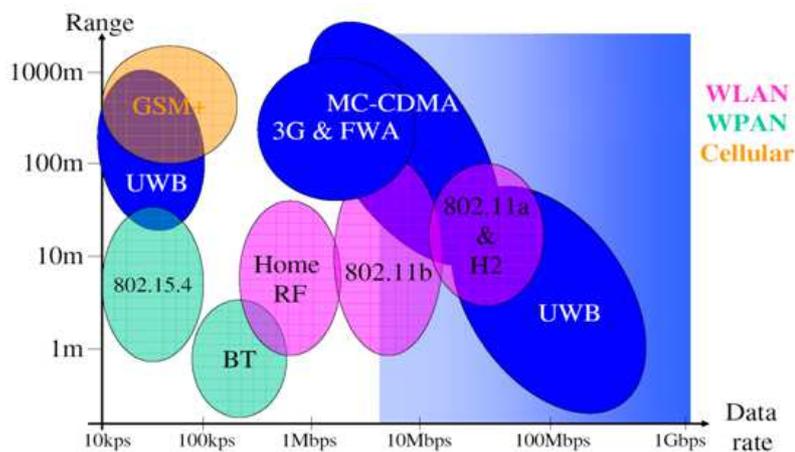


Figura 1.1 Comparativa de sistemas inalámbricos

No hay que olvidar que el éxito comercial de las tecnologías de comunicaciones inalámbricas depende enormemente de la porción del espectro radioeléctrico que las administraciones públicas asignen sea el adecuado. En EE.UU, la FCC (Federal Communication Commission), organismo regulador de las telecomunicaciones, sentó las bases de la tecnología UWB para uso civil. Los sistemas de UWB deben funcionar con un ancho de banda en el interior del margen de frecuencias que se extiende desde los 3,1 GHz hasta los 10,6 GHz, con una densidad espectral de potencia de emisión

máxima de -42,3 dBm/MHz [2]. Debido a la limitación de potencia impuesta por la FCC sobre las especificaciones de UWB, el alcance de estos sistemas es bastante reducido. Los estándares basados en tecnología UWB son el IEEE 802.15.3a, de alta tasa binaria, y el IEEE 802.15.4a de baja tasa binaria.

## 1.2 Definiciones y conceptos

Como definición UWB podemos establecer:

Cualquier dispositivo radio o inalámbrico cuyo ancho de banda 10 dB es igual ó superior a 500 MHz, ó con un ancho de banda fraccional igual ó superior al 20% definiendo el ancho de banda fraccional como:

$$AF = \frac{BW_{10dB}}{f_c} = \frac{f_H - f_L}{f_c}$$

Las Figuras 1.2 ,1.3 y 1.4 representan las diferencias en frecuencia y tiempo de los sistemas de ultra banda ancha y bandas más pequeñas.



Figura 1.2 Tipos de sistemas en función del ancho de banda.

El funcionamiento de UWB se basa en la transmisión de secuencias de pulsos extremadamente estrechos y de baja potencia, los cuales se sitúan de forma precisa en el tiempo (con posibles desviaciones inferiores al picosegundo). Como resultado se obtiene un espectro de banda ancha que debe cumplir la máscara de emisión, es decir, una limitación en potencia regulada para que no interfieran en otros sistemas que operen en el mismo rango de frecuencias.

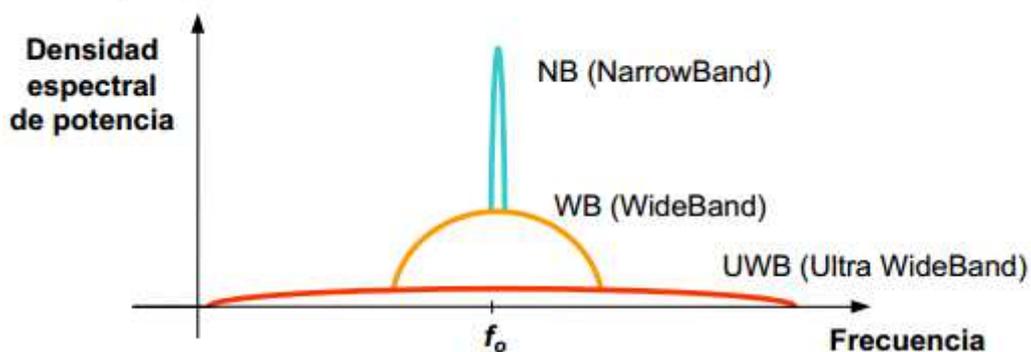


Figura 1.3 Tipos de sistemas en función del ancho de banda.

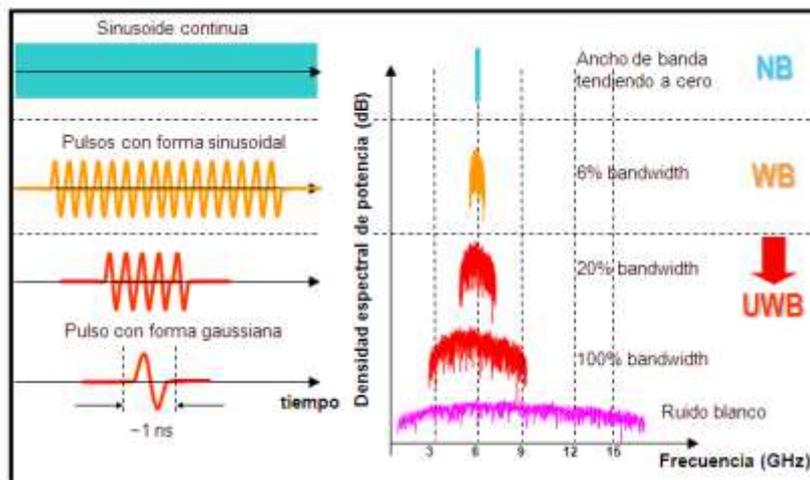


Figura 1.4 Tipos de sistemas en función del ancho de banda.

Esta limitación de potencia deja a los sistemas UWB para aplicaciones indoor de corto alcance pero con grandes tasas binarias, o bien para alcances mayores pero con menor capacidad [3]. Esta variedad de posibilidades se debe a su estructura en la capa física. Así, esa baja potencia de transmisión requiere una secuencia de varios pulsos de baja potencia para transmitir un bit de información y que reciben el nombre de tren de pulsos. A mayor número de pulsos transmitidos por bit, menor tasa binaria, pero mayor alcance conseguido.

En comparación con otro tipo de sistemas inalámbricos como WLAN, UWB proporciona una mayor velocidad de transmisión con una gran eficiencia en potencia, lo que permite el desarrollo de dispositivos portátiles de gran autonomía. En cambio su alcance es similar al que proporciona el sistema Bluetooth, debido principalmente a las limitaciones de potencia impuestas. Eliminando estas restricciones, el alcance de UWB se estima que podría ser similar o incluso superior al proporcionado por las tecnologías 802.11.

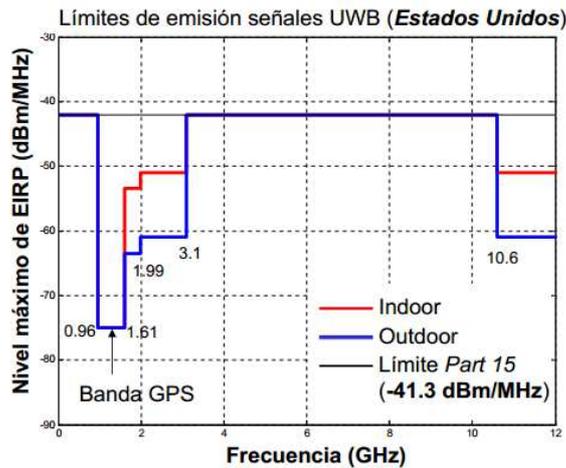
### 1.3 Regulación y estandarización

El espectro de UWB está dividido en:

- El espectro principal, situado desde los 3,1 GHz hasta los 10,6 GHz,
- Un espectro residual inferior de 0 a 3,1 GHz.
- Un espectro residual superior, idealmente situado desde 10,6 GHz hasta el infinito.

Existen varias máscaras de emisión dependiendo de la aplicación para la que se halla diseñado el sistema [4].

En la Figura 1.5 se presentan las máscaras de emisión. En Europa los órganos que se encargan de regular la tecnología radio UWB (UWB-RT) son básicamente dos: la ETSI (European Telecommunications Standards Institute) y la CEPT (Conférence Européenne des administrations des Postes et des Télécommunications). Por otro lado, las organizaciones ITU e ISO/IEC estudian otros mercados y trabajan juntas para poder asegurar un mercado global en el desarrollo de esta tecnología.



EIRP=Equivalent Isotropic Radiated Power

Figura 1.5 a. Máscara de emisión en EE.UU.

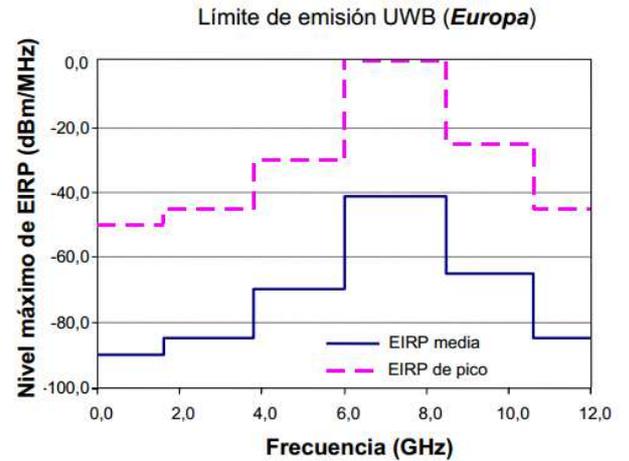


Figura 1.5 b. Máscara de emisión en Europa

## 1.4 Características

La tecnología UWB presenta una serie de ventajas indiscutibles frente a tecnologías competidoras como Bluetooth o WLAN. Sin embargo, también se enfrenta a una serie de retos tecnológicos derivados del propio sistema.

- Alta velocidad de transmisión de datos.

La tecnología UWB puede hacer cosas que los actuales sistemas de red inalámbrica no pueden. Lo más importante, UWB puede manejar aplicaciones que requieran un gran ancho de banda como el streaming de vídeo, más que cualquiera de los dos 802,11 o Bluetooth, ya que puede enviar datos a tasas mucho más altas. La tecnología UWB tiene una velocidad de transmisión de datos desde 53.3 Megabits por segundo hasta más de 1 Gigabits por segundo, esto se compara con una velocidad máxima de 11 megabits por segundo para 802.11b (a menudo denominado Wi-Fi), que es la tecnología que actualmente se utilizan en la mayoría de redes LAN inalámbricas, 54 megabits por segundo para 802.11a (que es Wi-Fi en 5MHz), y Bluetooth tiene una velocidad de transmisión de datos de alrededor de 1 megabit por segundo.

- Bajo consumo de energía.

En la transmisión de datos, dispositivos de UWB consumen menos de varias decenas de microwatts. Eso es un gran ahorro y la razón es que UWB transmite impulsos cortos constantemente en lugar de la transmisión de ondas moduladas continuamente como la mayoría de los sistemas de banda estrecha. Los chipsets no requieren conversión de Radio Frecuencia (RF) a Frecuencia Intermedia (IF), osciladores locales, mezcladores, filtros y otros. El bajo consumo de energía hace de UWB ideal para su uso en dispositivos a pilas, como cámaras y teléfonos celulares.

- Inmunidad a interferencia.

Debido a la baja potencia y alta frecuencia de transmisión, la interferencia agregada por UWB no es detectada por los receptores de banda estrecha. Su densidad espectral de potencia es igual o inferior al ruido de fondo de banda estrecha térmica. El bajo nivel de potencia de este modo no causa interferencias a los actuales sistemas inalámbricos caseros.

- Alta Seguridad.

Las comunicaciones UWB son muy seguras, puesto que es necesario conocer la secuencia de transmisión de los bits de información para poder escuchar las transmisiones. Además la relación señal a ruido es tan baja que las transmisiones son fácilmente confundidas con ruido ambiente o ruido de fondo. Asimismo las transmisiones pueden cifrarse sin ningún tipo de limitación y se pueden excluir de la escucha aquellos terminales que se hallen más alejados de una cierta distancia específica. Tampoco se tiene que sintonizar la transmisión, ya que no existe portadora.

- Rango razonable.

Un aspecto negativo de UWB es el alcance, ya que si se aumenta éste ha de ser a costa de disminuir la velocidad de transmisión, debido a las limitaciones de potencia. Se define 10 metros como la mínima distancia a la velocidad de 100Mbps, no obstante, UWB puede ir más allá. El alcance se ve además afectado por la presencia de obstáculos que tiendan a reflejar las señales, aunque también es cierto que la capacidad de UWB para atravesar estructuras u objetos es mucho mayor que la de otras.

- De baja complejidad y de bajo coste.

Bajo coste de transmisores y receptores (se puede usar tecnología CMOS para implementar un dispositivo UWB radio) y alta productividad, lo que marca esta tecnología como el futuro de las WPAN.

## 1.5 Áreas de aplicación

Para la transmisión sinusoidal, las ondas de baja frecuencia tienen la característica de poder atravesar las paredes, las puertas y las ventanas debido a que la longitud de onda es más larga que la del material que atraviesa (pues, según crece la frecuencia, la longitud de onda decrece y viceversa). Todo lo contrario pasa con ondas de alta frecuencia, que se reflejan en paredes y puertas, ya que su longitud de onda es mucho menor que la de estos materiales. Es por esta razón que hay muchas aplicaciones posibles en el campo de radares, como el rescate de víctimas enterradas, detección de minas terrestres, radares que atraviesan paredes o tierra, etc. Aunque, principalmente, el campo de aplicaciones civiles para el que inicialmente fue diseñado son las redes WPAN, es decir, la electrónica en el hogar o en la oficina [1], como ilustra la figura 1.6.

- Reemplazo de estándar IEEE 1394 en dispositivos multimedia (cámaras de fotos o vídeo, reproductores MP3,...) con conectividad inalámbrica.

- Permitir conectividad WUSB (Wireless Universal Serial Bus) de gran velocidad (periféricos de ordenador, como escáneres, impresoras o dispositivos de almacenamiento externo).

- Aplicaciones con uso de streaming de vídeo debido a la anchura de banda del sistema (528 MHz o 2736 MHz).

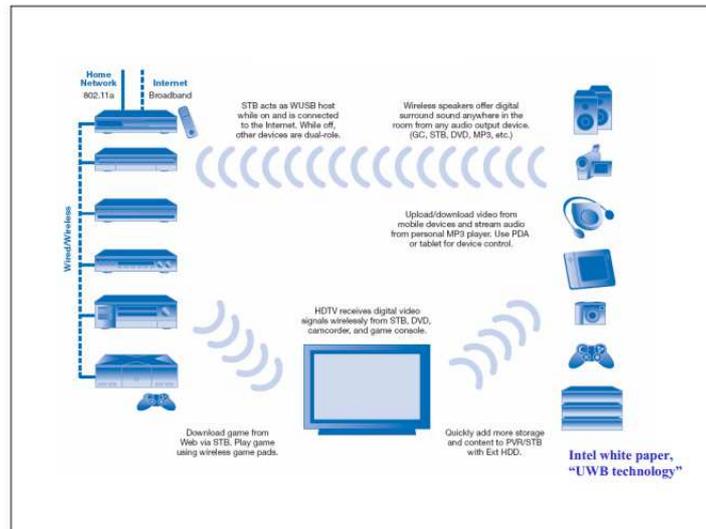


Figura 1.6 Uso de tecnología UWB en redes WPAN

## 1.6 Conclusiones:

UWB si bien es una tecnología antigua (usada principalmente para fines militares), es un estándar que está adquiriendo mucha popularidad, debido a que tiene una principal ventaja frente a bluetooth y WLAN, esta es el gran ancho de banda para transmitir datos (480 Mbps), además de ofrecer un bajo costo, penetrar en paredes gracias a su contenido en bajas frecuencias, ciclos de trabajo muy reducidos lo cual deriva en un bajo consumo, inmune a interferencias, reutilización del espectro lo cual permite tener más dispositivos conectados, baja inmunidad de potencia irradiada, alta seguridad y poca complejidad.

## **2.Sistemas MIMO**

### **2.1 Introducción**

Hace más de un siglo desde que el padre de la radiocomunicación James Clerk Maxwell comenzó a establecer sus bases teóricas en la propagación de ondas electromagnéticas o desde que el ingeniero Guillermo Marconi realizó la primera emisión trasatlántica radioeléctrica.

A lo largo de estos años las comunicaciones inalámbricas han avanzado a un ritmo vertiginoso en su constante afán de transmitir más información, más lejos y en el menor tiempo posible porque la actual era de la información demanda mejoras en este sentido para continuar creciendo.

Hasta ahora entre los mayores problemas que podían limitar las comunicaciones de radiofrecuencia encontramos el Teorema de Shannon-Hartley, que acota la capacidad máxima de un canal, el espectro de radio que es un recurso limitado y finito y no podemos olvidar que el canal radio es un medio hostil que degrada la calidad de las comunicaciones.

Todas estas razones convierten a los sistemas MIMO en una de las tecnologías más prometedoras, puesto que puede conseguir altas velocidades de transmisión, en las comunicaciones inalámbricas, sin necesidad de aumentar el ancho de banda disponible ni la potencia transmitida [5].

### **2.2 ¿Qué es un sistema MIMO?**

MIMO es un mecanismo que incrementa la eficiencia espectral de un sistema de transmisión inalámbrica por medio de la utilización del dominio espacial, aprovechando fenómenos físicos como la propagación multitrayecto para incrementar la velocidad de transmisión o reducir la tasa de error.

MIMO se basa en la utilización del dominio espacial, creando “canales espaciales” diferenciados entre el transmisor y el receptor. Para ello es necesario emplear múltiples antenas tanto en el transmisor como en el receptor. Estas antenas deben estar separadas por una distancia mínima que permita la creación de estos canales espaciales diferenciados [5].

MIMO se basa en el uso de canales espaciales que operan en la misma frecuencia, polarización y tiempo. Esos canales espaciales pueden crearse en condiciones de propagación con fuerte multitrayecto, por lo que MIMO es una tecnología destinada a sistemas de transmisión sin línea de vista (NLOS).

### **2.3 ¿Cómo funciona un sistema MIMO?**

El siguiente esquema de La Figura 2.1 resume una configuración MIMO 2x2:

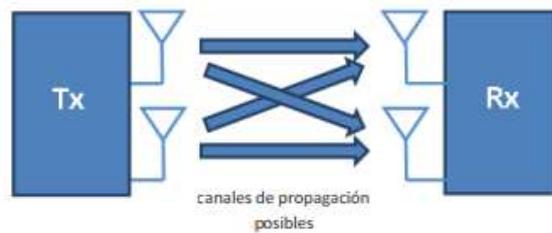


Figura 2.1 Esquema sistema MIMO

Tanto el transmisor como el receptor cuentan con dos antenas. Tal y como muestran las flechas, la señal transmitida por una antena es recibida por las dos antenas receptoras, por lo que la señal recibida en una determinada antena receptora es una combinación lineal de las señales transmitidas por cada antena transmisora. Las cuatro antenas operan en la misma frecuencia y polarización.

La tecnología MIMO logra mediante métodos matemáticos crear dos “canales espaciales” diferenciados, de modo que entre el transmisor y el receptor se crean dos canales independientes que operan en la misma frecuencia y al mismo tiempo por los que transmitir información. La transmisión físicamente se realiza a través de los cuatro canales de propagación mostrados en la figura anterior, pero matemáticamente es como si existieran dos canales independientes entre el transmisor y el receptor, como observamos en La Figura 2.2. Podríamos hablar por tanto de canales matemáticos, o canales virtuales, en contraste con los cuatro canales físicos que realmente existen entre el transmisor y el receptor [6].



Figura 2.2 Esquema sistema MIMO.

## 2.4 Ventajas de los sistemas MIMO

- Mejora la eficiencia espectral.

MIMO saca ventaja del multitrayecto, cada ruta del multitrayecto será tratada como un canal diferente, creando una especie de "canal virtual" sobre el cual se transmite la señal. Así esta tecnología mejora el rendimiento de los sistemas de comunicaciones tradicionales (SISO) multiplicando su eficiencia espectral.

- Reduce la tasa de error.

Los canales espaciales pueden emplearse para redundar la información, como si fuese transmitida por ambos canales simultáneamente. Si uno de los canales presenta alguna pérdida, probablemente el otro logre transmitir la señal. Es un método similar al concepto de “dos orejas oyen mejor que una”.

- Incrementa la velocidad de transmisión.

Los dos canales pueden emplearse para transmitir información diferente por cada uno de ellos, por lo que se duplica la velocidad de transmisión. En este caso no se reduda la transmisión, por lo que la tasa de error no mejora como en el caso anterior, pero se incrementa notablemente la velocidad de transmisión.

- Mejora la cobertura.

Debido a las técnicas de diversidad podemos alcanzar mayores distancias sin aumentar la potencia [7].

## 3 Amplificadores de potencia

Existen diferentes tipos de amplificadores que pueden ser clasificados en dos grupos atendiendo a si funcionan linealmente o no.

Es importante conocer los principales parámetros que comúnmente son usados cuando se habla de amplificadores de potencia, así como las distintas clases de amplificación que son comúnmente utilizadas.

Las clases conmutadas, cuyo punto de trabajo se encuentra por debajo de la zona de corte (pinchoff), serán las que más rendimiento tendrán pero las menos lineales, mientras que las clases cuyo punto de trabajo se encuentra en la zona de saturación, serán las más lineales, en particular la Clase A, aunque su eficiencia será la más baja.

La idea para maximizar la eficiencia en las clases de amplificación conmutadas es evitar que coincidan tensiones no nulas con corrientes no nulas y eso sólo ocurre en los transitorios de conmutación, concretamente cuando el conmutador está pasando de un estado a otro. De esta manera, al minimizarse este efecto, el resto de los ciclos, tendrán tensión o corriente nulas, siendo la potencia disipada nula.

### 3.1 Parámetros

#### 3.1.1 Adaptación

Coefficiente de onda estacionaria, SWR (*Standing Wave Ratio*), Relación de onda estacionaria), define la capacidad de interconexión que tiene el amplificador o etapa amplificadora.

$$SWR = \frac{1 + \rho}{1 - \rho} \quad (1)$$

Siendo  $\rho$  el coeficiente de reflexión que se define como:

$$\rho = \frac{Z - Z_0}{Z + Z_0} \quad (2)$$

#### 3.1.2. Ruido

El ruido a la entrada se modela como una resistencia a una cierta temperatura que produce una potencia de ruido. La potencia disponible es independiente de esta resistencia con la que se modela el ruido.

$$N = KTB \quad (3)$$

La figura de ruido representa el ruido que genera un dispositivo, en este caso un amplificador.

$$\begin{aligned} F &= 10 \cdot \log \left( \frac{(S/N)_{IN}}{(S/N)_{OUT}} \right) = 10 \cdot \log \left( \frac{P_{N_{out}}}{G \cdot P_{N_{in}}} \right) = 10 \cdot \log \left( \frac{N_i + GKB}{GKB} \right) \\ &= 10 \cdot \log \left( 1 + \frac{N_i}{GKB} \right) \end{aligned}$$

Para el caso en el que se tienen varias etapas conectadas en cascada, la figura de ruido total vendrá dada por la siguiente expresión, conocida como Fórmula de Friis.

$$F = F_1 + \frac{F_2 - 1}{G_1} + \frac{F_3 - 1}{G_1 \cdot G_2} + \dots + \frac{F_{n-1} - 1}{G_1 \cdot G_2 \cdot \dots \cdot G_{n-1}} \quad (5)$$

La medida de ruido se define como el factor de ruido que se obtiene cuando se conectan infinitos de ellos en cascada y viene dado por la siguiente expresión.

$$M = \frac{F - 1}{1 - 1/G} \quad (6)$$

Como se puede ver, demuestra que un amplificador con bajo factor de ruido no garantiza una baja medida de ruido.

La manera equivalente de medir el ruido viene dada por la temperatura equivalente de ruido. Esta temperatura equivalente de ruido se suele situar a la entrada del sistema. Por tanto, la potencia de ruido a la salida vendrá dada por la expresión 7.

$$N_o = K \cdot G \cdot (T_o + T_e) \cdot B \quad (7)$$

Estando relacionado con el factor de ruido mediante la expresión 8.

$$F = 1 + T_e/T_o \Leftrightarrow T_e = (F - 1) \cdot T_o \quad (8)$$

### 3.1.3. Estabilidad

Otro estudio indispensable al que se le suele someter a un amplificador es el estudio de estabilidad. Es importante que el circuito diseñado sea estable para todo el rango de frecuencias de trabajo ya que, de lo contrario, el circuito oscilará, comportándose por tanto, como un oscilador en vez de como un amplificador.

Para que en una red de dos puertos no exista oscilación, es decir, para que sea incondicionalmente estable, se debe dar la condición de que la parte real de la impedancia vista a la entrada y a la salida hacia dentro de la red de dos puertos, sea mayor que cero para toda carga pasiva situada a la entrada y a la salida para todas las frecuencias de trabajo. Por tanto, hay que identificar qué valores del coeficiente de reflexión en la carga hacen el coeficiente de reflexión a la entrada mayor o igual que uno. Se conseguirá por tanto que el circuito sea incondicionalmente estable cuando el módulo de los coeficientes de reflexión a la entrada y a la salida, tanto visto hacia fuera como hacia dentro de la red de dos puertos, sea menor que uno para todas las frecuencias de trabajo [1].

Cuando un circuito es potencialmente inestable, puede haber valores de los coeficientes de reflexión de la fuente y de la carga para los cuales las partes reales de la impedancia de entrada y de salida sea positiva, siendo así el circuito estable para esa impedancia de entrada y salida determinada. Esos valores de los coeficientes de reflexión a la entrada y a la salida pueden ser determinados mediante un método gráfico empleando la carta Smith y dibujando sobre ella círculos de estabilidad de entrada y de salida. Estos círculos delimitarán ciertas áreas en las cuales, las impedancias que contengan, en su intersección con la carta Smith, serán aquellas que provoquen inestabilidad

Para estudiar la estabilidad se introduce el factor de Rollet que viene dado por la siguiente expresión.

$$K = \frac{1 + |\Delta|^2 - |S_{11}|^2 - |S_{22}|^2}{2 \cdot |S_{12} \cdot S_{21}|} \quad (9)$$

Donde  $\Delta$  es:

$$\Delta = S_{11} \cdot S_{22} - S_{12} \cdot S_{21} \quad (10)$$

De este modo se establecen varios criterios para determinar la estabilidad de un circuito.

Cuando el factor de Rollet (K), es mayor que la unidad, el circuito será estable, aunque esta no es una condición suficiente para determinar que el circuito sea incondicionalmente estable. Para que esto sea así tendrá que cumplirse también que  $|\Delta|$  sea menor o igual que la unidad. De lo contrario, si  $|\Delta|$  es mayor que la unidad, el circuito será condicionalmente estable.

Por otro lado, cuando se da que  $0 < K < 1$ , el transistor será potencialmente inestable, teniendo círculos de estabilidad de entrada y salida que intersecaran la frontera de la carta Smith.

Cuando K valga  $-1 < K < 0$ , la mayoría de la carta Smith resultará ser parte de la región inestable. Y, por último, cuando  $K < -1$ , el circuito será inestable y la única manera de estabilizarlo será mediante técnicas de *padding* que consisten en la adaptación resistiva.

De este modo se introducen pérdidas, generalmente en la entrada, para así reducir el factor  $A \cdot \beta$  y tratar así de que no se cumplan las condiciones de Barkhausen necesarias para que se produzcan oscilaciones.

Estas técnicas de *padding* consiguen aumentar el valor de K, aunque existe la opción de poner un condensador en paralelo con la resistencia de *padding* para que suba el valor de K sobre todo en bajas frecuencias ya que a altas frecuencias el condensador cortocircuitará a la resistencia.

### 3.1.4. Relaciones de ganancia de potencia en amplificadores

De las diferentes relaciones de potencia surgen tres tipos distintos de ganancias que se definen a continuación.

La ganancia de transducción define la capacidad de amplificación de un amplificador o etapa amplificadora.

$$G(dB) = 10 \cdot \log \left( \frac{P_L}{P_{as}} \right) \quad (11)$$

Siendo

- PL: Potencia entregada a la carga.
- Pin: Potencia entregada al cuadripolo cargado.
- Pas: Potencia disponible en el generador.

$$P_{as} = P_{in} |_{r_L = r_S^*} \quad (12)$$

- Pan: Potencia disponible a la salida del cuadripolo

$$P_{\text{out}} = P_L |_{\Gamma_L = \Gamma_{\text{out}}} \quad (13)$$

Comúnmente se habla indistintamente de "ganancia" refiriéndose a la ganancia de transducción.

Para que se pueda asumir la expresión (11) es necesario que tanto la entrada como la salida del amplificador estén perfectamente adaptadas. Por tanto, esta ganancia es dependiente de la impedancia de entrada y de salida, así como de la matriz de parámetros S que tenga el cuadripolo.

La ganancia de potencia se define cuando existe adaptación conjugada a la entrada. Se define según la siguiente expresión.

$$G_p = 10 \cdot \log \left( \frac{P_L}{P_{\text{in}}} \right) \quad (14)$$

Esta ganancia dependerá por tanto de la impedancia de salida y de la matriz de parámetros S del cuadripolo.

La ganancia disponible se define cuando se comparan las potencias disponibles a la entrada y a la salida, existiendo adaptación conjugada a la salida. Se define según la siguiente expresión.

$$G_A = 10 \cdot \log \left( \frac{P_{\text{out}}}{P_{\text{in}}} \right) \quad (14)$$

Esta ganancia dependerá de la impedancia de entrada y de la matriz de parámetros S del cuadripolo [8].

También se define otro parámetro llamado Máxima Ganancia Disponible (MAG, *Maximum Available Gain*, Máxima ganancia disponible). Esta ganancia se define como la ganancia de transducción en condiciones de adaptación simultánea a la entrada y a la salida. Sólo se puede obtener cuando el factor de Rollet es mayor que la unidad, es decir, cuando el cuadripolo sea adaptable.

$$MAG = \left| \frac{S_{21}}{S_{12}} \right| \cdot (K \pm \sqrt{K^2 - 1}) \quad (15)$$

La ganancia será máxima por tanto cuando exista simultáneamente estabilidad incondicional y adaptación conjugada a la entrada y a la salida.

### 3.1.5. Eficiencia o Rendimiento

Otro parámetro básico, y que se perseguirá optimizar, es la eficiencia de conversión de energía del dispositivo. Para ello se llegará incluso a sacrificar la linealidad del sistema.

Se definen dos tipos de eficiencia, uno en el que solo se compara la potencia de salida que entrega el amplificador con la tensión de alimentación y otra (PAE (Power Added Efficiency)) en la que a esta comparación se la añade la potencia de entrada al amplificador.

$$\eta_{DC} = \frac{P_{out}}{P_{DC}} [\%] \quad (17)$$

$$PAE = \frac{P_{out} - P_{in}}{P_{DC}} [\%] \quad (18)$$

De este modo, si se da el caso en que la ganancia del dispositivo es elevada, se puede realizar la siguiente aproximación:

$$PAE \approx \eta_{DC} \quad (16)$$

El rendimiento definido como  $\eta_{DC}$  es también conocido como rendimiento de colector. Para entender esto bien, conviene realizar un simple balance de potencias en el transistor. Para ello se definen dos potencias entrantes al amplificador, la de la señal de excitación y la señal continua de alimentación. Del mismo modo se definen dos potencias salientes, una la que entrega el amplificador a su salida y otra que se disipa en forma de calor.

$$P_{IN} + P_{DC} = P_{OUT} + P_D \quad (17)$$

De este modo se puede observar que la potencia disipada en forma de calor por el transistor será menor cuanto mayor sea su eficiencia, ya que esto implicará una mayor potencia entregada a la salida respecto a una menor potencia de entrada.

### 3.1.6 El punto de compresión a 1 dB

El punto de compresión a 1 dB en un amplificador se define como el punto en la curva de ganancia del dispositivo tal que la potencia aplicada a la entrada, hace que a la salida tengamos una potencia que es 1 dB inferior a la que tendríamos si el dispositivo fuese “infinitamente lineal”.

Dicho de otra manera, si la ganancia del dispositivo en pequeña señal (en zona lineal) es de X dB, la ganancia cuando hemos alcanzado el punto de compresión a 1 dB será de (X-1) dB. Este parámetro nos da información sobre cómo de lineal es el dispositivo[9].

La mejor manera de entenderlo es mediante la siguiente Figura 3.1

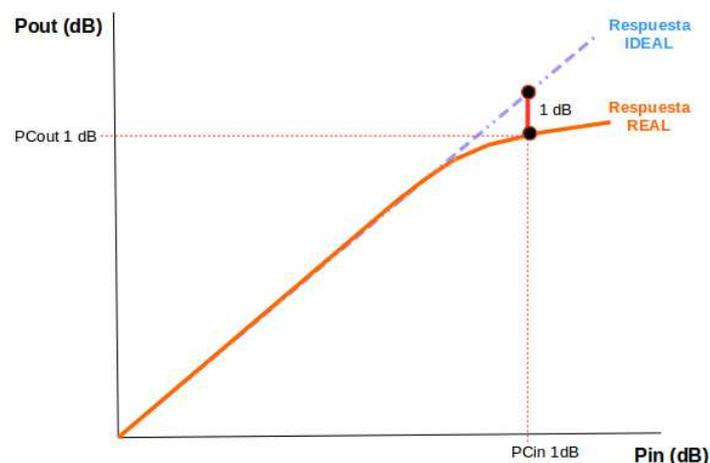


Figura 3.1 Punto de compresión 1dB

Como vemos, llega un momento en que la respuesta real del dispositivo (en color naranja) deja de ser lineal y se va alejando poco a poco de la hipotética respuesta ideal (en color azul). El punto de compresión a 1 dB se da cuando la diferencia entre ambas curvas es precisamente de 1 dB.

### 3.1.7. Capacidad de potencia normalizada de salida

Se define como la potencia de salida de radiofrecuencia que se puede obtener sin exceder la corriente y tensión de pico del colector. En este caso se intentará optimizar de manera que su valor sea lo más cercano a la unidad como sea posible. Este parámetro será un buen indicador del nivel de aprovechamiento de las diferentes características del transistor. Hay que resaltar que un valor próximo a la unidad no implica que el rendimiento del dispositivo sea también elevado.

$$P_{max} = \frac{P_{Omax}}{V_{Cmax} \cdot I_{Cmax}} \quad (21)$$

## 3.2 Clases de amplificadores de potencia

Actualmente se dice que los amplificadores de potencia operan en dos categorías distintas: lineales o no lineales. En la primera el transistor actúa como una fuente de corriente mientras que en el último actúa como un conmutador.

### 3.2.1 Amplificadores de potencia lineales.

En Amplificadores lineales, el transistor opera como una fuente de corriente controlada por tensión, como en la forma tradicional. Cada una de las diferentes clases se determina basándose en el ángulo de conducción, el cual es definido como la porción de periodo entero ( $2\pi$ ) en la que el transistor conduce corriente no nula en el drenador.

Los diseñadores pueden elegir diferentes ángulos de conducción desde 0 hasta  $2\pi$  y las correspondientes clases, cambiando la tensión de polarización y el nivel de potencia de entrada.

#### Clase A

El punto de polarización para los transistores Clase A está localizado en el centro de la característica IV del transistor como se muestra en la Figura 3.2. Para la condición de operación en el pico de potencia, la tensión de DC es seleccionada en el centro entre la tensión de codo y la tensión máxima permitida del transistor. También la corriente de DC es seleccionada en el centro entre cero y la máxima corriente permitida. La línea de carga del amplificador esta por tanto centrada en el punto de polarización. Las típicas formas de onda de tensión y corriente son mostradas en la Figura 3.3. Se puede apreciar que el transistor conduce corriente de drenador todo el tiempo, lo cual significa que el ángulo de conducción es  $2\pi$ .

Los amplificadores de Clase A están siempre operando en la región de saturación como se muestra en la Figura 3.1, la corriente de salida debería seguir la misma forma de onda que la tensión de entrada con mínima distorsión. Esto indica la alta linealidad de los amplificadores Clase A. Sin embargo el problema más serio de este tipo de amplificadores es la baja eficiencia, estando el punto de polarización en el centro de la característica IV, altos valores de corriente fluyen cuando la tensión es alta simultáneamente. Esto genera disipación de potencia en el transistor, no en la carga de

salida. Actualmente, los amplificadores de potencia Clase A permiten una eficiencia máxima de drenador teórica del 50%. Esta baja eficiencia limita la aplicación de la operación Clase A para amplificadores de baja potencia o amplificadores que requieren una elevada linealidad.

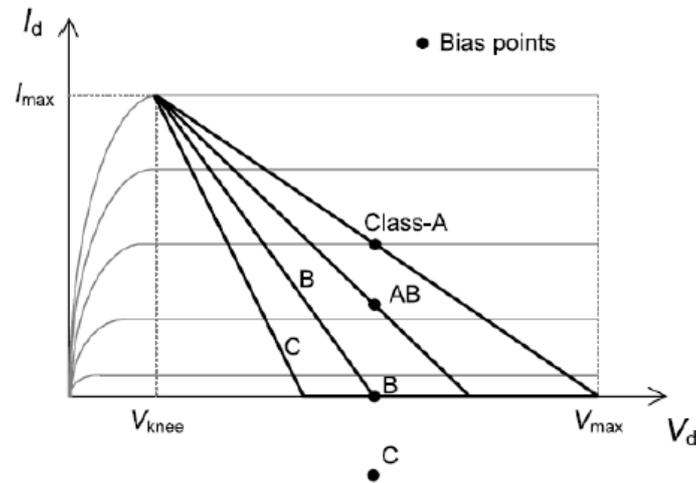


Figura 3.2 Puntos de polarización y líneas de carga de los amplificadores lineales

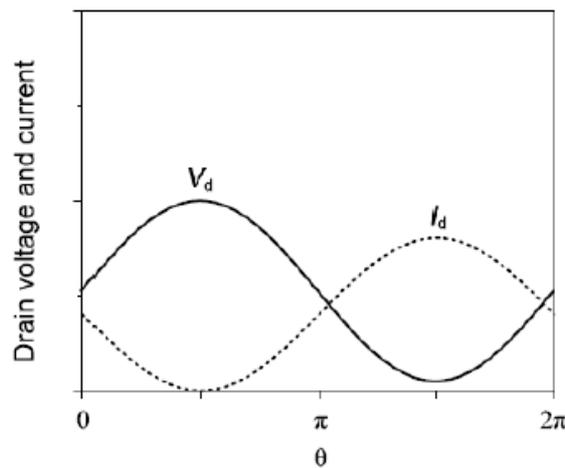


Figura3.3 Formas de onda de tensión y corriente de drenador para amplificadores Clase A ideales

### Clase B, AB

La polarización de puerta en un amplificador Clase B está localizada en la tensión umbral del transistor, mientras la polarización de drenador es similar que la de un amplificador Clase A, como muestra la Figura 3.2. Cuando el transistor conduce una entrada sinusoidal, esta activado durante la mitad del tiempo de conducción. Para la otra mitad del tiempo el transistor está apagado y la línea de carga sigue la sección de corriente nula. Consecuente, el ángulo de conducción de un amplificador Clase B es  $\pi$ , y la forma de onda de la corriente de drenador llega a ser media senoide como se muestra en la Figura 3.4. La máxima eficiencia de drenador conseguida en condiciones de máxima potencia es del 78.5 %. Los amplificadores de potencia de clase B, están usualmente configurados como un par push-pull, el cual combina medias sinusoides desde cada amplificador, formando a la salida una onda sinusoidal.

La clase AB es otra clase de operación comúnmente usada para amplificación lineal. El punto de polarización está localizado entre un Clase A y B. Su ángulo de conducción estará por lo tanto entre  $\pi$  y  $2\pi$ , y la máxima eficiencia del drenador entre el 50% y 78.5%. Esta clase de operación es ampliamente empleada para amplificadores en aplicaciones de comunicaciones debido al compromiso buscado entre alta eficiencia y linealidad.

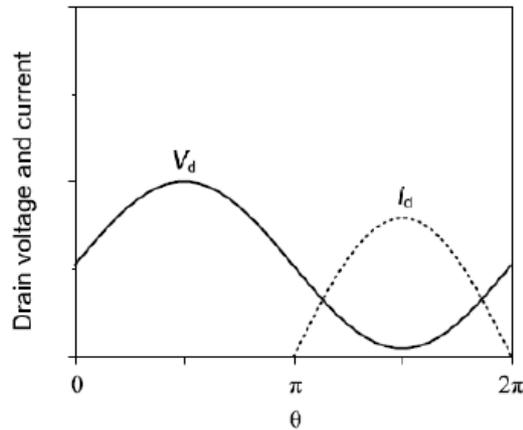


Figura 3.4 Formas de onda de tensión y corriente de drenador para amplificadores Clase B ideales.

### Clase C

La polarización de puerta para un Clase C está localizada por debajo de la tensión umbral, por lo que el ángulo de conducción será menor que  $\pi$ . La Figura 3.5 muestra las formas de onda de tensión y corriente de drenador en un amplificador clase C típico. La forma de onda de la corriente es distorsionada frente a la senoide o media senoide en las clases A o B, lo cual degrada severamente la linealidad. Sin embargo a costa de esta baja linealidad, los amplificadores Clase C pueden alcanzar alta eficiencia, típicamente 75-80%.

La eficiencia de drenador aumenta a medida que el ángulo de conducción decrece, y puede lograr un 100% de eficiencia de drenador en principio, cuando el ángulo de conducción llega a ser cero. Desafortunadamente, esta condición de operación no es práctica ya que la potencia de salida también llega a ser cero con un ángulo de conducción nulo. Debido a la alta eficiencia, la Clase C es ampliamente utilizada en amplificadores de alta potencia para aplicaciones de transmisión CW y FM.

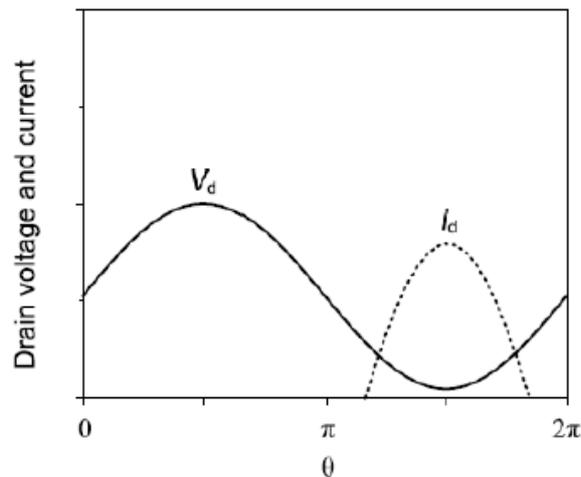


Figura 3.5 Formas de onda de tensión y corriente de drenador para amplificadores Clase C ideales.

### 3.2.2 Amplificadores de potencia en modo Conmutado

Son no lineales, pero consiguen altas eficiencias, ya que funcionan como un conmutador, minimizando con ello la pérdidas de potencia en el transistor. Funcionan haciendo la tensión drenador-fuente cero cuando por el conmutador fluye corriente (interruptor en ON), y forzando la corriente a cero cuando existe diferencia de tensión entre los terminales drenador-fuente (interruptor en OFF).

El transistor está altamente saturado por una señal de gran amplitud a la entrada, estando el dispositivo polarizado cerca del corte. Las formas de onda de tensión y corriente se ven recortadas por estas dos condiciones, consiguiendo así el comportamiento de conmutador, y alcanzando el 100% de eficiencia de drenador teórica. Sin embargo muchos mecanismos de pérdidas, como las pérdidas óhmicas y las pérdidas de descarga, degradan la eficiencia, presentando finalmente el transistor una línea de carga que se aleja ligeramente de la idealidad conmutada como se muestra en la figura 3.6.

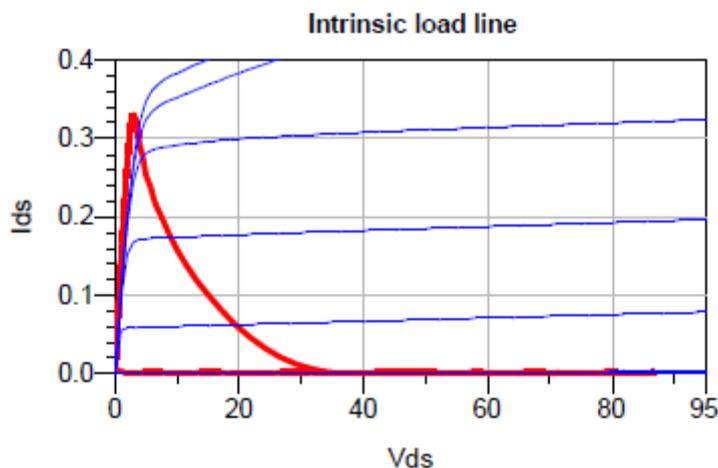


Figura 3.6 Línea de carga típica en amplificadores de potencia conmutados.

### Clase D

Usa dos transistores normalmente conduciendo en push-pull, esto es, están alternativamente conmutando a encendido y apagado. Debido a este funcionamiento la tensión de drenador (Clase D en modo tensión) o la corriente de drenador (Clase D en modo corriente) se modela con forma de onda rectangular.

La circuitería de salida contiene un filtro paso banda que genera una salida sinusoidal a partir de la forma de onda rectangular en el terminal de drenador. La Figura 3.7 muestra las formas de onda de tensión y corriente ideales donde se puede apreciar que no hay solapamiento entre ellas, lo que proporciona un 100% de eficiencia de drenador.

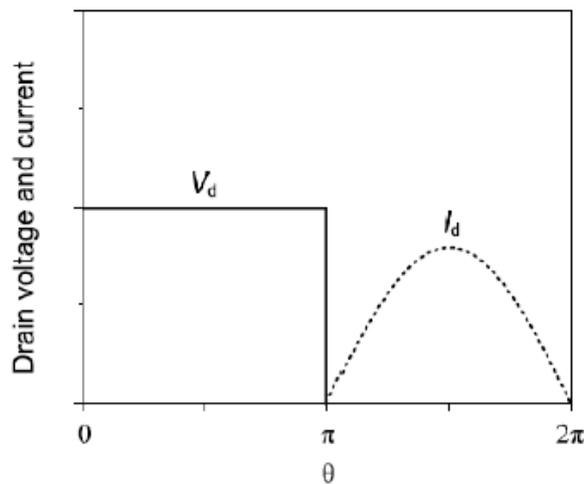


Figura 3.7 Formas de onda de tensión y corriente de drenador para amplificadores Clase D ideales.

Sin embargo los amplificadores Clase D reales sufren pérdidas de descargas generadas en la capacidad de salida del transistor. Cuando el interruptor está activado, la carga almacenada en la capacidad de salida del transistor se descarga instantáneamente a través del interruptor activo. La pérdida de potencia con esta descarga es calculada como:

$$P_{\text{loss}} = 2 \cdot C_{\text{out}} \cdot V_{\text{dc}}^2 \cdot f$$

Donde  $C_{\text{out}}$ ,  $V_{\text{dc}}$  y  $f$  son la capacidad de salida del transistor, la tensión de alimentación DC, y la frecuencia de operación, respectivamente. Como se puede observar en la ecuación las pérdidas de potencia se incrementan con elevadas tensiones de alimentación y alta frecuencia. Por ello el clase D es raramente utilizado para amplificadores de potencia a altas frecuencias por encima de VHF.

### Clase E

Es una de las operaciones en modo conmutado más populares debido a su alta eficiencia y simple circuitería. Usualmente, un único transistor es empleado como un interruptor aunque la operación en push-pull también es posible.

El esquema básico de un amplificador clase E se muestra en la Figura 3.8.

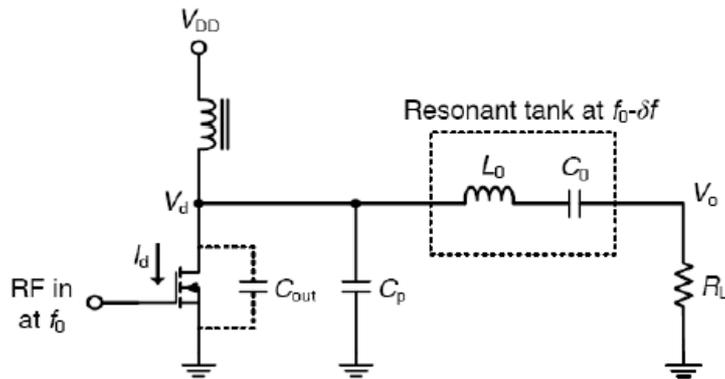


Figura 3.8 Esquema básico de un amplificador Clase E

El transistor opera como un interruptor ideal, pero en la práctica incluye una pequeña resistencia  $R_{on}$  y capacidad de salida, representada por  $C_{out}$ . La capacidad  $C_p$  conectada externamente, se carga y descarga con la capacidad de salida del transistor siguiendo el ciclo de RF y modelando las formas de onda de tensión y corriente de drenador para fijar la operación Clase E óptima.

Cuando el interruptor está apagado, las capacidades se descargan y las subidas y caídas de la tensión de drenador  $V_d$  se producen en ausencia de corriente de drenador  $I_d$ .

Cuando el interruptor está encendido, la corriente sube suavemente sin tensión a través de las capacidades. Las formas de onda de tensión y corriente para una operación Clase E ideal son mostradas en la Figura 3.9. Evitando el solapamiento de tensión y corriente, se pueden lograr eficiencias de drenador ideales del 100%.

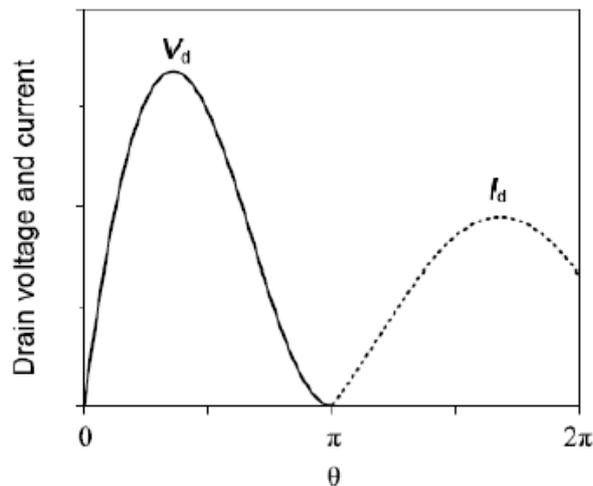


Figura 3.9 Formas de onda de tensión y corriente de drenador para amplificadores Clase E ideales.

El circuito resonante serie bloquea la tensión DC y los armónicos superiores, dejando sólo la componente fundamental.

Un punto importante a tener en cuenta en este circuito resonante es que debería diseñarse de forma que la frecuencia resonante difiera ligeramente de la frecuencia de la

señal de entrada. Por ello se requiere una pequeña inductancia adicional llamada  $L_{detuning}$ , la cual hace que la frecuencia resonante sea un poco más pequeña que  $f_0$ .

$$L_0 = L_{res} + L_{detuning}$$

Donde  $L_{res}$  es la inductancia para tener una resonancia exactamente a  $f_0$  con  $C_0$

$$f_0 = \frac{1}{2 \cdot \pi \cdot \sqrt{L_{res} \cdot C_0}}$$

La inductancia "detuning" hace que la tensión de drenador baje a cero con pendiente nula respecto al tiempo, cuando el interruptor es activado. Estas condiciones se conocen como ZVS (conmutación de tensión nula) y ZdVS (conmutación con pendiente de tensión nula), las cuales juegan un papel significativo en la eliminación de las pérdidas por descarga de los condensadores  $C_{out}$  y  $C_p$ . Asumiendo las óptimas condiciones de operación, que la forma de tensión satisfaga las condiciones ZVS y ZdVS y que el ciclo de conmutación sea 0.5, se han desarrollado las siguientes ecuaciones de diseño.

$$C_p + C_{out} = \frac{0.1836}{2 \cdot \pi \cdot f_0 \cdot R_L}$$

$$L_{detuning} = \frac{1.1525 \cdot R_L}{2 \cdot \pi \cdot f_0}$$

Donde  $R_L$  es la resistencia de carga y  $f_0$  es la frecuencia de operación. En la ecuación la capacidad requerida decrece con la frecuencia de operación. A elevadas frecuencias de operación, la capacidad de salida del transistor  $C_{out}$  puede ser suficiente grande para satisfacer la ecuación y la capacidad externa  $C_p$  normalmente no es conectada.

### Clase F

Es básicamente una modificación del Clase B con múltiples filtros resonantes a los armónicos. La forma de onda de tensión sinusoidal de un clase B es moldeada a una forma rectangular en el clase F con una apropiada sintonización de los armónicos: cortocircuito para todos los armónicos pares y circuito abierto para todos los armónicos impares. La Figura 3.11 muestra las formas de onda ideales de tensión y corriente para amplificadores Clase F, donde no hay solapamiento entre ellas por lo que se conseguirá idealmente una eficiencia de drenador del 100%. El amplificador Clase F es implementado con filtros rechazo de banda, como se muestra en la Figura 3.10.

Obviamente el circuito de salida de los amplificadores Clase F es muy complicado si queremos acercarnos a formas de onda de tensión y corriente ideales. Sin embargo, en la práctica los filtros armónicos son normalmente empleados solo hasta el tercer armónico degradando ligeramente la eficiencia. El Clase F-1 es el modo dual de la operación Clase F. Terminando en circuito abierto todos los armónicos pares y en cortocircuito todos los armónicos impares, las ondas de tensión y corriente son intercambiadas respecto a las de un Clase F, es decir, se modelan formas de onda de media senoide en tensión y corriente rectangular [10].

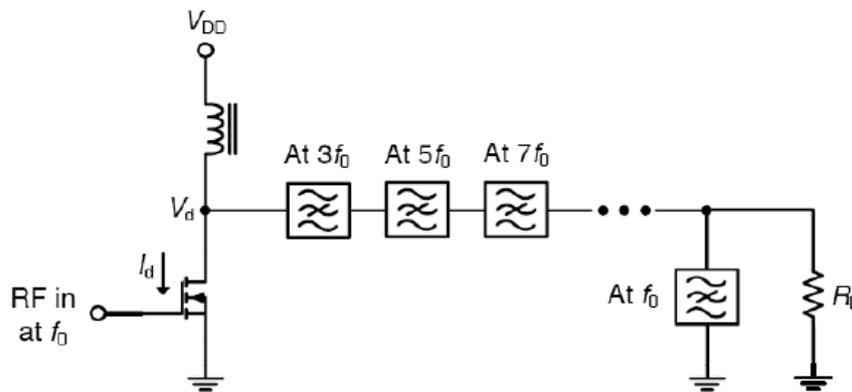


Figura 3.10 Esquema básico de un amplificador clase F

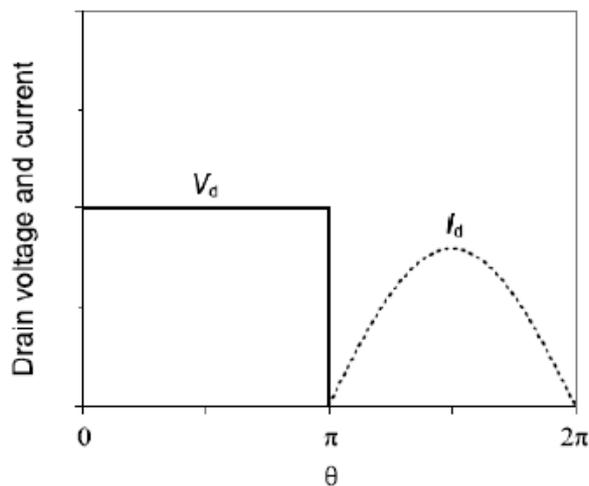


Figura 3.11 Formas de onda de tensión y corriente de drenador para amplificadores Clase F ideales

### 3.3 Transistores GaN

#### 3.3.1 Introducción

En este capítulo se hará una breve introducción a los transistores GaN empleados en los amplificadores de potencia modernos y particularmente del tipo de transistor empleado en este proyecto. Para ello, se analizarán las ventajas e inconvenientes que aportan estos transistores así como una comparación de los mismos con otras tecnologías tales como los transistores de Silicio (Si) o de Arseniuro de Galio (GaAs).

Por último se describirán algunas aplicaciones donde las principales características de estos amplificadores son especialmente beneficiosas.

Los transistores de efecto de campo, FET, son dispositivos de estado sólido en los que un campo eléctrico controla el flujo de los portadores mayoritarios en un canal de conducción. Dentro de los transistores FET se distinguen tres clases: los de homounión ó JFET (Junction Field Effect Transistor) basados en una unión PN que controla los

portadores; el basado en una unión metal-semiconductor llamado MESFET (Metal Semiconductor Field Effect Transistor) y, por último, los de alta movilidad de electrones llamados HEMT (High Electron Mobility Transistor, transistor de alta movilidad de electrones), que será la clase usada en el presente proyecto.

La principal característica de los transistores HEMT es que tienen un canal de conducción bidimensional. La corriente total en este canal bidimensional se deberá únicamente a los portadores mayoritarios, que, en este caso, al ser un material semiconductor tipo N, serán electrones.

En la Figura 3.12 se observa un esquema que ayudará a comprender la configuración de las distintas partes que componen un transistor GaN [11].

Los transistores FET son dispositivos de tres terminales en los que la magnitud de la corriente que fluye entre fuente y drenador es controlada por la puerta que tiene un diodo Schottky [12].

Por tanto, al aplicar tensión en la puerta, ésta controla el flujo de carga entre drenador y fuente. De hecho, estos dispositivos se denominan “normally-on” [13] ya que existe densidad de corriente entre fuente y drenador sin necesidad de aplicar ninguna tensión a la puerta.

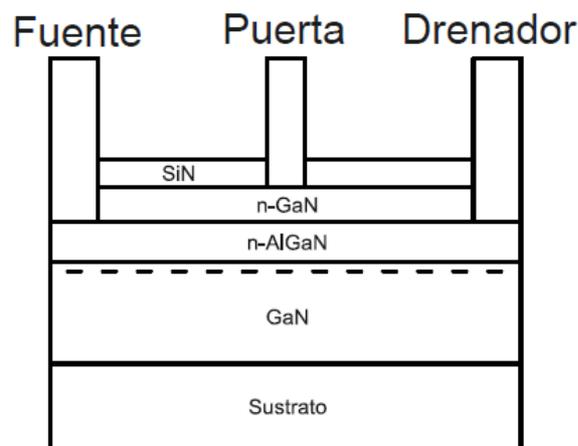


Figura 3.12 Estructura del transistor GaN HEMT

Al aplicar una determinada tensión negativa a la puerta, se vaciará el canal de conducción bidimensional llegando a una tensión de corte ó pinch-off para el cual la corriente entre drenador y fuente se hace nula.

La curva característica I-V de estos dispositivos presenta dos regiones en función de la tensión aplicada entre el drenador y la fuente. De esta manera, para bajos voltajes se observa un comportamiento lineal, óhmico, hasta alcanzar el voltaje de codo para el cual se satura.

Para realizar este proyecto se van a emplear dos transistores HEMT de Nitruro de Galio (GaN), concretamente el modelo TGF2023-2 de TRIQUINT mostrado en la Figura 3.13. El TGF2023-2 es un transistor que presenta una alta eficiencia y ganancia,

además cuenta con gran robustez y capacidad para funcionar en un amplio ancho de banda, eso sumado a que Modelithics cuenta con modelo no lineal para el simulador ADS, lo que nos permitirá hacer simulaciones tanto lineales como no lineales, lo que lo convierte en el candidato perfecto para aplicaciones de potencia y banda ancha. Este transistor que opera desde DC a 18 GHz [14].

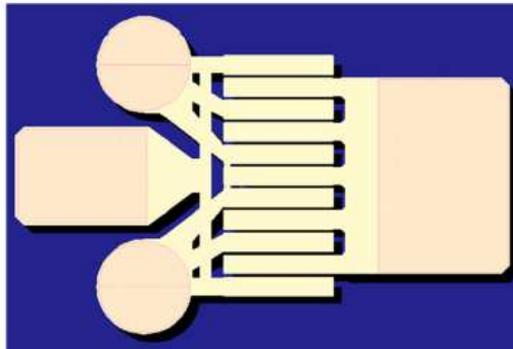


Figura 3.13 Transistor TGF2023-2 de TRIQUINT

Los semiconductores de GaN han surgido como materiales muy prometedores, algunos sectores en auge como las tecnologías de la información o la industria de defensa han impulsado la investigación de este tipo de materiales debido a su potencial uso en áreas como las comunicaciones por satélite o los radares, donde se requieren grandes anchos de banda y niveles de potencia altos.

Por ello, el material idóneo para este tipo de aplicaciones requerirá una serie de características: tener una tensión de ruptura elevado para poder así operar con altas tensiones, tener una elevada densidad de potencia de salida, operar a altas frecuencias, tener alta eficiencia y baja figura de ruido así como una elevada estabilidad térmica.

El Nitruro de Galio, al combinar un gap ancho con la capacidad de obtener simultáneamente heteroestructuras AlGaIn/GaN, cubrirá todas las cualidades físicas descritas en el párrafo anterior, por lo que será idóneo para ser utilizado en transistores HEMT, produciendo un aumento de la densidad de potencia y reduciendo el tamaño del DIE donde será encapsulado [15]. Por tanto, permitirá a la vez tener transistores de menor tamaño y con mayor potencia de salida.

Además, la elevada estabilidad química y térmica de los nitruros permite a este tipo de transistores trabajar en ambientes más agresivos soportando mayores temperaturas que otros semiconductores convencionales. Esto tendrá una fuerte repercusión en los campos de aplicación que surgen para estos transistores.

### 3.3.2 Ventajas e inconvenientes

Las principales ventajas vienen dadas por su mayor tensión de ruptura, por la alta potencia de salida que es capaz de proporcionar, la alta frecuencia de operación, la alta eficiencia, el bajo ruido así como la capacidad de trabajar a altas temperaturas.

Al ser los transistores GaN capaces de proveer bajas figuras de ruido, aparece un nuevo nicho de mercado en los amplificadores de bajo ruido [16].

Sin embargo, a pesar de que se han obtenido valores que hacen ser muy optimistas con esta tecnología, estos valores distan mucho de los resultados esperados. Esto se produce principalmente debido a la calidad del material y al procesado tecnológico necesario para fabricar los transistores.

La principal desventaja que presentan los transistores GaN es el coste ya que pueden llegar a costar entre cinco y diez veces más que un transistor LDMOS de potencia de salida similar [17].

### **3.3.3 Comparación con otras tecnologías**

En el ámbito de los transistores de efecto de campo, los materiales más utilizados hasta ahora han sido el Arseniuro de Galio (GaAs), el Fosfuro de Indio (InP) y el Silicio (Si). Pero estos materiales se caracterizan por su estrecha banda prohibida, por presentar limitaciones en la frecuencia de trabajo, en la densidad de potencia de salida con la que pueden trabajar así como en las altas temperaturas con las que pueden trabajar.

De esta manera, un transistor de Si puede amplificar eficientemente hasta 2 ó 3 GHz, mientras que por ejemplo otro de GaAs puede trabajar hasta altas frecuencias pero con bajas densidades de potencia de salida. Esto hace que los transistores basados en los nitruros cobren importancia cuando se trata de aplicaciones de alta potencia a altas frecuencias.

Los transistores GaN permiten tensiones de ruptura de hasta 100 V lo cual es un incremento importante respecto a, por ejemplo, los transistores de GaAs que soportan de 7 a 20 V.

Como ya se ha dicho, estos transistores permiten dar hasta un orden de magnitud más de potencia de salida así como más del doble de eficiencia de amplificación comparado con otras tecnologías como GaAs. Esto implica que un transistor GaN podría reemplazar a 10 transistores de GaAs, por ejemplo, obteniendo la misma potencia de salida. Por tanto, se produce un ahorro en costes y espacio, teniendo los transistores GaN un menor coste por cada vatio producido.

Los principales competidores del GaN son el diamante y el SiC. El diamante parece ser el material idóneo para aplicaciones de alta potencia, pero lo cierto es que su aplicación efectiva a este tipo de dispositivos está todavía por desarrollar.

En cuanto al Carburo de Silicio (SiC), fue uno de los primeros semiconductores de gap ancho investigados, especialmente para aplicaciones en las que se requiere una alta tensión de ruptura. Aunque los transistores GaN tienen también similar campo de ruptura, ancho del gap y estabilidad térmica y química que el SiC.

El SiC impone algunas desventajas respecto a los transistores GaN debido a que el procesado tecnológico necesario de los dispositivos de SiC es más complejo y costoso presentando así una mayor densidad de defectos debido a su proceso de fabricación y existiendo también una limitación en el tamaño de las obleas.

Para concluir, se puede decir que el GaN es una opción adecuada para el desarrollo de transistores FET ya que este material semiconductor permite una tecnología de

heterounión [18]. Además, se puede también decir que los transistores GaN disminuyen parámetros como el tamaño, complejidad y tiempo de ajuste que permiten reducir el coste de los amplificadores de potencia basados en GaN.

#### **3.3.4 Aplicaciones**

Como es de esperar, los ámbitos de utilización de los transistores GaN se centran en aquellas aplicaciones donde se requiere gran ancho de banda así como una densidad de potencia de salida elevada.

Estas aplicaciones incluyen las más comunes de las infraestructuras necesarias para entornos de comunicaciones móviles, como estaciones base ó en tarjetas de red Wi-Fi. También se usan en el hardware asociado a las tecnologías 3G y 4G ó incluso en redes de sensores, mediante módulos ZigBee [19].

Otro sector donde tiene múltiples aplicaciones es el de la defensa. Entre otros, se pueden utilizar en dispositivos de guerra electrónica así como en dispositivos PMR. También se pueden usar en radares militares ó civiles de onda pulsada o de onda continua. Este es un claro ejemplo en el que se requiere operar con altas potencias, que comúnmente pueden llegar a ser del orden de kilovatios o incluso megavatios, a altas frecuencias y elevados anchos de banda.

Otras aplicaciones se extienden a aparatos de medida industriales ó, incluso, a la industria de los automóviles, debido a que esta tecnología puede aportar una reducción de tamaño y peso.

En el mercado de los automóviles eléctricos, no es sólo importante el peso y el tamaño que ofrecen los amplificadores GaN, sino también la alta eficiencia de conversión que aportan y, por tanto, la baja necesidad de refrigeración. Sin embargo, como ya se ha explicado, la limitación viene dada por el aumento de precio respecto a los transistores de Si.

### **3.4 Conclusión.**

En el apartado anterior observamos como la elección del punto de trabajo de nuestros transistores, determina el modo de funcionamiento y con ello las características finales, del mismo modo que las redes de adaptación que también definirán el comportamiento de nuestro amplificador de potencia.

En nuestro caso utilizaremos dos transistores trabajando en clase AB debido al compromiso buscado entre alta eficiencia y linealidad.

A lo largo del proceso de diseño, comprobamos que hay un compromiso constante entre ganancia y potencia y nosotros nos decantaremos por favorecer la potencia.

Hemos escogido dos transistores HEMT de Nitruro de Galio (GaN), concretamente el modelo TGF2023-2 de TRIQUINT por su alta eficiencia y ganancia, además cuenta con gran robustez y capacidad para funcionar en un amplio ancho de banda, además contamos con su modelo no lineal para el simulador ADS, lo que nos permitirá hacer simulaciones tanto lineales como no lineales.

## 4 Diseño Del Amplificador De Potencia

Hasta el momento se han detallado los conocimientos previos al diseño. Una vez comprendidos, se puede presentar el diseño llevado a cabo del amplificador de potencia en banda ultra ancha.

Partiendo de las especificaciones se plantea una línea de diseño donde el primer punto es la elección de los transistores a utilizar, ya que diseñaremos un amplificador de dos etapas para conseguir la ganancia requerida y ecualizar la potencia. Estudiaremos los transistores: punto de polarización, parámetros S y Load Pull para ver sus características de pequeña y gran señal.

Seguidamente pasaremos al diseño de las redes de adaptación que unirán los transistores, para ello utilizaremos la herramienta de ADS matching utility.

Pasamos a definir las especificaciones finales del proyecto teniendo en cuenta que los transistores deberán presentar mejores características en la segunda etapa, puesto que con la introducción de las redes de adaptación habrá pérdidas en toda la banda.

- Ancho de banda de operación: 6 GHz- 9GHz
- Adaptación de entrada y salida:  $\geq 15$  dB
- Ganancia:  $\geq 20$  dB
- P1dB:  $\geq 33$  dBm
- Psat:  $\geq 36$  dBm

### 4.1 Elección del transistor

Se realizó un estudio de las diferentes tecnologías que a priori podían dar la potencia necesaria y se busco entre distintas empresas de componentes electrónicos los transistores que más se ajustaran a nuestras especificaciones.

En TriQuint dimos con los TGF2023-2-01 y TGF2023-2-02. Son transistores HEMT en Tecnología GaN, especialmente diseñados para trabajar a altas frecuencias de hasta 18 GHz y presentan altas ganancias y altas potencias de salida debida a las grandes tensiones de "breakdown". Otra ventaja de estos transistores es que Modelithics cuenta con su modelo no lineal para ADS, lo que facilitara el análisis de los transistores y mejora la fidelidad de los resultados.

Las siguiente Figuras 4.1 y 4.2 muestran las características en radiofrecuencia presentando una potencia optima del transistor TGF2023-2-01 y el TGF2023-2-02 respectivamente:

### RF Characterization – Optimum Power Tune

Test conditions unless otherwise noted:  $V_D = 28\text{ V}$ ,  $I_{D0} = 125\text{ mA}$ , measured on a 1.25 mm GaN/SiC unit cell. Bond wires not included.

Parameter	Typical Value					Units
	3	6	8.45	10	14	
Frequency (F)	3	6	8.45	10	14	GHz
Saturated Output Power ( $P_{SAT}$ )	38.0	37.1	37.3	36.6	36.1	dBm
Power Added Efficiency (PAE)	58.8	58.4	54.4	53.6	44.4	%
Power Gain (Gain)	18.0	15.1	11.2	10.6	7.2	dB
Parallel Resistance <sup>(1)</sup> ( $R_p$ )	59.5	72.1	57.7	59.8	57.9	$\Omega$ ·mm
Parallel Capacitance <sup>(1)</sup> ( $C_p$ )	0.42	0.29	0.33	0.33	0.33	pF/mm
Load Reflection Coefficient <sup>(2)</sup> ( $\Gamma_L$ )	$0.23 \angle 109^\circ$	$0.35 \angle 99.5^\circ$	$0.47 \angle 122^\circ$	$0.54 \angle 125^\circ$	$0.66 \angle 133^\circ$	--

Notes:

1. Large signal equivalent output network (normalized).
2. Characteristic Impedance ( $Z_0$ ) = 50  $\Omega$ .

Figura 4.1 - características RF del TGF2023-2-01

### RF Characterization – Optimum Power Tune

Test conditions unless otherwise noted:  $T = 25^\circ\text{C}$ . Bond wires included. Measured data provided by Modelithics.

Parameter	Typical Value							Units
	3				10			
Frequency (F)	3							GHz
Drain Voltage ( $V_D$ )	12	12	28	28	12	28	28	V
Bias Current ( $I_{D0}$ )	50	125	50	125	125	50	125	mA
Input Power ( $P_{in}$ )	18	18	19	19	30	30	30	dBm
Output Power ( $P_{out}$ )	36.6	36.7	40.1	40.1	36.5	39.3	39.5	dBm
Power Added Efficiency (PAE)	60.3	61.1	60.5	60.3	59.8	56.7	57.8	%
Power Gain (Gain)	18.6	18.7	21.1	21.1	6.5	9.3	9.5	dB
Parallel Resistance <sup>(1)</sup> ( $R_p$ )	40.8	38.7	82.2	80.4	34.8	28.9	27.2	$\Omega$ ·mm
Parallel Capacitance <sup>(1)</sup> ( $C_p$ )	1.32	1.21	0.53	0.50	-0.38	0.12	0.14	pF/mm
Load Reflection Coefficient <sup>(2)</sup> ( $\Gamma_L$ )	$0.73 \angle 161^\circ$	$0.71 \angle 162^\circ$	$0.48 \angle 139^\circ$	$0.46 \angle 140^\circ$	$0.72 \angle -164^\circ$	$0.64 \angle 174^\circ$	$0.66 \angle 174^\circ$	--

Notes:

1. Large signal equivalent output network (normalized).
2. Characteristic Impedance ( $Z_0$ ) = 50  $\Omega$ .

Figura 4.2 - características RF del TGF2023-2-02

Estudiando ambos transistores, teniendo en cuenta que nuestra banda de trabajo alcanza los 9 GHz, observamos que vamos a necesitar dos transistores para alcanzar la ganancia requerida, por lo que nuestro amplificador constará de dos etapas.

El primer transistor será TGF2023-2-01, es el encargado de aportar la mayor parte de la ganancia de nuestro diseño y transmitirá la potencia suficiente a la entrada del segundo transmisor, el TGF2023-2-02, que es el encargado de dar la potencia necesaria a la salida.

#### 4.1.1 Punto de trabajo:

En este apartado vamos a estudiar como se ha seleccionado el punto de trabajo de partida de los transistores.

##### 4.1.1.1 Punto de Trabajo TGF2023-2-01

Comenzamos estudiando el punto de trabajo del transistor TGF2023-2-01 que será el utilizado en la primera etapa.

En su hoja de datos nos recomiendan algunas parejas de V-I para conseguir un punto de polarización óptimo, en función de las características que queremos conseguir. La que más se aproxima a nuestras especificaciones por conseguir mayor potencia en

nuestra frecuencia de trabajo es  $V_{DSQ} = 28V$ ,  $I_{DSQ} = 50mA/mm$ ; Por lo que intentamos mantener estos valores.

Teniendo todo esto en cuenta representamos la característica IV del transistor y escogemos la VGS.

La Figura 4.3 nos muestra el esquemático empleado para estudiar el punto de trabajo en el transistor TGF2023-2-01.

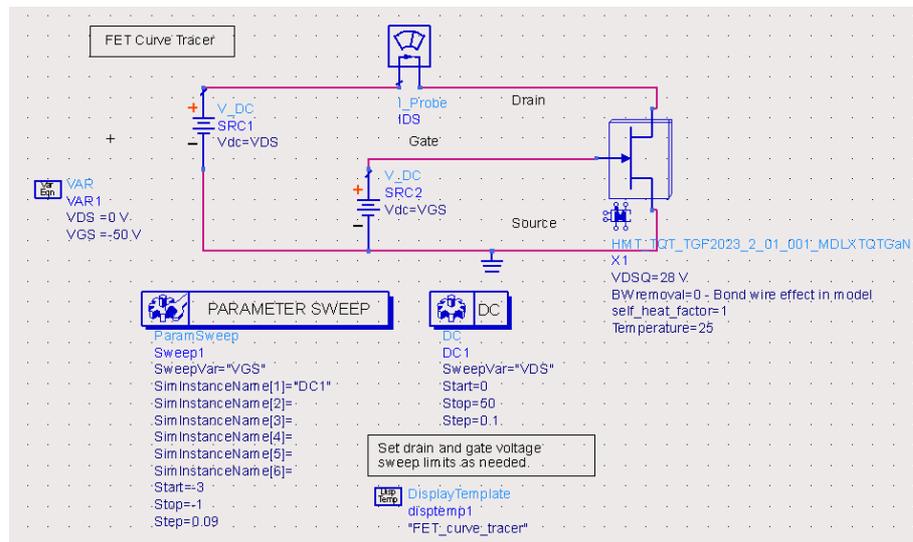


Figura 4.3 Esquemático punto de trabajo

La figura 4.4 nos muestra los resultados de la simulación del esquemático empleado para estudiar el punto de trabajo en el transistor TGF2023-2-01.

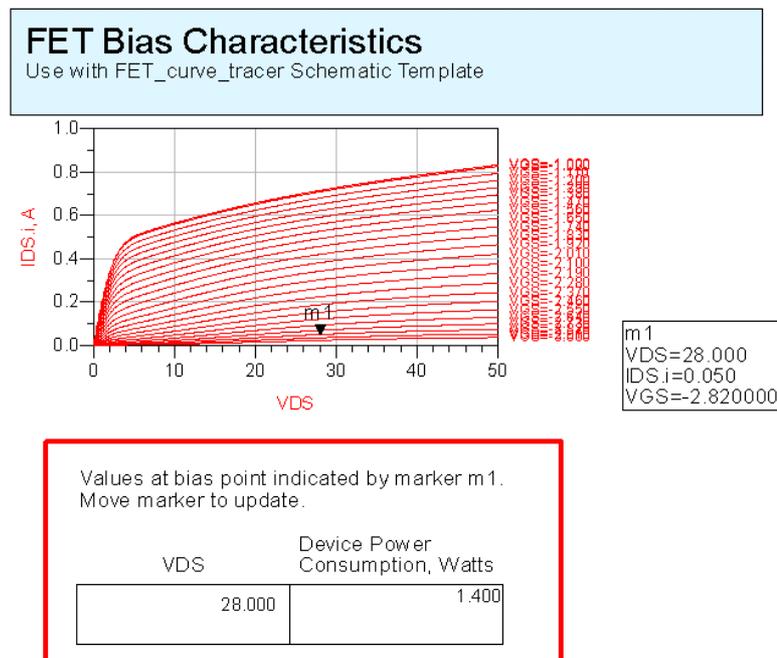


Figura 4.4 Simulación punto de trabajo.

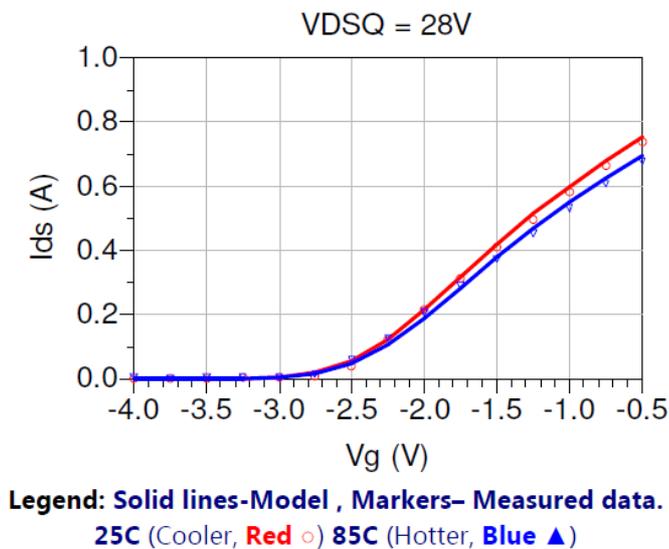
Así obtenemos finalmente nuestro punto de trabajo para el transistor TGF2023-2-01:

$V_{DS} = 28 \text{ V}$

$I_{DS} = 0.05 \text{ A}$

$V_{GS} = -2.82$

La figura 4.5 muestra las características IV proporcionadas en el datasheet del TGF2023-2-01 de TriQuint y comprobamos que nuestros valores coinciden con el modelo del fabricante.



La figura 4.5 Características IV

#### 4.1.1.2 Punto de Trabajo TGF2023-2-02

Repetimos el mismo proceso para el TFG2023-2-02 que será utilizado en la segunda etapa.

Las hojas características nos recomiendan trabajar en  $V_{DSQ} = 28\text{V}$ ,  $I_{DSQ} = 50\text{mA/mm}$  para conseguir una mayor potencia a las frecuencias que utilizamos.

La Figura 4.6 nos muestra el esquemático empleado para estudiar el punto de trabajo en el transistor TGF2023-2-02.

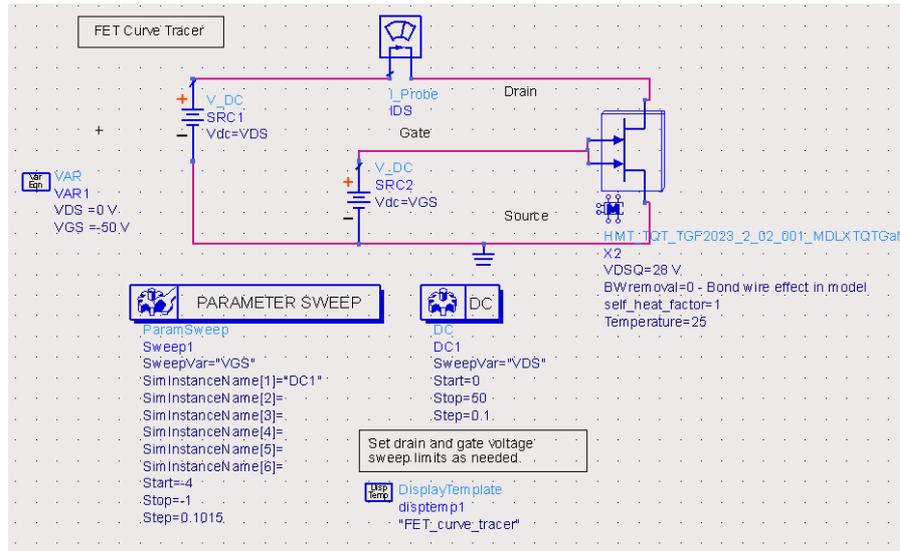


Figura 4.6 Esquemático punto de trabajo

La figura 4.7 nos muestra los resultados de la simulación del esquemático empleado para estudiar el punto de trabajo en el transistor TGF2023-2-02.

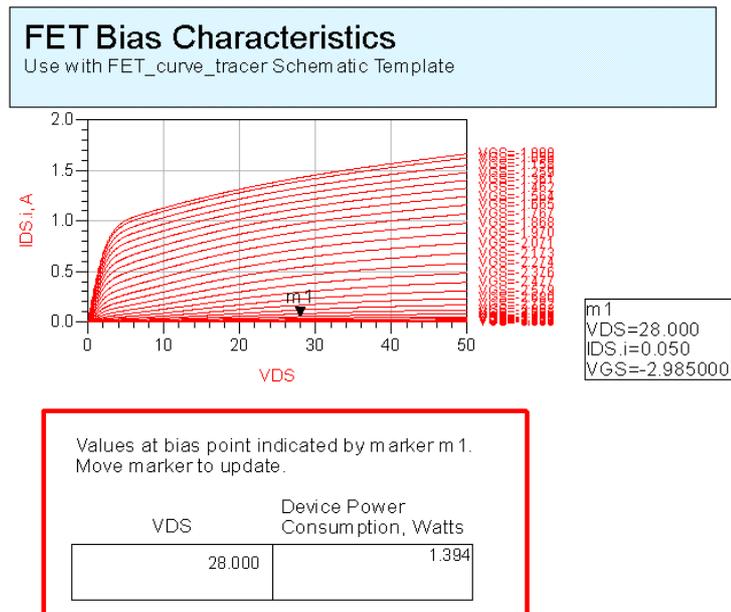


Figura 4.7 Simulación punto de trabajo.

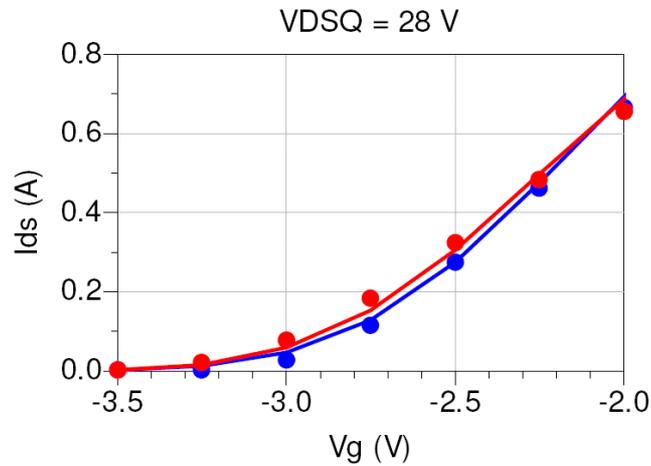
Así obtenemos finalmente nuestro punto de trabajo para el transistor TGF2023-2-02:

VDS= 28 V

IDS= 0.05 A

VGS= -2.985

La figura 4.8 muestra las características IV proporcionadas en el datasheet del TGF2023-2-02 de TriQuint y comprobamos que nuestros valores coinciden con el modelo del fabricante.



**Legend: Red = 85C, Blue = 25C**  
 Solid lines-Model , Markers- Measured data.

La figura 4.8 Características IV

Como observamos ambos puntos de polarización se acercan mucho a la zona de corte, de este modo cuando no hay señal el consumo es bajísimo y por lo tanto la PAE es muy alta. El único problema es que salen señales bastante rectificadas y con muchos armónicos lo que deberemos tener en cuenta en líneas futuras de trabajo, para estudiar las impedancias en los armónicos.

A lo largo del diseño de nuestro amplificador variaremos el punto de polarización de los transistores, el primer transistor seguirá cerca de la zona de corte por las razones anteriormente mencionadas y porque en este estado transmitirá suficiente potencia para que el segundo transistor trabaje en saturación y así conseguir una mayor potencia de salida.

#### 4.1.2 Parámetros S

Los parámetros S nos permitirán ver el comportamiento de los transistores en pequeña señal, aunque las impedancias de entrada y salida de cada transistor las obtendremos del análisis Load Pull y corroboraremos este resultado, recalculando las impedancias utilizando una herramienta de optimización de ADS.

##### 4.1.2.1 Parámetros S del el transistor TGF2023-2-01

Introducimos las tensiones correspondientes al punto de trabajo acordado en el circuito de la figura 4.9.

$$VDS = 28 \text{ V}$$

$$VGS = -2.82$$

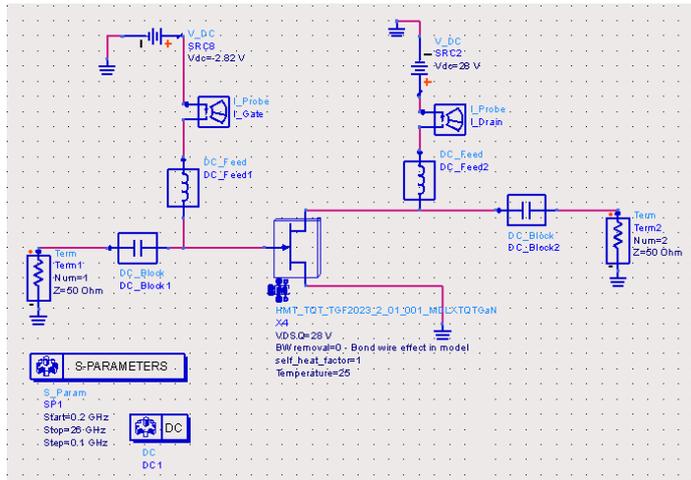


Figura 4.9 Esquemático parámetros S.

Tras la simulación vemos los resultados obtenidos en la siguiente figura 4.10

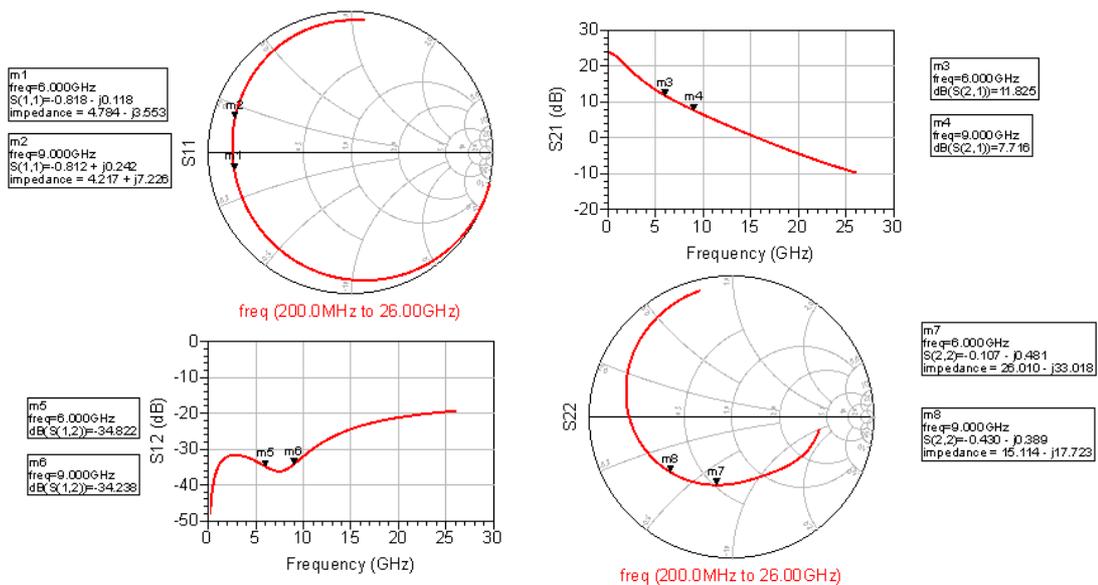


Figura 4.10 Simulación Parámetros S

En el **anexo 1** se adjuntan las hojas características del transistor TGF2023-2-01 en las que se muestra los parámetros S medidos por el fabricante, comprobamos que coincide con nuestras medidas.

#### 4.1.2.1 Parámetros S del el transistor TGF2023-2-02

Introducimos las tensiones correspondientes al punto de trabajo acordado en el circuito de la figura 4.11.

$$V_{DS} = 28 \text{ V}$$

$$V_{GS} = -2.985$$

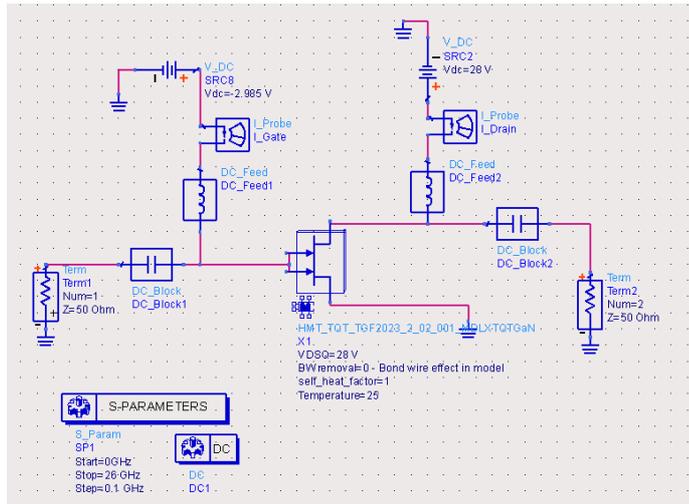


Figura 4.11 Esquemático parámetros S.

Tras la simulación vemos los resultados obtenidos en la siguiente figura 4.12.

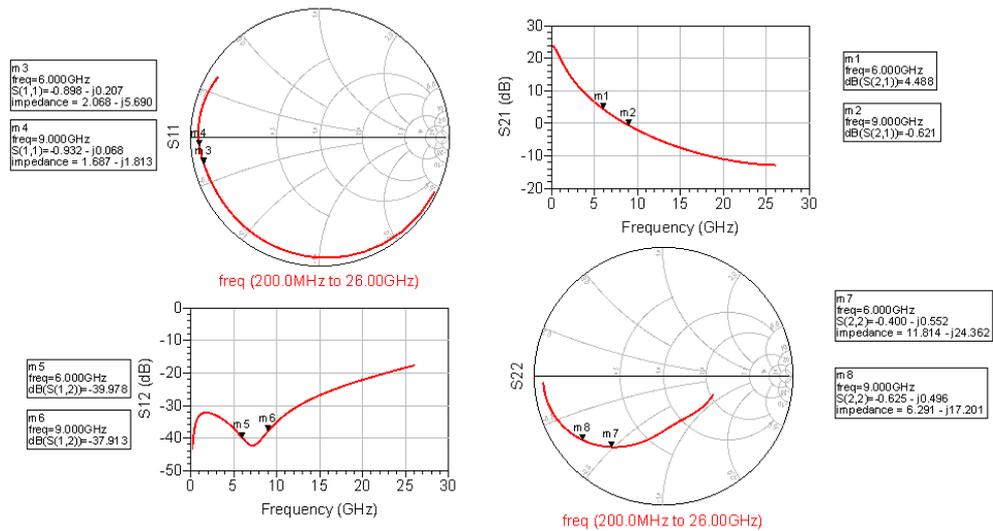


Figura 4.12 Simulación Parámetros S

En el **anexo 2** se adjuntan las hojas características del transistor TGF2023-2-02 en las que se muestra los parámetros S medidos por el fabricante, comprobamos que coincide con nuestras medidas.

#### 4.1.3 Load-Pull

Load Pull es un sistema que permite extraer el mejor rendimiento a los transistores de potencia. Esto se consigue mediante la variación de la impedancia en el puerto de salida del dispositivo bajo prueba (DBP – Dispositivo Bajo Prueba), determinando su rendimiento experimentalmente de forma sistemática.

Los sistemas load pull ayudan a la identificación de las mejores condiciones de carga de forma experimental, cambiando físicamente el coeficiente de reflexión de carga  $\Gamma_L$ . A medida que se modifica la  $\Gamma_L$ , se registran los parámetros de diseño, como son la potencia de salida, la PAE del transistor y la ganancia. Con otras palabras se

puede concluir que el sistema de Load Pull permite analizar el rendimiento de dispositivos activos bajo condiciones variables de carga, diseñando de esta manera los circuitos de adaptación.

La figura 4.13 muestra un ejemplo de Load Pull en la carta de Smith, en el podemos observar como aparecen unos círculos concéntricos de potencia, cada círculo mantiene la misma potencia y al desplazarnos en el círculo va variando la impedancia de carga. A medida que nos acercamos al centro de los círculos concéntricos, la potencia de salida va aumentando, hasta llegar al centro de los círculos donde se encuentra la potencia máxima.

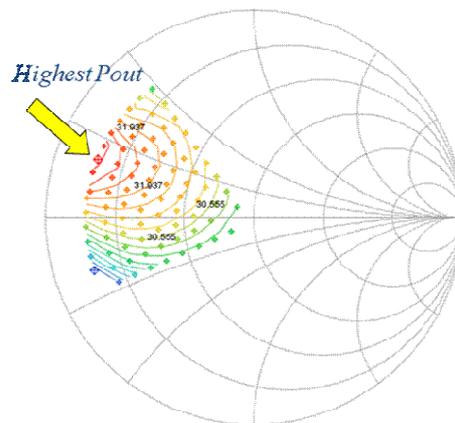


Figura 4.13 Load Pull en la carta de Smith

#### 4.1.3.1 Análisis del Load Pull en el TGF2023\_2\_01

Existen utilidades que permiten diseñar redes de adaptación de banda ancha, con diferentes valores de impedancia para cada frecuencia, por esa razón calcularemos la impedancia óptima para conseguir la mayor potencia a 6 GHz, 7 GHz, 8 GHz y 9 GHz.

La figura 4.14 muestra el esquemático empleado para la simulación de Load Pull.

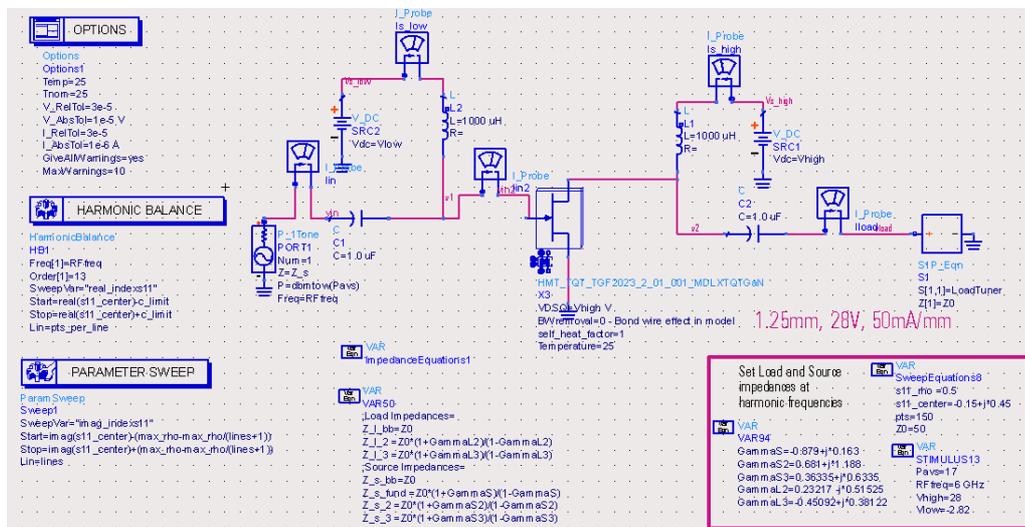


Figura 4.14. Esquemático para la simulación de Load Pull.

Primeramente introducimos los valores correspondientes al punto de trabajo del transistor y alimentamos el circuito con una Pin de 17 dBm como nos recomienda para este punto de polarización el fabricante, tal como muestra la figura 4.15.

Definimos las GammaS coeficiente de reflexión de la fuente, aunque empezamos introduciendo las recomendadas por el fabricante, estas son ideales cuando se trabaja a 3 GHz, por lo que las ajustaremos hasta conseguir una buena adaptación, se muestra en la figura 4.16. Para asegurarnos de que hay una buena adaptación, calculamos la potencia a la entrada del circuito (Pin1) y comprobamos que es la misma o muy similar a la introducida en el circuito (17 dBm).



Figura 4.15 valores introducidos para Load Pull

En el análisis a 6GHz con las GammaS que se muestran en la figura 4.15, conseguimos una PAE máxima=68% y una potencia máxima entregada a la carga=36.46 dBm, estos resultados se muestran en la figura 4.16.

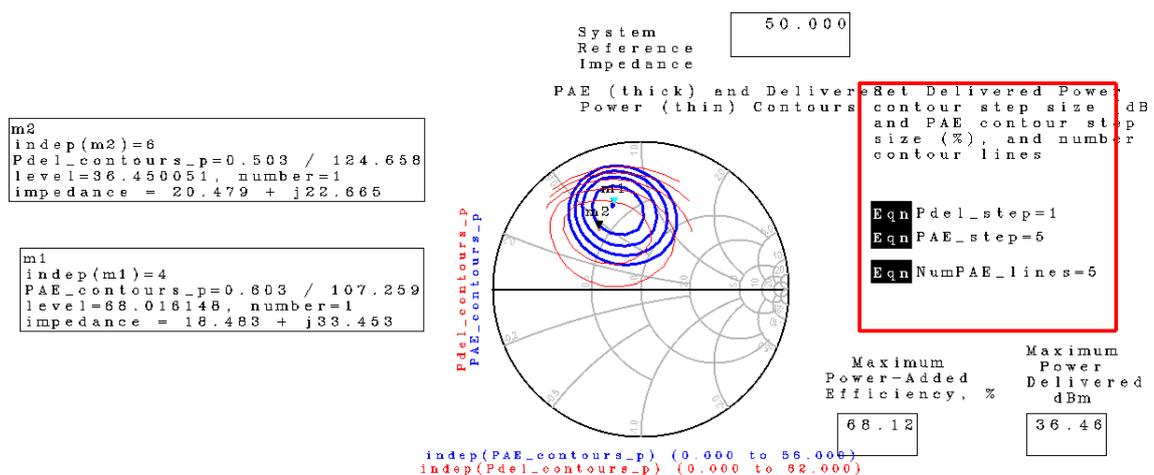


Figura 4.16 Resultado Load Pull 1

Como queremos favorecer la potencia, vamos moviéndonos por las distintas impedancias que se muestran en la siguiente figura con el marcador m3, hasta conseguir

la máxima potencia, los 36.46 dBm se consiguen con una impedancia de carga de 20.653+j 22.42, tal como muestra la figura 4.17.

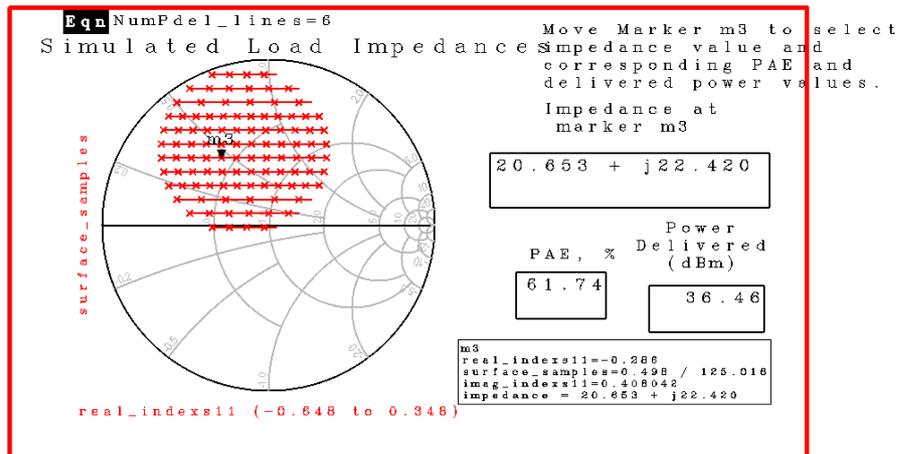


Figura 4.17 Resultado Load Pull 2

También calculamos la impedancia óptima de la fuente. Una vez que tenemos la GammaS bien adaptada, utilizamos la formula:

$$Z_s = Z_0 * (1 + \Gamma_{aS}) / (1 - \Gamma_{aS})$$

Comparamos estos valores con las medidas realizadas en las hojas características del transistor TGF2023\_2\_01 [anexo1] y los resultados son los esperados, muy similares a las medidas tomadas a otras frecuencias.

Repetiendo el mismo proceso a 7 GHz, 8 GHz y 9 GHz vamos calculando las impedancias óptimas y, la potencia y la PAE que conseguimos con ellas a cada frecuencia, los resultados se recogen en la tabla 4.1.

RFfreq	Impedancia óptima de la fuente	Impedancia Óptima de Carga	Máxima PAE	Máxima Pot (dBm)
6 GHz	2.8220 + j 4.5800	20.653 + j 22.42	61.74	36,46
7 GHz	3.3766 + j 0.8549	18.131 + j 24.813	62.08	35.35
8 GHz	2.8800 - j 3.0017	15.085 + j 22.956	60.00	34.61
9 GHz	3.139 1- j 5.6251	14.941 + 19.166	53.10	33.84

Tabla 4.1 Resultados Load Pull en el TGF2023\_2\_01

Los resultados son coherentes con los mostrados por el fabricante en el datasheet [anexo1], observamos que a medida que aumentamos la frecuencia, la potencia disminuye y se aleja más de la dada por el fabricante, eso es debido a que las medidas dadas por el fabricante se realizaron a 3 GHz y a 9 GHz hay menos ganancia.

#### 4.1.3.2 Análisis del Load Pull en el TGF2023\_2\_02

Repetimos el proceso para el segundo transistor, debemos polarizar el transistor en su punto de trabajo.

Recordar que en este caso la nueva potencia de entrada (Pavs) será la que salga del transistor anterior, mermada por el efecto de la red de adaptación. Nosotros para el análisis del transistor continuamos poniendo la potencia de entrada óptima recomendada en este punto de trabajo por el fabricante Pin=19 dBm, pero es un parámetro que podría variar.

Nuevamente partimos de los coeficientes de reflexión de la fuente (GammaS) recomendados en las hojas características, que deberemos ajustar para que haya una buena adaptación puesto que en nuestro caso trabajamos en otro rango de frecuencias, al que nos da el fabricante en estas hojas. Estas GammaS adaptadas se muestran en la figura 4.18.

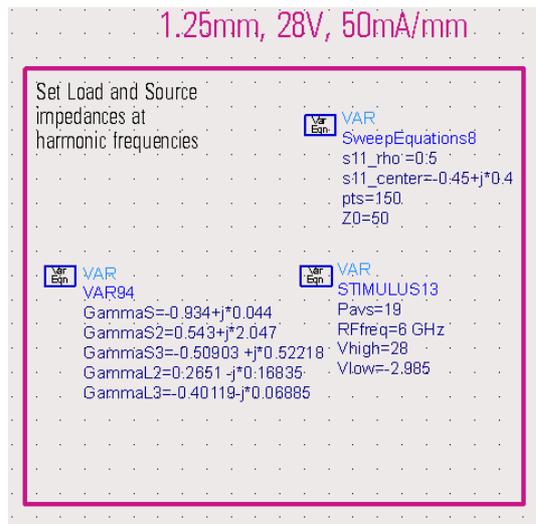


Figura 4.18 Valores introducidos para Load Pull

En el análisis a 6GHz con las GammaS que se muestran en la figura 4.18, conseguimos una PAE máxima=66.28% y una potencia máxima entregada a la carga=38.23 dBm, estos resultados se muestran en la figura 4.19.

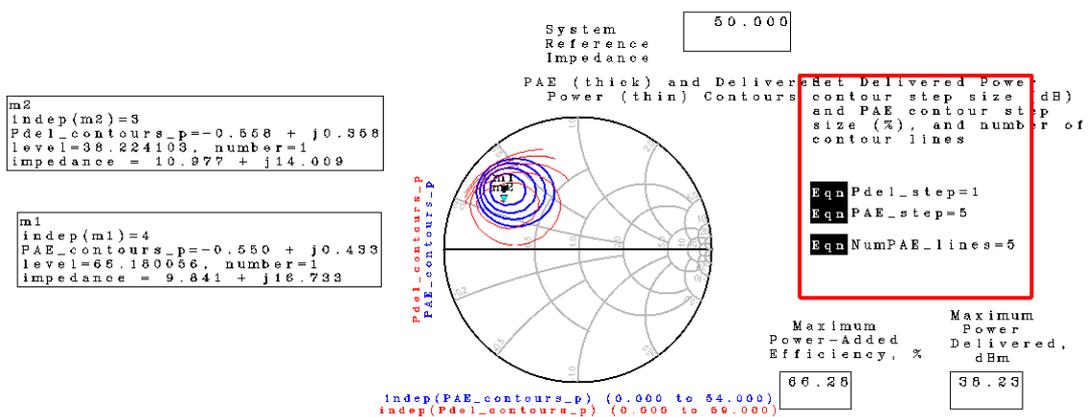


Figura 4.19 Resultado Load Pull 1

Como queremos favorecer la potencia, vamos moviéndonos por las distintas impedancias que se muestran en la siguiente figura con el marcador m3, hasta conseguir la máxima potencia, los 36.26 dBm se consiguen con una impedancia de carga de 10.813+j14.308, tal como muestra la figura 4.20.

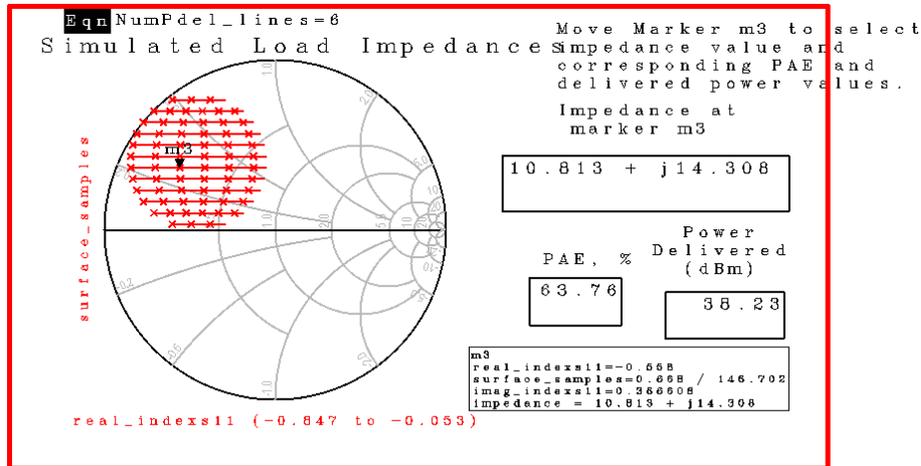


Figura 4.20 Resultado Load Pull 2

También calculamos la impedancia óptima de la fuente. Una vez que tenemos la GammaS bien adaptada, utilizamos la formula:

$$Z_s = Z_0 * (1 + \Gamma_{S5}) / (1 - \Gamma_{S5})$$

Comparamos estos valores con las medidas realizadas en las hojas características del transistor TGF2023\_2\_02 [anexo2] y los resultados son los esperados, muy similares a las medidas tomadas a otras frecuencias.

Repetiendo el mismo proceso a 7 GHz, 8 GHz y 9 GHz vamos calculando las impedancias óptimas y, la potencia y la PAE que conseguimos con ellas a cada frecuencia, los resultados se recogen en la tabla 4.2.

RFfreq	Impedancia óptima de la fuente	Impedancia Óptima de Carga	Máxima PAE	Máxima Pot (dBm)
6 GHz	1.679 + j 1.175	10.813 + j 14.308	63.76	38.23
7 GHz	1.450 - j 0.926	8.573 + j 13.835	61.41	37.08
8 GHz	1.597 - j 2.642	8.573 + j 13.835	53.57	35.99
9 GHz	1.417 - j 3.855	4.819 + j 10.665	52.35	35.07

Tabla 4.2 Resultados Load Pull en el TGF2023\_2\_02.

Los resultados son coherentes con los mostrados por el fabricante en el datasheet [anexo2], igual que con el primer transistor observamos que a medida que aumentamos la frecuencia, la potencia disminuye y se aleja más de la dada por el fabricante, eso es debido a que las medidas dadas por el fabricante se realizaron a 3 GHz, y a 9 GHz hay menos ganancia.





Figura 4.22 Valores introducidos para la optimización.

Como en el Load Pull de este transistor a esta frecuencia conseguimos obtener una potencia de salida de 36.46 dBm con una PAE de 61.74 %, ahora introduciremos estos límites en los GOAL, de forma que con nuestra optimización intentemos conseguir una potencia igual o superior a 36 dBm y una PAE igual o superior a 61%. Estos serán nuestras metas iniciales, a medida que vamos optimizando, vamos subiendo los límites para comprobar hasta dónde puedo mejorar cada uno de estos parámetros sin perjudicar al otro. La figura 4.23 muestra nuestros límites finales.

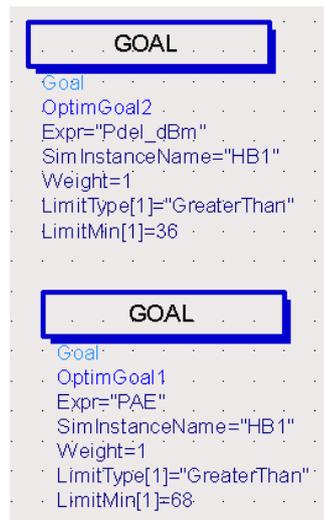


Figura 4.23 metas finales

Optimizando con estos valores conseguimos una potencia de salida de 36 dBm, una PAE de 68% y una ganancia de 19 dB, la figura 4.24 nos muestra estos datos junto a más información del transistor.

Power-Added Efficiency, %	Power Delivered to Load, dBm Watts	
68.008	36.002	3.983
Power Available from Source, dBm	Power at Fundamental Frequency Delivered to the device, dBm	
16.999	16.992	
Operating power gain (power delivered to load / power delivered to device) dB	Transducer power gain (power delivered to load / power available from source.) dB	DC Power Consumption, Watts
19.009	19.003	5.783

Figura 4.24 Resultados optimización

La figura 4.25 nos muestra las impedancias de fuente y de carga utilizadas para conseguir esta optimización a la frecuencia fundamental y en sus dos primeros armónicos.

**Specify range of allowed load and source impedances at fundamental and harmonic frequencies.**

<p><b>VAR</b> SourceVals</p> <p>Rsrc1=2.23231 {o}          Imsrc1=4.3671 {o}          Rsrc2=5.12321 {o}          Imsrc2=-41.2034 {o}          Rsrc3=2.9532 {o}          Imsrc3=20.991 {o}          Rsrc4=50 {-o}          Imsrc4=0 {-o}          Rsrc5=50 {-o}          Imsrc5=0 {-o}</p>	<p><b>VAR</b> LoadVals</p> <p>Rload1=20.6888 {o}          Imload1=31.5926 {o}          Rload2=2.95168 {o}          Imload2=963.148 {o}          Rload3=2.29358 {o}          Imload3=-344.049 {o}          Rload4=50 {-o}          Imload4=0 {-o}          Rload5=50 {-o}          Imload5=0 {-o}</p>
---	--

Figura 4.25 Impedancias óptimas conseguidas

Repitiendo el mismo proceso a 7 GHz, 8 GHz y 9 GHz vamos calculando las impedancias óptimas y, la potencia y la PAE que conseguimos con ellas a cada frecuencia, los resultados se recogen en la tabla 4.3.

<i>RFfreq</i>	<i>Impedancia óptima de la fuente</i>	<i>Impedancia Óptima de Carga</i>	<i>Máxima PAE</i>	<i>Máxima Pot (dBm)</i>
<b>6 GHz</b>	<i>2.23 + j 4.36</i>	<i>20.68 + j 31.59</i>	<i>68.00</i>	<i>36.00</i>
<b>7 GHz</b>	<i>2.38 + j 0.115</i>	<i>15.07 + j 26.94</i>	<i>65.77</i>	<i>35.14</i>
<b>8 GHz</b>	<i>2.35 - j 1.76</i>	<i>13.72 + j 24.71</i>	<i>60.91</i>	<i>34.23</i>
<b>9 GHz</b>	<i>2.35 - j 6.96</i>	<i>13.71 + j 23.85</i>	<i>54.66</i>	<i>33.63</i>

Tabla 4.3 Resultados optimización en el TGF2023\_2\_01.

Si comparamos la tabla 4.3 obtenida utilizando la optimización con la tabla 4.1 obtenida utilizando el procedimiento Load Pull observamos que los resultados son similares, tal como esperábamos, aunque la optimización ha producido una pequeña mejora.

Los resultados son coherentes con los mostrados por el fabricante en el datasheet [anexo1], igual que ocurría con el método anterior, observamos que a medida que aumentamos la frecuencia, la potencia disminuye y se aleja más de la dada por el fabricante, eso es debido a que las medidas dadas por el fabricante se realizaron a 3 GHz, y a 9 GHz hay menos ganancia.

#### 4.1.4.2 Optimización en el TGF2023\_2\_02

Repetimos el proceso para el segundo transistor. Recordar que en este caso la nueva potencia de entrada (Pavs) será la que salga del transistor anterior, mermada por el efecto de la red de adaptación. Nosotros para el análisis del transistor continuamos poniendo la potencia de entrada óptima recomendada en este punto de trabajo por el fabricante  $P_{in}=19$  dBm, pero es un parámetro que podría variar.

Para poder establecer la comparación con el método anterior calcularemos las impedancias óptimas a las mismas frecuencias, a 6 GHz, 7 GHz, 8 GHz y 9GHz.

Comenzamos con la optimización a 6 GHz. Primeramente introducimos el punto de polarización de nuestro transistor, la frecuencia y la potencia de entrada, como muestra la figura 4.26.

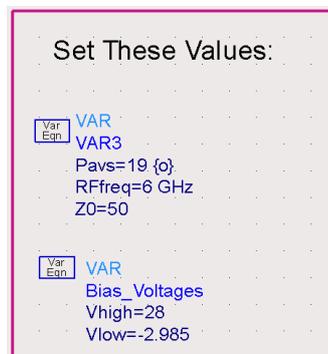


Figura 4.26 Valores introducidos para la optimización.

Como en el Load Pull de este transistor a esta frecuencia conseguimos obtener una potencia de salida de 38.23 dBm con una PAE de 63.76 %, ahora introduciremos estos límites en los GOAL, de forma que con nuestra optimización intentemos conseguir una potencia igual o superior a 38 dBm y una PAE igual o superior a 63%. Estos serán nuestras metas iniciales, a medida que vamos optimizando, vamos subiendo los límites para comprobar hasta dónde puedo mejorar cada uno de estos parámetros sin perjudicar al otro. La figura 4.27 muestra nuestros límites finales.

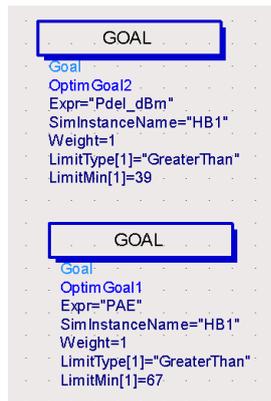


Figura 4.27 metas finales

Optimizando con estos valores conseguimos una potencia de salida de 37.8 dBm, una PAE de 66.9% y una ganancia de 19 dB, la figura 4.28 nos muestra estos datos junto a más información del transistor.

Power-Added Efficiency, %	Power Delivered to Load, dBm	Power Delivered to Load, Watts
66.911	37.837	6.077
Power Available from Source, dBm	Power at Fundamental Frequency Delivered to the device, dBm	
19.000	18.808	
Operating power gain (power delivered to load / power delivered to device) dB	Transducer power gain (power delivered to load / power available from source.) dB	DC Power Consumption, Watts
19.029	18.837	8.968

Figura 4.28 Resultados optimización

La figura 4.29 nos muestra las impedancias de fuente y de carga utilizadas para conseguir esta optimización a la frecuencia fundamental y en sus dos primeros armónicos.

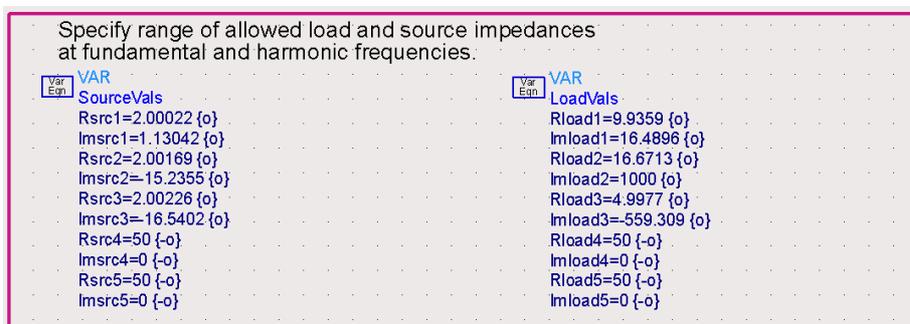


Figura 4.29 Impedancias óptimas conseguidas.

Repetiendo el mismo proceso a 7 GHz, 8 GHz y 9 GHz vamos calculando las impedancias óptimas y, la potencia y la PAE que conseguimos con ellas a cada frecuencia, los resultados se recogen en la tabla 4.4.

<i>RFfreq</i>	<i>Impedancia óptima de la fuente</i>	<i>Impedancia Óptima de Carga</i>	<i>Máxima PAE</i>	<i>Máxima Pot (dBm)</i>
<b>6 GHz</b>	<i>2.00 + j 1.13</i>	<i>9.93 + j 16.48</i>	<i>66.91</i>	<i>37.83</i>
<b>7 GHz</b>	<i>2.00 - j 0.93</i>	<i>7.76 + j 14.25</i>	<i>61.90</i>	<i>36.87</i>
<b>8 GHz</b>	<i>2.00 - j 2.67</i>	<i>5.98 + j 12.02</i>	<i>58.99</i>	<i>35.90</i>
<b>9 GHz</b>	<i>2.00 - j 4.27</i>	<i>5.45 + j 10.13</i>	<i>52.99</i>	<i>35.21</i>

Tabla 4.4 Resultados optimización en el TGF2023\_2\_02.

Si comparamos la tabla 4.4 obtenida utilizando la optimización con la tabla 4.2 obtenida utilizando el procedimiento Load Pull observamos que los resultados son similares, tal como esperábamos, aunque la optimización ha producido una pequeña mejora.

Los resultados son coherentes con los mostrados por el fabricante en el datasheet [anexo2], igual que ocurría con el método anterior, observamos que a medida que aumentamos la frecuencia, la potencia disminuye y se aleja más de la dada por el fabricante, eso es debido a que las medidas dadas por el fabricante se realizaron a 3 GHz, y a 9 GHz hay menos ganancia.

#### 4.1.5 Variación del punto de trabajo

Hasta ahora hemos analizado uno de los puntos de trabajo recomendado por el fabricante, para comprobar que nuestros cálculos son correctos y poder compararlos con los análisis realizados por **TRIQUINT** (anexo1 y anexo2 ); pero como mencionamos anteriormente, en nuestro caso utilizaremos dos transistores trabajando en clase AB debido al compromiso buscado entre alta eficiencia y linealidad.

Tras estudiar distintos puntos de trabajo, elegimos para el TGF2023\_2\_02 ,  $V_{DS}=28$ ,  $V_{GS}= -2$  y para el TGF2023\_2\_01  $V_{DS}=28$ ,  $V_{GS}= -2.5$ . Repetimos el proceso plasmado en el tema 4.1 para obtener las impedancias optimizadas de fuente y de carga de cada transmisor , los resultados se resumen en la tabla 4.5 que muestra las impedancias de la fuente, las impedancias de carga, la PAE, potencia y ganancia obtenidas tras la optimización a cada frecuencia. Para el segundo transistor utilizamos una  $P_{avs}= 22$  dBm y para el primero  $P_{avs}= 10$  dBm.

<i>RFfreq</i>	<i>Impedancia óptima de la fuente</i>	<i>Impedancia Óptima de Carga</i>	<i>Máxima PAE</i>	<i>Máxima Pot (dBm)</i>	<i>Ganancia (dB)</i>
<b>6 GHz</b>	<i>2.25 + j 0.34</i>	<i>10.44 + j 15.44</i>	<i>69.19</i>	<i>40.01</i>	<i>18.29</i>
<b>7 GHz</b>	<i>2.00 - j 1.09</i>	<i>7.30 + j 12.23</i>	<i>65.87</i>	<i>39.31</i>	<i>17.59</i>
<b>8 GHz</b>	<i>2.15 - j 3.29</i>	<i>8.57 + j 11.29</i>	<i>53.64</i>	<i>38.90</i>	<i>17.26</i>
<b>9 GHz</b>	<i>2.03 - j 4.08</i>	<i>5.73 + j 6.85</i>	<i>42.88</i>	<i>37.97</i>	<i>16.51</i>

Tabla 4.5.1 Resultados optimización en el TGF2023\_2\_02.

<i>RFfreq</i>	<i>Impedancia óptima de la fuente</i>	<i>Impedancia Óptima de Carga</i>	<i>Máxima PAE</i>	<i>Máxima Pot (dBm)</i>	<i>Ganancia (dB)</i>
<b>6 GHz</b>	2.00+ j 1.93	9.37 + j 40.23	48.4	31.9	22
<b>7 GHz</b>	2.00 - j 1.13	7.02 + j 34.06	37.5	30.7	20.8
<b>8 GHz</b>	2.00 - j 3.60	6.08 + j 28.89	29.28	29.8	19.8
<b>9 GHz</b>	2.00 - j 5.85	5.10+ j 24.08	24.02	29.11	19.1

Tabla 4.5.2 Resultados optimización en el TGF2023\_2\_01.

## 4.2 Redes de Polarización:

En el diseño de un amplificador RF se ha de tener en cuenta que no sólo se trabaja con señal de RF, sino también en continua, que forma parte de la alimentación del circuito. En primer lugar hay que evitar que la señal de continua pase a la siguiente etapa, porque polarizaría la puerta (VG) del segundo transistor con la Tensión de drenador (VD) de la primera etapa. Y por otro lado, si la señal de RF se va por el camino de continua y no por la de RF se producirían pérdidas, por lo que se diseña la red de polarización de modo que la RF no vaya por la red de polarización.

Para evitar estos problemas existen varias soluciones. Se debe tener en cuenta que los condensadores a altas frecuencias se comportan como un cortocircuito, dejando pasar la señal de RF, mientras que a bajas frecuencias actúan como un circuito abierto, impidiendo el paso a la señal de continua. Por este motivo, en general, a la entrada y salida de un amplificador se suelen encontrar condensadores de acoplo y desacoplo, cuya función es evitar que la señal de continua pase y vaya a parar a circuitos conectados a éste y dejar vía libre a la señal que interesa, la de RF.

Los siguientes elementos de acoplo y desacoplo se encuentran en la unión entre la alimentación y el transistor, donde se tienen bobinas en serie que a bajas frecuencias actúan como cortocircuitos, dejando pasar sin problema la continua, mientras que a altas frecuencias se comportan como circuitos abiertos y no permiten que la señal de RF llegue a los cables de alimentación. Para reforzar este comportamiento también se colocan condensadores conectados a masa, de manera que la señal de de RF que aun ha podido pasar por estas bobinas de acoplo, llega al condensador, que ve como un cortocircuito y sigue su camino hasta llegar a masa.

Con todo lo anterior podíamos concluir que un transistor queda polarizado con la siguiente red que se muestra en la figura 4.30.

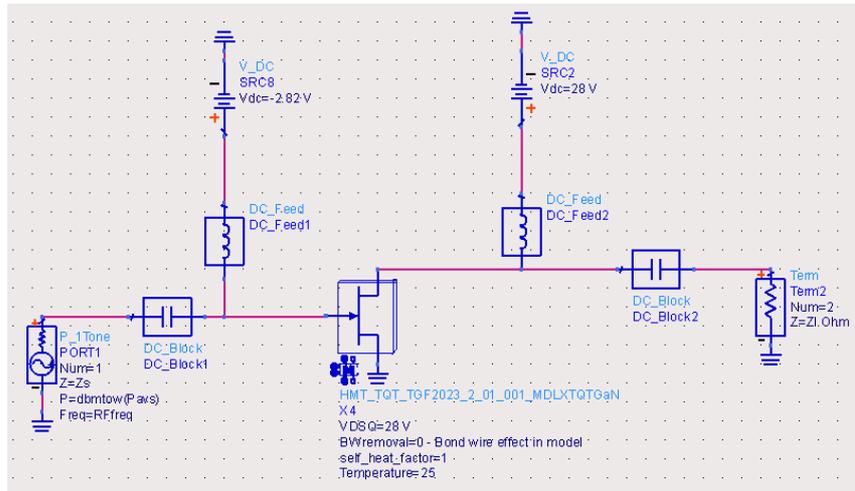


Figura 4.30 Red de polarización

Pero aparte de la red de polarización, el diseño del amplificador, también debe incluir la red de adaptación.

### 4.3 redes de adaptación

En este apartado diseñaremos las redes de adaptación de entrada y salida utilizando elementos LC. Con estas redes conseguiremos la impedancia óptima, anteriormente calculada, a la entrada y a la salida de cada transistor.

A la hora del diseño tendremos en cuenta la red de polarización que deberemos incluirla en el diseño final.

Para el diseño de las redes utilizaremos la herramienta "Impedance Matching" de ADS, estando muy atentos a los signos de las impedancias, ya que según como definamos las opciones de esta herramienta debemos introducir la impedancia óptima calculada (impedancia de fuente, impedancia de carga) o su conjugada (impedancia de entrada, impedancia de salida).

La red final se diseña para adaptar a 50 ohmios la entrada y salida del circuito.

Nuestro amplificador va a constar de dos etapas para poder alcanzar la ganancia requerida. Estará formado por dos transistores y sus tres redes de adaptación como muestra la figura 4.31.

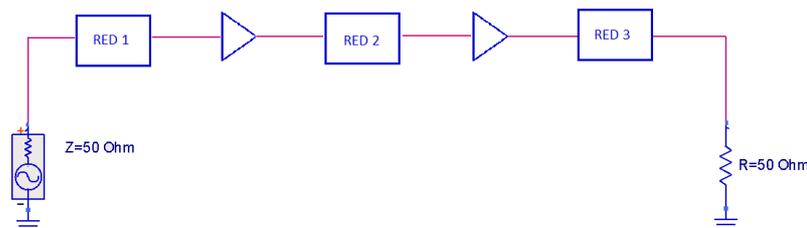


Figura 4.31 Esquemático del Amplificador

### 4.3.1 Red de adaptación 3.

Comenzamos diseñando la Red 3 de adaptación que se encuentra a la salida del transistor TGF2023\_2\_02.

Aunque partimos del un punto de polarización que nos daba el fabricante para estudiar los transistores y comprobar que nuestros cálculos eran correctos, hemos variado el punto de trabajo de los transistores puesto que es preferible que trabajen en clase AB ya que en clase B conseguimos una alta eficiencia pero baja linealidad y en clase A conseguimos una alta linealidad pero baja eficiencia, de este modo buscamos un compromiso entre eficiencia y linealidad.

Tras estudiar distintos puntos de trabajo, elegimos para el TGF2023\_2\_02 , VDS=28, VGS= -2 y para el TGF2023\_2\_01 VDS=28, VGS= -2.5. Repetimos el proceso plasmado en el tema 4.1 para obtener las impedancias optimizadas de fuente y de carga de cada transmisor , los resultados se resumen en la tabla 4.6 que muestra las impedancias de la fuente, las impedancias de carga, la PAE, potencia y ganancia obtenidas tras la optimización a cada frecuencia. Para el segundo transistor utilizamos una Pavs= 22 dBm y para el primero Pavs= 10 dBm.

<i>RFfreq</i>	<i>Impedancia óptima de la fuente</i>	<i>Impedancia Óptima de Carga</i>	<i>Máxima PAE</i>	<i>Máxima Pot (dBm)</i>	<i>Ganancia (dB)</i>
6 GHz	2.25 + j 0.34	10.44 + j 15.44	69.19	40.01	18.29
7 GHz	2.00 - j 1.09	7.30 + j 12.23	65.87	39.31	17.59
8 GHz	2.15 - j 3.29	8.57 + j 11.29	53.64	38.90	17.26
9 GHz	2.03 - j 4.08	5.73 + j 6.85	42.88	37.97	16.51

Tabla 4.6.1 Resultados optimización en el TGF2023\_2\_02 para una Pavs=22 dBm.

<i>RFfreq</i>	<i>Impedancia óptima de la fuente</i>	<i>Impedancia Óptima de Carga</i>	<i>Máxima PAE</i>	<i>Máxima Pot (dBm)</i>	<i>Ganancia (dB)</i>
6 GHz	2.00+ j 1.93	9.37 + j 40.23	48.4	31.9	22
7 GHz	2.00 - j 1.13	7.02 + j 34.06	37.5	30.7	20.8
8 GHz	2.00 - j 3.60	6.08 +j 28.89	29.28	29.8	19.8
9 GHz	2.00 - j 5.85	5.10+ j 24.08	24.02	29.11	19.1

Tabla 4.6.2 Resultados optimización en el TGF2023\_2\_01 para una Pavs=10 dBm.

Observamos que las potencias obtenidas están muy por encima de las especificaciones por lo que podríamos bajar las *Pavs* y todavía tendríamos margen para trabajar, la ganancia también está por encima de las especificaciones.

Estos cálculos se han obtenido optimizando en cada frecuencia el transistor hasta el tercer armónicos, nosotros ahora en el diseño de las redes vamos a optimizar solo a la frecuencia fundamental esa es una de las razones por las que nuestra potencia obtenida será inferior a la mostrada en la tabla 4.6.

La figura 4.32 muestra un esquema de nuestro amplificador con las impedancias de carga del segundo transistor.

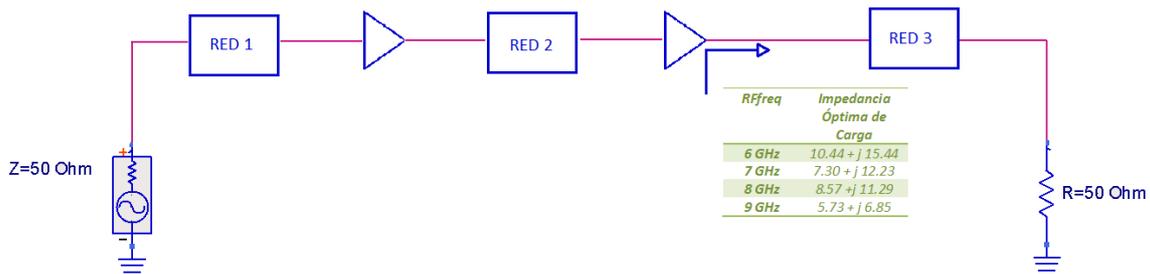


Figura 4.32 Esquemático del Amplificador

Para conseguir la máxima transferencia de potencia, la Red 3 deberá tener una impedancia de fuente igual a impedancia óptima de carga conjugada del transistor TFG2023\_2\_02.

Para ello hemos utilizado una aplicación de ADS que nos permite especificar la impedancia de la fuente a las distintas frecuencias a las que trabajamos, introducimos la conjugada de la impedancia de carga óptima del segundo transistor, como muestra la figura 4.33.

```

VAR
Eq1
VAR
Eq2
FreqBreakPoints1
f_1=6 GHz
f_2=7 GHz
f_3=8 GHz
f_4=9 GHz
ZsourceZload1
Z_s_1=Rsrc1 - j*Imsrc1
Z_s_2=Rsrc2 - j*Imsrc2
Z_s_3=Rsrc3 - j*Imsrc3
Z_s_4=Rsrc4 - j*Imsrc4
Z_s=if freq <= f_1 then Z_s_1 elseif freq <= f_2 then Z_s_2 elseif freq <= f_3 then Z_s_3 elseif freq <= f_4 then Z_s_4 else Z_s_4 endif

Especificamos las Z_s a las distintas frecuencias
VAR
Eq3
SourceVals
Rsrc1=10.4438
Imsrc1=15.4488
Rsrc2=7.30453
Imsrc2=12.2361
Rsrc3=8.57976
Imsrc3=11.2966
Rsrc4=5.7389
Imsrc4=6.85578

```

Figura 4.33 Impedancias de fuente Red3.

El siguiente paso es usar la herramienta ya mencionada "Impedance Matching" que nos genera una red que situaremos en el lugar en el que irá nuestra Red 3, tal como muestra la figura 4.34

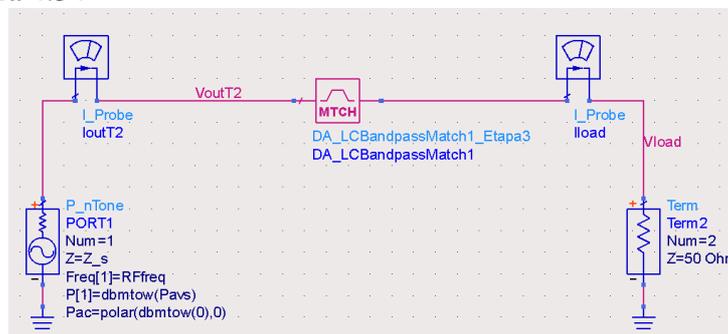


Figura 4.34 Impedance Matching

Para definir sus características debemos entrar en la pestaña :

DesignGuide  $\implies$  Amplifier  $\implies$  Tools  $\implies$  Matching Utility

En nuestro caso para definir las Gamma Source que queremos en nuestra red, que serán las Gamma Load conjugadas del TGF2023\_2\_02, hemos cargado un archivo 'LoadT2', especificando cada GammaL del transistor 2 en función a la frecuencia y con

el formato requerido para el archivo del 'Impedance Matching' (magnitud y fase) como muestra la tabla 4.7.

$$\Gamma_L = \frac{Z_L - Z_0}{Z_L + Z_0}$$

<i>RF</i>	<i>ZL del T2</i>	<i>Gamma L del T2</i>	<i>Gamma L (mag y fase)</i>
<b>6 GHz</b>	10.44 + j 15.44	-0.553+j0.396	0.680  144
<b>7 GHz</b>	7.30 + j 12.23	-0.669+j0.356	0.758  151
<b>8 GHz</b>	8.57 + j 11.29	-0.646+j 0.317	0.719  153
<b>9 GHz</b>	5.73 + j 6.85	-0.767+j0.217	0.797  164

Tabla 4.7 GammaL del TFG2023\_2\_02.

Finalmente el archivo que utilizará 'Impedance Matching' para diseñar nuestra Red3 es el mostrado en la figura 4.35 y al que hemos llamado 'LoadT2'.

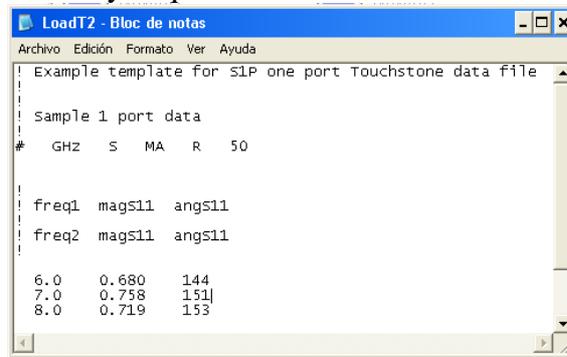


Figura 4.35 Aspecto del archivo 'SL2'

Antes de generar la Red 3 terminamos de definir las características de 'Matching Utility', ya hemos cargado nuestro archivo 'LoadT2' como Source Impedance, como Load Impedance definimos una impedancia de 50 Ω y por último nuestro ancho de banda de trabajo, todo esto se muestra en la figura 4.36.

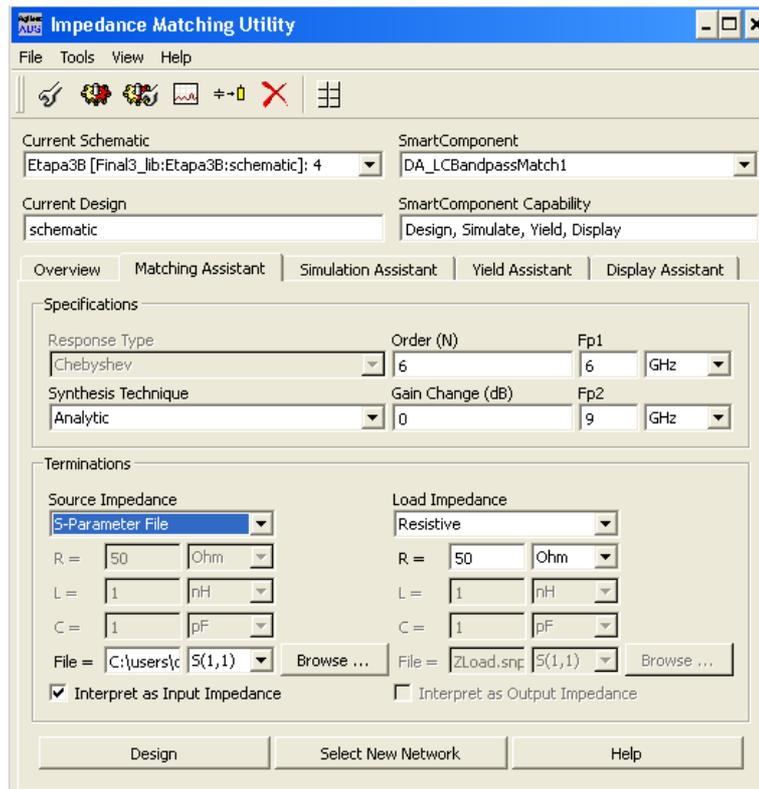


Figura 4.36 Características 'Impedance Matching'

Ahora que ya tenemos todos los parámetros definidos utilizamos la opción "diseñar" y nos aparecerán una serie de circuitos ideales que cumplen con las especificaciones introducidas.

A la hora de elegir uno de los posibles diseños debemos tener en cuenta que estos circuitos son ideales por lo que comprobaremos que los valores de sus componentes existen o se asemejan a los que encontramos en el mercado comercial y disponemos de valores parecidos en nuestras librerías, ya que en caso contrario no se podrá construir el diseño.

Además, al diseño elegido habrá que añadirle la red de polarización, por lo que es en este punto donde debemos estudiar el empeoramiento que esto puede suponer y valorarlo a la hora de elegir el diseño de la Red 3.

Finalmente nos decidimos por el diseño de la figura 4.37 para nuestra Red3.

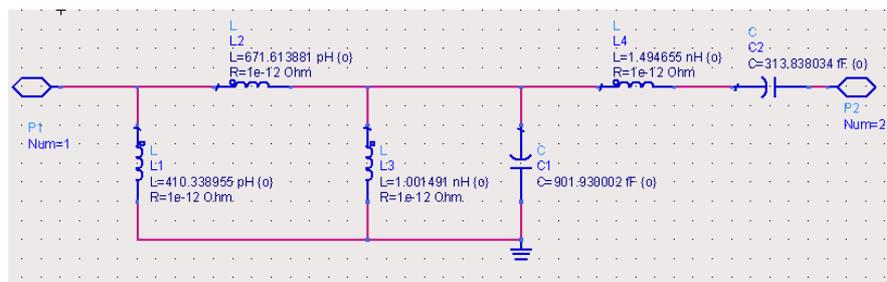


Figura 4.37 Red 3 ideal

Este sería el circuito ideal y una vez comprobado que cumple las especificaciones y los resultados son los esperados pasamos a cambiar sus componentes por bobinas y condensadores reales, para ello contamos con los componentes comerciales de Murata y de Coilcraft, utilizando las librerías de bobinas y condensadores de estas empresas pasamos a sustituirlos.

Sabemos que una línea de transmisión puede comportarse como un inductor dependiendo de su longitud eléctrica, para longitudes eléctricas menores que un octavo de longitud de onda la impedancia de entrada es inductiva y aumenta con la longitud.

Por lo que si se trata de inductancias pequeñas podemos tratar de aproximarlas utilizando líneas, así obtendremos una mayor flexibilidad puesto que podemos variar la longitud y la anchura de la línea hasta dar con el valor más aproximado, ya que las bobinas comerciales son valores fijos y tendremos que conformarnos con el valor más cercano.

Finalmente la figura 4.38 muestra la Red 3, con componentes reales, es una aproximación al diseño ideal por lo que los parámetros variarán ligeramente.

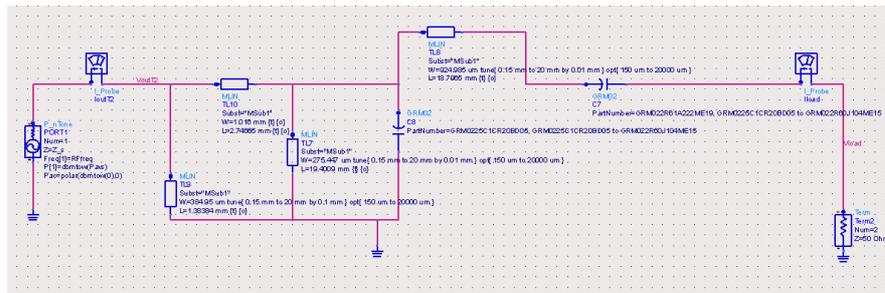


Figura 4.38 Red 3 real

Utilizando la herramienta "Tuning" y "Optimize" del ADS podemos ajustar los parámetros y variar los valores para optimizar la potencia de salida en este nuevo circuito, así obtenemos las siguientes impedancias de entrada y de salida muy similares a las especificadas en el diseño de la red.

Las nuevas impedancias de entrada y de salida de la Red 3 se muestran en la figura 4.39.

RFreq	VoutT2[:, 10, 1]/IoutT2.i[:, 10, 1]
6000000000.000	8.653 + j14.610
7000000000.000	7.662 + j10.707
8000000000.000	9.610 + j13.243
9000000000.000	5.113 + j7.768

RFreq	Vload[:, 10, 1]/Iload.i[:, 10, 1]
6000000000.000	50.000 + j-0.000
7000000000.000	50.000 + j0.000
8000000000.000	50.000 + j0.000
9000000000.000	50.000 - j3.728E-15

Figura 4.39 Impedancias que genera la red de salida una vez optimizadas.

Comprobamos que la potencia también es correcta como podemos observar en la figura 4.40

La adaptación es buena, de los 39 dBm de potencia que introducimos a la entrada de la Red 3, mas de 38.5 dBm llegan a la impedancia de carga. Tal como esperábamos a medida que aumenta la frecuencia, desciende ligeramente la potencia de salida (p\_load).

$$\text{Eqn } p\_load = 10 * \log(500 * \text{real}(Vload[::, 20, 1] * \text{conj}(Iload.i[::, 20, 1])))$$

$$\text{Eqn } pout\_T2 = 10 * \log(500 * \text{real}(VoutT2[::, 20, 1] * \text{conj}(IoutT2.i[::, 20, 1])))$$

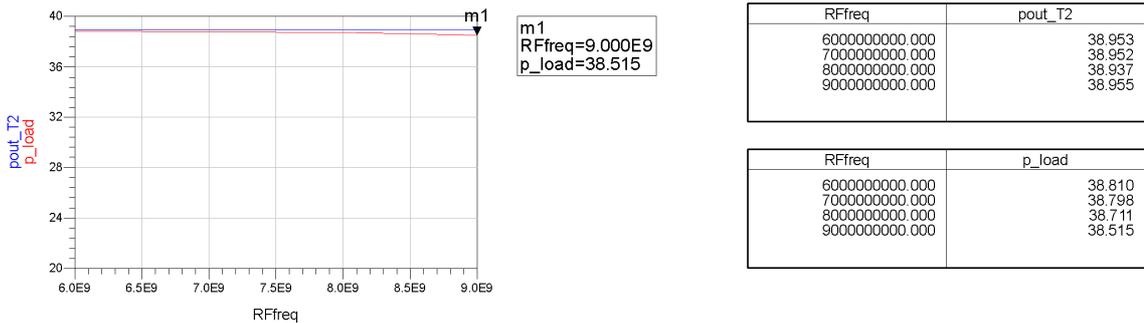


Figura 4.40 Potencia de entrada y de salida Red 3.

Ahora vamos a introducir el TGF2023\_2\_02 para estudiar el conjunto del transistor con la Red 3. Para ello definimos la nueva impedancia de la fuente, que será la impedancia óptima de la fuente obtenida en el análisis del segundo transistor.

También debemos añadirle a la red de adaptación, la de polarización, lo que nos alejara más del primer circuito ideal y tras probar con distintas opciones, la que nos da mejores resultados es la mostrada en el esquema de la figura 4.41, en la que se aprovecha la red de adaptación para polarizar, a través de las bobinas de adaptación, y se introduce un condensador de desacoplo para dar la masa virtual en RF a las bobinas.

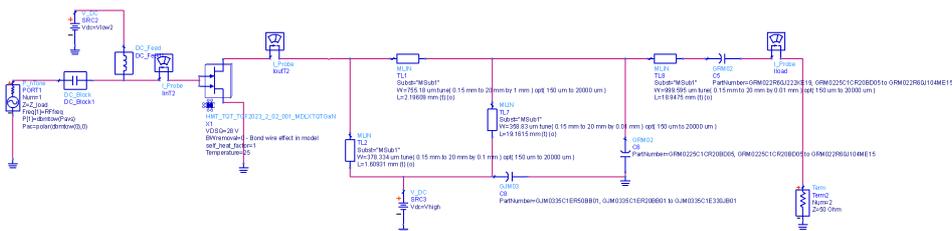


Figura 4.41 Esquema de TGF2023\_2\_02 y Red 3.

La figura 4.42 nos muestra un análisis de los parámetros S de esta segunda etapa para ver su comportamiento en pequeña señal. Observamos que la Ganancia se mantiene entre 18 y 15 dB aproximadamente a lo largo del rango de frecuencia, un valor muy bueno ya que en solo una etapa ya conseguimos 75% de la ganancia requerida (20 dB) aunque hemos perdido adaptación, cuanto tengamos el circuito completo utilizaremos el "Tuning" y "Optimize" para mejorar este parámetro.

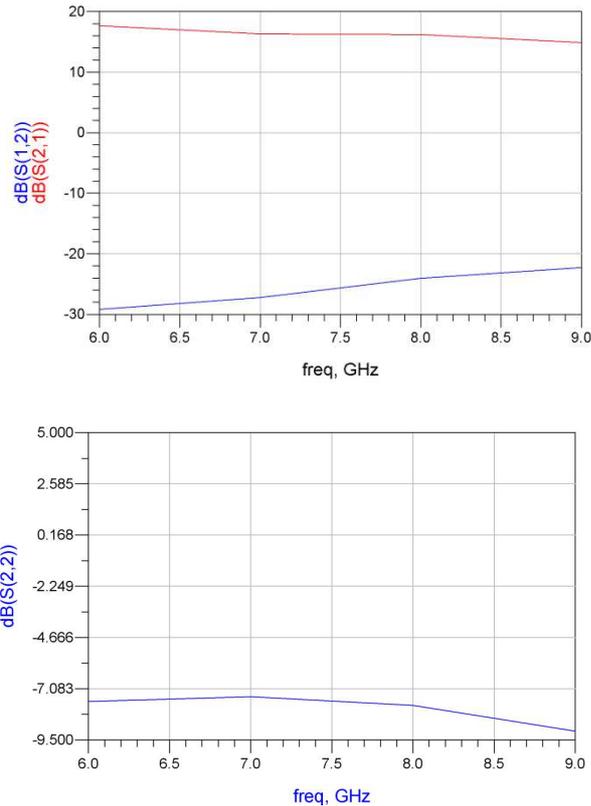


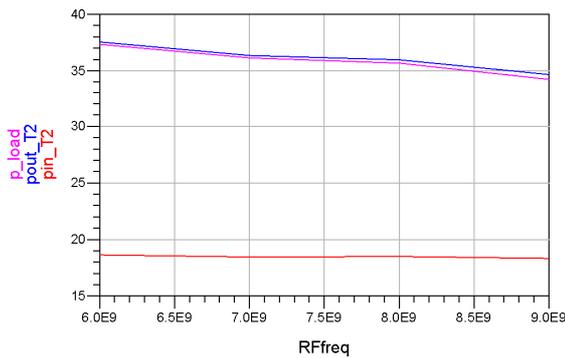
Figura 4.42 Parametros S del circuito compuesto por el TGF2023\_2\_02 y la Red 3

En la figura 4.43 mostramos el análisis en potencia, introduciendo una Pavs de 19 dBm a la entrada del TGF2023\_2\_02 conseguimos una potencia por encima de 34 dBm a la salida del TGF2023\_2\_02 (Pout\_T2) y en la carga (P\_load).

$$\text{Eqn } \text{pin\_T2} = 10 * \log(500 * \text{real}(\text{VinT2}[:, : , 20, 1] * \text{conj}(\text{IinT2.i}[:, : , 20, 1])))$$

$$\text{Eqn } \text{pout\_T2} = 10 * \log(500 * \text{real}(\text{VoutT2}[:, : , 20, 1] * \text{conj}(\text{loutT2.i}[:, : , 20, 1])))$$

$$\text{Eqn } \text{p\_load} = 10 * \log(500 * \text{real}(\text{Vload}[:, : , 20, 1] * \text{conj}(\text{lload.i}[:, : , 20, 1])))$$



RFfreq	pin_T2	pout_T2	p_load
6000000000...	18.628	37.544	37.340
7000000000...	18.450	36.342	36.134
8000000000...	18.491	35.973	35.678
9000000000...	18.325	34.668	34.227

Figura 4.43 Potencia a la salida del TGF2023\_2\_02 y en la carga.

Se puede observar que la red3 de adaptación es buena puesto que se pierde muy poca potencia en ella. Además en la 4.44 se muestra la impedancia de salida del TGF2023\_2\_02 que es similar a la que definimos teóricamente.

RFfreq	VoutT2[:,20,1]/IoutT2.i[:,20,1]
6000000000.000	5.958 + j11.563
7000000000.000	5.484 + j9.907
8000000000.000	9.790 + j8.647
9000000000.000	2.827 + j7.839

Figura 4.44 impedancia de salida del TGF2023\_2\_02

Necesitamos sintetizar una red de entrada que presente la correcta impedancia con los valores de la figura 4.45.

RFfreq	VinT2[:,20,1]/IinT2.i[:,20,1]
6000000000.000	1.688 + j0.675
7000000000.000	1.855 + j2.502
8000000000.000	1.908 + j4.706
9000000000.000	1.278 + j5.173

Figura 4.45 Impedancia de entrada del TGF2023\_2\_02

Vemos que estos valores se mantienen tal como les calculamos teóricamente en el análisis del transistor, no les han afectado las variaciones en las impedancias de salida, eso se debe a que nuestro amplificador es unilateral, una característica positiva que se debe a una  $S_{12} \sim 0$

Ya tenemos todos los parámetros necesarios para continuar con el diseño, podemos concluir diciendo que la Red 3 presenta una adaptación suficiente y la potencia de salida del amplificador se mantiene muy por encima de la requerida en las especificaciones, tal como esperábamos a medida que aumenta la frecuencia, desciende la potencia.

#### 4.3.2 Red de adaptación 2.

Repetimos el mismo proceso para diseñar la Red 2 de adaptación.

La Red 2 de adaptación tendrá una impedancia de carga igual a la impedancia de entrada que presentaba el TGF2023\_2\_02 con su Red 3 y una impedancia de fuente igual a la impedancia de carga conjugada del transistor TGF2023\_2\_01 que calculamos teóricamente en el análisis de transistores con un punto de polarización de  $V_{DS}=28$ ,  $V_{GS}= -2.5$ . Estos valores extraídos de los análisis anteriores se muestran en la tabla 4.8.

RFfreq	Impedancia óptima de la fuente de la RED2	Impedancia Óptima de Carga de la RED2
6 GHz	9.37 - j 40.23	1.688 +j0.675
7 GHz	7.02 - j 34.06	1.855+2.502
8 GHz	6.08 -j 28.89	1.908+j4.706
9 GHz	5.10- j 24.08	1.278+j5.173

Tabla 4.8 Impedancias óptimas de la Red 2

La figura 4.46 muestra un esquema de nuestro amplificador con las impedancias de fuente y de carga de la Red 2.

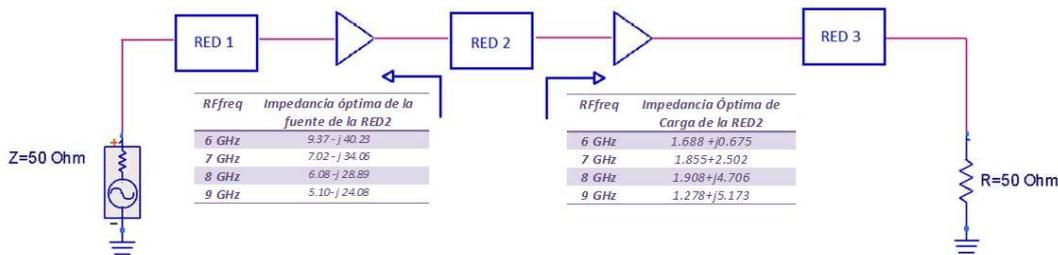


Figura 4.46 Esquemático del amplificador.

Para definir las Gamma Source que queremos para nuestra Red 2, que serán las Gamma Load conjugadas del TGF2023\_2\_01, hemos cargado un archivo 'LoadT1', especificando cada GammaL del primer transistor en función a la frecuencia, como se muestra en la tabla 4.9 donde hemos pasado la fase a grados para obtener el formato final tal como lo introducimos en nuestro archivo 'LoadT1'.

$$\text{GammaL} = \frac{Z_L - Z_0}{Z_L + Z_0}$$

RF	ZL del T1	Gamma L del T1	Gamma L (mag y fase)
6 GHz	9.37 + j 40.23	-0.154+j0.782	0.797  101.1
7 GHz	7.02 + j 34.06	-0.292+j0.772	0.825  110.7
8 GHz	6.08 +j 28.89	-0.409+j 0.725	0.833  119.4
9 GHz	5.10 + j 24.08	-0.523+j0.665	0.847  128.1

Tabla 4.9 GammaL del TFG2023\_2\_01

Para definir las Gamma Load que queremos para nuestra Red 2, que serán las Gamma de entrada del TGF2023\_2\_02 y la Red 3, hemos cargado un archivo 'SourceT2\*', especificando cada Gamma de entrada en función a la frecuencia, como se muestra en la tabla 4.10. En este archivo, realmente lo que estamos guardando es la Gamma de fuente del transistor TGF2023\_2\_02 conjugada o lo que es lo mismo la Gamma de entrada del TGF2023\_2\_02, debemos tenerlo en cuenta al definir las especificaciones del "Impedance Matching". Hemos pasado la fase a grados para obtener el formato final tal como lo introducimos en nuestro archivo 'SourceT2\*'.

RF	ZS* del T2	GammaS* del T2	Gamma S* (mag y fase)
6 GHz	1.688 +j0.675	-0.934+j0.025	0.934  178.4
7 GHz	1.855+2.502	-0.923 +j0.092	0.928  174.2
8 GHz	1.908+j4.706	-0.910+j 0.173	0.927  169.2
9 GHz	1.278+j5.173	-0.930 +j0.194	0.950  168.1

Tabla 4.10 GammaS\* del TFG2023\_2\_02

Definimos la impedancias de fuente y de carga a las que tendrá que adaptarse nuestra Red2, para ello utilizamos una aplicación de ADS que nos permite especificar la impedancia de la fuente y de la carga a las distintas frecuencias a las que trabajamos introducimos la conjugada de la impedancia de carga óptima del transistor TFG2023\_2\_01 como impedancia de la fuente y la impedancia óptima de carga de la Red 2 que hemos calculado en el apartado anterior (impedancia de entrada del transistor TFG2023\_2\_02 con la Red 3) todo esto se muestra en la figura 4.47.

```

VAR
ZsourceZload
z_fund=Rload1 + j*Imload1
z_2=Rload2 + j*Imload2
z_3=Rload3 + j*Imload3
z_4=Rload4 + j*Imload4
Z_s_fund=Rsrc1 + j*Imsrc1
Z_s_2=Rsrc2 + j*Imsrc2
Z_s_3=Rsrc3 + j*Imsrc3
Z_s_4=Rsrc4 + j*Imsrc4
Z_s=if freq <= f_1 then Z_s_fund else if freq <= f_2 then Z_s_2 else if freq <= f_3 then Z_s_3 else if freq <= f_4 then Z_s_4 else Z_s_4 endif
Z_load= if freq <= f_1 then z_fund else if freq <= f_2 then z_2 else if freq <= f_3 then z_3 else if freq <= f_4 then z_4 else z_4 endif

VAR
FreqBreakPoints
f_1 = 6 Ghz
f_2 = 7 Ghz
f_3 = 8 Ghz
f_4 = 9 Ghz

VAR
SourceVals
Rsrc1=9.37
Imsrc1=-40.23
Rsrc2=7.02587
Imsrc2=-34.0674
Rsrc3=6.08394
Imsrc3=-28.8993
Rsrc4=5.10188
Imsrc4=-24.0812

VAR
LoadVals
Rload1=1.688
Imload1=0.675
Rload2=1.855
Imload2=2.502
Rload3=1.908
Imload3=4.706
Rload4=1.278
Imload4=6.173

```

Specify range of allowed load and source impedances at fundamental and harmonic frequencies.

Figura 4.47 Impedancias de fuente y de carga

Al igual que en la Red anterior terminamos de definir los parámetros de la herramienta 'Matching Utility', que como mencionamos anteriormente, tiene la opción de especificar si el archivo que introduces presenta las impedancias de entradas a la red o sus conjugadas, las impedancias del generador, esto debemos tenerlo en cuenta y definirlo en función de las impedancias que hemos metido.

Ahora que ya tenemos todos los parámetros definidos, utilizando la herramienta 'Matching Utility', seleccionamos la opción de diseñar y escogemos entre los posibles circuitos una primera Red 2 ideal, como muestra la figura 4.48.

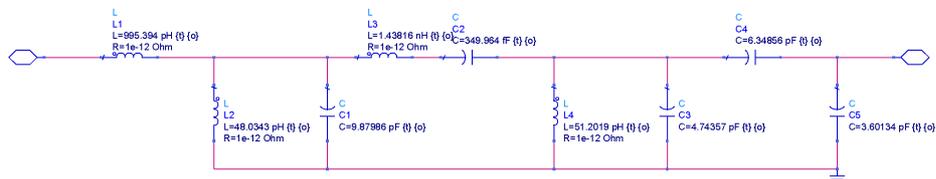


Figura 4.48 Red 2 ideal

Este sería el circuito ideal y una vez comprobado que cumple las especificaciones y los resultados son los esperados pasamos a cambiar sus componentes por bobinas y condensadores reales. La figura 4.49 muestra la Red 2, con componentes reales de nuestras librerías, al tratarse de una aproximación al diseño ideal los parámetros han variado.

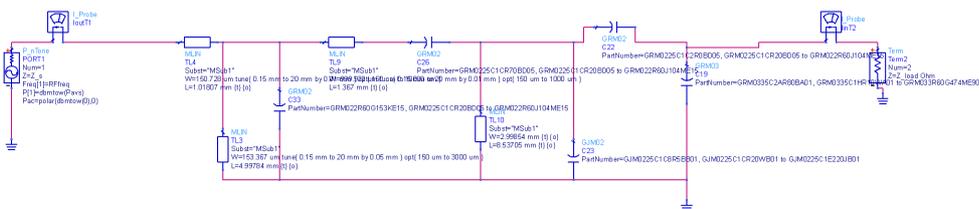


Figura 4.49 Red 2 real

Utilizando la herramienta "Tuning"y "Optimize" del ADS podemos ajustar los parámetros y variar los valores para optimizar la potencia de salida en este nuevo

circuito, así obtenemos las siguientes impedancias de entrada y de salida que se muestran en la figura 4.50.

RFfreq	VoutT1[:,200,1]/IoutT1.i[:,200,1]
6000000000.000	7.173 + j30.025
7000000000.000	17.278 + j33.570
8000000000.000	4.503 + j26.859
9000000000.000	2.572 + j26.589

RFfreq	...T2[:,200,1]/IinT2.i[:,200,1]
6000000000.000	1.688 + j0.675
7000000000.000	1.855 + j2.502
8000000000.000	1.908 + j4.706
9000000000.000	1.278 + j5.173

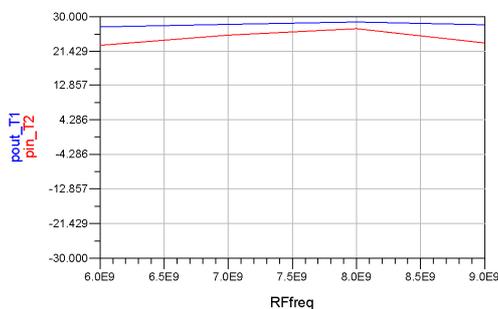
Figura 4.50 Impedancias.

Perdemos mayor potencia en esta Red 2 que en la anterior, como muestra la figura 4.51, aunque no nos supone un problema dado que la potencia de salida continua cumpliendo las especificaciones, ya que según nuestro diseño a la entrada del segundo amplificador debe llegar una potencia igual o mayor a 22 dBm.

Cuando tengamos la red completa intentaremos mejorar la pérdida de potencia en esta Red 2.

$$\text{Eqn pin\_T2}=10*\log(500*\text{real}(\text{VinT2}[:,200,1]*\text{conj}(\text{IinT2.i}[:,200,1])))$$

$$\text{Eqn pout\_T1}=10*\log(500*\text{real}(\text{VoutT1}[:,200,1]*\text{conj}(\text{IoutT1.i}[:,200,1])))$$



RFfreq	pout_T1
6000000000.000	27.522
7000000000.000	28.147
8000000000.000	28.744
9000000000.000	28.060

RFfreq	pin_T2
6000000000.000	22.948
7000000000.000	25.470
8000000000.000	27.074
9000000000.000	23.532

Figura 4.51 Potencia de entrada y de salida Red 2.

Ahora vamos a introducir el transistor TGF2023\_2\_01 para estudiar el conjunto del transistor con la Red 2. Para ello definimos la nueva impedancia de la fuente, que será la impedancia óptima de la fuente obtenida en el análisis del primer transistor.

También debemos añadirle a la red de adaptación, la de polarización, lo que nos alejara más del primer circuito ideal y tras probar con distintas opciones, la que nos da mejores resultados es la mostrada en el esquema de la figura 4.52.

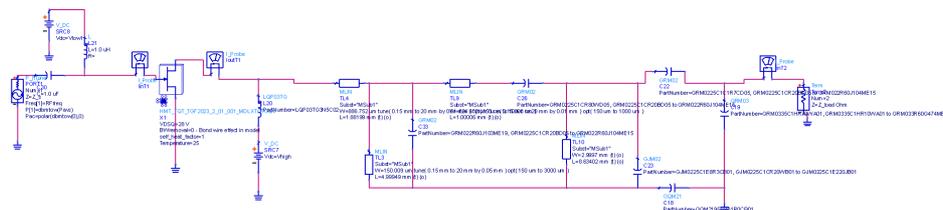


Figura 4.52 Esquema de TGF2023\_2\_01 y Red 2.

La figura 4.53 nos muestra un análisis de los parámetros S de esta primera etapa para ver su comportamiento en pequeña señal. Observamos que la Ganancia se mantiene por encima de 13 dBm a lo largo del rango de frecuencia.

Respecto a la adaptación de salida se mantiene alrededor de -9 dB y su máximo valor se encuentra en torno a los 8 GHz y a los 6GHz, donde se producen unos picos de subida.

Cuando tengamos el circuito entero, a través de la optimización trataremos de mejorar la adaptación.

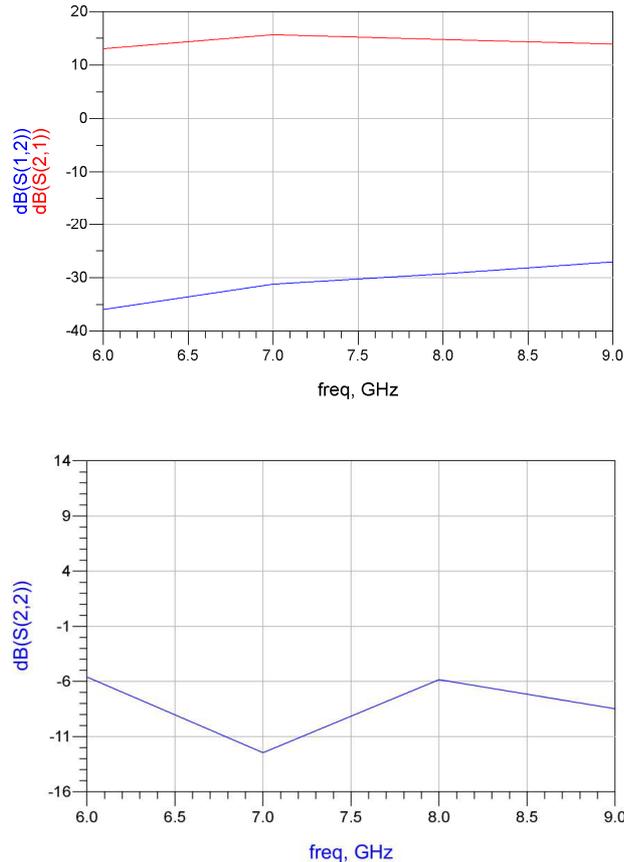


Figura 4.53 Parametros S del circuito compuesto por el TGF2023\_2\_01 y la Red 2

La figura 4.54 nos muestra el análisis en potencia , introduciendo una Pavs de 6 dBm a la entrada del TGF2023\_2\_01 conseguimos una potencia por encima de 22 dBm a la salida del TGF2023\_2\_01 (Pout\_T1) y en la entrada del segundo transistor (Pin\_T2) llega una potencia por encima de 20 dBm en prácticamente todo el rango de frecuencia menos a 6 GHz donde la potencia sufre un pequeño descenso hasta los 19.27 dBm.

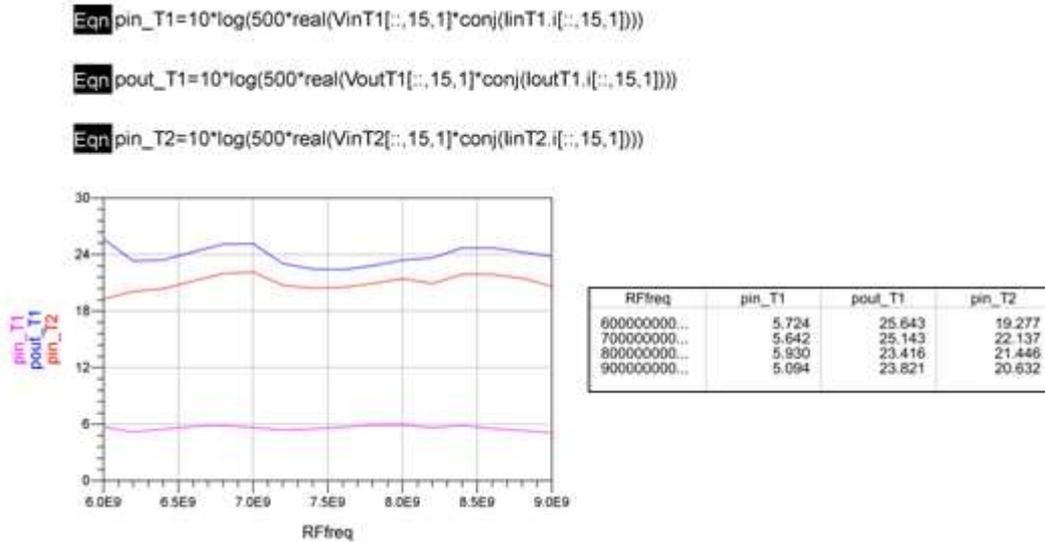


Figura 4.54 Potencia Red 2.

Observamos que la red2 de adaptación pierde de media unos 2 dB de potencia a lo largo de nuestro rango de frecuencia aunque esta diferencia aumenta a 6 GHz.

La figura 4.55 muestra la impedancia medida en la entrada y a la salida de la Red 2, observamos que la impedancia de salida se mantiene igual a la que especificamos en el diseño (TGF2+Red3) y la de entrada es similar a la obtenida en el diseño ideal de circuito Red 2 (Figura4. 52).

RFfreq	...[:,10,1]/loutT1.i[:,10,1]	...[:,10,1]/linT2.i[:,10,1]
6000000000.000	9.421 + j24.204	1.688 + j0.675
7000000000.000	10.250 + j24.954	1.855 + j2.502
8000000000.000	3.579 + j23.251	1.908 + j4.706
9000000000.000	3.921 + j24.595	1.278 + j5.173

Figura 4.55 Impedancia a la salida del TGF2023\_2\_01 y a la entrada del TGF2023\_2\_02.

Todavía necesitamos obtener la impedancia de entrada del TGF2023\_2\_01 puesto que estos valores se utilizaran como impedancia de carga para el diseño de la Red1 , estos valores se muestran en la figura 4.56.

RFfreq	VinT1[:,10,1]/linT1.i[:,10,1]
6000000000.000	2.994 - j1.170
7000000000.000	2.975 + j2.184
8000000000.000	2.195 + j4.099
9000000000.000	1.336 + j7.283

Figura 4.56 Impedancia de entrada del TGF2023\_2\_01

Comprobamos que estos valores son cercanos a los obtenidos teóricamente en el análisis del transistor (Tabla 4.7.2).

Ya tenemos todos los parámetros necesarios para continuar con el diseño de nuestro amplificador.

Podemos concluir diciendo que la potencia que nos llega a la salida de la Red 2 es suficiente para que el transistor 2 llegue a la potencia de salida requerida y la ganancia también cumple con creces los requisitos, ya que en la etapa anterior ya conseguimos 3/4 de la ganancia requerida.

#### 4.3.3 Red de adaptación 1.

Repetimos el mismo proceso para diseñar la Red 1 de adaptación.

La Red 1 de adaptación tendrá una impedancia de carga igual a la impedancia de entrada que presentaba el TGF2023\_2\_01 con su Red 2, este valor se plasman en la tabla 4.11, y una impedancia de fuente igual a 50 Ω.

RFfreq	Impedancia Óptima de Carga de la RED1
6 GHz	2.994-j1.170
7 GHz	2.975+j2.184
8 GHz	2.195+j4.099
9 GHz	1.336+j7.283

Tabla 4.11 Impedancias óptimas de la Red 2

La figura 4.57 muestra un esquema de nuestro amplificador con las impedancias de fuente y de carga de la Red 1.



Figura 4.57 Impedancia de carga Red 1

Para definir las Gamma Load que queremos para nuestra Red 1, que serán la Gamma de entrada del TGF2023\_2\_01 y la Red 2, hemos cargado un archivo 'SourceT1\*', especificando cada Gamma de entrada en función a la frecuencia, como se muestra en la tabla 4.12. En este archivo, realmente lo que estamos guardando es la Gamma de fuente del transistor TGF2023\_2\_01 conjugada o lo que es lo mismo la Gamma de entrada del TGF2023\_2\_01, debemos tenerlo en cuenta al definir las especificaciones del "Impedance Matching". Hemos pasado la fase a grados para obtener el formato final tal como lo meteremos en nuestro archivo 'SourceT1\*'.

$$\text{Gamma}_S = \frac{Z_S - Z_0}{Z_S + Z_0}$$

RF	ZS* del T1	Gamma S* del T1	Gamma L* (mag y fase)
6 GHz	2.994-j1.170	-0.886-j0.041	0.887  -177.3
7 GHz	2.975+j2.184	-0.884+j0.077	0.887  174.9
8 GHz	2.195+j4.099	-0.904+j0.149	0.916  170.6
9 GHz	1.336+j7.283	-0.909+j0.270	0.949  163.4

Tabla 4.12 GammaS\* del TFG2023\_2\_01

Definimos la impedancias de fuente y de carga a las que tendrá que adaptarse nuestra Red1, para ello utilizamos una aplicación de ADS que nos permite especificar la impedancia de la carga a las distintas frecuencias a las que trabajamos, introducimos la impedancia óptima de carga de la Red 1 que hemos calculado en el apartado anterior (impedancia de entrada del transistor TFG2023\_2\_01 con la Red 2) todo esto se muestra en la figura 4.58.

```

VAR
ZsourceZload
z_1=Rload1 + j*Imload1
z_2=Rload2 + j*Imload2
z_3=Rload3 + j*Imload3
z_4=Rload4 + j*Imload4
Z_s=50
Z_load = if freq <= f_1 then z_1 elseif freq <= f_2 then z_2 elseif freq <= f_3 then z_3 elseif freq <= f_4 then z_4 else z_4 endif

VAR
FreqBreakPoints1
f_1 =6 Ghz
f_2 =7Ghz
f_3 = 8 Ghz
f_4 =9 Ghz

VAR
LoadVals
Rload1=2.994
Imload1=-1.170
Rload2=2.975
Imload2=+2.184
Rload3=2.195
Imload3=+4.099
Rload4=1.336
Imload4=+7.283
    
```

Figura 4.58 Impedancias de carga

Al igual que en la Red anterior terminamos de definir los parámetros de la herramienta 'Matching Utility', que como mencionamos anteriormente, tiene la opción de especificar si el archivo que introduces presenta las impedancias de salida de la red o sus conjugadas, las impedancias de carga, esto debemos tenerlo en cuenta y definirlo en función de las impedancias que hemos introducido.

Ahora que ya tenemos todos los parámetros definidos, utilizando la herramienta 'Matching Utility', pulsamos la opción de diseñar y escogemos entre los posibles circuitos una primera Red 1 ideal, como muestra la figura 4.59.

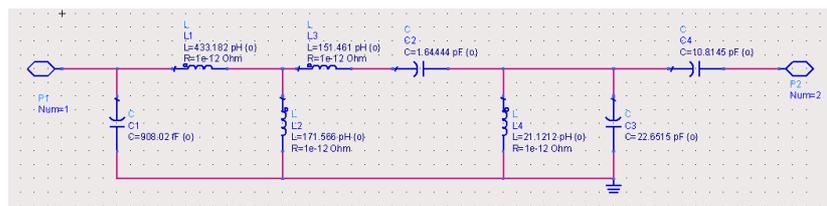


Figura 4.59 Red 1 ideal

Este sería el circuito ideal y una vez comprobado que cumple las especificaciones y los resultados son los esperados pasamos a cambiar sus componentes por bobinas y condensadores reales. La figura 4.60 muestra la Red 1, con componentes reales de nuestras librerías, al tratarse de una aproximación al diseño ideal los parámetros han variado.

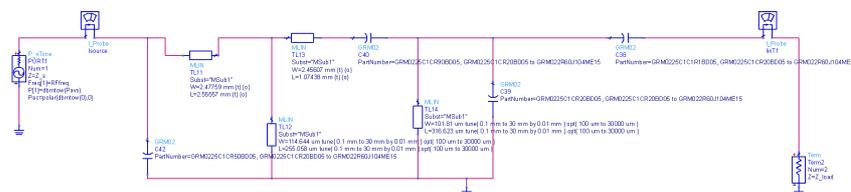


Figura 4.60 Red 1 real

Utilizando la herramienta "Tuning" y "Optimize" del ADS podemos ajustar los parámetros y variar los valores para optimizar la potencia de salida en este nuevo circuito, así obtenemos las siguientes impedancias de entrada y de salida que se muestran en la figura 4.61.

RFfreq	Vsource[:,30,1]/Isource.i[:,30,1]	VinT1[:,30,1]/IinT1.i[:,30,1]
6000000000.000	53.576 - j10.530	5.000 - j6.507E-6
7000000000.000	40.410 + j28.410	5.000 + j4.000
8000000000.000	40.576 - j21.295	4.000 + j3.148
9000000000.000	54.086 + j6.793	3.000 + j6.000

Figura 4.61 Impedancias.

Analizando la potencia comprobamos que entra prácticamente toda la potencia Pavs de 10 dBm, ya que vemos que los valores de Psource son cercanos a 10 dBm y perdemos alrededor de 1 dB de potencia en la Red 1, diferencia que aumenta en los extremos de nuestro rango de frecuencia. También comprobamos que a la entrada del primer transistor llega la potencia requerida, una potencia superior a 8 dBm, como muestra la Figura 4.62, potencia superior a la que necesitamos en la siguiente etapa.

$$\text{Eqn } \text{pin\_T1} = 10 * \log(500 * \text{real}(\text{VinT1}[:,30,1] * \text{conj}(\text{IinT1.i}[:,30,1])))$$

$$\text{Eqn } \text{psource} = 10 * \log(500 * \text{real}(\text{Vsource}[:,30,1] * \text{conj}(\text{Isource.i}[:,30,1])))$$

RFfreq	psource	pin_T1
6000000000.0...	9.950	8.289
7000000000.0...	9.542	8.665
8000000000.0...	9.719	8.660
9000000000.0...	9.975	8.147

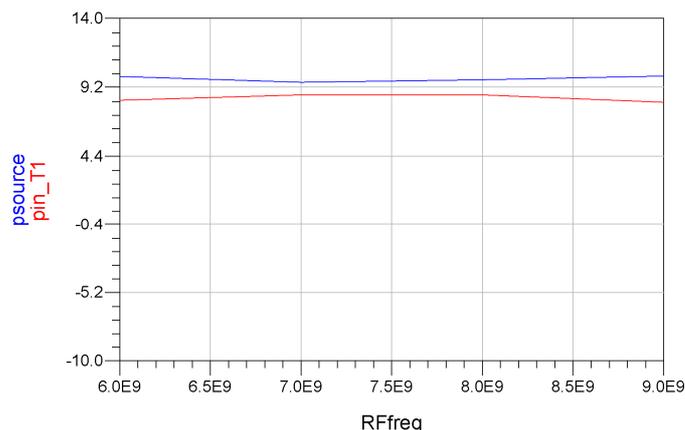


Figura 4.62 Potencia de entrada y de salida Red 1.

#### 4.3.4 Conclusión.

Hemos elaborado un primer diseño de las distintas etapas que formarán nuestro amplificador, hemos realizado tres redes de adaptación con las correspondiente redes de polarización para los transistores. Este primer prototipo todavía dista del diseño final, donde debemos incluir las discontinuidades: codos y cruces de líneas microstrip entre componentes; cambiar las tierras por Vias Holes; trataremos de alejar lo máximo

posible las fuentes de DC del resto del circuito para limpiar y simplificar el circuito aprovechando que podemos añadir líneas microstrip despues de la bobina de desacoplo de AC, puesto que no debería influir en el circuito AC; nuestro circuito será implementado en una placa base de 25 mm x 25 mm, por lo que tendremos que tener en cuenta las dimensiones de nuestro diseño.

Hasta este punto, nuestro amplificador funciona con una potencia de entrada (pavs) de 10 dBm, en la primera etapa tiene una potencia de salida de unos 21 dBm y consigue una ganancia por encima de 13 dB y en la segunda etapa presenta una potencia de salida aproximadamente de unos 36 dBm con una ganancia por encima de 15 dB.

#### 4.4 Red Completa:

Una vez lo tenemos diseñado pasamos a analizar el conjunto completo. Las redes de adaptación, con las redes de polarización y los transistores. Optimizaremos el circuito completo y variaremos los componentes en caso de ser necesario hasta obtener los mejores resultados.

Gracias a las líneas de transmisión que introducimos en el diseño equivalentes a las bobinas, ahora tendremos mayor flexibilidad, ya que cada línea dispone de dos parámetros a variar, la anchura y la longitud hasta dar con el valor más aproximado, lo que también facilitara la tarea a la hora de cuadrar la dimensiones de nuestro circuito y afinaremos más los resultados, puesto que con las bobinas solo podíamos disponer de ciertos valores comerciales.

Primeramente introducimos los codos y cruces de líneas microstrip, después pasamos a cambiar las tierras ideales por reales (Vias Hole) , debido al proceso de fabricación, les damos como mínimo un diámetro de 0.5 mm, lo que provoca que algunas tierras se solapen entre ellas o con otros componentes, eso unido a nuestro interés en alejar las fuentes de DC del núcleo del circuito y que nuestro diseño no se ajusta a las dimensiones físicas de la placa base en la que será implementado, nos hace buscar una serie de variaciones al diseño hasta conseguir el circuito definitivo mostrado en la Figura 4.63 mostrada al final de este capítulo y a continuación en menor tamaño.

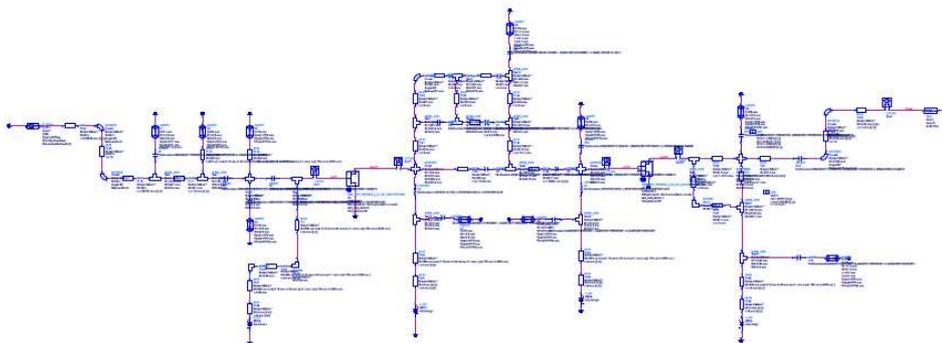


Figura 4.63 Amplificador de potencia.

##### 4.4.1 Ganancia del Amplificador

La condición inicial de ganancia exigía 20 dB. En la figura 4.64 se observa que la ganancia se mantiene por encima de los 28.5 dB a lo largo de toda la banda. Los valores máximos y mínimos se muestran en la figura mediante marcadores.

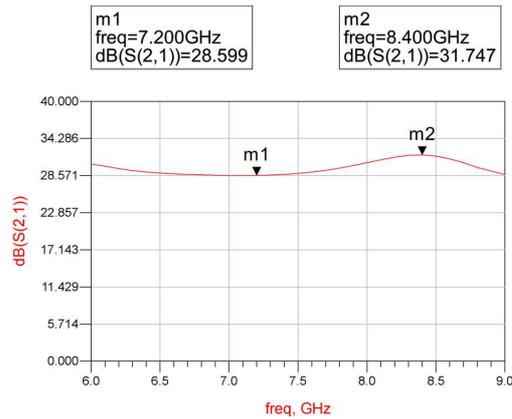


Figura 4.64 Ganancia amplificador

#### 4.4.2 Adaptación pequeña señal

En las especificaciones iniciales del proyecto se pedía una adaptación de entrada y salida mejor que 15 dBm en toda nuestra banda de trabajo.

En la figura 4.65 se observa que la adaptación de salida se mantiene prácticamente por debajo de -20 dB a lo largo de toda la banda, exceptuando un pequeño pico a 9 GHz en el que aumenta hasta los -15.6 dB como nos muestra el marcador 6.

La adaptación de entrada supera los -15 dB, alcanzando aproximadamente los -10 dB en torno a los 6.2, 7.8 y 8.6 GHz, como muestran los marcadores 3, 4 y 5.

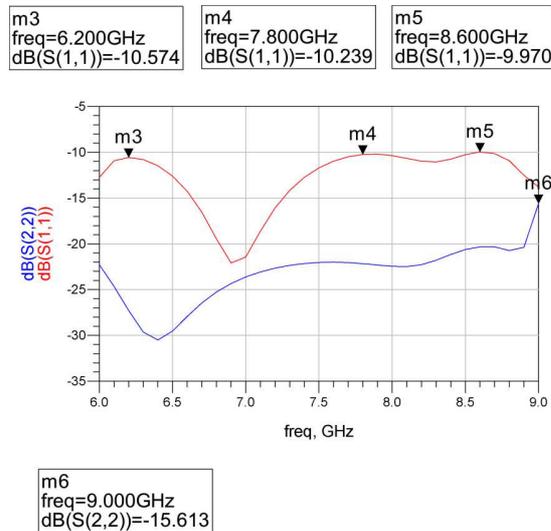


Figura 4.65 Adaptación del amplificador

Se ha intentado mantener los niveles de adaptación bajos, pero en la optimización de los parámetros se dio prioridad a la ganancia, eso sumado a las variaciones que introdujimos en nuestro circuito para poder realizar el layout es lo que degradó la adaptación. No obstante aunque la adaptación de entrada no cumple la condición inicial, se puede considerar un valor aceptable, ya que en algunos casos de diseño de sistemas de RF sin especificaciones de adaptación, se ha considerado que el sistema está adaptado para valores inferiores a -10 dB.

#### 4.4.3 Potencia de salida en el punto de compresión de 1dB:

En las especificaciones iniciales del proyecto se pedía una potencia en el punto de compresión de 1dB, igual o mayor a 33 dBm.

En las figura 4.66, 4.67, 4.68 y 4.69 se muestran barridos de la ganancia del sistema y de la potencia de salida en función de la potencia de entrada a 6 GHz, 7 GHz, 8 GHz y 9 GHz respectivamente .

En el primer caso observamos como la ganancia se comprime 1 dB cuando la potencia de entrada es  $P_{avs} = 6.8$  dBm y con esta potencia de entrada tenemos una potencia de salida de  $p_{load1} = 36.2$  dBm, por lo que la P1dB a 6 GHz es de 36.2 dBm

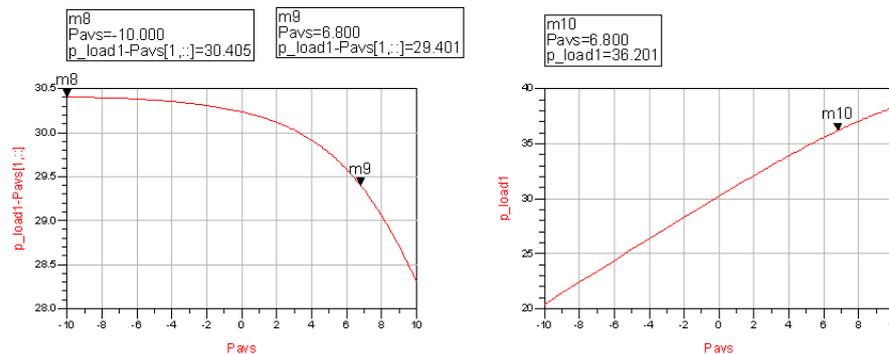


Figura 4.66 P1dB a 6 GHz

Repetimos el proceso a las demás frecuencias.

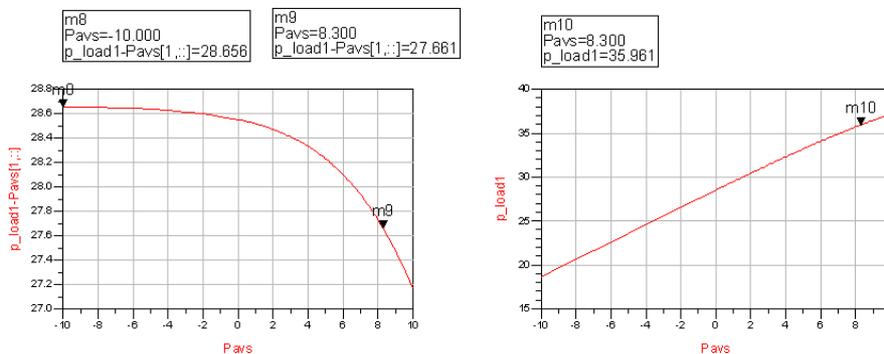


Figura 4.67 P1dB a 7 GHz

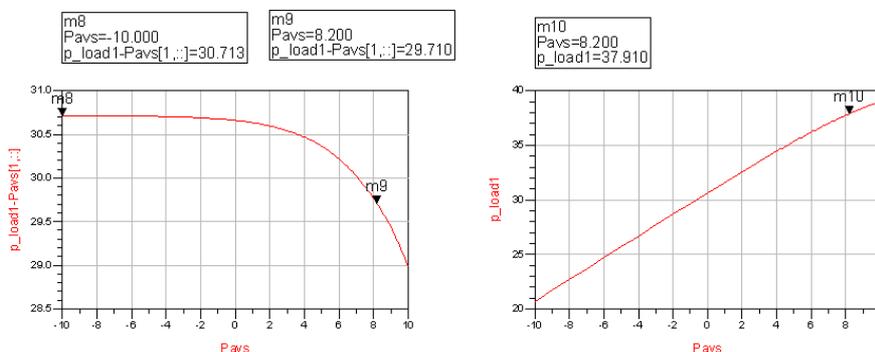


Figura 4.68 P1dB a 8 GHz

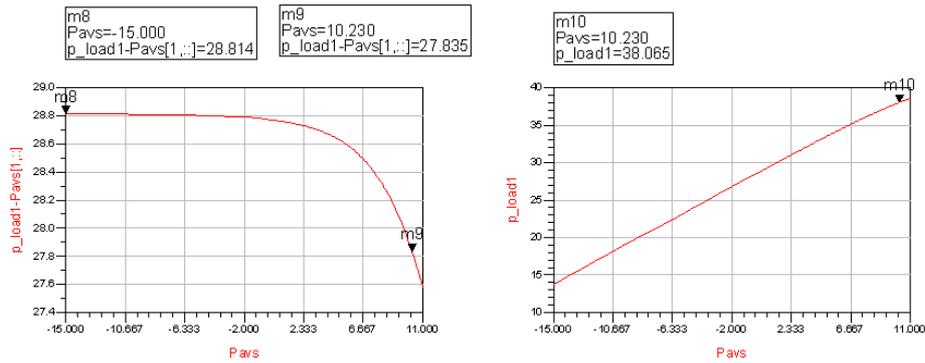


Figura 4.69 P1dB a 9 GHz

En la siguiente tabla 4.13 se recoge la potencia de salida en el punto de compresión de 1 dB a cada frecuencia

Frecuencia	Pavs	P1dB
6 Ghz	6.8 dBm	36.2 dBm
7 Ghz	8.3 dBm	35.9 dBm
8 Ghz	8.2 dBm	37.9 dBm
9 Ghz	10.3 dBm	38 dBm

Tabla 4.13 Potencia en el punto de compresión 1 dB

Otra de las especificaciones de nuestro amplificador es que su potencia de saturación debe ser mayor o igual a 36 dBm, puesto que la potencia de salida en el punto de compresión 1dB se mantiene por encima de 36 dBm, podemos decir que se cumple ese requisito.

#### 4.4.4 Potencia de saturación

Para obtener la potencia de saturación realizaremos un barrido de potencia a cada frecuencia.

Estudiaremos la potencia de salida en función de la potencia de entrada, debemos detectar a partir de que potencia de entrada la potencia de salida deja de tener un comportamiento lineal y comienza a ser constante.

También anotaremos cuanto se comprime la ganancia a esa potencia de saturación.

La figura 4.70 muestra el comportamiento de la potencia de salida ( $P_{load}$ ) en función de la potencia de entrada ( $P_{avs}$ ) a las distintas frecuencias. Observamos cómo a partir de 20 dBm de entrada el amplificador comienza a saturar. Los marcadores m18, m19, m20 y m21 nos muestran la potencia de saturación a 6 GHz, 7 GHz, 8 GHz y 9 GHz respectivamente.

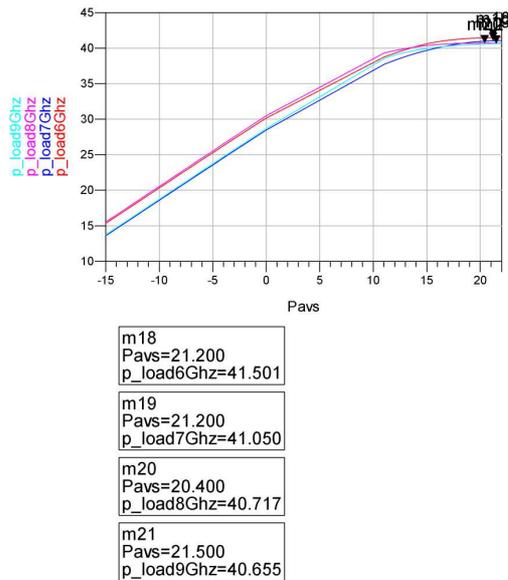


Figura 4.70 Potencia de saturación a cada frecuencia.

En la figura 4.71 se muestra la ganancia en función de la potencia de entrada (pavs), utilizaremos los marcadores para estudiar cuanto se comprime la ganancia a la potencia de saturación.

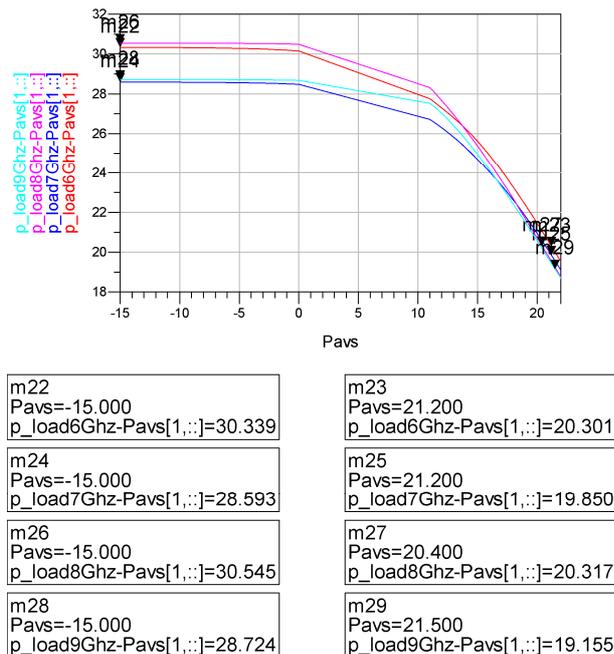


Figura 4.71 Ganancia comprimida cuando introducimos la potencia de saturación.

En la primera columna están los marcadores a una potencia de entrada muy baja (-15 dBm) y en la segunda columna los marcadores nos indica la ganancia a la potencia de saturación. Los resultados se resumen en la tabla 4.14.

Frecuencia	Potencia de Saturación	Ganancia comprimida
6 GHz	41.5 dBm	10 dB
7 GHz	41.0 dBm	8.7 dB
8 GHz	40.7 dBm	10.2 dB
9 GHz	40.6 dBm	9.6 dB

Tabla 4.14 Potencia de saturación y ganancia comprimida.

#### 4.4.5 Factor de estabilidad

Para estudiar la estabilidad vamos a emplear el factor de Edwards-Sinsky para medir la estabilidad. Un amplificador se considera estable para valores de  $\mu$  mayores que la unidad y la estabilidad es mayor cuanto mayor sea el valor de  $\mu$ .

$$\mu = \frac{1 - |S_{11}|^2}{|S_{22} - S_{11}^* \Delta| + |S_{12} S_{21}|} > 1$$

En nuestro diseño comprobamos que el circuito es estable en un gran rango de frecuencias, mejorando la estabilidad en el rango de frecuencia al que trabajamos, como se observa en la figura 4.72.

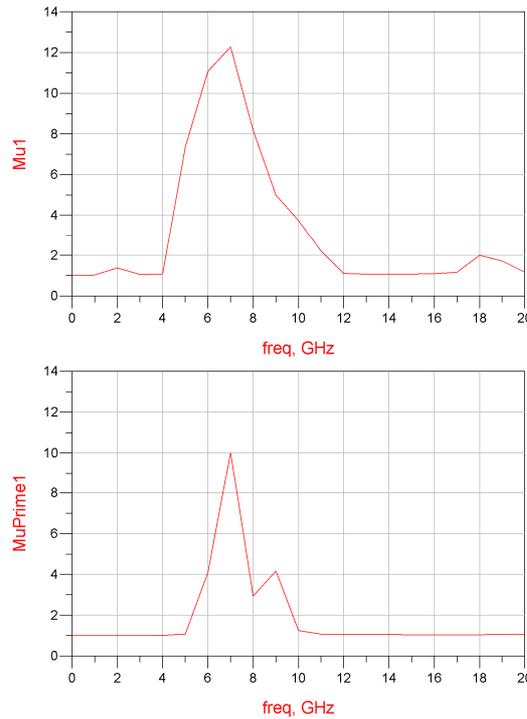


Figura 4.72. Factor de estabilidad.

En principio no aparecen inestabilidades.

#### 4.4.6 Eficiencia

Distinguiremos entre dos tipos de eficiencia una en el que solo se compara la potencia de salida que entrega el amplificador con la tensión de alimentación y otra (PAE (Power Added Efficiency)) en la que a esta comparación se le resta la potencia de entrada al amplificador.

$$\eta_{DC} = \frac{P_{out}}{P_{DC}} [\%] \quad (17)$$

$$PAE = \frac{P_{out} - P_{in}}{P_{DC}} [\%] \quad (18)$$

De este modo, si se da el caso en que la ganancia del dispositivo es elevada, se puede realizar la siguiente aproximación:

$$PAE \approx \eta_{DC} \quad (18)$$

Calculamos la  $P_{out}$  que en nuestro circuito hemos llamado  $P_{load}$ , la  $P_{in}$  que en nuestro circuito hemos llamado  $P_{avs}$  y  $P_{DC}$ , también hemos calculado la potencia de salida de cada transistor para obtener la eficiencia individual de cada etapa, todo ello se

muestra la figura 4.73, la ecuación de la eficiencia trabaja con potencias lineales, por lo que obtenemos estas potencias en lineal y en función de un índice al que hemos llamado m que representa la frecuencia a la que trabajamos, de forma que variando m conseguimos la eficiencia y el consumo a las diferentes frecuencias de 6 GHz, 7 GHz, 8 GHz y 9 GHz.

$$\text{Eqn } P_{dc} = 28 * (-\text{real}(\text{loutT1.i}[m, :, 0])) + 28 * (-\text{real}(\text{loutT2.i}[m, :, 0]))$$

$$\text{Eqn } P_{avs\_W} = 10 ** (P_{avs}[m, :] / 10) / 1000$$

$$\text{Eqn } p\_load\_W = (0.5 * \text{real}(V_{load}[m, :, 1] * \text{conj}(I_{load.i}[m, :, 1])))$$

$$\text{Eqn } p_{out\_T1\_W} = (0.5 * \text{real}(V_{outT1}[m, :, 1] * \text{conj}(\text{loutT1.i}[m, :, 1])))$$

$$\text{Eqn } p_{out\_T2\_W} = (0.5 * \text{real}(V_{outT2}[m, :, 1] * \text{conj}(\text{loutT2.i}[m, :, 1])))$$

Figura 4.73. Formulas de potencia.

Seguidamente aplicamos las formulas, como recoge la figura 4.74 y las siguientes figuras 4.75, 4.76, 4.77, 4.78 recogen los resultados a 6GHz, 7 GHz, 8 GHz y 9 GHz respectivamente.

$$\text{Eqn } \text{eff} = 100 * p\_load\_W / P_{dc}$$

$$\text{Eqn } \text{eff\_padd} = 100 * (p\_load\_W - P_{avs\_W}) / P_{dc}$$

$$\text{Eqn } \text{eff2} = 100 * p_{out\_T2\_W} / (28 * (-\text{real}(\text{loutT2.i}[m, :, 0])))$$

$$\text{Eqn } \text{eff1} = 100 * p_{out\_T1\_W} / (28 * (-\text{real}(\text{loutT1.i}[m, :, 0])))$$

Figura 4.74. Formulas de eficiencia.

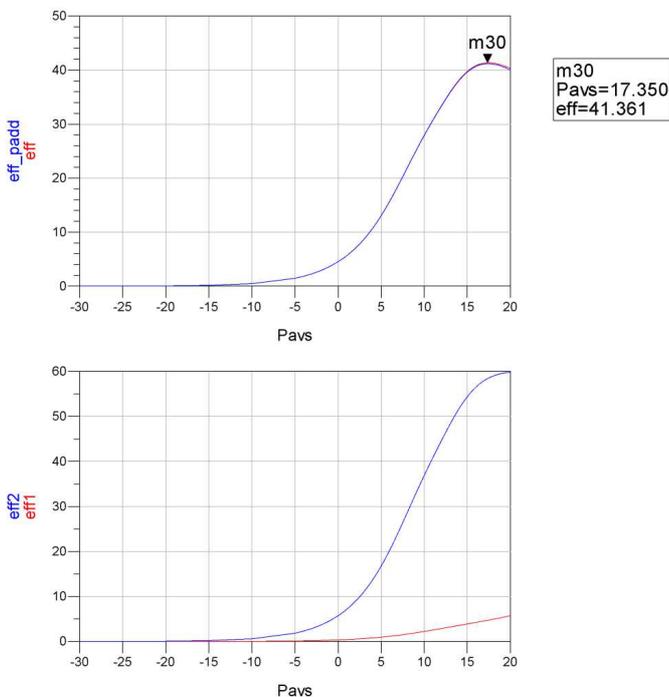


Figura 4.75. En la figura superior la eficiencia y la PAE y en la inferior la eficiencia de cada etapa, a 6 GHz.

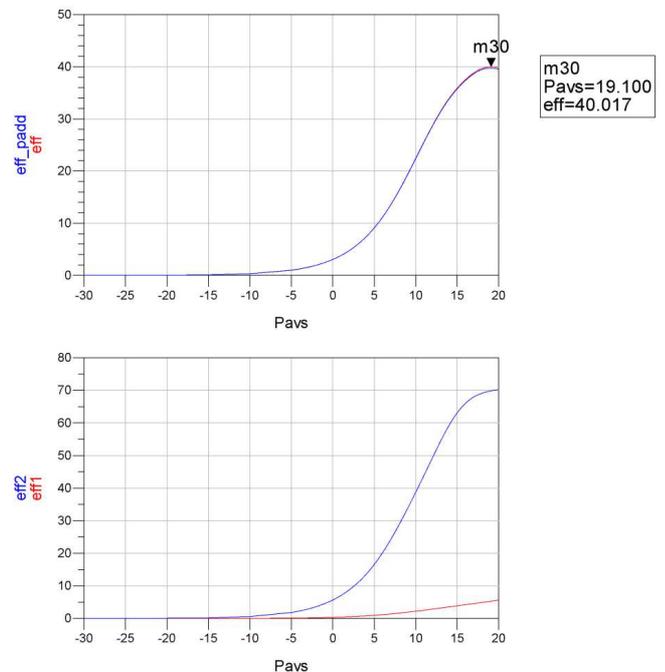


Figura 4.76. En la figura superior la eficiencia y la PAE y en la inferior la eficiencia de cada etapa, a 7 GHz.

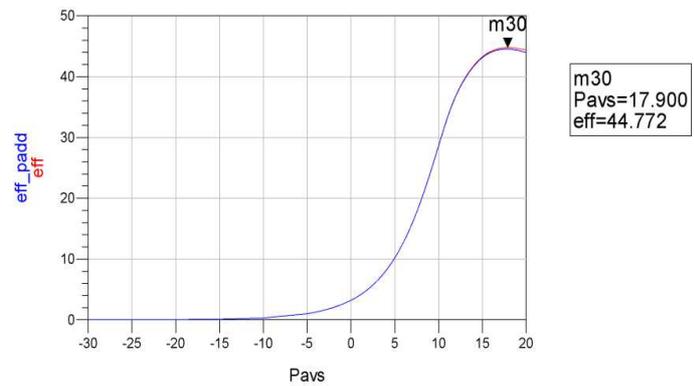
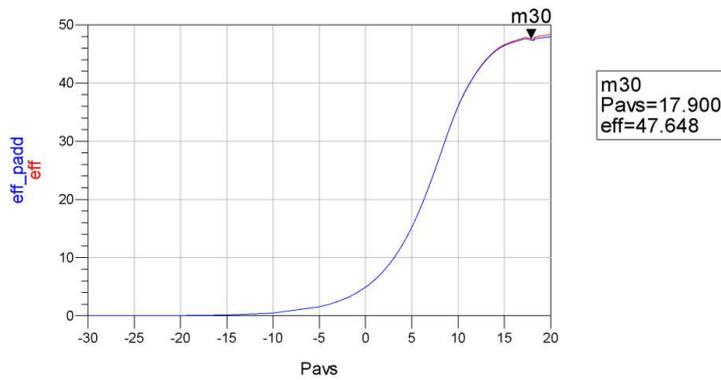


Figura 4.77. En la figura superior la eficiencia y la PAE y en la inferior la eficiencia de cada etapa, a 8 GHz.

Figura 4.78. En la figura superior la eficiencia y la PAE y en la inferior la eficiencia de cada etapa, a 9 GHz.

Observamos que el rendimiento de nuestro amplificador se encuentra entre un 40% y un 50% aproximadamente en función de la frecuencia y con una potencia óptima de entrada alrededor de los 18 dBm.

Observando el barrido en potencia de la eficiencia obtenemos la potencia de entrada donde el amplificador se comporta de forma más eficiente a cada frecuencia, la eficiencia tiene un valor óptimo entre 17 y 19 dBm de entrada por lo que fijaremos una Pavs de 18 dBm. La Figura 4.79 muestra las potencias de salida a cada etapa a esta potencia de entrada y comprobamos que la potencia que entra en los transistores no sobrepasa las potencias máximas marcadas por el fabricante [20].

RFfreq	p_inT1	pout_T1	p_inT2	pout_T2	p_load1
600000000...	15.606	26.368	23.702	41.445	41.272
700000000...	16.495	25.500	23.116	40.791	40.618
800000000...	14.296	28.891	25.892	40.891	40.684
900000000...	13.214	30.948	26.624	40.704	40.410

Figura 4.79. Potencias con Pavs de 18 dBm.

#### 4.4.7 Consumo

Antes de la caracterización, nos será de gran ayuda estudiar el consumo de cada transistor de este modo seremos más rigurosos al situar nuestros transistores en su punto de polarización y comprobamos que la medida se realiza conforme a los parámetros previamente establecidos.

La Figura 4.80 muestra el consumo de cada transistor en amperios a 6 GHz.

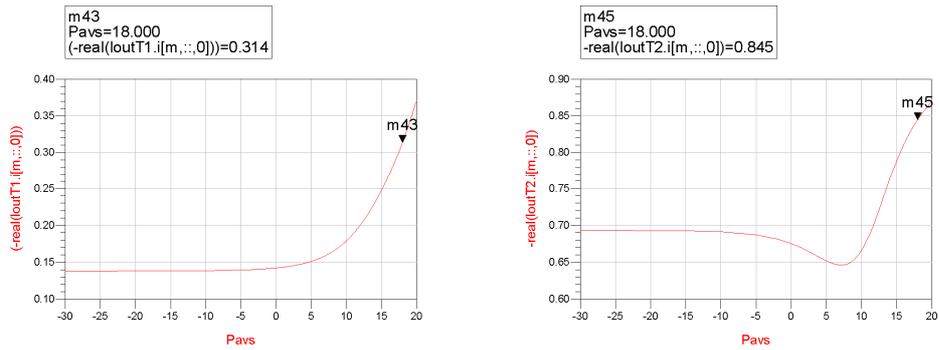


Figura 4.80. Consumo de los transistores.

El segundo transistor consume demasiado a bajas potencias de entrada, hasta ahora como hemos dado prioridad a la potencia de salida no lo habíamos comprobado, pero a la larga esto puede ser perjudicial en tiempo de vida y aumentara el coste asociado al consumo por lo que vamos a variar ligeramente el punto de polarización para conseguir unas graficas de consumo más adecuadas.

Tras variar ligeramente la las tensiones de puerta de los transistores encontramos un nuevo punto de trabajo donde la P1dB desciende pero manteniéndose dentro de los parámetros requeridos, los demás parámetros se mantienen muy similares y el consumo mejora notablemente.

Nuevo punto de trabajo del TGF2023\_2\_1: vhigh=28 V Vlow1=-2.4 V  
 Nuevo punto de trabajo del TGF2023\_2\_1: vhigh=28 V Vlow1=-2.3 V

La Figura 4.81 muestra la potencia de salida en el punto de compresión de 1dB del amplificador trabajando en este nuevo punto de polarización (punto 2), se puede comprobar que empieza a comprimir antes, pero se mantiene dentro del margen de  $p_{1dB} \geq 33$  dBm.

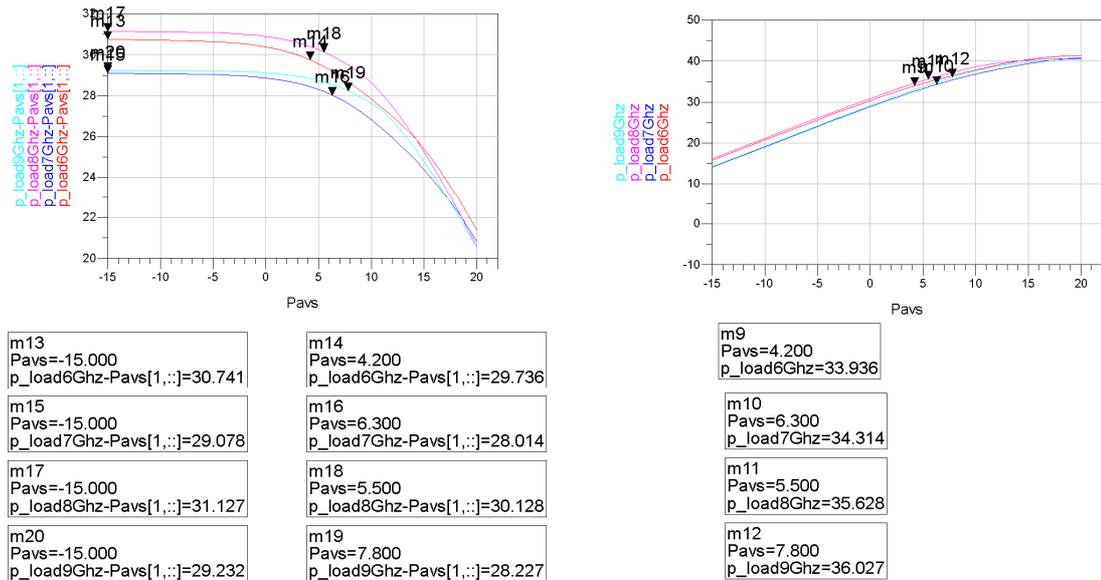


Figura 4.81. P1dB en punto de trabajo 2.

Sin embargo en la figura 4.82 observamos que el consumo de nuestro amplificador ha bajado especialmente a bajas frecuencias y presenta un comportamiento más habitual.

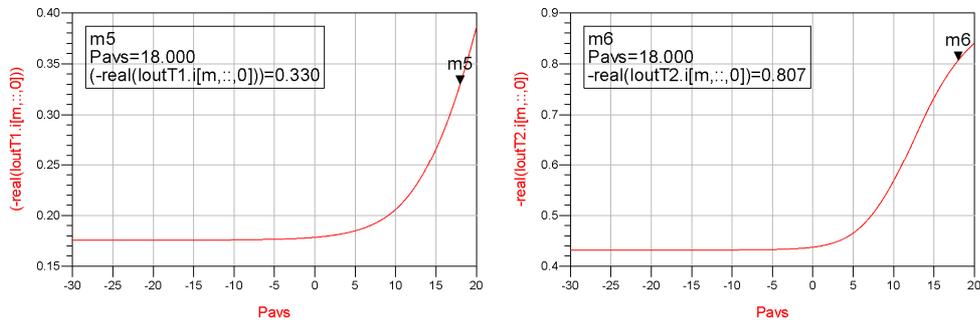


Figura 4.82. Consumo de los transistores en el punto de polarización 2.

#### 4.4.5 Conclusión

Tras realizar algunos cambios necesarios a las redes para evitar problemas y solapamientos entre componentes y conseguir las dimensiones requeridas para implementar el circuito en la placa base, el circuito resultante obtiene una ganancia muy superior a la exigida, al igual que el punto de compresión 1dB o la potencia de saturación que cumplen con creces las especificaciones.

En cuanto a la adaptación, la de salida cumple los requisitos pero la adaptación de entrada no. La adaptación ha empeorado, puesto que en la optimización del circuito dimos prioridad a la ganancia, y aunque se mantienen en unos valores razonables en algunos puntos supera los -15 dB exigidos.

Antes de concluir nuestro diseño, variamos ligeramente el punto de polarización para tener una alternativa al primer punto de trabajo, donde se superan los requisitos ampliamente (menos la adaptación de entrada) pero el segundo transistor presenta un alto consumo. En este segundo punto de polarización, desciende la P1dB pero continua siendo superior a los 33 dBm exigidos y el consumo de el TGF2023\_2\_2 disminuye notablemente, en potencias de entrada bajas.

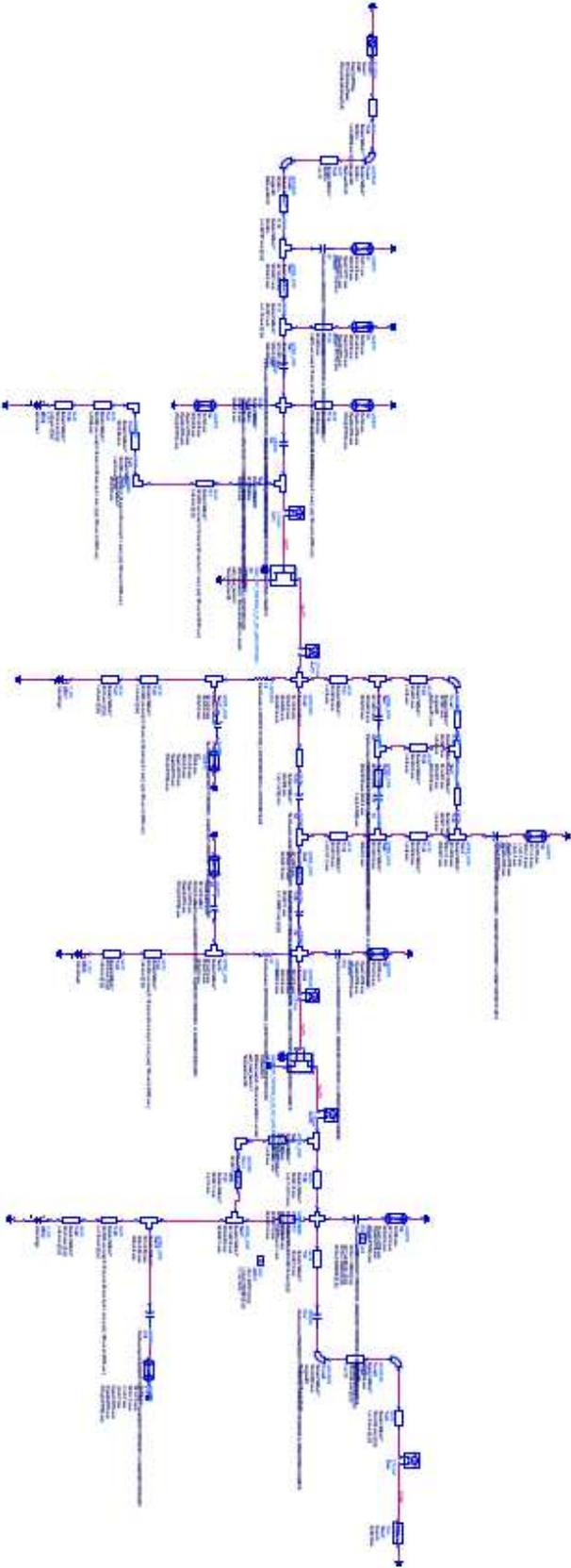


Figura 4.63 Amplificador de potencia.

## 5. Fabricación y Medida

La última fase del diseño del esquemático, mostrado en el capítulo anterior, y el diseño del layout se realizó a la par. Las conexiones y dimensiones de los componentes en el layout fuerzan el diseño del esquemático y viceversa: en la figura 4.65 situada al final del cuarto capítulo, se puede ver el esquemático completo del amplificador de potencia y la magnitud de componentes que son necesarios en un diseño real. Una vez finalizado, se presentarán las simulaciones y medidas realizadas sobre el amplificador completo, justificando el diseño y comprobando que los resultados son los esperados. Después de las últimas verificaciones, el circuito se puede mandar a fabricar.

### 5.1 Layout

El layout es la representación física del circuito. En él se pueden ver las diferentes capas que forman los distintos componentes en el circuito. El diseño conjunto del esquemático y el layout asegurará la exactitud necesaria en las simulaciones.

El layout se ha diseñado en ADS. Para comprobar que el esquemático simulado es equivalente al layout del circuito que se va a diseñar, ADS ofrece la herramienta *layout* que permite generar el layout automáticamente a partir del esquemático. Esta herramienta es muy sensible, depende de la dimensión, orientación y posición exacta de cada componente, pero a cambio ofrece la seguridad de que el circuito fabricado se corresponde con el simulado. La figura 5.1 muestra el layout de nuestro amplificador de potencia generado por ADS.

En este punto, en el que contamos con el layout y los componentes, en las instalaciones del departamento de ingeniería de telecomunicaciones, el laboratorio de tecnología, nos fabrica el circuito en una caja de 25 mm x 25 mm, que finalizado tendrá el siguiente aspecto mostrado en las figuras 5.2.



Figura 5.2.A Circuito amplificador de potencia fabricado, bajo el microscopio.

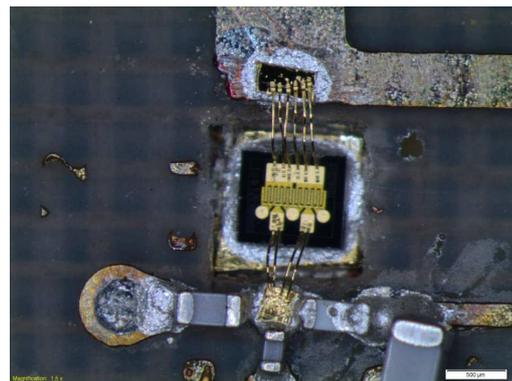


Figura 5.2.B. Transistor TGF2023\_2\_2 bajo el microscopio.

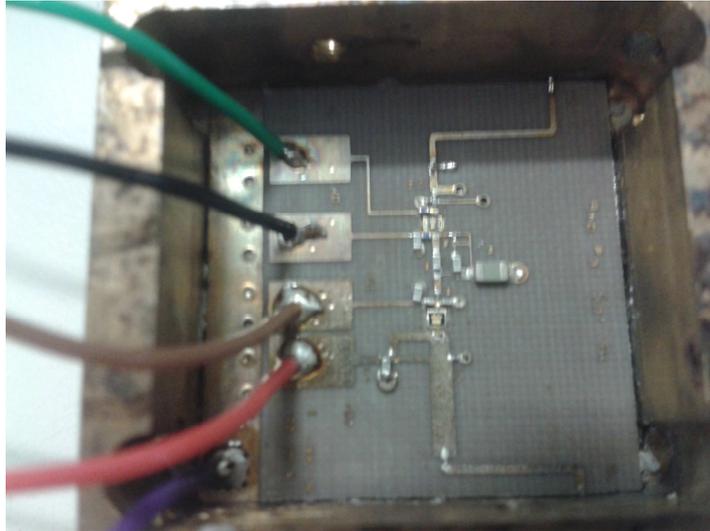


Figura 5.2.C Circuito amplificador de potencia fabricado.

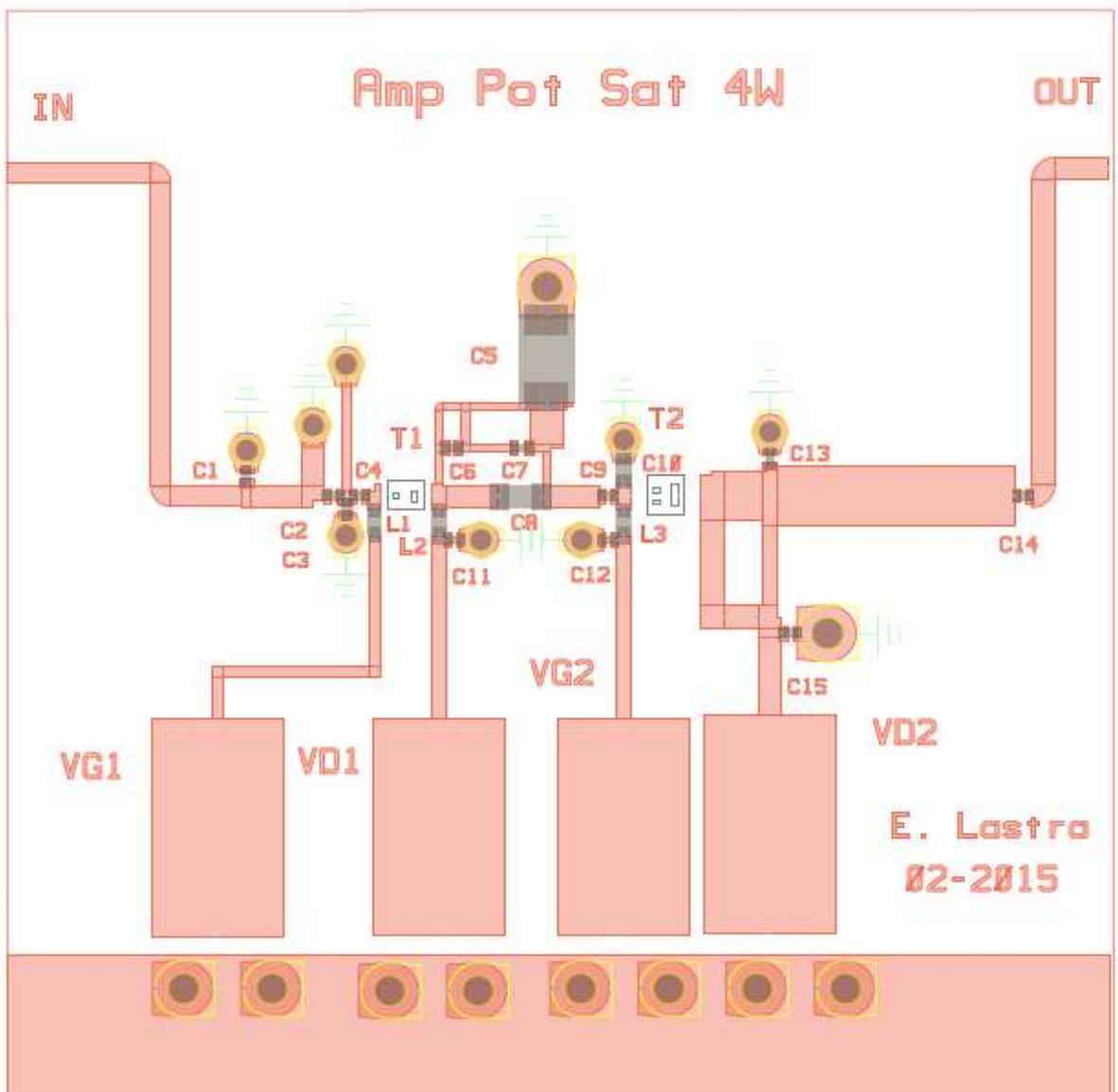


Figura 5.1. Layout del amplificador de potencia.

## 5.2 Comprobamos el amplificador.

Antes de comenzar con las mediciones de los parámetros de nuestro amplificador vamos a polarizar los transistores en el punto de trabajo pondremos primero a la entrada y después a la salida una impedancia de  $50 \Omega$ , y el extremo libre lo conectaremos al analizador de espectros para asegurarnos de que no hay señal a ninguna frecuencia y que no oscila, este montaje se muestra en la figura 5.3.

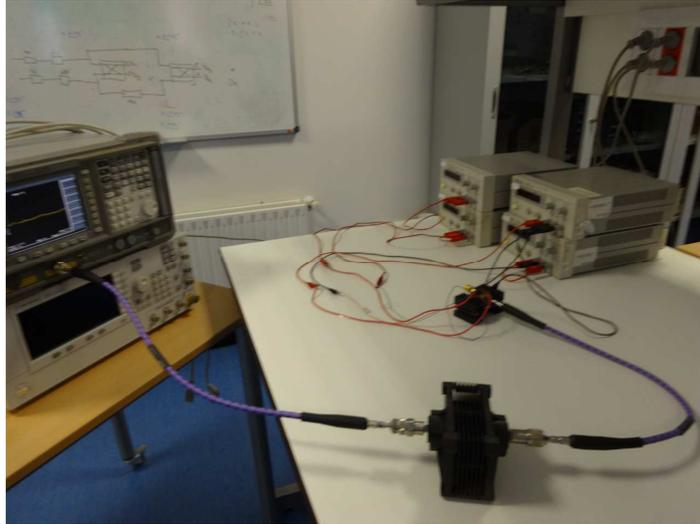


Figura 5.3 Montaje realizado para comprobar el correcto funcionamiento

El analizador de espectros nos muestra que hay pequeños picos de señal en torno a 5GHz, 2 GHz y a 150 MHz, aunque en el análisis de ADS no habían aparecido.

Parece que como no estaba bien desacoplada la DC se produce una realimentación a través de las fuentes de alimentación o DC.

Para evitarlo añadimos unos condensadores de desacoplo en las fuentes de continua, de este modo nos aseguramos cuando trabajamos en RF que no haya vías de realimentación que hagan inestable el dispositivo y oscile.

Estudiamos los condensadores idóneos para eliminar estas señales, que serán los que presenten una ganancia nula a estas frecuencias. Utilizaremos un condensador GJM15 a 2,2 pF para eliminar la señal a 5 GHz; un condensador GQM a 12 pF para eliminar la señal a 2 GHz y un condensador GRM03 a 15 pF para eliminar la señal a 150 MHz.

Repetimos el proceso y como comprobamos que todavía entra una pequeña señal a baja frecuencia, añadimos un condensador más, un GRM15 de 10  $\mu$ F.

Ahora el circuito ya no oscila, podemos introducir la potencia de entrada y comenzar con las mediciones.

Posteriormente simulamos utilizando ADS el circuito diseñado con los condensadores añadidos y tal como esperábamos los parámetros no sufren variaciones, ya que estos condensadores no deben influir en el comportamiento de RF.

### 5.3 Medición de parámetros.

Siguiendo las instrucciones del fabricante Triquint, conectamos Vhigh1 y Vhigh2 a 0 V y Vlow1 y Vlow2 a -5 V, comenzamos a subir el voltaje Vhigh hasta alcanzar los 28 V, seguidamente vamos aumentando gradualmente Vlow1 y Vlow2 controlando su consumo. Pero no llegamos a introducir el valor estimado, puesto que tras varios intentos, en este punto de la medida, el circuito supuestamente se calentaba y el segundo transistor (TGF2023\_2\_2) se quemaba.

Tras dos transistores fundidos, pensando que pueda deberse a un sobrecalentamiento en el circuito, acoplamos el circuito sobre un disipador de calor y aplicamos varios ventiladores como se observa en la figura 5.4; pero aunque el circuito no alcanzo temperaturas tan elevadas como anteriormente, el transistor si se calentó continuo quemándose, tal como muestra la siguiente figura 5.5.

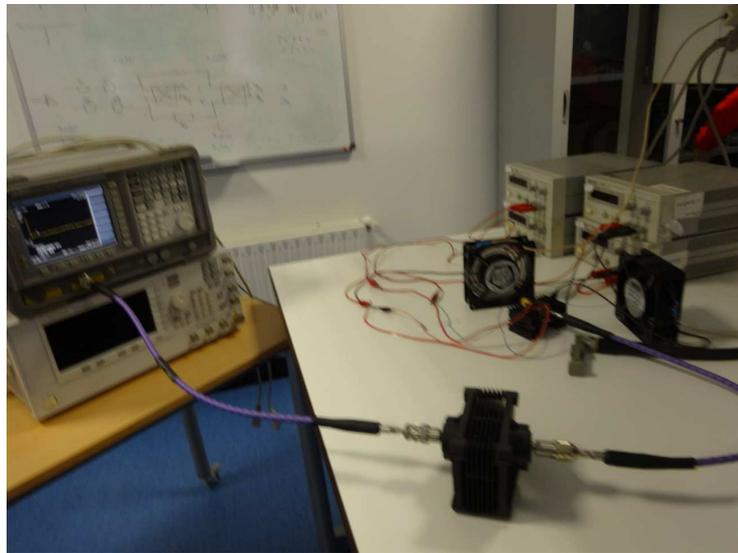


Figura 5.4 Circuito sobre disipador y con ventiladores.

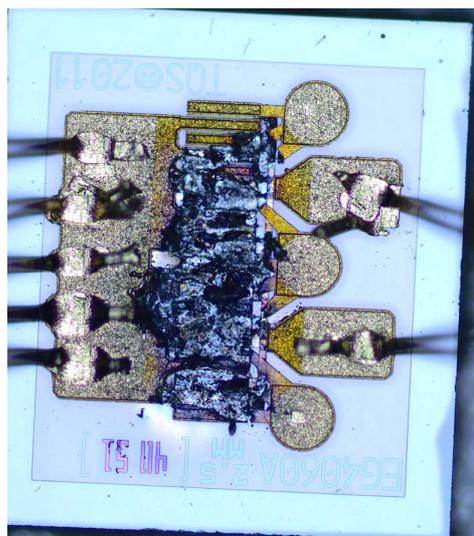


Figura 5.5. Imagen del TGF2023\_2\_2 quemado

## **5.4. Conclusión**

Hemos realizado el diseño de un amplificador, su layout y han fabricado el circuito, pero no nos ha sido posible medir los parámetros puesto que el segundo transistor, el que está sometido a una mayor potencia, se sobrecalienta y se quema con facilidad. No pudimos continuar con las pruebas con otro transistor porque no tenían más disponibles.

Tras revisar nuevamente los valores máximos dados por el fabricante y asegurarnos de que no se sobrepasan en ningún momento, buscamos por internet posibles explicaciones al sobrecalentamiento del transistor y encontramos en unas notas de montaje del TGF2023\_2\_2 del fabricante, Triquint, que se desaconseja el uso de fijaciones orgánicas, como el epoxy y en la fabricación del circuito se fijaron los transistores utilizando Epo-TEK H20E, un tipo de epoxy.

Una posible explicación sería que al utilizar este material para fijar el transistor, no haya suficiente conductividad térmica y el calor se acumule en el componente provocando su sobrecalentamiento.

Aunque no nos fue posible introducir el punto de polarización acordado en los transistores y medir nuestro diseño, en los sucesivos intentos comprobamos que el circuito amplificaba.

## **5.5. Líneas futuras de trabajo**

En líneas futuras de trabajo se debería utilizar un método alternativo de pegado para comprobar el efecto sobre el dispositivo, además de montar adecuadamente un solo transistor para comprobar que funciona como se espera.

También se sería conveniente hacer un estudio de la estabilidad en gran señal más exhaustivo, que nos permita comprobar las zonas inestables que se han observado en la medida para así poder realizar un diseño mas robusto.

## Referencias

- [1] Ramón J. Millán, “¿Qué es UWB?, BIT No.147, COIT & AEIT.
- [2] “Revision of Part 15 of the Commission’s Rules Regarding Ultra-wideband Transmission Systems”, Federal Communications Commission, 2002.
- [3] X. Shen, M Guisan, R.C. Qiu, T. Le-Ngoc, “Ultra-WideBand, Wireless Communications and Networks”, John Wiley & Sons, 2006.
- [4] Jorge A. Ruiz Cruz, “Introducción a los Sistemas de Ultra Banda Ancha”, TAC, 2008.
- [5] Roberto Hernández "Estudio y caracterización de los sistemas MIMO" Instituto Superior Politécnico José Antonio Echeverría. 2010.
- [6] "Tecnología MIMO" Albentia System. 2013.
- [7] María Del Cisneros Romero. "Sistemas Mimo (Múltiples Entradas Múltiples Salidas)" Universidad de Cuenca. 2013.
- [8] GONZALEZ, Guillermo "Microwave Transistors Amplifiers. Analysis and Design" Prentice Hall, 1997
- [9] <http://planetamaxwell.com/que-es-el-punto-de-compresion-a-1-db/>
- [10] Nuttapong Srirattana " High-Efficiency Linear RF Power Amplifiers Development " .School of Electrical and Computer Engineering Georgia Institute of Technology .2005
- [11] Stephen L. Colino. "Fundamentals of Gallium Nitride Power Transistors". EPC – EFFICIENT POWER CONVERSION CORPORATION. 2011.
- [12] Michael Shur "Heterostructure Field Effect Transistors". Electron Device Letters. 2002
- [13] John Roberts. "GaN Transistors - Drive Control, Thermal Management and Isolation". Power Electronics Technology. 2013.
- [14] Datasheet Triquint , en el catalogo de productos GaN HEMTs. 2015 (<http://www.triquint.com/products/all/discrete-transistors/gan-hemts>)
- [15] P. Parikh. "AlGaIn/GaN HEMTs: An overview of device operation and applications". Electrical & Computer Engineering Department, University of California.2002
- [16] J.-W. Lee. Microwave Noise Characteristics of AlGaIn/GaN HEMTs on SiC Substrates for Broad-Band Low-Noise Amplifiers. IEEE Microwave and Wireless Components Letters. 2004.
- [17] Aethercomm. Gallium Nitride HEMTs for High Efficiency Power Amplifiers. Microwave Product Digest. 2004.
- [18] Jose Antonio Garrido Ariza. Fabricación, caracterización y modelado de transistores de heterounión de efecto de campo basados en AlGaIn/GaN. Tesis doctoral. 2000.
- [19] RFMD. Resource Center. [http://www.rfmd.com/resource\\_center/](http://www.rfmd.com/resource_center/)
- [20] Anexo1, Anexo2.