

SIMULACIÓN EFICIENTE DE FILTROS EN GUÍA DE ONDA MEDIANTE VERILOG-A

P. López-Espí⁽¹⁾, R. Sánchez-Montero⁽¹⁾, J.M. Zamanillo⁽²⁾, I. Zamanillo⁽³⁾, J. Alpuente-Hermosilla⁽¹⁾, J.A. Martínez-Rojas⁽¹⁾.

pablo.lopez@uah.es, rocio.sanchez@uah.es, jose.zamanillo@unican.es, isabel.zamanilloB@unican.es,
jesus.alpuente@uah.es, juanan.martinez@uah.es.

⁽¹⁾ Dpto. de Teoría de la Señal y Comunicaciones.

Universidad de Alcalá. Campus Universitario. 28805 Alcalá de Henares. Madrid.

⁽²⁾ Dpto. de Ingeniería de Comunicaciones.

Universidad de Cantabria. Plaza de la ciencia s/n. 39005 Santander. Cantabria.

⁽³⁾ Dpto. de Tecnología Electrónica Ingeniería de Sistemas y Automática

Universidad de Cantabria, Escuela Técnica Superior de Náutica C/Gamazo 1 39004 Santander (Cantabria).

Abstract- In this paper we present a comparison between universal Verilog-A modeling language and full 3D electromagnetic simulators used for waveguide microwave filter design. Computational time is drastically reduced when Verilog-A language is used for designing compared to full 3D electromagnetic simulations (99.78% reduction compared to FDTD simulator and 99.92% reduction compared to Finite Element Method simulator). Verilog-A modeling language was chosen to describe the electrical behavior of the waveguide obstacle due to the advantages of its portability among different commercial simulation platforms. In this paper, simulated and measured results for a band pass filter of 0.45 GHz bandwidth at 12.62 GHz center frequency, with fifth order Chebyshev response is proposed. The filter has been manufactured on WR-75 rectangular waveguide and consists of five double post sections. S_{21} response is reproduced within a 0.7% of the experimental values of the center frequency.

I. INTRODUCCIÓN

El diseño de los filtros paso banda de microondas es uno de los factores cruciales en el correcto funcionamiento de los sistemas de comunicaciones. La implementación de estos filtros mediante guías de onda es una de las técnicas más ampliamente empleadas dentro de las tecnologías de alta frecuencia dado que presentan un mejor comportamiento en comparación con la tecnología microstrip. Son muchos los esfuerzos realizados para el desarrollo de herramientas de simulación destinadas a mejorar el diseño de estos dispositivos [1-5]. La simulación de estos filtros en guías de onda se realiza habitualmente a nivel de campos electromagnéticos con un gran consumo de CPU. Los simuladores lineales de parámetros S, basados en el análisis circuital, no permiten simular estos circuitos debido al carácter distribuido que presentan sus componentes dificultando con ello una posible equivalencia circuital. Sin embargo, para un gran número de obstáculos, sí existen equivalentes circuitales aproximados [3-5] que permitirían su simulación dentro de un simulador lineal, reduciendo con ello el consumo de CPU.

El principal objetivo de este trabajo es el desarrollo de un método basado en equivalentes circuitales de los obstáculos en guías de onda, que permita realizar el diseño de filtros en guía utilizando simuladores lineales de menor coste computacional. El lenguaje empleado para el modelado de estos obstáculos es Verilog-A. La razón más importante para la elección del lenguaje Verilog-A en el modelado de circuitos de microondas sobre otros lenguajes de propósito general, es que permite obtener un modelo equivalente compatible e independiente del simulador empleado a posteriori [6]. En este trabajo, las simulaciones se han llevado a cabo empleando Agilent GenesysTM. Otra de las razones cruciales que han motivado el empleo de este lenguaje, es la experiencia adquirida en el modelado de dispositivos activos y obstáculos en guía de onda utilizando Verilog-A [7].

El resto del artículo está organizado comenzando por una breve referencia del modelado de discontinuidades y el diseño de filtros en guía de onda. Posteriormente se realiza un estudio comparativo de las respuestas y tiempos computacionales de diferentes simuladores lineales y electromagnéticos para finalmente validar el diseño propuesto con la construcción de un filtro de orden cinco utilizando un obstáculo de tipo doble poste. Finalmente se destacan las conclusiones más relevantes obtenidas de este trabajo.

II. MODELADO DE DISCONTINUIDADES EN GUÍA Y DISEÑO DEL FILTRO

En el diseño de filtros en guía basados en obstáculos inductivos acoplados pueden emplearse los cálculos descritos en [8, 9]. Se obtienen de esta forma las constantes de inversión del filtro realizado con inversores de impedancia. A partir de ellas, se calculan las reactancias correspondientes a los diferentes obstáculos. Los mismos autores proponen la realización de este tipo de filtros con algunos obstáculos como iris o postes centrados. En algunos casos, su

realización es físicamente imposible al obtenerse soluciones no realizables. Por esta razón, se han probado otros tipos de estructuras. Por ejemplo, Macchiarella [10], propuso el circuito equivalente para el obstáculo de tipo doble poste mostrado en la Fig.1. Adicionalmente incluye unas secciones de línea fácilmente incorporables a la estructura de los inversores de impedancia propuestos por Cohn [8].

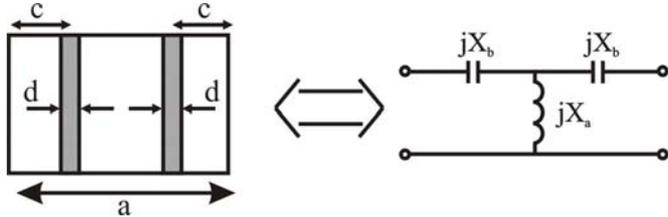


Fig. 1. Doble poste y circuito equivalente

La Fig. 2 muestra la variación de la reactancia central equivalente en función de las dimensiones del obstáculo y la Fig. 3 el decremento que experimenta la separación entre obstáculos.

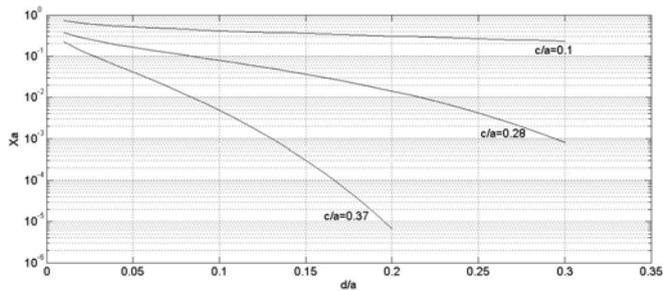


Fig. 2. Reactancia equivalente.

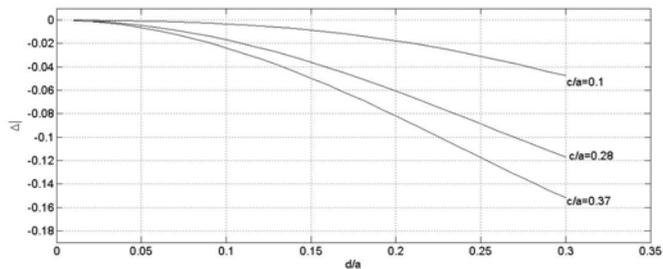


Fig. 3. Reducción de la distancia entre postes.

Aunque el lenguaje Verilog-A ha sido ampliamente utilizado para el modelado de circuitos activos, según el conocimiento de los autores, esta es la primera vez que se propone para el modelado e implementación de un filtro realizado en guía de onda. La elección del lenguaje está motivada en el carácter estándar del mismo, que independiza al diseñador de la plataforma de simulación elegida. A partir de las ecuaciones que describen el circuito equivalente, se construye el modelo empleando un simple fichero de texto con extensión .va. Este fichero es compilado para obtener un nuevo fichero con extensión .cml que es portable entre los distintos simuladores (dependiendo de la plataforma elegida, el compilador puede ser externo al propio simulador o estar integrado en el mismo). En el caso de Agilent Genesys, basta con asignar el fichero con extensión .va a un circuito

genérico de dos puertas. Este circuito, una vez cargado el modelo, responderá al circuito equivalente correspondiente al obstáculo. La posibilidad de incluir estos circuitos equivalentes permite al diseñador simular la respuesta de estos filtros dentro de Agilent Genesys, puesto que el simulador como tal, no incorpora ninguna librería de circuitos en guía de onda (también es el caso de Agilent ADS o de AWR Microwave Office™).

De acuerdo con la exposición anterior, se ha diseñado un filtro de cinco secciones con respuesta tipo Chebyshev. Las frecuencias de diseño se han elegido de acuerdo con la banda FSS de la ITU: la frecuencia central de diseño es de 12,62 GHz y los límites inferior y superior de la banda de paso son de 12,40 y 12,85 GHz respectivamente. El filtro se ha fabricado en guía WR75. La Fig. 4 muestra la posición de los postes en el filtro.

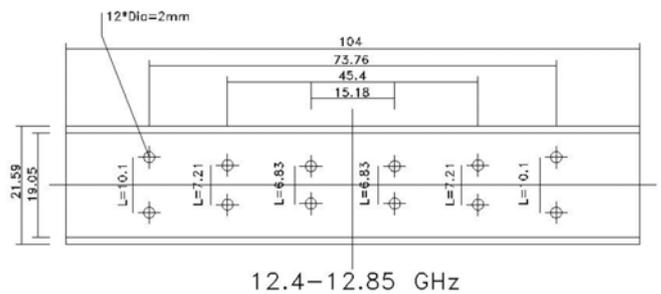


Fig. 4. Dimensiones del filtro Chebyshev diseñado

El filtro se ha simulado posteriormente en el dominio de la frecuencia empleando dos simuladores electromagnéticos 3D: CST Microwave Studio [11] y Agilent EMDS G2 [12]. La comparativa de las respuestas de estos casos se muestra en la Fig. 5 para el parámetro S_{21} y en la Fig. 6 para el parámetro S_{11} .

Estos resultados muestran un alto grado de coincidencia entre las tres respuestas, aunque, como era de esperar, el diseño mediante circuitos equivalentes indica un ancho de banda ligeramente mayor que el obtenido con los simuladores electromagnéticos 3D. En general, los modelos circuitales más simples, que no tienen en cuenta los modos superiores, producirán un mayor error en la aproximación de la respuesta.

Se han comparado adicionalmente los tiempos de cálculo para distinto número de postes. Los tiempos mostrados en la Tabla 1 corresponden con un PC tipo HP NC6320 con procesador Intel Core2 a 1,83 GHz y 1024 MB de memoria RAM.

Los valores de la Tabla 1 demuestran, como era de esperar, que el modelado propuesto necesita mucho menos tiempo computacional que la simulación 3D. De la misma forma, el comportamiento al aumentar el orden del filtro, resulta menos gravoso al escalar el orden del problema.

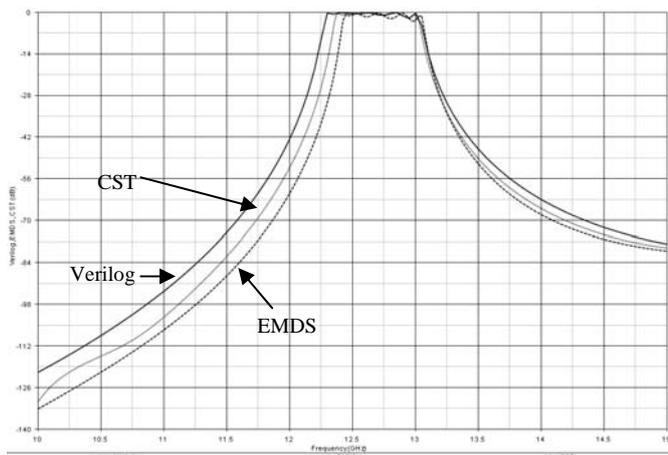


Fig. 5. Comparativa de respuestas del parámetro S_{21}

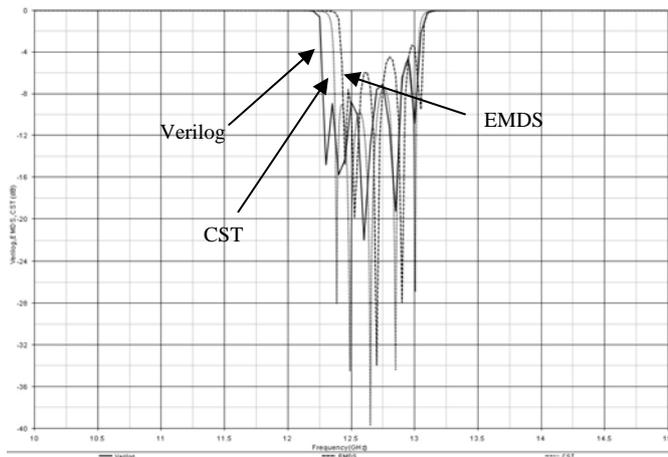


Fig. 6. Comparativa de respuestas del parámetro S_{11}

de paso respectivamente, mientras que L_i representa las pérdidas de inserción a la frecuencia central.

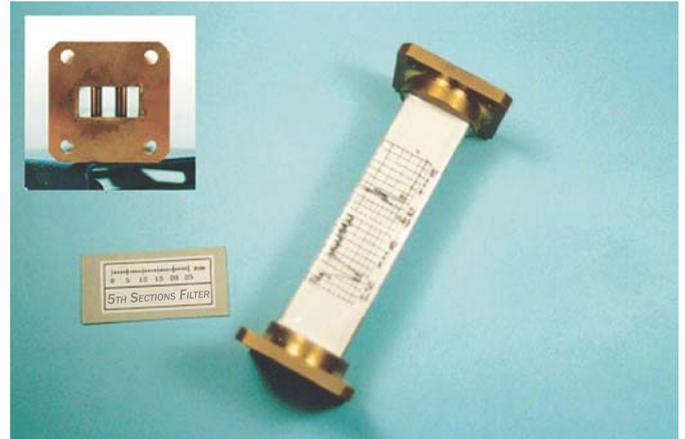


Fig. 7. Prototipo construido

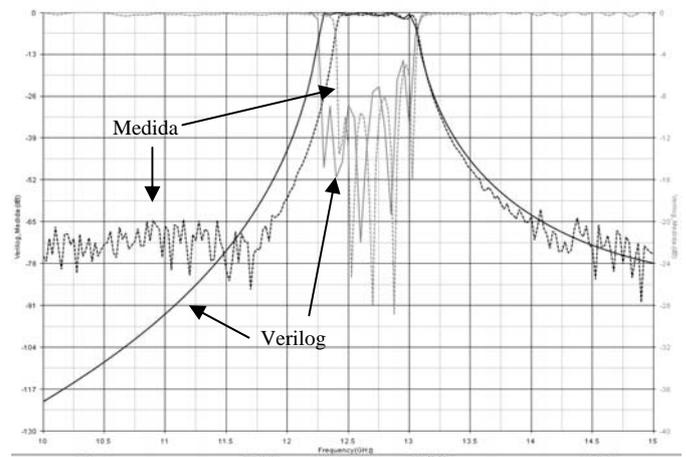


Fig. 8. Respuestas S_{11} y S_{21} simulada (sólida) y medida (discontinua).

Postes	CST (s)	EMDS (s)	Verilog-A (s)
2	137,88	2.331,63	2,37
4	321,86	3.343,61	2,75
6	2.522,53	4.054,34	3,40

Tabla 1. Comparación de tiempos de cómputo.

III. VALIDACIÓN EXPERIMENTAL

Para validar el método de diseño propuesto, se ha construido el filtro de orden 5 propuesto en la sección anterior. La estructura del filtro propuesto, una vez construido se muestra en la Fig. 7. Las respuestas simulada y medida pueden observarse en la Fig. 8. La realización de las medidas se ha llevado a cabo mediante el empleo de un analizador de redes HP8510.

Los valores numéricos más relevantes correspondientes a la Fig. 7 se destacan en la Tabla 2. Estos resultados confirman que el método propuesto posee una precisión suficiente con un bajo coste computacional. Los resultados a la frecuencia central del filtro reflejan un error del 0,71%. En la Tabla 2. F_{c1} y F_{c2} representan los extremos de la banda de paso y F_0 la frecuencia central del filtro. $L_{i_{max}}$ y $L_{i_{min}}$ indican las pérdidas máximas y mínimas en los extremos de la banda

	F_{c1} (GHz)	F_{c2} (GHz)	F_0 (GHz)	$L_{i_{max}}$ (dB)	$L_{i_{min}}$ (dB)	L_i (dB)
Medido	12.43	13.05	12.74	2.13	0.31	0.29
Verilog-A	12.30	13.00	12.65	1.96	0.09	0.58
CST	12.51	13.09	12.60	1.87	0.25	0.75
EMDS	12.45	13.05	12.75	3.00	0.28	1.13

Tabla 2. Comparación de tiempos de cómputo.

IV. CONCLUSIONES

En este trabajo se ha propuesto un método que permite el diseño de filtros en guía de onda, de forma eficiente, basándose en una aproximación circuital clásica. El modelado de los obstáculos se ha realizado empleando el lenguaje Verilog-A, lo que garantiza la portabilidad del modelo entre diferentes simuladores. El método propuesto es sumamente versátil, al poder emplearse tantos tipos de obstáculos diferentes como modelos equivalentes se disponga, ampliando de esta manera las posibilidades de los simuladores lineales. Los resultados medidos y simulados demuestran una reducción considerable del coste computacional manteniendo una precisión suficiente para un gran número de problemas prácticos. En todo caso, este método, por su bajo coste computacional, puede emplearse

como preprocesado y optimización previa en aquellas aplicaciones que requieran estrictamente de una simulación 3D.

AGRADECIMIENTOS

Este trabajo ha sido financiado parcialmente gracias al proyecto CCG10-UAH/TIC-5983.

REFERENCIAS

- [1] Sotoodeh, Z., Kashani, F. H. and Ameri, H., "A novel bandpass waveguide filter structure on SIW technology," *Progress In Electromagnetics Research Letters*, vol. 2, pp. 141–148, 2008.
- [2] Ghorbaninejad, H. and Khalaj-Amirhosseini, M., "Compact bandpass filters utilizing dielectric filled waveguides," *Progress In Electromagnetics Research B*, vol. 7, pp. 105–115, 2008.
- [3] Bahrami, H., Hakkak, M. and Pirhadi, A., "Analysis and design of highly compact bandpass waveguide filter using complementary split ring resonators (CSRR)," *Progress In Electromagnetics Research*, PIER 80, pp. 107–122, 2008.
- [4] Khalaj-Amirhosseini, M., "Microwave filters using waveguides filled with multi-layer dielectric," *Progress In Electromagnetics Research*, PIER 66, pp. 105–110, 2006.
- [5] Mohammad Amjadi, S. and Soleimani, M., "Design of bandpass waveguide filter using frequency selective surfaces loaded with surface mount capacitors based on split-field up date FDTD method," *Progress In Electromagnetics Research B*, vol. 3, pp. 271–281, 2008.
- [6] Accelera, "Verilog-AMS Language Reference Manual Analog & Mixed-Signal Extensions to Verilog HDL" Version 2.3, August 4, 2008.
- [7] J.M. Zamanillo, I. Zamanillo, R. Sánchez, P.L. López, R. García, "Modelado eficiente de obstáculos en guía de onda rectangular para simuladores comerciales utilizando código Verilog-A", XXIV Simposio Nacional de la URSI, Santander 2009.
- [8] Seymour B. Cohn., "Direct Coupled Resonators Filters," *Proceedings of the IRE*, Vol. 45, Feb. 1957, pp. 187-196.
- [9] Matthaei, G.L. et al., *Microwave Filters, Impedance Matching and Coupling Structures*, Artech House, 1980.
- [10] Macchiarella, G., Stracca, G.B. and Miglioli, L., "Interpolating Formulas for an equivalent circuit of posts in rectangular waveguides," *Microwave Journal*, pp. 287-297, May 1987.
- [11] CST- Microwave Studio, "User's Manual", 2009.
- [12] Agilent Technologies, Inc., "Agilent 852070 Electromagnetic design system release notes," <http://www.agilent.com>, December 2006.