

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织

国 际 局

(43) 国际公布日

2020 年 3 月 12 日 (12.03.2020)



(10) 国际公布号

WO 2020/047853 A1

(51) 国际专利分类号:

H04B 1/04 (2006.01)

(21) 国际申请号:

PCT/CN2018/104648

(22) 国际申请日:

2018 年 9 月 7 日 (07.09.2018)

(25) 申请语言:

中 文

(26) 公布语言:

中 文

(71) 申请人: 华为技术有限公司 (HUAWEI TECHNOLOGIES CO., LTD.) [CN/CN]; 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。

(72) 发明人: 任志雄 (REN, Zhixiong); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 司小书 (SI, Xiaoshu); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 欧阳涛 (OUYANG, Tao); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 吉拉伯特彼得·路易斯 (GILABERT, Pere

L); 西班牙加泰罗尼亚自治区巴塞罗那市卡斯特尔德费尔斯镇埃斯特韦特拉达斯街7号, Catalunya (ES)。 加西亚·加西亚 何塞·安赫尔 (GARCIA GARCIA, Jose Angel); 西班牙坎塔布里亚自治区桑坦德市科学广场, Cantabria (ES)。 蒙托罗·盖布里尔 (MONTORO, Gabriel); 西班牙加泰罗尼亚自治区巴塞罗那市卡斯特尔德费尔斯镇埃斯特韦特拉达斯街7号, Catalunya (ES)。

(74) 代理人: 北京润泽恒知识产权代理有限公司 (BEIJING RUN ZEHENG INTELLECTUAL PROPERTY LAW FIRM); 中国北京市海淀区中关村南大街 31 号 神舟大厦 702, Beijing 100081 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK,

(54) Title: METHOD AND SYSTEM FOR SIGNAL PROCESSING

(54) 发明名称: 信号处理方法及系统

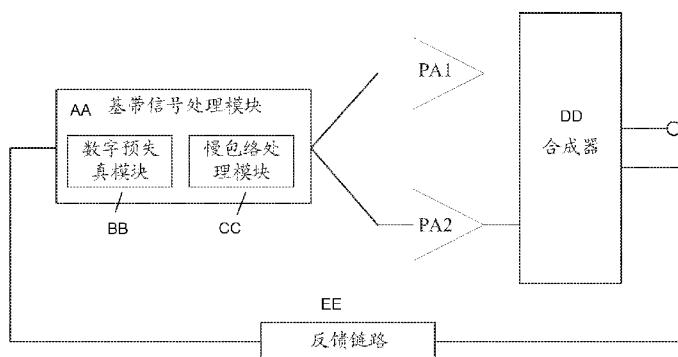


图 3

AA	Baseband signal processing module
BB	Digital predistortion module
CC	Slow envelope processing module
DD	Synthesizer
EE	Feedback link

(57) Abstract: Provided in the embodiments of the present application are a method and system for signal processing, related to the field of communications. The system comprises: a baseband signal processing module, used for slow envelope processing of a first signal to acquire an envelope value $E(n)$ of the slow envelope processed first signal; acquiring a phase value $\theta(n)$ on the basis of the envelope value $E(n)$, where the $\theta(n)$ is linearly related to the $E(n)$; and, separating the first signal into a second signal and a third signal according to the $\theta(n)$, the phase difference between the second signal and the third signal being $2\theta(n)$; an amplifier, used for amplifying the second signal and the third signal; and a synthesizer, used for synthesizing the amplified second signal and the amplified third signal to acquire a fourth signal. This reduces a bandwidth requirement on the amplifier so as to increase the gain and efficiency of the amplifier, thus increasing the overall performance of the system.

[见续页]



LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,
MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ,
NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

(57) 摘要: 本申请实施例提供了一种信号处理方法及系统, 涉及通信领域, 该系统包括: 基带信号处理模块用于对第一信号进行慢包络处理, 以获取经慢包络处理后的所述第一信号的包络值E(n); 基于所述包络值E(n), 获取相位值θ(n), 其中, 所述θ(n)与所述E(n)呈线性关系; 以及, 依据所述θ(n), 将所述第一信号分离为第二信号与第三信号, 所述第二信号与所述第三信号的相位差为2θ(n); 所述放大器, 用于对所述第二信号与所述第三信号进行放大处理; 所述合成器, 用于对放大后的所述第二信号与所述第三信号进行合成, 以获取所述第四信号。从而降低对放大器的带宽要求, 以提升放大器的增益和效率, 进而提高系统的整体性能。

信号处理方法及系统

技术领域

本申请实施例涉及通信领域，尤其涉及一种信号处理方法及系统。

背景技术

随着无线通信技术的飞速发展，功率放大器(Power Amplifier, PA)的工作频率从超低频到毫米波，输出功率从短距离应用的十毫瓦到长距离发射的一兆瓦不等，放大的信号包括几乎所有可能的调制方式。同时，功率放大器出现在越来越多的应用场合中，如通信，雷达，广播，箭弹制导，导航，激光驱动等领域。

对功率放大器初期的研究主要局限在频谱较低的应用场合，如音频信号的放大。然而，随着无线技术的进一步发展，尤其是移动通信系统的普及，对功率放大器的性能提出了新的要求。首先，由于信号带宽的不断扩展，且信道的容量存在瓶颈，因此，现代无线通信系统往往使用十分复杂的信号调制方式（如 OFDM 和 QAM）来增加频带利用率，这种调制方式下的信号具有很高的峰均比 (Peak-to-Average-Ratio, PAR)，因此要求功放具有极高的线性。其次，随着电子设备小型化和节能性能的提高，系统对功放的效率也提出了更高的要求。

所以，针对目前通信系统中的信号具有高带宽、高 PAR 的两个主要特点，为使信号达到无损传输，通信链路中的功能模块需要满足宽带及高线性度等要求。

功率放大器作为通信链路中的一个核心功能模块，信号带宽的扩展要求功率放大器具有更高的线性度，而随着 PAR 变大，又会导致功率放大器回退至更低的效率区域，造成系统能量损耗，温度升高，因此，需要增加复杂的散热系统设计。所以，如何使功率放大器满足高带宽、高 PAR 信号且保证效率成为一个亟待解决问题。

目前主流的效率提升技术可以分为负载调制和偏置调制两种，其中负载调制技术中又包括异相功率放大(Outphasing)技术。在传统技术中的 Outphasing 技术中，将 $S_{in} = A(t) * \cos(\omega t + \phi(t))$ (其中， $A(t)$ 为 S_{in} 的幅度值， $\phi(t)$ 为相位值) 进行分路后的两路信号分别为 $S_1(t) = A_0 * \cos(\omega t + \phi(t) + \theta(t))$ ， $S_2(t) = A_0 * \cos(\omega t + \phi(t) - \theta(t))$ ，其中 $\theta(t) = \arccos(0.5 * A(t) / A_0)$ 。

显然，传统 Outphasing 技术在进行信号分离时，是将调幅调相的输入信号中的幅度值 $A(t)$ ，转换为相位值 $\theta(t)$ ，而在幅度值转换为相位值的过程中，由于引入非线性因子 $\theta(t) = \arccos(0.5 * A(t) / A_0)$ ，因此导致 $A(t)$ 转换 $\theta(t)$ 的过程为非线性运算，使分离后的两路恒包络信号，即 $S_1(t)$ 和 $S_2(t)$ 存在带宽扩展效应，相应地，需要提升对放大器的带宽需求，本领域人员可知，放大器在提升带宽的情况下，将以牺牲增益和效率作为代价。显然，由于带宽扩展的存在，影响了 Outphasing 系统的整体性能。

为解决上述问题，现有技术提出混合模式 Outphasing 技术，具体为：在信号的输出功率大的时候， $\theta(t)$ 取值仍为 $\arccos(0.5 * A(t) / A_0)$ ，而在信号的输出功率小的时候， $\theta(t)$ 可以为指定值 θ_{th} ，即，将调幅调相信号中的一部分信号（大功率信号）的幅度转换成相位，而另一部分的信号（小功率信号）的相位值恒为 θ_{th} ，从而使信号整体的带宽扩展效应降低至 3-5 倍。

由于混合模式 Outphasing 技术只能将信号整体的带宽扩展效率降低至 3-5 倍，但是，在

大带宽场景下，例如：5G 等应用场景，通常带宽大于 200MHz，即，在带宽扩展效应为 3-5 倍的情况下，200MHz 的信号带宽至少被扩展为 600MHz 带宽，对放大器的带宽需求依然过大。显然，混合模式 Outphasing 技术下的放大器，仍旧无法满足大带宽信号经过带宽扩展后的带宽需求。

5

发明内容

本申请提供一种信号处理方法及系统，能够在一定程度上避免信号扩展效应导致的系统性能下降的问题。

为达到上述目的，本申请采用如下技术方案：

第一方面，本申请实施例提供一种信号处理系统，该系统包括：基带处理模块、放大器以及合成器。其中，该基带处理模块可以对第一信号进行慢包络处理，以获取经慢包络处理后的第一信号的包络值 E(n)；以及，基于包络值 E(n)，获取相位值 θ(n)，其中，θ(n)与 E(n)呈线性关系；随后，基带处理模块可依据获取到的 θ(n)，将第一信号分离为第二信号与第三信号，其中，第二信号与第三信号的相位差为 2θ(n)。

通过上述方式，实现了通过与 θ(n)可呈线性关系的 E(n)表示 θ(n)，从而使信号的整体带宽扩展降低至 1-2 倍，进而提升了系统的整体性能。

在一种可能的实现方式中，基带信号处理模块在对第一信号进行慢包络处理之前，还可以用于基于合成器输出的第四信号，获取数字预失真系数；将数字预失真系数代入数字预失真模型，以获取数字预失真输出信号，并基于数字预失真输出信号，对第五信号进行数字预失真处理，其中，数字预失真模型包含数字预失真因子 $K(n - \tau_m^C)$ ，n 为离散时间、 τ_m^C 为记忆深度，以及，数字预失真输出信号的非线性失真特性与第四信号的非线性失真特性相反；相应的，基带处理信号模块还用于对第五信号进行慢包络处理，并将经过慢包络处理后的第五信号分离为两路信号；放大器还用于对两路信号进行放大处理；合成器还用于对放大后的两路信号进行合成，并输出第六信号。

通过上述方式，实现了对第一信号的数字预失真处理，从而提高经过慢包络、放大以及合成等处理后的输出信号的线性度。

在一种可能的实现方式中，基带信号处理模块可以具体用于根据包络值 E(n)，采用公式 $\theta(n) = \left(1 - \frac{E(n)}{\max(E(n))}\right) \cdot \varphi_0$ ，获取 θ(n)；其中， φ_0 为预设值。

通过上述方式，实现了以经过慢包络处理后的包络值 E(n)表示相位值 θ(n)，并使 E(n) 和 θ(n) 呈线性关系，从而降低带宽扩展对系统性能的影响。

在一种可能的实现方式中，基带信号处理模块可以具体用于在包络值 E(n) 小于预设阈值时，θ(n) 为指定值。

通过上述方式，实现了对包络值 E(n) 小于预设阈值，即，输出功率小的信号的处理，使小功率信号被分离后的两路信号的相位差恒定，从而进一步降低带宽扩展效应，并提升系统整体的性能值。

在一种可能的实现方式中，放大器还可以包括输出匹配电路，该输出匹配电路可以用于对第二信号与第三信号分别进行阻抗匹配，其中，经过阻抗匹配后的第一阻抗值接近放大器功率管的最高功率输出值对应的阻抗值，经过阻抗匹配后的第二阻抗值接近放大器功率管的最高效率输出值对应的阻抗值，第一阻抗值为第二信号的阻抗值曲线与第三信号的

阻抗值曲线之间的第一交叉点对应的阻抗值，第二阻抗值为第二信号的阻抗值曲线与第三信号的阻抗值曲线之间的第二交叉点对应的阻抗值。

通过上述方式，实现了对经过慢包络处理后的信号的有源负载调制处理，以及，基于最高功率输出值与最高效率输出值调节阻抗匹配，能够提升放大器的平均效率。

5 第二方面，本申请实施例提供了一种信号处理方法，所述方法包括：对第一信号进行慢包络处理，以获取经慢包络处理后的第一信号的包络值 $E(n)$ ；基于包络值 $E(n)$ ，获取相位值 $\theta(n)$ ，其中， $\theta(n)$ 与 $E(n)$ 呈线性关系；以及，依据 $\theta(n)$ ，将第一信号分离为第二信号与第三信号，第二信号与第三信号的相位差为 $2\theta(n)$ ；对第二信号与第三信号进行放大处理；对放大后的第二信号与第三信号进行合成，以获取第四信号。

10 在一种可能的实现方式中，对第一信号进行慢包络处理的步骤之前，还包括：基于第四信号，获取数字预失真系数；将数字预失真系数代入数字预失真模型，以获取数字预失真输出信号，并基于数字预失真输出信号，对第五信号进行数字预失真处理，其中，数字预失真模型包含数字预失真因子 $K(n - \tau_m^c)$ ， n 为离散时间、 τ_m^c 为记忆深度，以及，数字预失真输出信号的非线性失真特性与第四信号的非线性失真特性相反；相应的，方法还包括对第五信号进行慢包络处理，并将经过慢包络处理后的第五信号分离为两路信号；以及，对两路信号进行放大处理；并对放大后的两路信号进行合成，输出第六信号。

15 在一种可能的实现方式中，基于包络值 $E(n)$ ，获取相位值 $\theta(n)$ 的步骤，可以包括：根据包络值 $E(n)$ ，采用公式 $\theta(n) = \left(1 - \frac{E(n)}{\max(E(n))}\right) \cdot \varphi_0$ ，获取 $\theta(n)$ ；其中， φ_0 为预设值。

20 在一种可能的实现方式中，基于包络值 $E(n)$ ，获取相位值 $\theta(n)$ 的步骤，包括：在包络值 $E(n)$ 小于预设阈值时， $\theta(n)$ 为指定值。

25 在一种可能的实现方式中，对第二信号与第三信号进行放大处理的步骤，具体包括：对第二信号与第三信号分别进行阻抗匹配，其中，经过阻抗匹配后的第一阻抗值接近放大器功率管的最高功率输出值对应的阻抗值，经过阻抗匹配后的第二阻抗值接近放大器功率管的最高效率输出值对应的阻抗值，第一阻抗值为第二信号的阻抗值曲线与第三信号的阻抗值曲线之间的第一交叉点对应的阻抗值，第二阻抗值为第二信号的阻抗值曲线与第三信号的阻抗值曲线之间的第二交叉点对应的阻抗值。

30 第三方面，本申请实施例提供一种信号处理装置，用于执行第二方面或第二方面任意可能的实现方式中的方法。具体地，该信号处理装置包括用于执行上述第二方面或第二方面的任一种可能的实现方式中方法的模块。

35 第四方面，本申请实施例提供一种芯片，该芯片包括处理器、收发管脚。其中，该收发管脚、和该处理器通过内部连接通路互相通信，该处理器执行第二方面或第二方面的任一种可能的实现方式中的方法，以控制接收管脚接收信号，以控制发送管脚发送信号。

第五方面，本申请实施例提供了一种计算机可读介质，用于存储计算机程序，该计算机程序包括用于执行第二方面或第二方面的任意可能的实现方式中的方法的指令。

第六方面，本申请实施例提供了一种计算机程序，该计算机程序包括用于执行第二方面或第二方面的任意可能的实现方式中的方法的指令。

附图说明

为了更清楚地说明本申请实施例的技术方案，下面将对本申请实施例的描述中所需要

使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本申请的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动性的前提下，还可以根据这些附图获得其他的附图。

图 1 是示例性示出的一种 Outphasing 技术的流程图；

5 图 2(a)是示例性示出的 200MHz CATV 信号的频谱图；

图 2(b)是示例性示出的 200MHz CATV 信号经过 Outphasing 处理后的的频谱图；

图 3 是本申请一个实施例提供的信号处理系统的结构示意图；

图 4 是本申请一个实施例提供的慢包络处理前后对比图；

图 5 是本申请一个实施例提供的放大器与合成器的电路图；

10 图 6 是本申请一个实施例提供的有源负载调制效应的阻抗变化趋势图；

图 7 是本申请一个实施例提供的 800MHz-1000MHz 频率范围内的效率仿真结果图；

图 8 是本申请一个实施例提供的数字预失真处理前后的 AM-AM 曲线；

图 9 是本申请一个实施例提供的数字预失真处理前后的频谱图；

图 10(a) 是本申请一个实施例提供的数字预失真处理前的星座图；

15 图 10(b) 是本申请一个实施例提供的数字预失真处理后的星座图。

具体实施方式

下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例是本申请一部分实施例，而不是全部的实施例。基于本申请中的实施例，本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本申请保护的范围。

本文中术语“和/或”，仅仅是一种描述关联对象的关联关系，表示可以存在三种关系，例如，A 和/或 B，可以表示：单独存在 A，同时存在 A 和 B，单独存在 B 这三种情况。

本申请实施例的说明书和权利要求书中的术语“第一”和“第二”等是用于区别不同的对象，而不是用于描述对象的特定顺序。例如，第一目标对象和第二目标对象等是用于区别不同的目标对象，而不是用于描述目标对象的特定顺序。

在本申请实施例中，“示例性的”或者“例如”等词用于表示作例子、例证或说明。本申请实施例中被描述为“示例性的”或者“例如”的任何实施例或设计方案不应被解释为比其它实施例或设计方案更优选或更具优势。确切而言，使用“示例性的”或者“例如”等词旨在以具体方式呈现相关概念。

在本申请实施例的描述中，除非另有说明，“多个”的含义是指两个或两个以上。例如，多个处理单元是指两个或两个以上的处理单元；多个系统是指两个或两个以上的系统。

为更好地理解本申请的发明目的，下面对已有技术及其存在问题进行详细说明：

随着无线技术更新，数据传输能力从 802.11a 中限定的 54Mbps 提升至 802.11ax 中限定的 1Gbps，信号带宽也相应从 20MHz 变为 160MHz。目前正准备商用的第五代移动通信系统(5G)的频段最大信号带宽为 100MHz，相较于 4G LTE 提升了 5 倍。显然，为了满足日益增长的用户数据需求，信号带宽的不断扩展是最为有效的手段。

但是，随着信号带宽的不断提升，随之而来的问题即为：信道的容量是存在极限的，通常采用高阶正交振幅调制（Quadrature Amplitude Modulation，QAM）调制技术和正交频

分复用（Orthogonal Frequency Division Multiplexing, OFDM）技术，以增加频谱利用率，结果导致信号的峰均比（Peak-to-Average-Ratio, PAR）变大。因此，目前通信系统中的信号具有高带宽、高 PAR 的特点，而为了使信号进行无损传输，通信链路中的功能模块则相应的需要满足高带宽、高线性度的需求。而功率放大器（Power Amplifier, PA）作为通信链路中的核心功能模块之一，在当前的信号带宽的扩展增大的情况下，则需要 PA 具有更高的线性度，而相应付出的代价为 PA 将会回退至更低的效率区域，从而导致系统能量损耗加大，并且温度升高，并且需要增加更为复杂的散热系统。

因此，如何设计具有高效率的 PA 以满足具有高带宽、高 PAR 的信号的传输，成为亟待解决的问题。Outphasing 技术即为解决该问题的有效技术手段之一。

下面对已有的 Outphasing 技术进行简单描述：

当输入信号为一个既包含幅度调制又包含相位调制的信号时，通过信号分离将这个信号分成两路恒包络的调相信号。输入原始信号的幅度信息蕴含在两路分离后的信号的相位信息中。

将两路恒包络的信号通过两个 PA 进行放大。由于信号的幅度恒定，可以使用高效率的非线性功率的 PA 对其进行放大而不会产生失真，既保证了信号的现行，又使用了高效率的 PA。

最后，将放大后的两路调相信号进行合成，恢复出原始的调幅调相信号。

原始信号的获得收到两支路信号相位差的影响。由于两路信号的相位不同，合成将是异相合成，即 Outphasing 合成，这使得两路 PA 的负载为受信号相位影响的动态负载。

从以上的叙述可知，异相放大这一概念的核心是调幅调相信号转化为两路恒包络信号，用高效率非线性 PA 放大之，并通过合成两路信号来恢复原始信号。过程如图 1 所示。

其中包括：将输入信号 $S_{in}(t)$ 分离为两路信号 $S_1(t)$ 和 $S_2(t)$ ，具体的，

$$S_{in}(t) = A(t) * \cos(\omega t + \phi(t))$$

其中， $A(t)$ 为调幅信号， $\phi(t)$ 为调相信号， ω 为载波频率。

分离后的两路信号 $S_1(t)$ 和 $S_2(t)$ 表示为：

$$S_1(t) = A_0 * \cos(\omega t + \phi(t) + \theta(t))$$

$$S_2(t) = A_0 * \cos(\omega t + \phi(t) - \theta(t))$$

其中， $A_0 = \max(\text{abs}(A(t)))$ ， $\theta(t) = \arccos(0.5 * A(t) / A_0)$ ，由上述公式可知，两路信号 $S_1(t)$ 和 $S_2(t)$ 之间的相位差为 $2\theta(t)$ 。

随后， $S_1(t)$ 和 $S_2(t)$ 分别经两路 PA 放大后，再经过合成器合成输出信号 $S_{out}(t)$ ，具体的，

$$S_{out}(t) = G_{PA} * [S_1(t) + S_2(t)] = G_{PA} * A(t) * \cos(\omega t + \phi(t))$$

其中， G_{PA} 为 PA 的增益值。

由上述推导过程可知，传统 Outphasing 技术可以放大调幅调相信号，即，将幅度全部转换为相位。但是，当传统 Outphasing 技术应用到大带宽信号，例如，带宽为 200MHz 的信号时，实验结果如图 2 所示，图 2 (a) 中示出 200MHz 有线电视网（Community Antenna Television, CATV）信号的频谱图，即，原始信号的频谱图，其中，信号的载波频率范围为 800-1000MHz，横轴为信号频率(MHz)，纵轴为功率谱密度 (dB/Hz)。图 2 (b) 示出 200MHz CATV 信号经过传统 Outphasing 处理，转换成 Outphasing 系统分离后的其中一路信号的频谱图（横轴为信号频率(MHz)，纵轴为功率谱密度 (dB/Hz)）。从图中可知，在对 200MHz

信号进行处理后，存在带宽扩展效应，扩展倍数在 10 倍以上，即，原始 200MHz 带宽的信号，经过分离后，两路信号的带宽至少可以达到 2000MHz。因此，对 PA 的带宽需求响应提高 10 倍以上，导致 PA 的设计难度增加。并且，在带宽要求增大的情况下，PA 将会以牺牲部分增益和效率为代价，从而导致系统的整体性能降低。

5 区别于传统的 Outphasing 技术，已有技术中提出混合模式 Outphasing 方案。具体为：在将调幅调相信号中的幅度 $A(t)$ 转换为相位 $\theta(t)$ 的过程中，采用分段形式，即，在输出功率大的时候， $\theta(t)$ 取值仍为 $\arccos(0.5 * A(t)/A_0)$ ，而在输出功率小的时候， $\theta(t)$ 可以为指定值 $\theta_{th}(t)$ ，即，将调幅调相信号中的一部分信号（大功率信号）的幅度转换成相位，而另一部分的信号（小功率信号）的相位值恒为 $\theta_{th}(t)$ ，从而使信号整体的带宽扩展效应降低至 3-5 倍。

10 但是，即使带宽扩展效应已经降低至 3-5 倍，在应用于大带宽场景，例如：5G，即 200MHz 时，信号带宽在带宽扩展效应的影响下，仍然会被扩展至至少 600MHz，对 PA 的带宽需求仍然过高，造成 PA 的增益和效率的降低。显然，混合模式 Outphasing 在应用于大带宽场景时，仍然无法保证系统整体的增益和效率。

15 本申请针对上述已有技术中的问题，提出一种信号处理方法及系统，能够有效降低带宽扩展，从而提升系统的整体性能。

如图 3 所示为本申请实施例中的信号处理系统的结构示意图，在图 3 中：

在本申请的实施例中，信号处理系统包括但不限于：基带信号处理模块、以及至少一个 PA，在本申请的实施例中仅以图中所示 PA1 与 PA2 为例进行详细说明，系统还包括合成器和反馈链路。

20 在一个实施例中，基带信号处理模块与 PA1 以及基带处理模块与 PA2 之间还可以包括：数/模转换模块、滤波器、上混频器以及驱动放大器等模块（图中未示出）。

25 具体的，在本申请的实施例中，基带处理模块可以包括数字预失真模块用于基于合成器输出的输出信号（即本申请实施例中的第四信号）对输入信号（即本申请实施例中的第一信号）进行数字预失真处理。以及，慢包络处理模块，用于对经过预失真处理后的输入信号进行慢包络处理，并将其分离成两路子信号。需要说明的是，图中的数字预失真模块与慢包络处理模块的位置仅为示意性举例，即，数字预失真模块可位于慢包络处理模块之前，也可以位于慢包络处理模块之后，本申请对此不做限定。下面分别对上述两个处理过程进行详细描述。

慢包络处理：

30 具体的，在本申请的实施例中，基带信号处理接收输入信号，该输入信号具有如下的复数形式：

$$x(n) = x_I(n) + j * x_Q(n)$$

其中， $x_I(n)$ 为 I 路基带信号， $x_Q(n)$ 为 Q 路基带信号。

对输入信号进行慢包络处理，在一个实施例中，慢包络过程可以为：将输入信号对应的原始包络信号经过一个低通滤波器进行滤波，滤波后的信号和原始包络信号相减，得到一个余量信号。接着，对余量信号进行整形滤波，再与低通滤波器的输出信号相加，所得信号即为慢包络信号。迭代以上过程，可以实现不同精度要求的慢包络信号。需要说明的是，上述慢包络过程仅为示意性举例，不同的慢包络处理过程后的结果均不相同，具体差异在于经过不同慢包络处理后的信号的包络值变化范围不同，本领域人员可根据实际需求采用相应的慢包络处理方式对输入信号进行慢包络处理，本申请对此不作限定。

在本申请实施例中，由于存在多种慢包络处理方式，因此，以 $T\{\cdot\}$ 函数表示慢包络处理过程。即，慢包络值 $E(n)$ 可表示为：

$$E(n) = T\{|x(n)|\}$$

其中， $|x(n)|$ 表示为输入信号 $x(n)$ 对应的包络信号，也可以理解为包络值。

5 随后，将 $E(n)$ 转换为相位值 $\theta(n)$ ，具体为：

$$\theta(n) = f(E(n)) = \left(1 - \frac{E(n)}{\max(E(n))}\right) \cdot \varphi_0$$

其中， φ_0 为常量，即为指定值，用以对 $\theta(n)$ 的最大值进行限制，本领域人员可根据实际需求，对 φ_0 进行设置，本申请对此不做限定。

需要说明的是，上述以 $E(n)$ 表示 $\theta(n)$ 的公式的是使 $E(n)$ 与 $\theta(n)$ 呈线性关系，或者是近似呈线性关系，因此，在其他实施例中，也可以用其它公式获取 $\theta(n)$ 。例如：

$$\theta(n) = f(E(n)) = \left(E(n) - a \cdot \frac{E(n)}{\max(E(n))}\right) \cdot \varphi_0$$

10 其中， a 为常量，同样用于限制 $\theta(n)$ 的取值。

在本申请实施例中，本领域人员可基于下列公式：

$$\theta(n) = f(E(n)) = (-a \cdot E(n) + b) \cdot \varphi_0$$

(其中， a 与 b 均为常量，同样用于限制 $\theta(n)$ 的取值) 对 $E(n)$ 与 $\theta(n)$ 之间的表示公式进行变换，其结果是使 $E(n)$ 与 $\theta(n)$ 呈线性关系或近似线性关系。因此，在本申请的实施例中，不限定对于 $E(n)$ 与 $\theta(n)$ 的具体表达式形式。

15 在本申请的实施例中，对于输入信号为小功率时的信号（输入信号为一整体信号，存在大功率部分与小功率部分，以下简称小功率部分），为保证效率最大化，基带信号对小功率部分进行慢包络处理后，由于慢包络技术的限制，对于小功率部分，慢包络处理未能使其包络值的范围发生变化，即，经过慢包络处理后的小功率部分对应的包络值与未经过慢包络处理前的包络值相同。因此，在本申请实施例中，为降低小功率部分对整体信号的带宽扩展的影响，可使 $\theta(n)$ 取值为一恒定值，该恒定值可以为 $\theta(n)$ 的最大值 $\max(\theta(n))$ ，例如：60°，从而进一步提升系统整体的性能。

20 此外，在本申请的实施例中，界定小功率部分和大功率部分可通过设定一阈值，具体的，当 $E(n)$ 小于阈值时，则可确定输入信号当前的功率为小功率，即小功率部分。反之，当 $E(n)$ 大于等于阈值时，则可确定输入信号当前的功率为大功率，即大功率部分。需要说明的是，包络值 $E(n)$ 的大小可用于描述当前输入信号的功率大小。即， $E(n)$ 越大，信号功率越大。

25 对于输入信号的小功率部分， $\theta(n)$ 取恒值，即为 $\max(\theta(n))$ 。即，输入信号分离后的两路信号 $x_1(n)$ （即本申请实施例中的第二信号）和 $x_2(n)$ （即本申请实施例中的第三信号）可以表示为：

$$\begin{aligned} x_1(n) &= \beta \cdot |x(n)| \cdot e^{j(\varphi_x(n) + \max(\theta(n)))} \\ x_2(n) &= \beta \cdot |x(n)| \cdot e^{j(\varphi_x(n) - \max(\theta(n)))} \end{aligned}$$

30 其中， β 为功率因子，取值区间为 $(0, 1)$ ，以及，由上述公式可知，分离后的两路信号之间的相位差为 $2 \cdot \max(\theta(n))$ ，需要说明的是，由于信号处理之中的误差等因素，则在实际处理过程中将会导致分离后的两路信号之间的相位差接近 $2 \cdot \max(\theta(n))$ ，即在 $2 \cdot \max(\theta(n))$ 上下的有效范围内波动。

对于输入信号的大功率部分， $\theta(n)$ 可用 $E(n)$ 表示，分离后的两路信号分别为：

$$\begin{aligned}x_1(n) &= \beta \cdot |x(n)| \cdot e^{j(\varphi_x(n)+\theta(n))} \\x_2(n) &= \beta \cdot |x(n)| \cdot e^{j(\varphi_x(n)-\theta(n))}\end{aligned}$$

其中， $\varphi_x(n)$ 为输入信号 $x(n)$ 的相位值， β 为功率因子，取值区间为(0,1)，同样，两路信号之间的相位差为 $2\theta(n)$ ，或在 $2\theta(n)$ 的有效范围内波动。

如图 4 所示为本申请实施例中的慢包络处理前后对比图，其中，浅灰色部分即为传统 Outphasing 处理后的其中一路信号的频谱图（具体可参照图 2(b)及其相关参数），深灰色部分以及黑色部分频谱分别为经过慢包络处理方式 1 和慢包络处理方式 2 处理后的其中一路信号的频谱图，显然，由图可知，经过慢包络处理方式 1 和慢包络处理方式 2 处理后的信号的带宽明显降低，并且，经慢包络处理方式 2 处理后的信号的带宽较之慢包络处理方式 1 处理后的信号的带宽更优，因此，本领域技术人员可根据实际测量结果并结合实际需求选取慢包络处理方式，本申请对此不做限定。

数字预失真处理：

具体的，在本申请的实施例中，基于慢包络处理后的信号，由于会经过滤波等处理，则会造成部分有用信号缺失，导致信号不完整，从而影响信号质量，降低系统的线性度。因此，本申请实施例中引入基于慢包络处理的数字预失真处理过程，以对信号进行补偿，从而提升系统的线性度。

具体的，在本申请的实施例中，反馈链路将功率合成器的输出信号回采至基带信号处理模块以作为数字预失真处理的参考信号。反馈链路包括但不限于：耦合器、衰减器、高速模数转换器等模块。基带信号处理模块中用于进行数字预失真的元件可以包括：预失真器、预失真训练器等模块，预失真训练器将反馈链路采集到的信号（合成器输出的输出信号，即，本申请实施例中的第四信号，）转换成预失真器所需的数字预失真系数，并将获取到的数字预失真系数代入数字预失真模型，以获取数字预失真输出信号。具体的，基带信号处理模块采用基于慢包络的通用记忆多项式（Generalized Memory Polynomial, GMP）以表征 PA 数字预失真模型，GMP 的表达式如下：

$$\begin{aligned}\hat{y}(n) = & \sum_{l=0}^{L_A} \sum_{p=0}^{P_A} a_{pl} \cdot x(n - \tau_l^A) \cdot |x(n - \tau_l^A)|^p \\& + \sum_{l=0}^{L_B} \sum_{m=0}^{M_B} \sum_{p=0}^{P_B} b_{pml} \cdot x(n - \tau_l^B) \cdot |x(n - \tau_l^B - \tau_m^B)|^p \\& + \sum_{l=0}^{L_C} \sum_{m=0}^{M_C} \sum_{r=0}^{P_C} \sum_{p=0}^{P_B} c_{prml} \cdot x(n) |x(n - \tau_l^C)|^p \cdot (K(n - \tau_m^C))^r\end{aligned}$$

其中， $K(n - \tau_m^C)$ 为数字预失真因子， n 为离散时间。 τ_m^C 为记忆深度。 $\hat{y}[n]$ 为数字预失真的输出信号， a_{pl} 、 b_{pml} 、 c_{prml} 为上文涉及的预失真其所需的系数，即，将获取到的数字预失真系数代入数字预失真模型，即可获得预失真输出信号。

预失真器输出的数字预失真输出信号的非线性失真正好与 Outphasing 系统的输出的非线性失真特性相反，即可通过数字预失真输出信号的非线性失真对系统的输出信号的非线性失真进行补偿，从而实现一个线性的输出信号。

随后，系统再对经过数字预失真处理的信号（即本申请实施例中的第五信号）进行慢

包络处理、信号分离、放大以及合成等处理，并迭代上述步骤，以进一步提高输出信号的线性度。

综上，本申请实施例中的基带处理模块通过对输入信号进行慢包络处理，并基于包络值 $E(n)$ ，获取 $\theta(n)$ ，使 $\theta(n)$ 与 $E(n)$ 呈线性关系，从而有效的降低了带宽扩展效应，并使系统增益恒定，有效提升了系统的效率和整体性能，以使系统不仅能够应用于小带宽的应用场景中，还能够应用于大带宽（例如 5G）的应用场景中。

在本申请的实施例中，PA 与合成器的电路图如图 5 所示。在本申请的实施例中，合成器可以为低隔离度的 Chireix 合成器，由电感 L_{cmh} 和电容 C_{cmh} 组成。在其它实施例中，合成器也可以为其它低隔离度的合成器，本申请对此不做限定。

具体的，PA 包括但不限于输入匹配网络、功放管、输出匹配网络以及偏置网络四个部分。参照图 5，输入匹配网络可包括： C_c 、 C_{im} 和 L_{im} ，输出匹配网络包括 C_{p1} 、 L_{p1} 、 C_s 和 L_{p2} 。功放管为有源放大器件，一般包括三个端口：输入（ RF_{in} ）、输出（ RF_{out} ）和接地。

在 PA 的设计中，一般先根据实际的输出功率要求，选择合适的功放管。本申请实施例中选择 Cree CGH40006P 作为功放管。如图 6 所示有源负载调制效应的阻抗变化趋势图，显示了输出匹配网络变换后的两路阻抗随相位的变化情况。具体的，参照图 6，其中，实线为 PA 功放管的功率阻抗对应的等高线，虚线为 PA 功放管的效率阻抗值对应的等高线，由图中可找到 PA 功放管的最高效率输出值对应的阻抗值（图中效率阻抗值等高线中心的黑点）和最高功率输出值对应的阻抗值（图中功率阻抗值对应的黑点），在本申请的实施例中，可基于最高效率输出值对应的阻抗值，以及最高功率输出值对应的阻抗值调节输出匹配电路中的电感 L 和电容 C 的值，以实现将两路信号的阻抗值（图 6 中的两条曲线）进行搬移，并且，使两路信号的阻抗值曲线的第一交叉点接近最高功率输出值对应的阻抗值，以及，使第二交叉点接近最高效率输出值对应的阻抗值，以使系统的输出信号的效率仿真结果如图 7 所示。下面对图 7 进行详细介绍：

具体的，如图 7 所示为 800MHz-1000MHz（图中仅以 800 MHz、900 MHz 以及 1000 MHz 为例进行举例说明，其中，图 7 中的横轴为输出功率（单位为 dBm），纵轴为输出效率）频率范围内的效率仿真结果图。由图可知，800MHz-1000MHz 频率范围内，在 6dB 回退处（举例说明：在图 7 中，最大功率为 40dBm，而 PA 通常会工作在回退区域，在本申请实施例中回退区域为 6dB，即 34dBm 处）的效率值与最高输出功率（即 40dBm）处对应的效率值基本一致，即，对于 200MHz 带宽的信号，经本申请实施例中的信号处理系统进行处理后，牺牲的效率值较小。因此可知，本申请实施例中的信号处理系统可用于对 200MHz 左右（需要说明的是，200MHz 为近似带宽，可对 200MHz 上下小范围内波动，本申请对此不做限定）带宽的信号进行处理。

基于本申请实施例中的信号处理系统进行测量，结果如图 8-10 所示。其中，测量过程中采用的调制信号激励为单通道 CATV 信号（即，本申请实施例中的输入信号），详细参数如下：载波频率为 900MHz、信号带宽为 200MHz、64QAM 调制信号，峰值平均功率比（Peak to Average Power Ratio，PAPR）为 12.3dB。经过本申请实施例中的信号处理系统进行处理后，测量结果如下：输出功率可达 26.3dBm，相邻信道功率比（Adjacent Channel Power Ratio，ACPR）小于 -40dBc，误差矢量幅度（error vector magnitude，EVM）小于 -42dB，频率效率达到 18.8%。图 8 所示为经过数字预失真处理的输出信号的 AM-AM 曲线（其中，横

轴归一化的输入信号幅度，纵轴为归一化的输出信号幅度），其中，经过数字预失真处理后的 AM-AM 曲线（图中黑色实线包围部分）较未经过数字预失真处理的 AM-AM 曲线（图中灰色部分）明显变细，即，记忆效应补偿效果明显。图 9 所示为经过数字预失真处理和未经过数字预失真处理的输出信号的频谱图（横轴为信号频率(10^8 MHz)，纵轴为功率谱密度 (dB/Hz)），其中，经过数字信号处理后的带内/带外失真（图中黑色实线包围部分）较之未经过数字预失真处理的带内/带外失真（图中灰色部分）明显降低，即，失真补偿效果明显。图 10 (a) 所示未经过数字预失真处理的输出信号的星座图，由图可知，星座点存在扩散。图 10 (b) 所示为经过数字预失真处理后的输出信号的星座图，由图可知，星座点扩散明显下降，显然，经过数字预处理的输出信号的性度度较之未经过数字预处理的输出信号的线性度高。

10 基于相同的技术构思，本申请实施例还提供了一种信号处理装置，用于执行上述方法实施例。

15 基于相同的技术构思，本申请实施例还提供了一种芯片，该芯片包括处理器、收发管脚。其中，该收发管脚、和该处理器通过内部连接通路互相通信，该处理器用于上述方法实施例，以控制接收管脚接收信号，以控制发送管脚发送信号。

基于相同的技术构思，本申请实施例还提供了一种计算机可读介质，用于存储计算机程序，该计算机程序包括用于执行上述方法实施例中的指令。

20 基于相同的技术构思，本申请实施例还提供了一种计算机程序，该计算机程序包括用于执行上述方法实施例中的指令。

上面结合附图对本申请的实施例进行了描述，但是本申请并不局限于上述的具体实施方式，上述的具体实施方式仅仅是示意性的，而不是限制性的，本领域的普通技术人员在本申请的启示下，在不脱离本申请宗旨和权利要求所保护的范围情况下，还可做出很多形式，均属于本申请的保护之内。

权 利 要 求 书

1、一种信号处理系统，其特征在于，包括基带信号处理模块、放大器、合成器；

所述基带信号处理模块，用于对第一信号进行慢包络处理，以获取经慢包络处理后的所述第一信号的包络值 $E(n)$ ；基于所述包络值 $E(n)$ ，获取相位值 $\theta(n)$ ，其中，所述 $\theta(n)$ 与所述 $E(n)$ 呈线性关系；以及，依据所述 $\theta(n)$ ，将所述第一信号分离为第二信号与第三信号，所述第二信号与所述第三信号的相位差为 $2\theta(n)$ ；

所述放大器，用于对所述第二信号与所述第三信号进行放大处理；

所述合成器，用于对放大后的所述第二信号与所述第三信号进行合成，以获取所述第10四信号。

2、根据权利要求1所述的系统，其特征在于，所述基带信号处理模块在对所述第一信号进行慢包络处理之前，还用于：

基于所述合成器输出的所述第四信号，获取数字预失真系数；

将所述数字预失真系数代入数字预失真模型，以获取数字预失真输出信号，并基于所述数字预失真输出信号，对第五信号进行数字预失真处理，其中，所述数字预失真模型包含数字预失真因子 $K(n - \tau_m^C)$ ， n 为离散时间、 τ_m^C 为记忆深度，以及，所述数字预失真输出信号的非线性失真特性与所述第四信号的非线性失真特性相反；

相应的，

所述基带处理信号模块还用于对所述第五信号进行慢包络处理，并将经过慢包络处理后的所述第五信号分离为两路信号；

所述放大器还用于对所述两路信号进行放大处理；

所述合成器还用于对放大后的所述两路信号进行合成，并输出第六信号。

3、根据权利要求1所述的系统，其特征在于，所述基带信号处理模块具体用于：

根据所述包络值 $E(n)$ ，采用公式 $\theta(n) = \left(1 - \frac{E(n)}{\max(E(n))}\right) \cdot \varphi_0$ ，获取所述 $\theta(n)$ ；

其中，所述 φ_0 为预设值。

4、根据权利要求3所述的系统，其特征在于，所述基带信号处理模块具体用于：

在所述包络值 $E(n)$ 小于预设阈值时，所述 $\theta(n)$ 为指定值。

5、根据权利要求1所述的系统，其特征在于，所述放大器还包括：

输出匹配电路，用于对所述第二信号与所述第三信号分别进行阻抗匹配，其中，经过阻抗匹配后的第一阻抗值接近放大器功率管的最高功率输出值对应的阻抗值，经过阻抗匹配后的第二阻抗值接近放大器功率管的最高效率输出值对应的阻抗值，第一阻抗值为所述第二信号的阻抗值曲线与所述第三信号的阻抗值曲线之间的第一交叉点对应的阻抗值，第二阻抗值为所述第二信号的阻抗值曲线与所述第三信号的阻抗值曲线之间的第二交叉点对应的阻抗值。

35 6、一种信号处理方法，其特征在于，包括：

对第一信号进行慢包络处理，以获取经慢包络处理后的所述第一信号的包络值 $E(n)$ ；

基于所述包络值 $E(n)$ ，获取相位值 $\theta(n)$ ，其中，所述 $\theta(n)$ 与所述 $E(n)$ 呈线性关系；以及，

依据所述 $\theta(n)$ ，将所述第一信号分离为第二信号与第三信号，所述第二信号与所述第三信号的相位差为 $2\theta(n)$ ；

对所述第二信号与所述第三信号进行放大处理；

对放大后的所述第二信号与所述第三信号进行合成，以获取所述第四信号。

7、根据权利要求 6 所述的方法，其特征在于，所述对第一信号进行慢包络处理的步骤之前，还包括：

5 基于所述第四信号，获取数字预失真系数；

将所述数字预失真系数代入数字预失真模型，以获取数字预失真输出信号，并基于所述数字预失真输出信号，对第五信号进行数字预失真处理，其中，所述数字预失真模型包含数字预失真因子 $K(n - \tau_m^C)$ ，n 为离散时间、 τ_m^C 为记忆深度，以及，所述数字预失真输出信号的非线性失真特性与所述第四信号的非线性失真特性相反；

10 相应的，所述方法还包括：

对所述第五信号进行慢包络处理，并将经过慢包络处理后的所述第五信号分离为两路信号；

对所述两路信号进行放大处理；

对放大后的所述两路信号进行合成，并输出第六信号。

15 8、根据权利要求 6 所述的方法，其特征在于，所述基于所述包络值 E(n)，获取相位值 $\theta(n)$ 的步骤，包括：

根据所述包络值 E(n)，采用公式 $\theta(n) = \left(1 - \frac{E(n)}{\max(E(n))}\right) \cdot \varphi_0$ ，获取所述 $\theta(n)$ ；

其中，所述 φ_0 为预设值。

20 9、根据权利要求 8 所述的方法，其特征在于，所述基于所述包络值 E(n)，获取相位值 $\theta(n)$ 的步骤，包括：

在所述包络值 E(n) 小于预设阈值时，所述 $\theta(n)$ 为指定值。

10、根据权利要求 6 所述的方法，其特征在于，所述对所述第二信号与所述第三信号进行放大处理的步骤，具体包括：

25 对所述第二信号与所述第三信号分别进行阻抗匹配，其中，经过阻抗匹配后的第一阻抗值接近放大器功率管的最高功率输出值对应的阻抗值，经过阻抗匹配后的第二阻抗值接近放大器功率管的最高效率输出值对应的阻抗值，第一阻抗值为所述第二信号的阻抗值曲线与所述第三信号的阻抗值曲线之间的第一交叉点对应的阻抗值，第二阻抗值为所述第二信号的阻抗值曲线与所述第三信号的阻抗值曲线之间的第二交叉点对应的阻抗值。

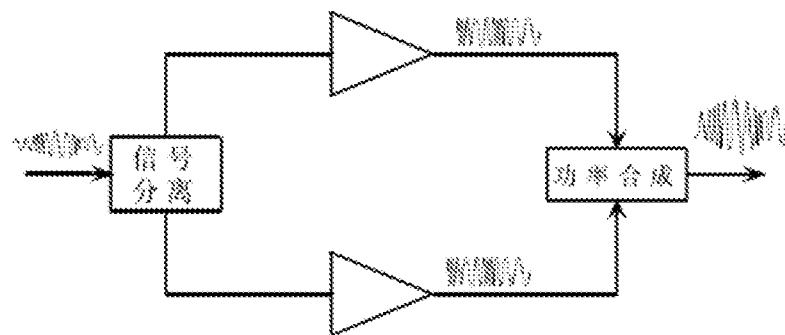


图 1

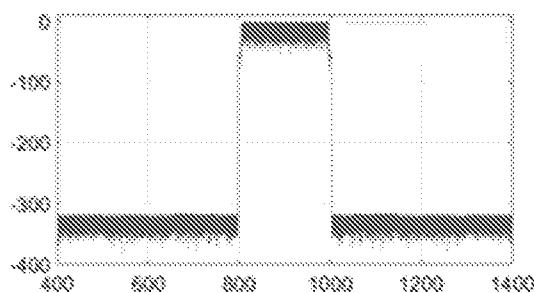


图 2(a)

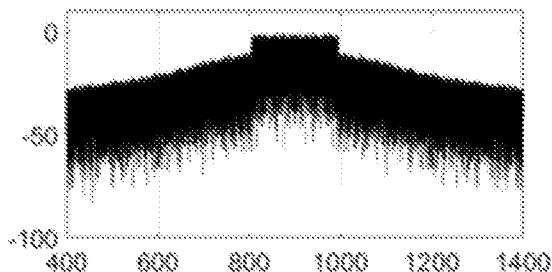


图 2(b)

2/5

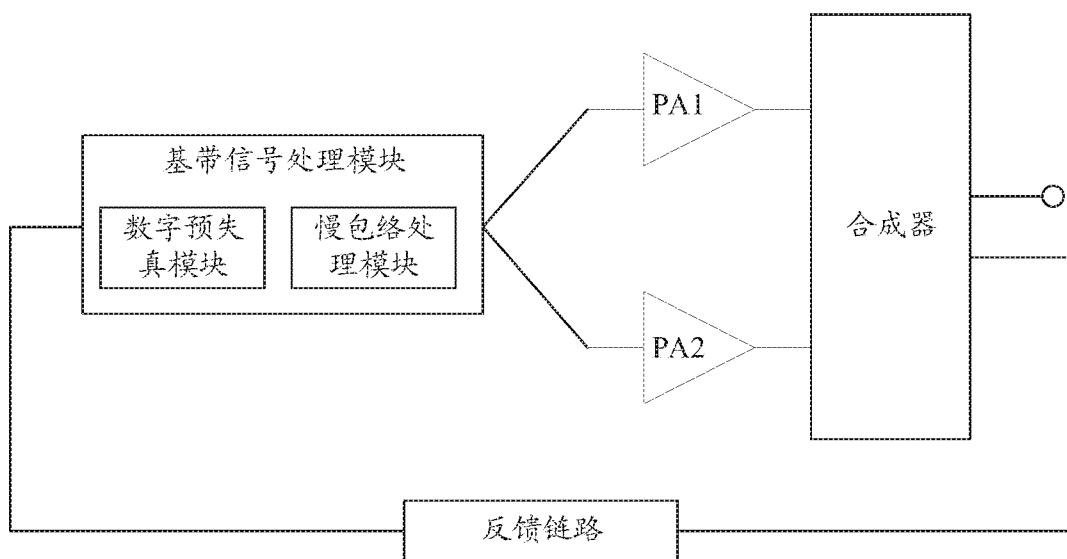


图 3

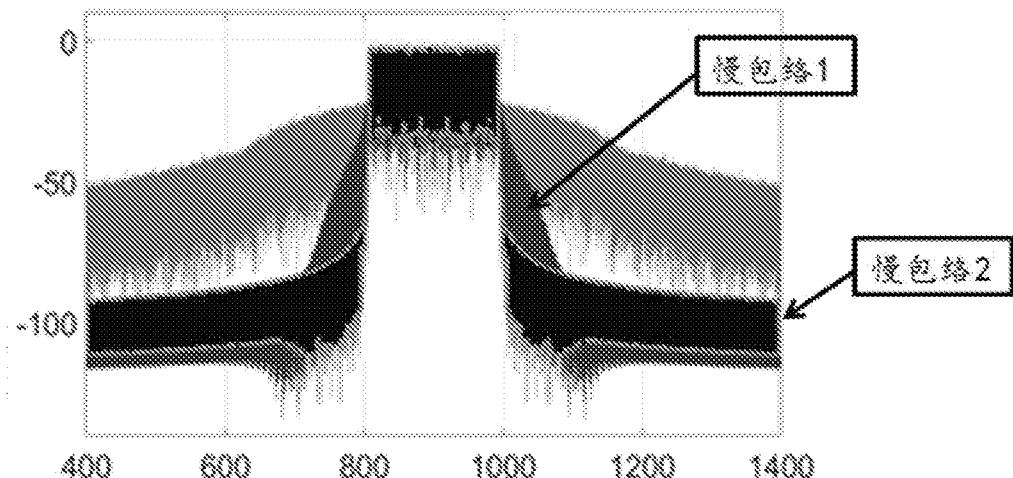


图 4

3/5

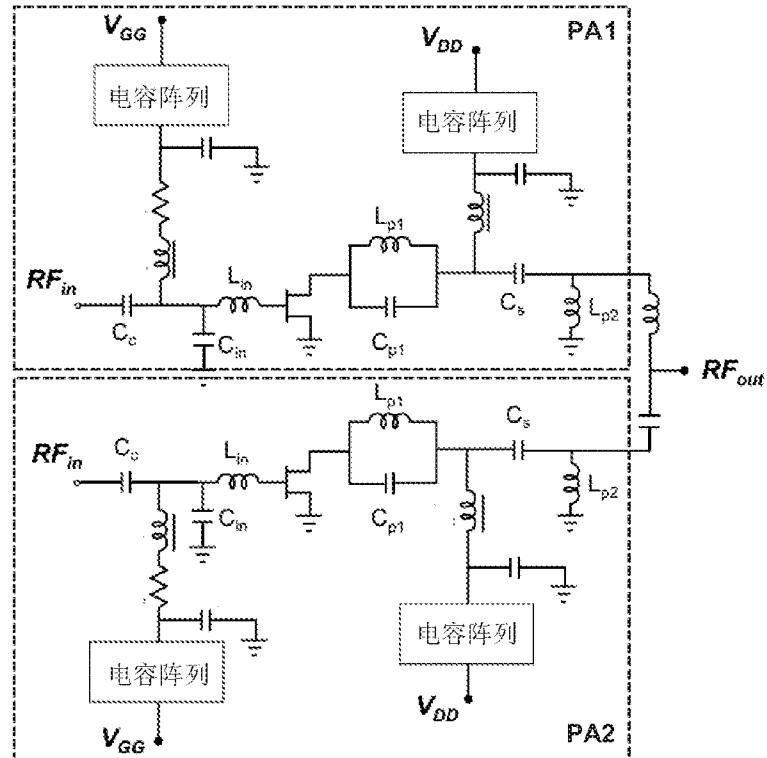


图 5

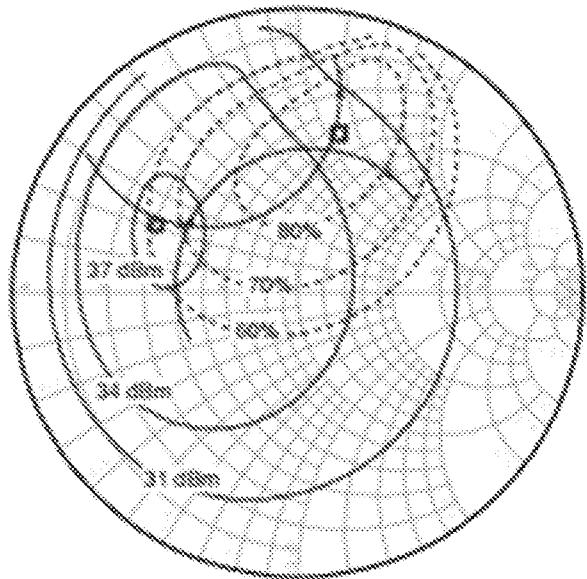


图 6

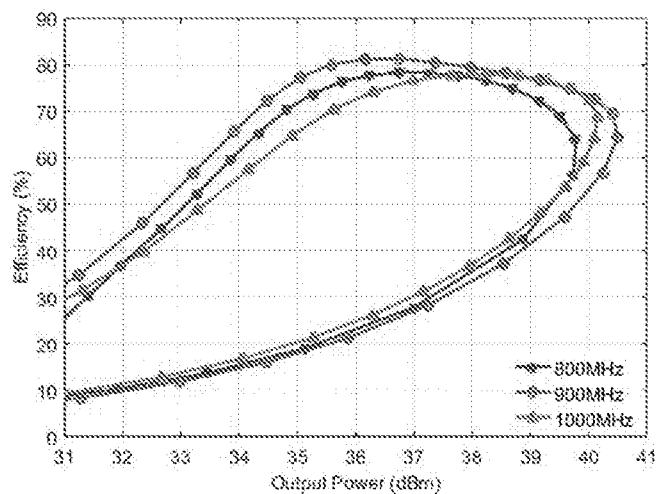


图 7

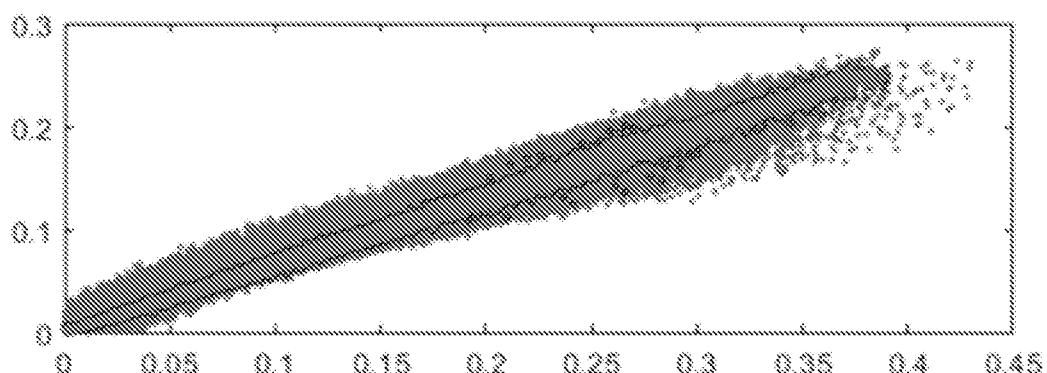


图 8

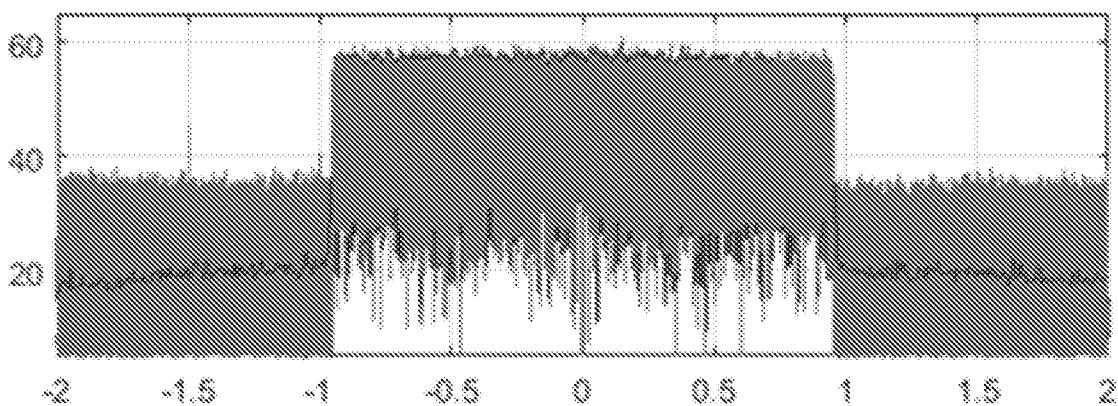


图 9

5/5

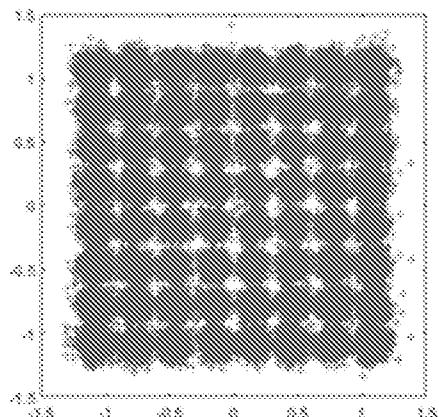


图 10 (a)

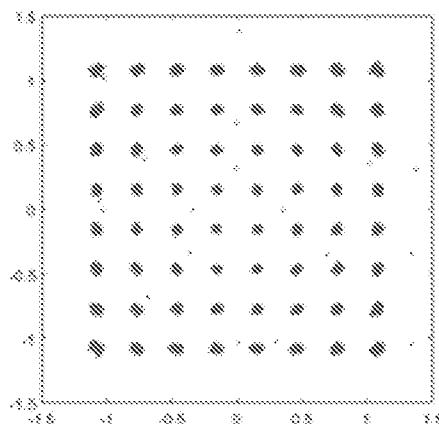


图 10 (b)

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2018/104648

A. CLASSIFICATION OF SUBJECT MATTER

H04B 1/04(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04B; H03F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI, EPODOC, CNPAT, CNKI: 包络, 慢包络, 包络值, 相位, 线性, 分离, 划分, 放大, 合成, 合并, slow, envelope, value, phase, linearity, split, separate, power amplifier, combine, outphasing, synthesize, synthesis

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 101651459 A (UNIVERSITY OF ELECTRONIC SCIENCE AND TECHNOLOGY OF CHINA) 17 February 2010 (2010-02-17) description, page 2, line 7 from the bottom to page 6, fourth to last line, and figures 2-7	1-10
X	CN 101110595 A (MEDIATEK INC. ET AL.) 23 January 2008 (2008-01-23) description, page 4, line 5 to page 8, line 8, and figures 1-10	1-10
X	CN 104283573 A (UNIVERSITY OF ELECTRONIC SCIENCE AND TECHNOLOGY OF CHINA) 14 January 2015 (2015-01-14) description, paragraphs [0022]-[0049], and figures 1-5	1-10
X	JP H0974320 A (MOTOROLA JAPAN) 18 March 1997 (1997-03-18) description, paragraphs [0001]-[0024], and figures 1-3	1-10
X	WO 2012023624 A1 (FODAN CO., LTD.) 23 February 2012 (2012-02-23) description, page 17, line 1 to page 21, second line from the bottom, and figure 1	1-10
A	CN 108206675 A (NXP USA, INC.) 26 June 2018 (2018-06-26) entire document	1-10

Further documents are listed in the continuation of Box C.

See patent family annex.

- * Special categories of cited documents:
- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier application or patent but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

- "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- "&" document member of the same patent family

Date of the actual completion of the international search

15 April 2019

Date of mailing of the international search report

28 April 2019

Name and mailing address of the ISA/CN

**State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China**

Authorized officer

Facsimile No. **(86-10)62019451**

Telephone No.

INTERNATIONAL SEARCH REPORT**Information on patent family members**

International application No.

PCT/CN2018/104648

Patent document cited in search report				Publication date (day/month/year)		Patent family member(s)		Publication date (day/month/year)	
CN	101651459	A	17 February 2010	None					
CN	101110595	A	23 January 2008	CN	101136641	A	05 March 2008		
				US	2008019456	A1	24 January 2008		
				TW	200807979	A	01 February 2008		
				EP	1881597	A1	23 January 2008		
				US	2008019459	A1	24 January 2008		
				TW	200807897	A	01 February 2008		
CN	104283573	A	14 January 2015	None					
JP	H0974320	A	18 March 1997	None					
WO	2012023624	A1	23 February 2012	None					
CN	108206675	A	26 June 2018	EP	3340461	A1	27 June 2018		
				US	2018175800	A1	21 June 2018		

国际检索报告

国际申请号

PCT/CN2018/104648

A. 主题的分类

H04B 1/04 (2006.01) i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H04B; H03F

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

WPI, EPODOC, CNPAT, CNKI: 包络, 慢包络, 包络值, 相位, 线性, 分离, 划分, 放大, 合成, 合并, slow, envelope, value, phase, linearity, split, separate, power amplifier, combine, outphasing, synthesize, synthesis

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 101651459 A (电子科技大学) 2010年 2月 17日 (2010 - 02 - 17) 说明书第2页倒数第7行-第6行倒数第4行, 附图2-7	1-10
X	CN 101110595 A (联发科技股份有限公司等) 2008年 1月 23日 (2008 - 01 - 23) 说明书第4页第5行-第8行第8行, 附图1-10	1-10
X	CN 104283573 A (电子科技大学) 2015年 1月 14日 (2015 - 01 - 14) 说明书第[0022]-[0049]段, 附图1-5	1-10
X	JP H0974320 A (MOTOROLA JAPAN) 1997年 3月 18日 (1997 - 03 - 18) 说明书第[0001]-第[0024]段, 附图1-3	1-10
X	WO 2012023624 A1 (FODAN CO., LTD.) 2012年 2月 23日 (2012 - 02 - 23) 说明书第17页第1行-第21页倒数第2行, 附图1	1-10
A	CN 108206675 A (恩智浦美国有限公司) 2018年 6月 26日 (2018 - 06 - 26) 全文	1-10

 其余文件在C栏的续页中列出。 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期 2019年 4月 15日	国际检索报告邮寄日期 2019年 4月 28日
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451	受权官员 郭风顺 电话号码 86-10-53961601

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2018/104648

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	101651459	A	2010年 2月 17日	无			
CN	101110595	A	2008年 1月 23日	CN	101136641	A	2008年 3月 5日
				US	2008019456	A1	2008年 1月 24日
				TW	200807979	A	2008年 2月 1日
				EP	1881597	A1	2008年 1月 23日
				US	2008019459	A1	2008年 1月 24日
				TW	200807897	A	2008年 2月 1日
CN	104283573	A	2015年 1月 14日	无			
JP	H0974320	A	1997年 3月 18日	无			
WO	2012023624	A1	2012年 2月 23日	无			
CN	108206675	A	2018年 6月 26日	EP	3340461	A1	2018年 6月 27日
				US	2018175800	A1	2018年 6月 21日

表 PCT/ISA/210 (同族专利附件) (2015年1月)