

ESCUELA TÉCNICA SUPERIOR DE INGENIEROS
INDUSTRIALES Y DE TELECOMUNICACIÓN

UNIVERSIDAD DE CANTABRIA



Trabajo Fin de Grado

**Amplificador de potencia clase E insensible
a la carga basado en MOSFET
(Load insensitive MOSFET-based class E
power amplifier)**

Para acceder al Título de

***Graduado en
Ingeniería de Tecnologías de Telecomunicación***

Autor: Rolando Borbolla Rouco

Julio - 2020

GRADUADO EN INGENIERÍA DE TECNOLOGÍAS DE TELECOMUNICACIÓN

CALIFICACIÓN DEL TRABAJO FIN DE GRADO

Realizado por: Rolando Borbolla Rouco
Director del TFG: José Ángel García García
Título: “Amplificador de potencia clase E insensible a la carga basado en MOSFET”
Title: “Load insensitive MOSFET-based class E power amplifier”

Presentado a examen el día:

para acceder al Título de

GRADUADO EN INGENIERÍA DE TECNOLOGÍAS DE TELECOMUNICACIÓN

Composición del Tribunal:

Presidente (Apellidos, Nombre):	Almudena Suárez Rodríguez
Secretario (Apellidos, Nombre):	José Ángel García García
Vocal (Apellidos, Nombre):	María Luisa de la Fuente Rodríguez

Este Tribunal ha resuelto otorgar la calificación de:

Fdo.: El Presidente

Fdo.: El Secretario

Fdo.: El Vocal

Fdo.: El Director del TFG
(sólo si es distinto del Secretario)

Vº Bº del Subdirector

Trabajo Fin de Grado Nº
(a asignar por Secretaría)

Resumen

En la actualidad, el desarrollo de tecnologías cada vez más eficientes se viene aplicando en muchos sectores. Su objetivo, disminuir, tanto la emisión de gases de efecto invernadero, provocados en gran parte por la generación de la energía eléctrica, como los costes de operación asociados al consumo de los equipos. En especial, dentro del campo de RF/Microondas, se están desarrollando sistemas de transmisión inalámbrica eficientes que, por ejemplo, permitan reducir el elevado consumo eléctrico de las estaciones base de telefonía móvil o aumentar la duración de las baterías en los terminales.

De este contexto, surge la idea del presente Trabajo de Fin de Grado, que consiste en llevar a cabo el diseño e implementación de un **amplificador de potencia insensible a la carga**, operando en **clase E**, a una frecuencia de **2 MHz**. Para el desarrollo del proyecto, se utilizó como base, el transistor **MOSFET IRF510** a **25 V**, para el cual, fue necesario la creación de un modelo sencillo de tipo conmutación que permitiese realizar las simulaciones en condiciones de **load pull**. Como resultado final, se obtuvo una potencia de salida de hasta **39.37 dBm** y un perfil de eficiencia similar en un $\pm 10\%$ del ancho de banda (1.8 – 2.2 MHz).

El proceso seguido para la confección de este amplificador ha estado marcado por tres hitos principales. Primero, la necesidad de crear de un modelo sencillo de tipo conmutación para el **IRF510**. Luego, es necesario realizar una simulación bajo condiciones de **load pull** con la red de salida deseada. El último paso es encontrar un inversor de impedancias inductivo para colocar en la red de salida, el cual permita obtener la trayectoria óptima de modulación de la impedancia de carga y permitir mayores **Back offs**.

Por las prestaciones del amplificador diseñado, puede ser utilizado, principalmente, para aplicaciones de transferencia de potencia inalámbrica en la **banda ICM** de **2.45 MHz**. Debido a la proximidad entre la frecuencia de trabajo (2 MHz) y los 2.45 MHz de la banda ICM, podría implementarse fácilmente con ligeras modificaciones en los componentes de las redes de entrada y salida sintonizándolos a la nueva frecuencia.

Palabras clave: amplificador; clase E; insensible a la carga; MOSFET; 2 MHz; amplificador de potencia; Back off; load pull

Abstract

Nowadays, the development of increasingly efficient technologies is being applied in many sectors. Its objective is to reduce both the emission of greenhouse gases, caused in large part by the generation of electrical energy, and the operating costs associated with the consumption of equipment. Particularly, within the RF/Microwave field, efficient wireless transmission systems are being developed, which, for example, allow reducing the high electrical power consumption of mobile phone base stations, or increasing the time among mobile phone's batteries discharge.

Within this frame of reference, the idea of this Final Degree Project arises, which covers accomplishing the design and implementation of a **load insensitive power amplifier**, operating in **class E**, at a frequency of **2 MHz**. This project's development has been based on the **IRF510**, a **MOSFET** transistor which needed the creation of a switching type simple model. This model should allow the simulations under **load pull** conditions instead of the model provided by the manufacturer which was not prepared for it. The design was made using the supply voltage of **25 V**. In this framework, the prototype was able to reach an output power up to **39.37 dBm** and hold on a similar efficiency profile within $\pm 10\%$ of the bandwidth (1.8 - 2.2 MHz).

Three main milestones shepherded the process followed for the realization of this amplifier. First, the need to create a switching type simple model for the **IRF510**. Henceforth it is necessary to perform a simulation under load pull conditions using the desired output network. Finally, the last step, is to find an inductive impedance inverter to place it at the very end of the output network. Once this inverter is set properly, allows obtaining the optimal modulation path of the load impedance and higher **back offs** operations.

Due to the performance of the designed amplifier, it can be used mainly, for wireless power transfer applications in the **2.45 MHz ISM band**. Bearing in mind the proximity between the working frequency (2 MHz) and the 2.45 MHz of the ISM band, it can be easily synthesized with slight modifications to the input and output network components tuning them to the new frequency.

Keywords: amplifier; class E; MOSFET; 2MHz; power amplifier; load insensitive; load pull; Back off

Índice general

Resumen	III
Abstract	IV
Índice general	V
Índice de figuras	VII
Agradecimientos	IX
Abreviaturas y acrónimos	X
1. Introducción	1
1.1. Importancia de la eficiencia en los sistemas de comunicaciones de nueva generación.	
Compromiso <i>eficiencia - linealidad</i>	2
1.2. Objetivos	3
1.3. Estado del arte	4
1.4. Estructura de la memoria	5
2. Fundamentos Teóricos de Amplificadores de Potencia.	7
2.1. Nivel Hardware. El transistor MOSTEF	7
2.2. Nivel Circuital. Las Clases de Amplificación	10
2.2.1. Amplificadores Lineales	10
2.2.1.1. Clase A	11
2.2.1.2. Clase B	12
2.2.1.3. Clase AB	12
2.2.1.4. Clase C	13
2.2.2. Amplificadores Conmutados	13
2.2.2.1. Clase D	15
2.2.2.2. Clase E	15
2.2.2.3. Clase F	15
3. El amplificador de potencia clase E conmutado a tensión cero (ZVS)	17
3.1. Descripción del circuito básico	17
3.2. Funcionamiento del circuito	20
3.2.1. Suposiciones de simplificación	24

3.3. Análisis	25
4. Diseño del amplificador de potencia clase E en AWR Microwave Office	28
4.1. Obtención de las curvas IV del transistor	28
4.2. Obtención del punto de trabajo del transistor	31
4.3. Obtención de la potencia de saturación del transistor	34
4.4. Realización de la simulación de <i>load pull</i>	36
4.4.1. Simulación <i>load pull</i> con componentes ideales	36
4.4.2. Simulación con modelos de componentes reales	39
4.5. Creación de la red de salida del amplificador	44
4.5.1. Ajuste con componentes ideales	44
4.6. Ajuste con modelos de componentes reales	47
5. Implementación y medidas del Amplificador de Potencia.	51
5.1. Introducción	51
5.2. Diseño de la placa en AutoCad	51
5.3. Síntesis de impedancias y medidas de <i>load pull</i>	52
5.4. Síntesis de impedancias	55
5.5. Medida de potencia y eficiencia del transistor en condiciones de <i>load pull</i>	56
5.6. Generación del fichero <i>load pull</i> a partir de las medidas realizadas	57
5.7. Medidas del amplificador insensible a la resistencia de carga	58
5.8. Representación gráfica de los datos del amplificador insensible a la carga	60
6. Conclusiones y Líneas Futuras	66
6.1. Conclusiones	66
6.2. Líneas Futuras	67
A. ANEXO 1: Transistor MOSFET IRF510	72
B. ANEXO 2: MFJ VERSA TUNER V	81
C. ANEXO 3: Bias Tee ZFBT-6GW-FT	102
D. ANEXO 4: Kit de bobinas Coilcraft DO5010H	104
Bibliografía	106

Índice de figuras

1.1. A Google data centre. US researchers expect power consumption to triple in the next five years as one billion more people come online in developing countries. Photograph: Google/Rex	2
2.1. MOSFET de enriquecimiento de canal N	8
2.2. MOSFET de enriquecimiento de canal N	9
2.3. Principales clases de amplificación	10
2.4. Definición del ángulo de conducción	11
2.5. Esquema general del circuito de un amplificador de potencia clase B	12
2.6. Esquemas para modelar el transistor como conmutador	14
3.1. Circuito básico de un amplificador de potencia clase E	18
3.2. Circuito básico de un amplificador de potencia clase E	19
3.3. Formas de onda óptimas de un clase E (ZVS)	22
3.4. (a) Circuito equivalente clase E con V_I y L_F sustituidas por la fuente de corriente I_I y el circuito resonante en serie sustituido por la fuente de corriente alterna i . (b) Circuito equivalente con las dos fuentes de corriente I_I e i combinadas en una sola $(I_I - i)$. . .	23
3.5. Circuito equivalente simplificado del amplificador y sus formas de onda	24
4.1. Esquemático para la obtención de las curvas IV	29
4.2. Representación gráfica de las curvas IV del modelo del fabricante	29
4.3. Modelo simplificado, tipo conmutador, del transistor IRF510	30
4.4. Curvas IV IRF510 vs Nuevo modelo	31
4.5. Modelo teórico del transistor IRF510	32
4.6. Representación gráfica del S_{22} del transistor	32
4.7. Modelo teórico del transistor IRF510	33
4.8. Representación gráfica del S_{22} del transistor	34
4.9. Representación gráfica del S_{22} del transistor	35
4.10. Gráfico P_{out} vs P_{in} e I_{DS} vs P_{in}	36
4.11. Esquemático para simulación de load pull	37
4.12. Ecuaciones para la simulación de load pull	37
4.13. Contornos de <i>load pull</i>	38
4.14. Circuito abierto a $2f_0$	39
4.15. Circuito abierto a $2f_0$	40
4.16. Circuito resonante paralelo de alta impedancia a $f_0 = 2\text{ MHz}$	41

4.17. Vía de polarización	42
4.18. Red de salida para la simulación y medida de <i>load pull</i>	42
4.19. Esquemático del <i>load pull</i> en el plano RF_{OUT}	43
4.20. Contornos de <i>load pull</i> en el plano RF_{OUT}	44
4.21. Esquemático para ajustar la trayectoria óptima de la red de salida del amplificador insensible a la carga	45
4.22. Trayectoria óptima de modulación de la resistencia de carga.	47
4.23. Red de salida del amplificador insensible a la carga con modelos de componentes reales	48
4.24. Trayectoria de la red de salida del amplificador insensible a la carga ajustada con componentes reales	49
4.25. Comparación de la trayectoria óptima con componentes Reales vs Ideales	50
5.1. Placa de circuito impreso diseñada para la implementación y medida de la red de <i>load pull</i>	52
5.2. (A) Placa de síntesis de impedancias y (B) Placa de <i>load pull</i>	53
5.3. Diagrama funcional de síntesis de impedancias	53
5.4. Diagrama funcional de medida de potencia y eficiencia en condiciones de <i>load pull</i>	54
5.5. Banco de medidas para el amplificador	55
5.6. Representación gráfica LP Simulado vs LP Medidas Reales	57
5.7. Circuito del amplificador insensible a la R_L	59
5.8. Eficiencia, PAE y P_{OUT} frente a R_L	60
5.9. Eficiencia, PAE y V_{OUT} frente a R_L	61
5.10. Eficiencia y Power Added Efficiency (PAE) vs P_{OUT}	61
5.11. Eficiencia y PAE vs Back-off	62
5.12. Eficiencia vs P_{OUT} (%)	62
5.13. Eficiencia vs P_{OUT} de 1.8 MHz a 2.2 MHz	63
5.14. PAE vs P_{OUT} de 1.8 MHz a 2.2 MHz	63
5.15. Eficiencia vs Back-off de 1.8 MHz a 2.2 MHz	64
5.16. PAE vs Back-off de 1.8 MHz a 2.2 MHz	64
5.17. Eficiencia vs P_{OUT} (%) de 1.8 MHz a 2.2 MHz	65
6.1. Placa prototipo para comprobar el rendimiento del Driver EL7156	68
6.2. Banco de medidas para comprobar el rendimiento del Driver EL7156	69
6.3. Diseño autocad de la placa conjunta Driver + Transistor	70
6.4. Prototipo para la integración conjunta del driver EL7156 y el Metal Oxide Semiconductor Field-Effect Transistor (MOSFET) IRF510	70

Agradecimientos

Siempre faltarán palabras para agradecer a mi director de TFG, José Ángel García, por la paciencia y la dedicación que ha tenido conmigo y con este proyecto. Muchas gracias por todo lo que me has enseñado y por la oportunidad que me has dado de trabajar junto a ti durante algo más de un año tanto en este, como en otros proyectos. Gracias a tus enseñanzas me siento más preparado para comenzar a labrar mi propio futuro.

No puede faltar agradecer a todo el grupo de RF, David Vegas, María de las Nieves Ruiz y José Ramón Pérez. Aunque algunos de nuestros caminos se hayan separado, nunca olvidaré todo lo que me habéis apoyado y enseñado, lo amenas que hacíais las tardes y los descansos para tomar el café. Haber podido trabajar junto a vosotros durante tanto tiempo ha sido un placer.

Gracias a mi tía Magdalena y mis padres Mayda y Rolando por haber estado siempre pendientes y tirar de mí cuando me distraía y comenzaba a perder de vista mis obligaciones.

Gracias a Irene Martín, por estar a mi lado desde que mi vida universitaria comenzó. Gracias por celebrar conmigo las cosas buenas y apoyarme para superar lo malo. Gracias por tener la paciencia y el temple para decirme no solo lo bueno, sino también por ayudarme a rectificar mis malas decisiones.

Abreviaturas y Acrónimos

V_{TH} Tensión Threshold. 9, 23

AC Altern Current. 23, 25

ADS Advanced Design System. 51

AM Amplitud Modulation. 11, 15

AP Amplificador de Potencia. 3, 6, 11

BJT Bipolar Junction Transistor. 8

CW Continuous Wave. 58

DC Direct Current. 12, 23, 24

FET Field-Effect Transistor. 7, 8

FM Frequency Modulation. 16

HF High Frequency. 15

JFET Junction Field-Effect Transistor. 8

LF Low Frequency. 15

LNA Low Noise Amplifier. 3, 12

MOSFET Metal Oxide Semiconductor Field-Effect Transistor. 3–5, 7, 8, 27, 67, 70

PAE Power Added Efficiency. 61–64

PAPR Peak to Average Power Ratio. 2

PCB Printed Circuit Board. 51, 52, 69

TIC Tecnologías de la Información y las Comunicaciones. 1

UHF Ultra High Frequency. 16

VHF Very High Frequency. 16

ZCS Zero Current Switching. 17

ZVDS Zero Voltage Derivative Switching. 21, 24, 25

ZVS Zero Voltage Switching. 17, 20, 24, 25

Introducción

Según los alarmantes datos estadísticos recogidos por estudios realizados en diferentes medios técnicos del sector de las telecomunicaciones, para el año 2020 se estima que los miles de millones de dispositivos electrónicos conectados a la red generarán un aproximado de 3.5 % de las emisiones de CO_2 a la atmósfera, pudiendo llegar a ser hasta un 14 % para el año 2040 [1] y [2].

Por otro lado, las predicciones indican que toda la industria de las telecomunicaciones será responsable del 20 % del consumo de electricidad a nivel mundial, lo cual supera considerablemente sectores como el transporte marítimo y aéreo.

Dentro de todo lo concerniente a las **Tecnologías de la Información y las Comunicaciones (TIC)**, los centros de procesamiento de datos, denominados también *Data Centre* pueden llegar a consumir por sí mismos aproximadamente 1.9 Gt de carbón, lo que representa un 3.2 % de las emisiones globales.

A partir de todos estos datos, la comunidad científica internacional está abocada a la necesidad de buscar sistemas y dispositivos cada vez más eficientes que ayuden a reducir el consumo energético.



Figura 1.1: A Google data centre. US researchers expect power consumption to triple in the next five years as one billion more people come online in developing countries. Photograph: Google/Rex

Como parte de este contexto de investigación e innovación, surge la posibilidad de emplear las diferentes *clases de amplificadores*. En el presente trabajo, se ha decidido utilizar un amplificador de potencia **clase E** debido a que este ofrece un mejor rendimiento en potencia y en el uso de los recursos energéticos; por eso se ajusta a los objetivos trazados en la sección 1.2.

1.1. Importancia de la eficiencia en los sistemas de comunicaciones de nueva generación. Compromiso *eficiencia - linealidad*

El paso de los años y el vertiginoso avance de las tecnologías de comunicaciones móviles, ha desembocado en un afán de conseguir velocidades de transmisión de datos cada vez más elevadas. A su vez, los retos que supone esta meta aumentan exponencialmente. Para lograr estos retos cada vez surgen señales mucho más complejas (LTE 4G) las cuales contienen un gran volumen de datos en un ancho de banda muy reducido (*eficiencia espectral alta*) y presentan elevados valores de relación entre su potencia pico y su potencia promedio o **Peak to Average Power Ratio (PAPR)**. Esto significa que este tipo de señales de nueva generación hacen que los sistemas de comunicaciones que trabajan con ellas, deban operar, de media, a niveles de potencia de varios **dB** por debajo de su máximo por diseño (*típicamente entre 10 y 12 dB para señales LTE*). A este hecho es a lo que se le llama trabajar en **Back-off**.

Esta cuestión conlleva la necesidad de crear nuevos equipos con una alta eficiencia a dichos niveles de Back-off y que, a su vez, sean capaces de responder a los picos de potencia de la señal de comunicaciones procurando su mínima distorsión posible.

Es en este punto donde entra en juego el compromiso entre eficiencia y linealidad. Es bien conocido que los amplificadores de bajo ruido (**Low Noise Amplifier (LNA)**), son dispositivos muy lineales, pero que no son nada eficientes. Sin embargo, esto no representa un problema relevante en su diseño debido a que se utilizan para operar con señales de muy baja potencia, por lo que su consumo de energía no es elevado, a pesar de la poca eficiencia. En cambio, para el diseño de un **Amplificador de Potencia (AP)** se necesita que este sea lo más eficiente posible aún a costa de sacrificar su linealidad. Esto se debe a que las señales con las que típicamente opera, presentan elevados niveles de potencia, lo que se traduce en altos niveles de potencia disipada en forma de calor. Por esta razón, eficiencias pobres pueden provocar fallos y averías graves de los componentes internos, o la necesidad invertir en fuentes de refrigeración superiores.

1.2. Objetivos

Con el presente Trabajo de Fin de Grado se han trazado varios objetivos. Como cuestión fundamental se define el diseño e implementación de un amplificador de potencia **clase E** insensible a la modulación de la impedancia de carga en la banda *160 metros*. En este caso concreto, se trabaja a la frecuencia de *2 MHz* utilizando un transistor de tecnología **MOSFET**.

Para conseguir los objetivos de eficiencia y linealidad que se pretenden, es de vital importancia tener en cuenta el uso de condensadores y bobinas de alto factor de calidad en las redes de entrada, salida, y vía de polarización. De esta manera se podrá obtener un diseño mucho más compacto.

Además de los aspectos anteriormente planteados, se pueden definir otras cuestiones no menos importantes como objetivos particulares:

- Estudio de las características de los transistores **MOSFET**.
- Análisis teórico del comportamiento de los amplificadores **clase E**.
- Modelización sencilla del funcionamiento del transistor **MOSFET IRF510**.

1.3. Estado del arte

A nivel mundial, estudiosos del tema han realizado proyectos de características similares al presentado en este Trabajo de Fin de Grado. La intención de esta sección es la de dar al lector, a través de unos pocos ejemplos, una visión aproximada que le permita comparar los resultados obtenidos tras la finalización de este proyecto, con los conseguidos por expertos de renombre en algunas publicaciones que se detallarán a continuación.

Los resultados que se mostrarán a continuación son un breve resumen de las prestaciones principales del amplificador diseñado. Para obtener más información acerca del proceso de medidas y el total de los resultados, será necesario leer el Capítulo 5.

Como primer objeto de contraste, se va a tomar el trabajo realizado por Frederick H. Raab [3], quien es ingeniero jefe y propietario de la firma de consultoría e I+D, *Green Mountain Radio Research*. En [3], Raab propone un circuito amplificador clase E de banda ancha, utilizando un transistor **MOSFET**, que puede operar entre 1.8 MHz y 128 MHz . Los resultados de eficiencia en drenador que obtuvo con su trabajo fueron de **90 %** a 1.8 MHz y **70 %** a 128 MHz , siendo **90 %** su pico de eficiencia a las frecuencias mas bajas. Por otro lado, la potencia de drenador medida para el mismo rango fue de entre 200 W a frecuencias bajas $f \geq 1.8\text{ MHz}$; y 175 W a frecuencias cercanas al límite superior ($f \leq 128\text{ MHz}$). No debe pasarse por alto el mérito que tiene conseguir eficiencias superiores al 70 % en un ancho de banda tan grande, sabiendo que este tipo de dispositivos es sumamente sensible a los cambios de frecuencia.

En segundo lugar, se ha tomado como referencia "2.65 MHz High Efficiency Soft-Switching Power Amplifier System"[4]. Este trabajo fue realizado por Jinrong Qian y Gert Bruning y se utiliza el MOSFET de potencia **MTP3N50E** para conseguir un pico de eficiencia de **92.6 %** y **100 W** de potencia de salida. Este transistor es capaz de llegar hasta los **500 V** de tensión de ruptura, lo que lo hace muy eficaz a la hora de entregar grandes potencias a la carga.

Para finalizar, es igual de importante destacar el trabajo de John F. Davis y David B. Rutledge [5]. En este artículo presentan su amplificador clase E a **13.65 MHz** utilizando el transistor **MOSFET IRFP450LC**. Al igual que el transistor utilizado en el segundo ejemplo comparativo, este también es un **MOSFET** de potencia que soporta elevados valores de tensión de ruptura de drenador. Los resultados obtenidos por

estos dos investigadores son de un **86 %** de eficiencia y una potencia de salida de **400 W**.

En contraste con estos tres trabajos citados, el transistor utilizado para este proyecto, es el **MOSFET IRF510**. Es un transistor que soporta una tensión de ruptura de drenador de **100 V** y una frecuencia máxima de operación de entre **5 MHz** y **10 MHz** limitada por el tiempo de recuperación del diodo en antiparalelo. Teniendo en cuenta las características del transistor en cuestión, fue posible conseguir unos valores de **95.71 %** de eficiencia, **20 dB** de ganancia máxima y **40.56 dBm** que equivale a **11.37 W** de potencia entregada a la carga.

1.4. Estructura de la memoria

A continuación se indican brevemente los pasos seguidos en el diseño de este AP:

- Capítulo 2: Fundamentos Teóricos de los Amplificadores de Potencia.

En este capítulo, se tratan los temas de los transistores **MOSFET**, cómo surgieron, su funcionamiento, circuito equivalente y materiales de fabricación. Además, se comentan las diferentes clases de amplificación, haciendo especial mención a las clases de conmutación.

- Capítulo 3: El amplificador de potencia Clase E.

Este capítulo, como su nombre indica, se centra en los fundamentos teóricos de la clase E de amplificadores de potencia conmutados. Se presta especial atención a las formas de onda de la tensión y la corriente en distintos puntos del circuito clásico del amplificador clase E. Por último se presenta un breve resumen de las ecuaciones principales que describen el comportamiento de este tipo de amplificadores.

- Capítulo 4: Diseño del circuito del amplificador de potencia en el entorno de simulación AWR Design Environment.

Este capítulo aborda la simulación del comportamiento del transistor real, modelado del mismo y simulación en condiciones de *load pull*. Además, se simula la red de salida del amplificador invariante con la carga junto con su red de entrada.

- **Capítulo 5:** Implementación y medidas del AP.

En esta parte se describe desde el diseño de la placa de circuito impreso en Autocad, hasta el proceso de medición del amplificador completo. Además, se incluyen los resultados adjuntos en los anexos como hojas de Microsoft Excel.

- **Capítulo 6:** Conclusiones y líneas futuras.

Este capítulo resume todo lo conseguido con este Trabajo de Fin de Grado y además propone unas modificaciones que pueden conseguir mejorar el rendimiento del amplificador implementado.

CAPÍTULO

Fundamentos Teóricos de Amplificadores de Potencia.

El avance de la tecnología, la aparición de señales espectralmente más eficientes y la evolución hacia sistemas **eco-friendly**, ha dado lugar al desarrollo de nuevas arquitecturas capaces de optimizar mejor el uso de los recursos disponibles en el ámbito de las comunicaciones y los sistemas de alimentación inalámbricas. Sin embargo, no menos importante es el progreso a nivel de hardware como el *transistor de RF/microondas* y a nivel de circuito, con el descubrimiento de las clases de amplificación conmutada.

2.1. Nivel Hardware. El transistor MOSTEF

El transistor **MOSFET**, por sus siglas del inglés **Metal-Oxide-Semiconductor Field-Effect Transistor**, es uno de los dispositivos más utilizados en la integración de sistemas digitales. Esta tecnología revolucionó la década de los 70 en aplicaciones de electrónica de potencia, ordenadores y en procesamiento de señales.

El principio básico de funcionamiento de la tecnología de transistores de efecto de campo, por sus siglas del inglés **Field-Effect Transistor (FET)**, se remonta a la década de los años 1930, cuando Lilienfeld [6] y Heil [7] lo propusieron y patentaron. Los primeros intentos posteriores de explotar esta tecnología fueron fracasos, debido a la existencia de impurezas en la superficie de los materiales. Estas obstruían el flujo normal de los electrones a través del semiconductor, dificultando el funcionamiento de la mayoría de los dispositivos electrónicos basados en esta tecnología de materiales.

Dentro del marco de investigación y desarrollo, en aras de conseguir aplicar el concepto planteado previamente por [6] y [7], es cuando **Bardeen y Brittain** [8], descubren el transistor de unión bipolar (**Bipolar Junction Transistor (BJT)**) en el año 1947, al juntar dos uniones *PN* adyacentes en un único cristal de *Germanio*. En los años venideros, los avances en la tecnología de materiales semiconductores y el control de las impurezas de los mismos, alcanzados para conseguir mejorar las prestaciones de los ya mencionados **BJT**, permiten retomar el concepto de *efecto de campo*, inviable en sus inicios. Así, en 1952, **Shockley** propone por fin el primer dispositivo que seguía un principio de funcionamiento basado en las ideas planteadas originalmente por [6] y [7]. Este es el transistor de unión de efecto de campo (**Junction Field-Effect Transistor (JFET)**). Sin embargo, no es hasta principios de la década de los 60, cuando realmente los avances tecnológicos hicieron realidad la idea original de [6] y [7] al fabricar una variante de **FET**: el **MOSFET**.

Existen diferentes variantes de este transistor. Una de sus clasificaciones se hace por el tipo de canal. Los hay que son de canal N, en los que los electrones circulan desde el terminal drenador (**D**) hacia el terminal fuente (**S**); y los hay de canal P, que funcionan a la inversa. La segunda distinción que existe entre ellos es por la forma en la que se controla el flujo de la corriente que circula por el canal. En este sentido existen dos subclases, los de enriquecimiento y los de empobrecimiento. El modelo de transistor utilizado para este proyecto es de **enriquecimiento de canal N**. Por consiguiente, se hace referencia a éste en la estructura básica y simbología que se muestran en la **Figura 2.1** a continuación.

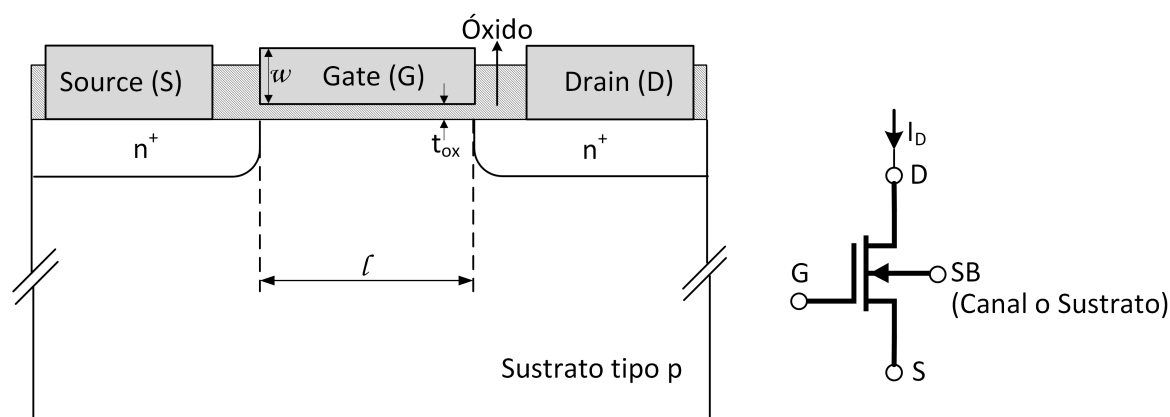


Figura 2.1: MOSFET de enriquecimiento de canal N

En todos los transistores **MOSFET**, el electrodo de control de puerta se encuentra aislado del semiconductor por una fina capa de dióxido de silicio como se muestra en la **Figura 2.1**. Los parámetros de fabricación más importantes en este tipo de dispositivos

son los que se encuentran acotados en la misma figura. La longitud l representa la longitud del electrodo de puerta y coincide con la longitud del canal de conducción de portadores libres. El parámetro w es el ancho que tiene el electrodo metálico de la puerta del transistor. Finalmente, t_{OX} se corresponde con el parámetro que representa la anchura de la capa de óxido que se encuentra entre el terminal metálico de la puerta y el sustrato del transistor.

El funcionamiento de este tipo de transistores es relativamente sencillo de explicar y entender. La aplicación de un potencial positivo en el terminal (**G**), produce una reacción en los portadores del sustrato tipo **p**, tal que los repele fuera de la zona cercana a la frontera entre la capa de óxido y el propio sustrato, formando una pequeña región de inversión (**portadores de tipo n**). A medida que el potencial positivo aumenta, la capa de inversión lo hace por igual, hasta que llegado un cierto umbral Tensión Threshold (V_{TH}), la región de inversión es lo suficientemente grande como para permitir el paso de los portadores libres en la dirección *drenador-fuente*. En la **Figura 2.2** a continuación se muestra lo que sucede dentro del transistor cuando se supera el nivel de tensión umbral en el electrodo de puerta

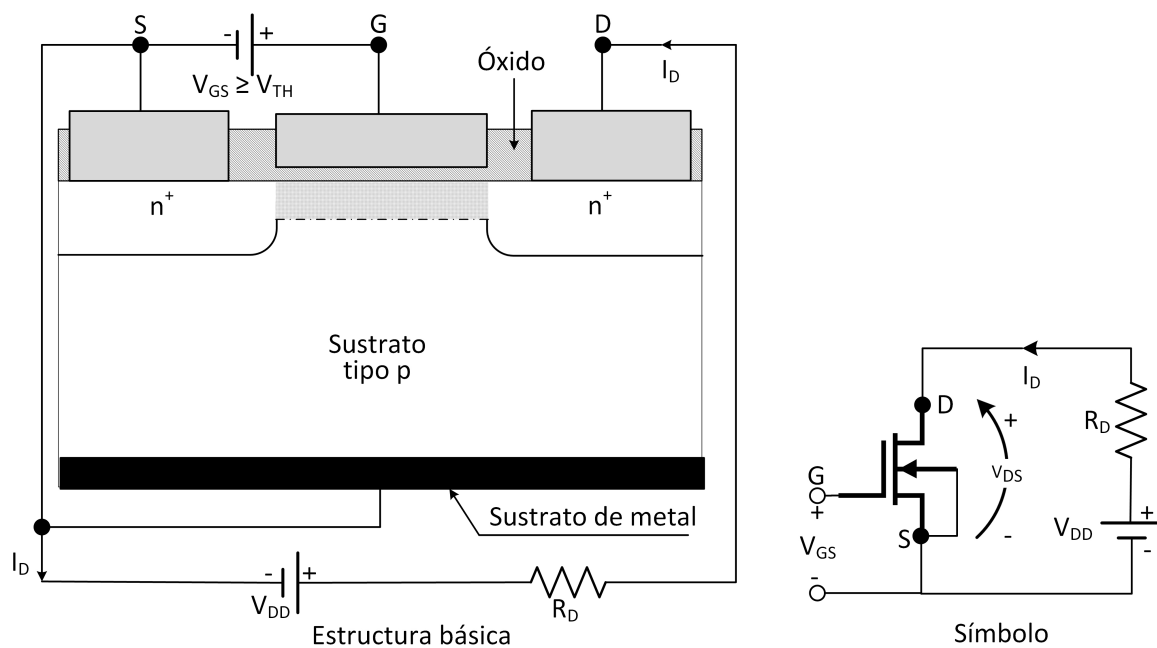


Figura 2.2: MOSFET de enriquecimiento de canal N

2.2. Nivel Circuital. Las Clases de Amplificación

Partiendo de los conceptos abordados anteriormente, en esta sección se abordan las distintas técnicas de amplificación de radiofrecuencia a nivel de circuito. Las bases teóricas que se van a tratar en este epígrafe han sido extraídas del libro de **Marian K. Kazimierczuk** [9] y, de la Tesis Doctoral de **Reinel Marante Torres** [10] dado que están basados en los mismos fundamentos.

Dentro de lo que son los amplificadores, existen dos grandes grupos en los que se pueden separar este tipo de circuitos. En una de ellas el amplificador se comporta como un elemento de transconductancia, es decir, una fuente de corriente controlada por la tensión de puerta y se conocen como **amplificadores lineales**. En la otra rama los transistores operan como conmutadores y por tanto se denominan **amplificadores conmutados**. Esta clasificación se muestra en la **Figura 2.3**.

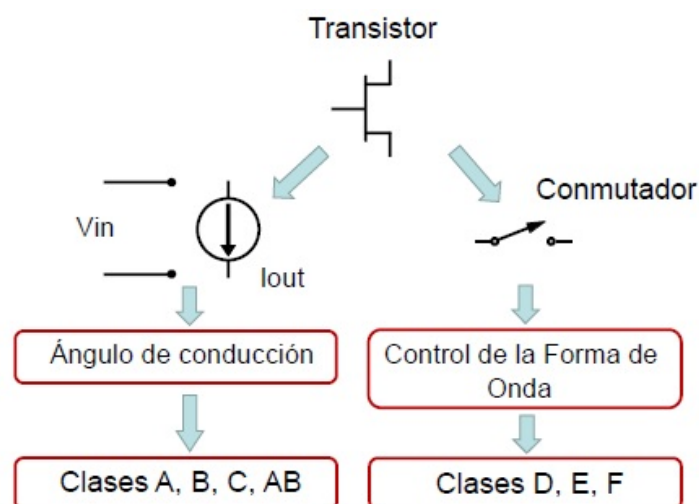


Figura 2.3: Principales clases de amplificación

2.2.1. Amplificadores Lineales

La clasificación de los amplificadores lineales, también llamados amplificadores modo fuente de corriente controlada, como lo son las clases A, B, C y AB, se hace en función del ángulo de incidencia de la forma de onda de la tensión de entrada. Este ángulo es el que define qué parte del ciclo de la señal de RF de entrada es la que se transforma en corriente a la salida del transistor [11]. En la **Figura 2.4** se muestra de manera gráfica este concepto.

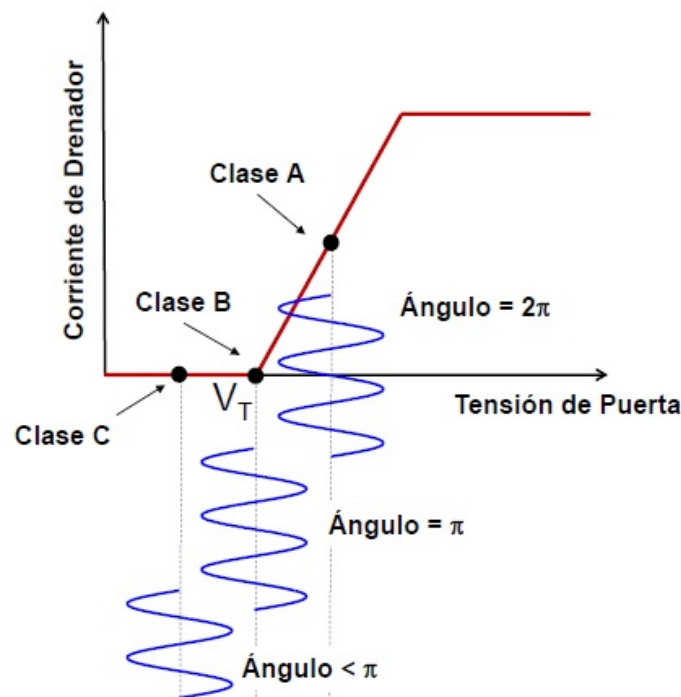


Figura 2.4: Definición del ángulo de conducción

2.2.1.1. Clase A

Un transistor funciona como un amplificador de potencia clase A cuando se encuentra polarizado de forma que siempre está en su región de saturación. En esta zona, la corriente de drenador es linealmente dependiente de la tensión aplicada en la puerta. Por esta razón los **AP clase A** se utilizan como fuentes de corriente controladas por la tensión de entrada.

En esta clase de operación, el ángulo de conducción de la corriente de drenador es 2π , o lo que es lo mismo, conduce durante todo el período de la forma de onda de entrada. Así pues, se puede conseguir una amplificación muy lineal que da lugar a una réplica amplificada del voltaje o de las formas de onda de la corriente de entrada. Esta condición se consigue cuando la tensión de puerta (V_{GS}) es mayor que el voltaje umbral del transistor (V_{TH}).

Este tipo de amplificador tiene una eficiencia ideal máxima del 50 % debido a que, incluso en ausencia de señal de entrada, el transistor se encuentra en estado de saturación, disipando cierta cantidad de potencia. Típicamente, estos amplificadores se utilizan tanto en etapas de pre-amplificación, como para trabajar con señales de radio moduladas en amplitud (**Amplitud Modulation (AM)**), por su bajo grado de componentes

armónicas. Un ejemplo de ello es el amplificador **LNA** de un receptor de comunicaciones.

2.2.1.2. Clase B

El circuito de un amplificador de potencia RF clase B está formado por un transistor, un circuito resonante en paralelo y un bloqueador (*choke*) de RF a la frecuencia de trabajo (**Figura 2.5**). En este caso, el punto de trabajo se encuentra justamente en el límite entre la región activa o lineal y la región de corte ($V_{GS} = V_{TH}$). Esta condición supone ciclos de conducción de corriente de drenador de medio período de onda (π). En caso de no haber conducción, la corriente es cero. Este último hecho permite que no exista consumo en ausencia de señal de entrada, aumentando la eficiencia en condiciones ideales hasta un 78.5 %.

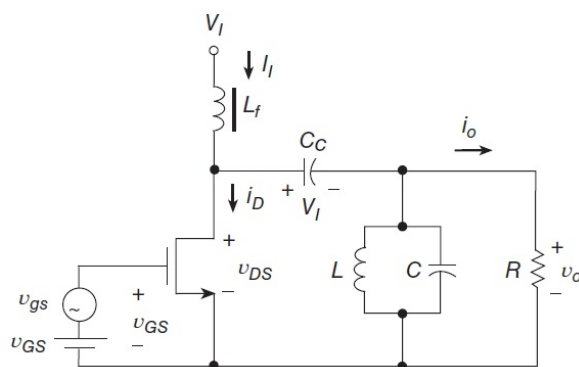


Figura 2.5: Esquema general del circuito de un amplificador de potencia clase B

La operación en clase B se caracteriza por una tensión promedio (**Direct Current (DC)**) de drenador constante y, a diferencia del clase A, una corriente media de drenador creciente con el aumento de potencia, y proporcional a la amplitud de la señal de entrada. Debido a esto, el amplificador clase B tiene un comportamiento lineal aunque no tanto como el clase A, por la generación de componentes de distorsión de orden par fuera de banda.

2.2.1.3. Clase AB

Es un compromiso entre la clase A y la clase B, tanto desde el punto de vista de eficiencia como de ganancia en potencia y linealidad. El punto de trabajo, en este caso, es tal que el ángulo de conducción está comprendido entre algo más de 180° y bastante menos de 360° .

La operación en clase AB proporciona, al igual que la clase A, una señal de salida altamente lineal con respecto a la señal de entrada, ya que, durante la conducción, el comportamiento del dispositivo es bastante lineal. En sistemas de banda ancha, usualmente se configuran como un par *push-pull*, el cual combina medias sinusoides desde cada amplificador, formando a la salida una onda sinusoidal.

Su comportamiento en distorsión, es diferente y algo inferior al de clase A. Por ello, esta modalidad de amplificación se emplea en amplificadores lineales con no tan severas exigencias de linealidad como las aplicaciones que requieren clase A pura.

2.2.1.4. Clase C

En el amplificador clase C, el transistor se polariza en la región de corte o pinch-off ($V_{GS} < V_{TH}$), y la carga se acopla mediante un circuito LC en paralelo, sintonizado a la frecuencia de la señal de entrada. Para ello, se sigue el mismo esquema que circuito equivalente del amplificador de potencia clase B mostrado en la **Figura 2.5**. El transistor se encuentra en estado de corte la mayor parte del período de la señal de entrada, amplificando solamente durante cortos intervalos de tiempo (ángulo de conducción de la corriente de drenador menor que π). Se puede decir que el transistor funciona prácticamente como un conmutador.

Esta clase es más eficiente que las anteriormente descritas a costa de reducir la linealidad. Puede llegarse teóricamente a eficiencias del 100 %, a medida que el ángulo de conducción se aproxima a cero. Sin embargo, esto conlleva una disminución de ganancia al tiempo que la potencia de excitación necesaria para que el transistor conduzca aumenta. La respuesta de un clase C es esencialmente no lineal, incluso para la frecuencia fundamental.

2.2.2. Amplificadores Conmutados

La principal diferencia distinguible entre estas clases de amplificación y las mencionadas en el apartado anterior, es que las clases conmutadas se utilizan, como su nombre bien indica, como conmutadores de muy alta velocidad en lugar de como fuentes de corriente controlada. El modelo de topología circuital propuesta por numerosos autores para este tipo de amplificadores se presenta en la **Figura 2.6**. La inductancia y la capacidad presentes en ambos modelos, hacen referencia a la propia inductancia del hilo de *bonding* y la capacidad de salida. Ambas están presentes en todos los transistores

por fabricación.

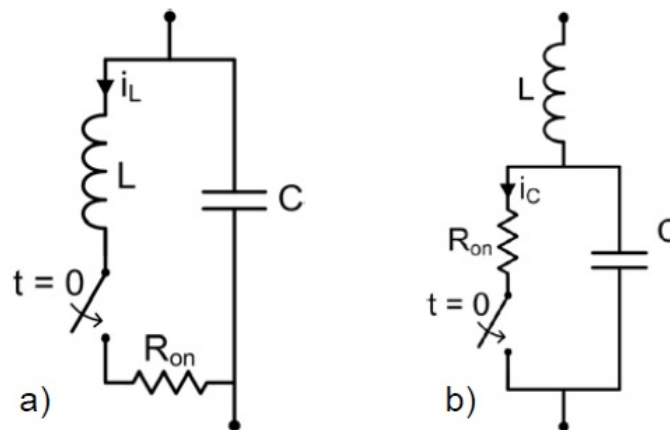


Figura 2.6: Esquemas para modelar el transistor como conmutador

Mayormente, los dispositivos de microondas se describen mucho mejor con el modelo de la **Figura 2.6b**. En este caso, la capacidad aparece en paralelo con el elemento de conmutación, mientras que la inductancia en serie, que no es más que un parásito extrínseco fundamentalmente debido al empaquetado, se encuentra fuera de la sección que representa al transistor real. Ambos modelos incluyen una resistencia de conducción finita (R_{ON}), que modela la pendiente de la región lineal que se puede observar en los gráficos característicos de Corriente-Tensión de un transistor.

En amplificadores de potencia conmutados, el conmutador se abre y se cierra periódicamente con la señal de entrada de RF como estímulo. Para el modelo b) de la **Figura 2.6**, cualquier tensión presente sobre el conmutador cuando éste se cierra, resultaría en una potencia disipada en la resistencia R_{on} ([9],[10]) que responde a la ecuación:

$$P_{C, Loss} = \frac{1}{2} C V_{DD}^2 f \quad (2.1)$$

Donde $P_{C, Loss}$ es la potencia disipada en R_{ON} y las variables que influyen en ella, C =Capacidad de salida del transistor, V_{DD} = Tensión en drenador y por último f =frecuencia de trabajo

De cara a maximizar la eficiencia y asegurar una correcta operación en alta frecuencia, es crucial asegurar que V_c sea cero al cerrar el conmutador para evitar los efectos descritos en la ecuación 2.1. Mediante un diseño cuidadoso de la red de salida del transistor, se puede lograr la conmutación a tensión nula. En ese sentido, se han desarrollado varias clases de amplificadores de potencia en modo conmutado.

2.2.2.1. Clase D

Esta modalidad de amplificador fue inventada por Baxandall en 1959 [12]. A este tipo de amplificadores también se les llama inversores resonantes de potencia, del inglés *dc-ac resonant power inverters* como bien se indica en el capítulo 4.1 de [9]. Además de ser utilizados como conversores de energía de continua a alterna, también son utilizados en los transmisores de radio, como convertidores **DC-DC** y en lámparas fluorescentes.

La señal de entrada es una senoide con amplitud suficiente para producir la saturación y el corte de los transistores en el momento adecuado. Las formas de onda de tensión y corrientes están desfasadas 180° . Esto permite que sólo circule corriente cuando la tensión en el transistor es nula, y viceversa. Este es el principio básico de funcionamiento en modo conmutado y con él se permite conseguir, de manera ideal, que no existan pérdidas por disipación de potencia por la conducción en el transistor.

2.2.2.2. Clase E

Esta clase de amplificadores de potencia, es la base en la que se fundamenta este Trabajo de Fin de Grado en cuanto a nivel de circuito se refiere. Es una de las clases de conmutación más utilizada a nivel global en el campo de las telecomunicaciones, especialmente para radiodifusión, fabricación de inversores **DC-DC** y otras muchas aplicaciones.

De manera que la explicación de los fundamentos teóricos de esta tecnología sea lo suficientemente consistente, en esta subsección del Capítulo 2 simplemente se va a hacer referencia a estos amplificadores. En cambio, el Capítulo 3 se va a centrar específicamente en esta clase, intentando exponer sus principios básicos de funcionamiento, descripción circuital, y un análisis de sus formas de onda.

2.2.2.3. Clase F

Los amplificadores clase F utilizan circuitos resonantes multiarmónicos en la red de salida del amplificador con el objetivo de dar forma a la tensión drenador-fuente (V_{DS}) de manera que se reduzcan las pérdidas del transistor y se maximice la eficiencia. A este tipo de circuitos también se le conoce con el nombre de *amplificadores de potencia multiresonantes*. Esta clase ha sido ampliamente utilizada para transmisores de radio AM de alta potencia desde las bandas de baja frecuencia (Low Frequency (LF)), que comprende el rango 30 – 300 kHz, hasta alta frecuencia (High Frequency (HF)), cuyo rango es 3 – 30 MHz. Para su uso en estas aplicaciones, la red resonante multiarmónica

de la clase F se basaba en la utilización de elementos concentrados para la construcción de los filtros de bloqueo del tercer armónico, o de los armónicos tercero y quinto.

Esta tecnología es igualmente aplicable para su inclusión en transmisores de radio Frequency Modulation (FM) en bandas que abarcan desde Very High Frequency (VHF)[13] ($30 - 300MHz$), hasta Ultra High Frequency (UHF) en el rango $0,3 - 3GHz$ [14]. Sin embargo, para estas aplicaciones a mayor frecuencia se utilizaban con una variación en su red de salida. En estos casos se utilizaban líneas de transmisión de cuarto de longitud de onda ($\frac{\lambda}{4}$) para el control de los armónicos.

CAPÍTULO

El amplificador de potencia clase E conmutado a tensión cero (ZVS)

Existen dos tipos de amplificadores de potencia clase E: el de conmutación a tensión cero (**Zero Voltage Switching (ZVS)**) y el de conmutación a corriente cero (**Zero Current Switching (ZCS)**). Estos amplificadores son los que mayor eficiencia ofrecen en comunicaciones. Sus formas de onda de tensión y corriente, desfasadas 180° , permiten conmutaciones con mínimos de disipación de potencia en el transistor. Dicho desfase permite que no exista solapamiento entre ambas formas de onda.

La potencia instantánea consumida o disipada por cualquier dispositivo electrónico no es más que el producto de las formas de onda de la tensión por la corriente. Esto quiere decir que, si para cada instante de tiempo, sólo una de las dos formas de onda es distinta de cero, la potencia media disipada por el dispositivo en cuestión (el transistor **MOSFET** en este caso) será nula. Este planteamiento sólo se cumple de manera teórica, puesto que no es posible conseguirlo con componentes reales debido a las pérdidas físicas de los materiales, pero sí es posible asegurar que se minimiza el tiempo en el que existe solapamiento para alcanzar elevados valores de eficiencia.

3.1. Descripción del circuito básico

Introducidos por N. Sokal y A. Sokal en 1975 [15], esta clase de amplificadores de potencia presenta un circuito como el mostrado en la **Figura 3.1** [9]. En dicha figura, el transistor representa un conmutador seguido de una red de carga compuesta por

un condensador en paralelo C_1 (que puede ser la capacidad de salida inherente del transistor) y un filtro serie ($C + L$) adaptado a la frecuencia fundamental de modo que ofrezca una condición de circuito abierto a los armónicos superiores. Por otro lado, L_f es la bobina de *choke* que se utiliza en la polarización para bloquear cualquier componente de alterna y dejar pasar solamente **DC**.

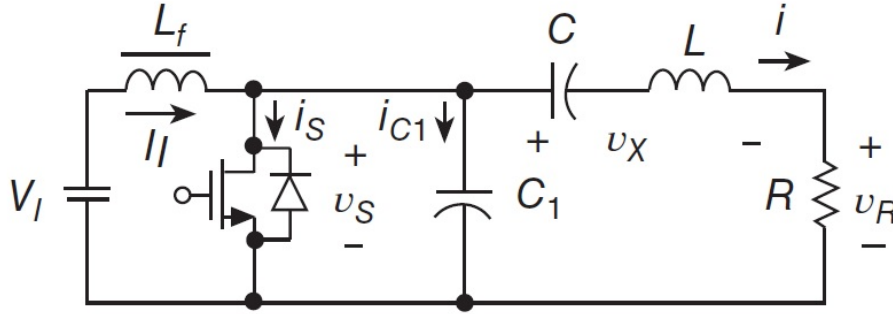


Figura 3.1: Circuito básico de un amplificador de potencia clase E

El transistor trabaja solamente en los estados de conducción (ON) y corte (OFF). Cuando se encuentra conduciendo, el circuito resonante se convierte en un circuito L , C y R porque la capacidad C_1 se encuentra en corto circuito por el conmutador. Sin embargo, cuando el transistor se encuentra operando en la región de corte, el circuito cambia. En este caso el circuito resonante se compone de todos los elementos de la red (C_1 , C , L y R), de donde la capacidad equivalente del circuito resonante sería inferior tanto a C como a C_1 .

$$C_{eq} = \frac{CC_1}{C + C_1} \quad (3.1)$$

La red de carga del transistor presenta dos frecuencias de resonancia y factor de calidad. Uno es cuando el transistor se encuentra conduciendo y el otro cuando está en corte [9].

1. Cuando el transistor se encuentra conduciendo:

- la frecuencia de resonancia se obtiene según la expresión:

$$f_{o1} = \frac{1}{2\pi \sqrt{LC}} \quad (3.2)$$

- y el factor de calidad asociado a dicho estado:

$$Q_{L1} = \frac{\omega_{o1}L}{R} = \frac{1}{\omega_{o1}CR} \quad (3.3)$$

2. mientras que cuando está en corte

- la frecuencia de resonancia es

$$f_{o2} = \frac{1}{2\pi \sqrt{\frac{LCC_1}{C+C_1}}} = \frac{1}{2\pi \sqrt{LC_{eq}}} \quad (3.4)$$

- y el factor de calidad

$$Q_{L_2} = \frac{\omega_{o2}L}{R} = \frac{1}{\omega_{o2}RC_{eq}} \quad (3.5)$$

Una vez analizadas las ecuaciones presentadas (Ec 3.1–Ec 3.5), es relativamente fácil encontrar la relación que existe entre ellas:

$$\frac{f_{o1}}{f_{o2}} = \frac{Q_{L_1}}{Q_{L_2}} = \sqrt{\frac{C_1}{C_1 + C}} \quad (3.6)$$

Para una operación a una frecuencia superior a la de resonancia $f > f_{o1}$, el circuito equivalente del **AP** se comporta como una carga inductiva como se muestra en la **Figura 3.2**. Debido a que a medida que se aumenta la frecuencia de trabajo, la reactancia inductiva también lo hace, es que la bobina (L) representada en la **Figura 3.1** se puede dividir en dos elementos $L_a + L_b$ [9].

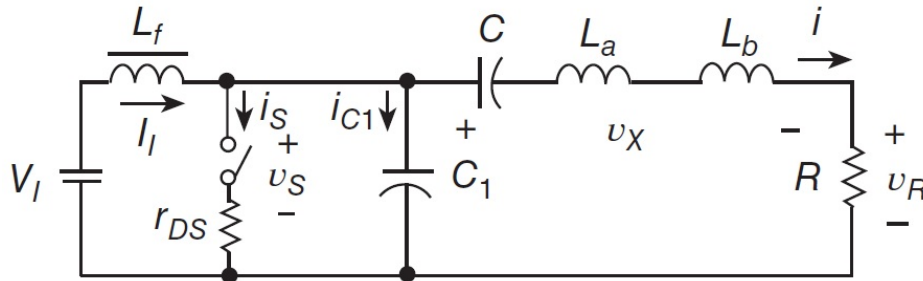


Figura 3.2: Circuito básico de un amplificador de potencia clase E

Cuando se trabaja en este caso, la frecuencia de resonancia y el factor de calidad de la carga cambian respecto a los que se obtienen con las ecuaciones anteriores.

- Primero, la frecuencia de resonancia no es la que era, sino

$$f_{oa} = \frac{1}{2\pi \sqrt{L_a C}} \quad (3.7)$$

- y el nuevo factor de calidad es

$$Q_L = \frac{\omega L}{R} = \frac{\omega(L_a + L_b)}{R} = \frac{1}{\omega C R} + \frac{\omega L_b}{R} \quad (3.8)$$

3.2. Funcionamiento del circuito

En la sección 2.2.2 del Capítulo 2, se mencionó que en el caso de los amplificadores de conmutación, existen ciertas pérdidas debido precisamente al hecho de conmutar entre los estados de corte y conducción. Como se ha explicado en la sección 3.1, existe una capacidad de salida en paralelo con los terminales drenador y fuente del transistor, que almacena energía durante el estado de corte según [9]:

$$W = \frac{1}{2} C V_{DD}^2 \quad (3.9)$$

En el momento de la transición de corte a conducción, la energía anteriormente almacenada es abruptamente disipada en forma de calor en la resistencia r_{DS} del transistor. Por esta razón las pérdidas de conmutación son como las mencionadas en 2.2.2 en la que la frecuencia toma lugar por ser la que marca el número de conmutaciones que hace el transistor en un período de tiempo dado (período de la forma de onda):

$$P_{C, Loss} = \frac{1}{2} C V_{DD}^2 f \quad (3.10)$$

La forma de evitar estas pérdidas es relativamente fácil. De lo que se trata es de conseguir que la tensión en el terminal drenador del transistor sea cero en el instante en que éste entra en conducción. Para que esto ocurra, no puede haber energía almacenada en ningún otro componente de la red resonante. Si se observa el circuito de la **Figura 3.2**, esto es lo mismo que hacer que la tensión:

$$v_S(t_{turn-on}) = 0 \quad (3.11)$$

Este es uno de los principios fundamentales de un amplificador clase E. La expresión matemática que describe este comportamiento se representa de la siguiente forma:

$$v(\omega t)|_{\omega t=2\pi} = 0 \quad (3.12)$$

Es importante tener en cuenta que para conseguir la condición **ZVS**, es necesario que la frecuencia de operación (f) sea superior a la frecuencia de resonancia ($f_{o1} = \frac{1}{2\sqrt{LC}}$), cosa que no siempre sucede. Según [9], la forma de onda de la corriente (i) que circula

por el circuito resonante de carga, mantiene una estrecha relación con el factor de calidad del mismo (Q_L). En [9] también se pone como ejemplo el caso de, si el factor de calidad es bueno ($Q_L \geq 2,5$), la forma de onda de la corriente es aproximadamente sinusoidal como la que se aprecia en el gráfico número 2 de la **Figura 3.3**. En cambio, cuando se tiene el caso contrario y Q_L es bajo, entonces la forma de onda de la corriente se asemeja a la forma de una función exponencial [16].

Existe una segunda condición que también cumple la clase E. La condición de conmutación a **derivada de la tensión igual a cero**, de sus siglas en inglés **Zero Voltage Derivative Switching (ZVDS)**. Esta evita los cambios bruscos de la forma de onda de la tensión en el terminal drenador, asegurando una transición suave entre los dos estados de conmutación,

$$\left. \frac{dv(\omega t)}{d\omega t} \right|_{\omega t=2\pi} = 0 \quad (3.13)$$

en consecuencia, el condensador no transfiere corriente al transistor hasta que éste no está completamente conduciendo.

Al cumplirse estas dos condiciones (ecuaciones 3.12 y 3.13), se consiguen unas formas de onda como las que se muestran en la **Figura 3.3**.

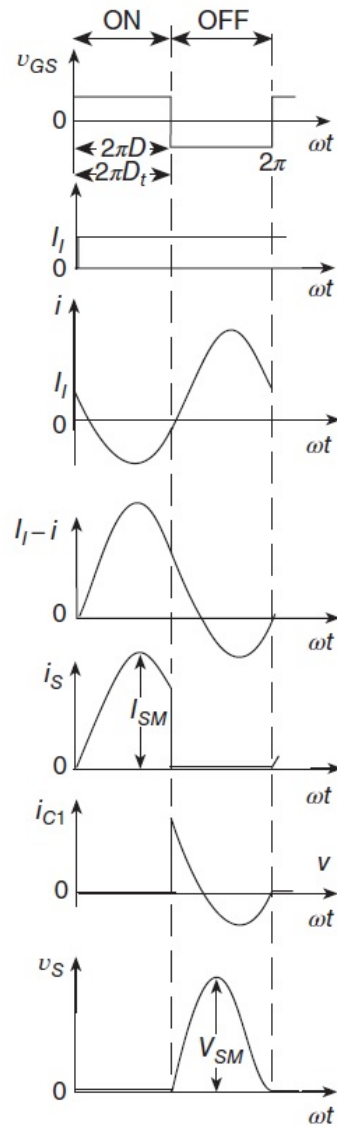


Figura 3.3: Formas de onda óptimas de un clase E (ZVS)

Analizando los gráficos de las formas de onda que aparecen en la **Figura 3.3**, se hacen notar las dos condiciones mencionadas con anterioridad. En el primer gráfico de la figura, se representa la forma de onda de la tensión en puerta. Dado que se está utilizando el transistor como un conmutador, basta con aplicar una excitación en la entrada que consiga hacer que el transistor conmute entre los dos estados posibles (ON/OFF) y es por esto que la forma de onda de la tensión v_{GS} es cuadrada.

Posteriormente, en el tercer gráfico, se representa la forma de onda de la corriente en el terminal de drenador. Esta forma de onda está formada por dos componentes. Una de ellas es la corriente que proviene de la fuente de alimentación (I_L), representada en el segundo gráfico. La localización y sentido de esta variable se puede ver en la

Figura 3.2. Observando en detalle la forma de onda sinusoidal de dicho gráfico, es destacable que ésta se encuentra montada sobre un cierto valor de **DC**. Este valor de es la consecuencia de la I_I mencionada anteriormente. Entonces, ¿a qué se debe la forma de onda sinusoidal? Esta forma de onda se debe a que el circuito resonante de carga (LCR) se comporta como una fuente de corriente adicional de tipo alterna (**Altern Current (AC)**). De ahí que ambas fuentes de corriente se combinen dando lugar a una onda sinusoidal (i) desplazada con un *offset* equivalente a la corriente de continua I_I . El circuito equivalente que se corresponde con esta explicación se puede ver en la **Figura 3.4(a)** que se muestra a continuación.

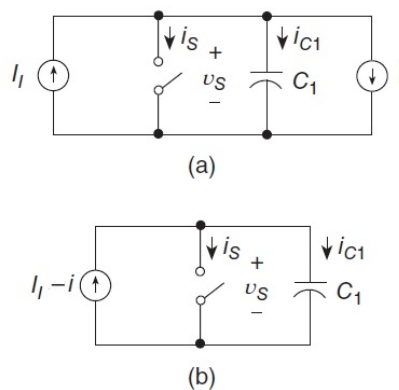


Figura 3.4: (a) Circuito equivalente clase E con V_I y L_F sustituidas por la fuente de corriente I_I y el circuito resonante en serie sustituido por la fuente de corriente alterna i . (b) Circuito equivalente con las dos fuentes de corriente I_I e i combinadas en una sola ($I_I - i$)

La **Figura 3.4(b)** se corresponde con el gráfico número 4 de la **Figura 3.3**. Al hacer $I_I - i$, se obtiene una forma de onda igual a la que describe el gráfico 3 de la misma figura, pero desplazada (*offset* = 0) e invertida. Partiendo del circuito de la **Figura 3.4(b)**, se va a dar paso al análisis de las formas de onda $I_I - i$, i_S , i_{C1} y v_S . Para ello se presenta la **Figura 3.5** que agrupa los elementos necesarios.

Al comparar las formas de onda $I_I - i$ con i_S de la **Figura 3.5**, se puede observar que son iguales durante parte del ciclo positivo, hasta que abruptamente, la corriente i_S se hace cero. La razón por la que pasa esto se muestra en la forma de onda de la tensión de entrada v_{GS} de la misma figura. Mientras v_{GS} se encuentra en un valor de tensión alto, entiéndase por alto cualquier valor de tensión lo suficientemente elevado para superar la tensión umbral (V_{TH}) y llevarlo a plena conducción, el *switch* está cerrado (transistor conduciendo). Cuando esto pasa, la tensión entre los terminales del *switch* es $v_S = 0$ y además, la capacidad de salida C_1 es cortocircuitada a tierra, haciendo nula su corriente ($i_{C1} = 0$). En cambio, cuando la tensión de entrada v_{GS} cambia a un valor bajo, el efecto

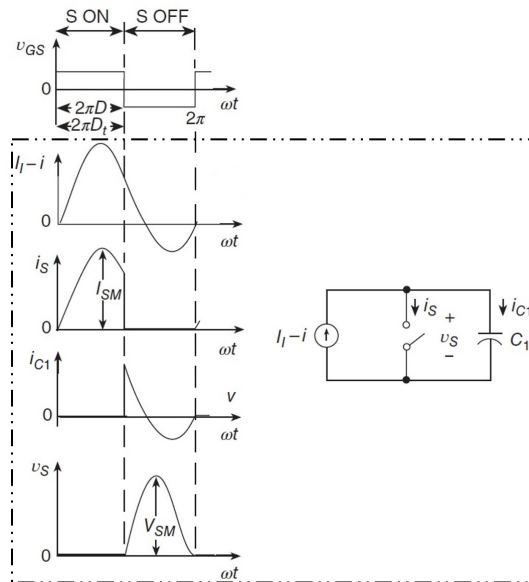


Figura 3.5: Circuito equivalente simplificado del amplificador y sus formas de onda

es distinto. En este segundo caso el comportamiento del transistor es entrar en estado de corte (*switch* abierto). Cuando esto sucede, la corriente no tiene un camino directo a tierra, por lo que circula hacia la capacidad C_1 . Por esa razón la forma de onda de la corriente que circula por la capacidad (i_{C1}) se corresponde con la sección en la que $i_S = 0$ y combinadas las dos ($i_S + i_{C1}$) dan lugar a la forma de onda de la corriente $I_I - i$. De aquí se deriva la forma de onda de la tensión en el *switch* (v_S). Éste no más que el nivel de voltaje acumulado en la capacidad C_1 durante los períodos en que, al mismo tiempo, el transistor está en estado de corte y la forma de onda de la corriente i_{C1} es positiva.

3.2.1. Suposiciones de simplificación

Para lograr un funcionamiento lo más eficiente posible, las redes del amplificador clase E se tienen que diseñar específicamente para cumplir ambas condiciones (**ZVS** y **ZVDS**). En [9] se asumen varias condiciones en los circuitos de operación con el objetivo de simplificar el análisis.

- El transistor y el diodo en antiparalelo conforman un *switch* ideal cuya resistencia $r_{DS} = 0$.
- La tensión de saturación del transistor es **0 Volts** y en consecuencia, una $R_{ON} = \infty$ y una conmutación instantánea.
- La capacidad C se asume ideal.
- La bobina de *choque* se asume ideal, por lo que sólo deja pasar **DC**.

- El resto de elementos reactivos se suponen sin pérdidas. La carga R_L es el único elemento de la red que disipa potencia.

3.3. Análisis

Una vez explicado el comportamiento, el circuito, y las formas de onda de esta clase de amplificadores de potencia conmutados, se da paso al análisis matemático que fundamenta los conceptos teóricos previamente explicados. La ubicación de las variables que se exponen en las ecuaciones siguientes se pueden encontrar en el esquemático de la **Figura 3.1**

Han sido varias las veces en las que se ha hecho referencia a la forma de onda de la corriente AC (i) que circula a través de la carga colocada a la salida de la red del amplificador. Su forma de onda se rige por la expresión descrita por la ecuación

$$i = I_m \sin(\omega t + \phi) \quad (3.14)$$

donde I_m representa el valor de su amplitud, $\omega = 2\pi f$ y ϕ es la fase de la forma de onda. Por otro lado, idealmente se tiene que la impedancia óptima que la red de carga presenta al armónico fundamental y a los superiores viene dada por la ecuación **(3.14)** [10].

$$Z(\eta f_0) = \begin{cases} \frac{0,28}{\omega_s C} e^{j49,0524^\circ} & , \quad n = 1 \\ \infty & , \quad n > 0 \end{cases} \quad (3.15)$$

La ecuación **(3.15)** representa la impedancia en la cual se tiene el valor máximo de eficiencia, que teóricamente es del 100 %. Partiendo de este punto, y habiendo cumplido las condiciones ZVS y ZVDS, se deduce que el ángulo óptimo de la corriente debe ser como muestra la ecuación **(3.16)**

$$\phi = \arctan\left(-\frac{\pi}{2}\right) = -32,482^\circ \quad (3.16)$$

y que las expresiones de sus formas de onda en función del intervalo de conducción $0 \leq \omega t < 2\pi$ son como las que se describen en las ecuaciones **3.17** y **3.18**.

$$\frac{v_S}{V_I} = \begin{cases} \pi\left(\omega t + \frac{3\pi}{2} - \frac{\pi}{2} \cos \omega t - \sin \omega t\right) & , \quad \pi \leq \omega t < 2\pi \\ 0 & , \quad 0 \leq \omega t < \pi \end{cases} \quad (3.17)$$

$$\frac{i_S}{I_I} = \begin{cases} 0 & , \quad \pi \leq \omega t < 2\pi \\ i(\omega t) = \frac{\pi}{2} \sin \omega t - \cos \omega t + 1 & , \quad 0 \leq \omega t < \pi \end{cases} \quad (3.18)$$

Si se analizan con detenimiento las dos últimas ecuaciones, se puede notar que describen el comportamiento de las formas de onda descritas en las **Figuras 3.3 y 3.5**.

Para alguien que diseña amplificadores de potencia es muy importante el conocimiento de la máxima tensión de drenador que puede soportar el transistor que se desea utilizar como base para la construcción del circuito del amplificador. Los cálculos teóricos indican que generalmente, esta tensión en el punto de impedancia óptimo, que no es más que la "**Z**" de la ecuación (3.15), toma un valor de $v_{DS_{MAX}} = 3,56V_{DD}$. Esto significa que el transistor que se va a utilizar para construir el amplificador debe tener una tensión de ruptura (*break down* en inglés) superior a $3,56V_{DD}$. Dicho valor de tensión, también implica una corriente de drenador máxima para dicho valor de impedancia. El valor máximo de amplitud de la corriente que circula por el *switch* bajo la condición que supone la impedancia de carga óptima, toma un valor de $i_{DS_{MAX}} = 2,86I_{DD}$. Es importante mantener una visión clara de los valores que toman las formas de onda de la corriente y la tensión en el terminal de drenador del *switch* para cualquier valor de impedancia de carga que se vaya a utilizar. Si no se controlan estos parámetros, es posible colocar puntos que disparen los picos de corriente y tensión por encima de los máximos absolutos expresados en el *datasheet*, provocando que el transistor se deteriore o incluso se llegue a quemar.

Otro parámetro importante en cuanto al diseño de amplificadores de potencia se refiere, es su límite frecuencial. En otras palabras, la frecuencia máxima en la que se puede utilizar un modelo específico de transistor para diseñar un amplificador. El cálculo de este parámetro incluye varias características específicas propias de cada transistor como la tensión de ruptura (V_{break}), la capacidad de salida (C_{OUT}), o la corriente máxima que soporta el dispositivo (I_{MAX}). En la ecuación (3.19) que se

muestra a continuación, se muestra cómo calcular esta frecuencia:

$$f_{MAX} = 0,063 \frac{I_{MAX}}{C_{OUT} V_{break}} \quad (3.19)$$

Para el caso del transistor que se ha utilizado en este proyecto, es importante destacar que se ha trabajado muy cerca de su frecuencia máxima de operación. Sin embargo, en este caso, quien limita el comportamiento frecuencial de este transistor es el diodo en anti-paralelo intrínseco que posee entre los terminales *drenador-fuente*. Este diodo es un efecto que se produce en algunos transistores **MOSFET** por la forma de fabricarlos. Como todo diodo, este posee un cierto tiempo de recuperación que limita su propia utilización frecuencial hasta un cierto punto. De acuerdo con la hoja de características del **IRF510** el tiempo de recuperación de su diodo intrínseco es de entre *100 ns* y *200 ns*. Estos tiempos limitan su funcionamiento a frecuencias $f < 5 \text{ MHz}$ en el peor de los casos, y como ya se ha mencionado anteriormente, en este proyecto se está trabajando a $f = 2 \text{ MHz}$ que está muy cerca de este límite.

Con todos los fundamentos teóricos ya explicados, se da paso al siguiente capítulo, el cual aportará todos los detalles y pasos seguidos en el proceso de diseño con el simulador.

Diseño del amplificador de potencia clase E en AWR Microwave Office

4.1. Obtención de las curvas IV del transistor

Lo primero a tener en cuenta a la hora de diseñar un amplificador de potencia (**AP**), es conocer cómo son las curvas I-V (corriente - tensión) del transistor. Con la ayuda de estas curvas, se determina el punto de trabajo óptimo del transistor en función de la aplicación para la que se pretenda utilizar.

El procedimiento para encontrar el punto de trabajo se hace a partir de los modelos funcionales creados por los fabricantes. En la **Figura 4.1** se muestra el esquemático creado en el simulador donde se ha importado el modelo del **MOSFET IRF510** para obtener las curvas IV deseadas.

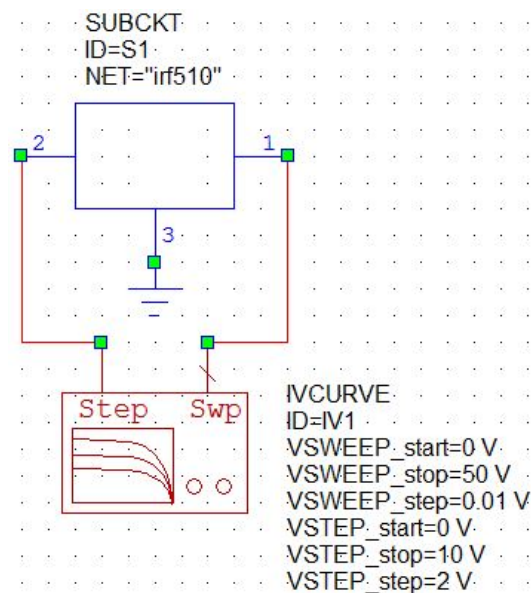


Figura 4.1: Esquemático para la obtención de las curvas IV

Una vez creado el esquemático, se representan las curvas obtenidas en una gráfica (Figura 4.2).

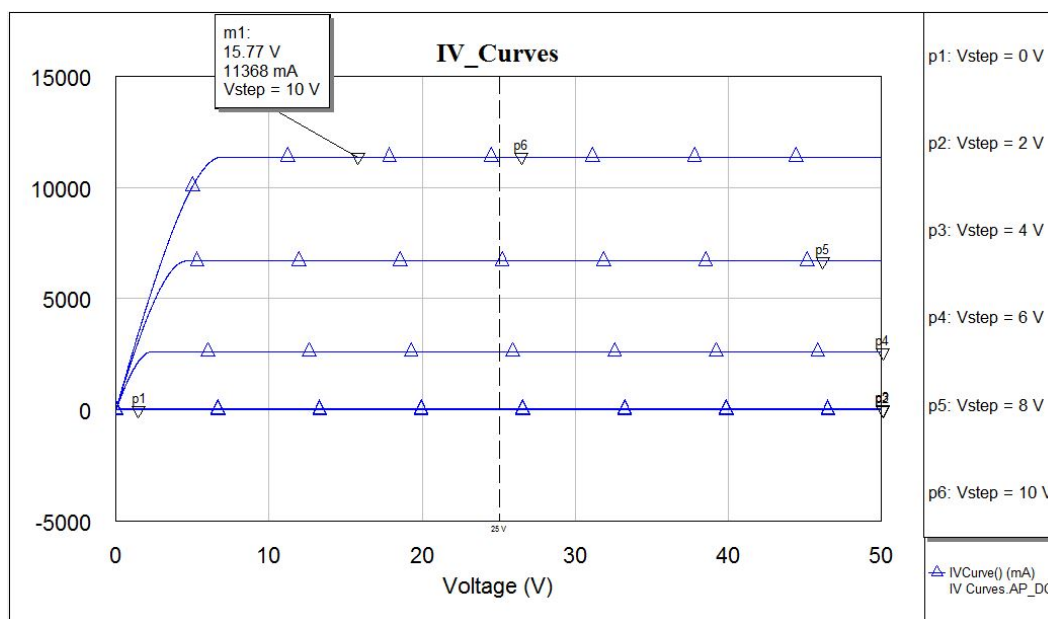


Figura 4.2: Representación gráfica de las curvas IV del modelo del fabricante

A partir de estas curvas, dado que el modelo que ofrece el fabricante conduce a problemas de convergencia al simular en condiciones de carga variable (*load pull*) así como por la conveniencia de poder identificar los mecanismos de pérdidas, se crea un modelo propio, que se puede ver en la Figura 4.3, de manera que sus curvas IV se

asemejen lo más posible a las obtenidas del modelo del fabricante.

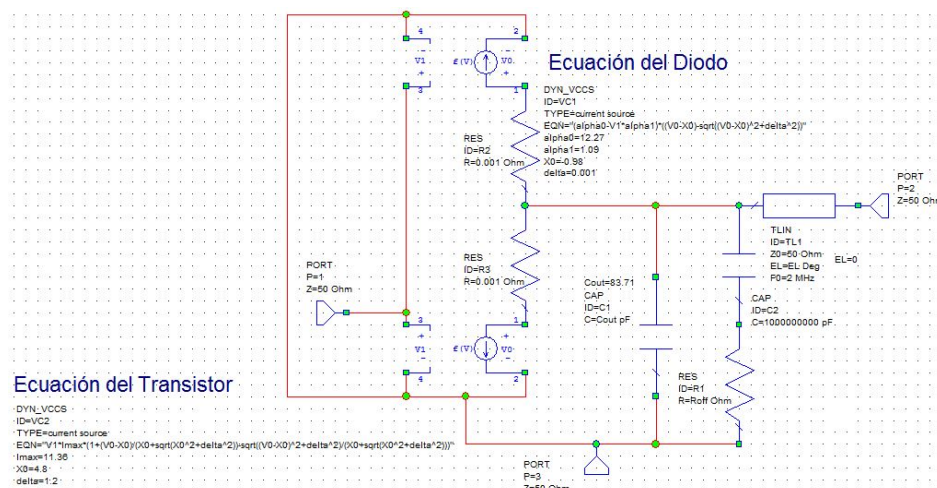


Figura 4.3: Modelo simplificado, tipo conmutador, del transistor IRF510

Con la herramienta de ajuste (tune) del simulador, se modifican los parámetros de las ecuaciones del diodo y del transistor que se observan en la **Figura 4.3**, hasta conseguir curvas IV lo más parecidas posibles a las del fabricante en el punto de trabajo escogido. A continuación se presenta la gráfica en la que se superponen tanto las curvas IV del modelo del **IRF510** proporcionado por el fabricante, como las obtenidas del nuevo modelo creado (**Figura 4.4**).

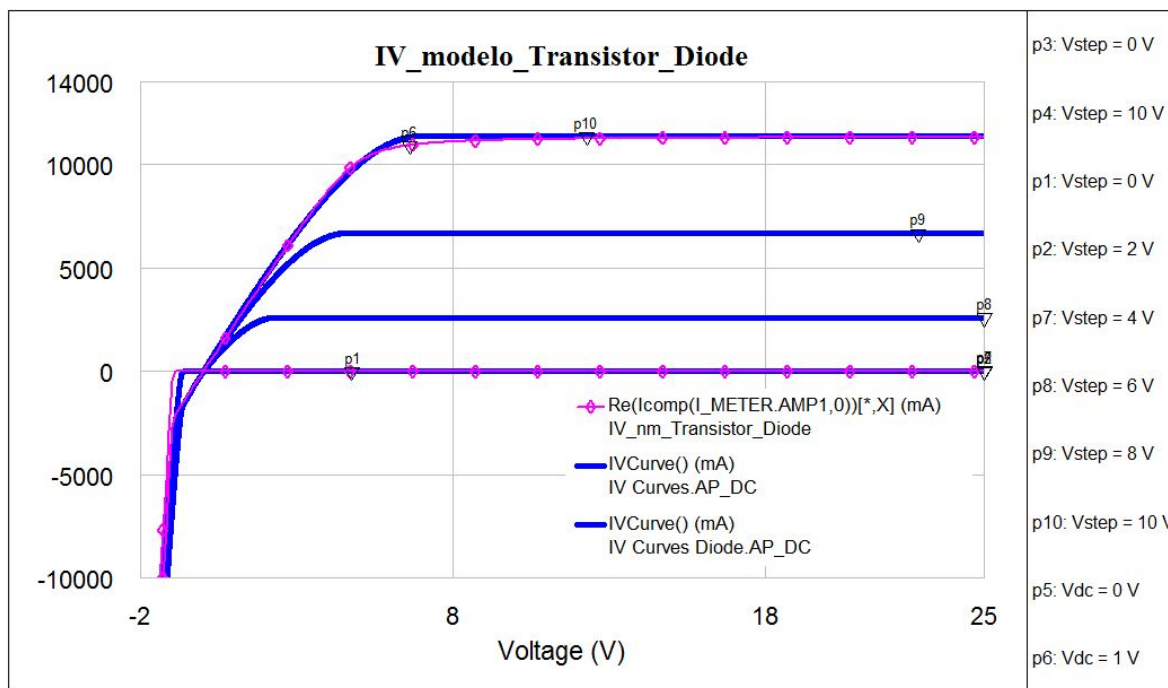


Figura 4.4: Curvas IV **IRF510** vs **Nuevo modelo**

4.2. Obtención del punto de trabajo del transistor

Se procede entonces a la búsqueda del punto de trabajo del transistor. Tras analizar la hoja de características del **IRF510** se decidió utilizar la tensión de polarización de drenador a $V_{DS} = 25V$. Posteriormente se crea un esquemático para comprobar el parámetro S_{22} (coeficiente de reflexión a la salida) mientras se va cambiando lentamente la tensión de puerta hasta encontrar la tensión que hace que el transistor entre en estado de conducción.

A continuación, en la **Figura 4.5**, se muestra el esquemático que se crea para esta simulación. Este esquemático presenta la peculiaridad que la frecuencia a la que se simula, no es estrictamente $2MHz$, sino que se hace un pequeño barrido de frecuencia para comprobar que realmente el transistor no se encuentra en estado de conducción. Se ha utilizado el modelo del **IRF510** del fabricante y no nuestro modelo de transistor porque este se ha hecho lo más sencillo posible con el fin de realizar la simulación de load pull, por lo que, para este tipo de simulaciones no es lo suficientemente bueno.

La tensión de drenador que se ha utilizado es $V_{DS} = 25V$. Esta es la tensión que se utiliza en el datasheet del transistor para realizar todas las medidas. El otro punto importante a tener en cuenta es la tensión de la fuente de alimentación de puerta.

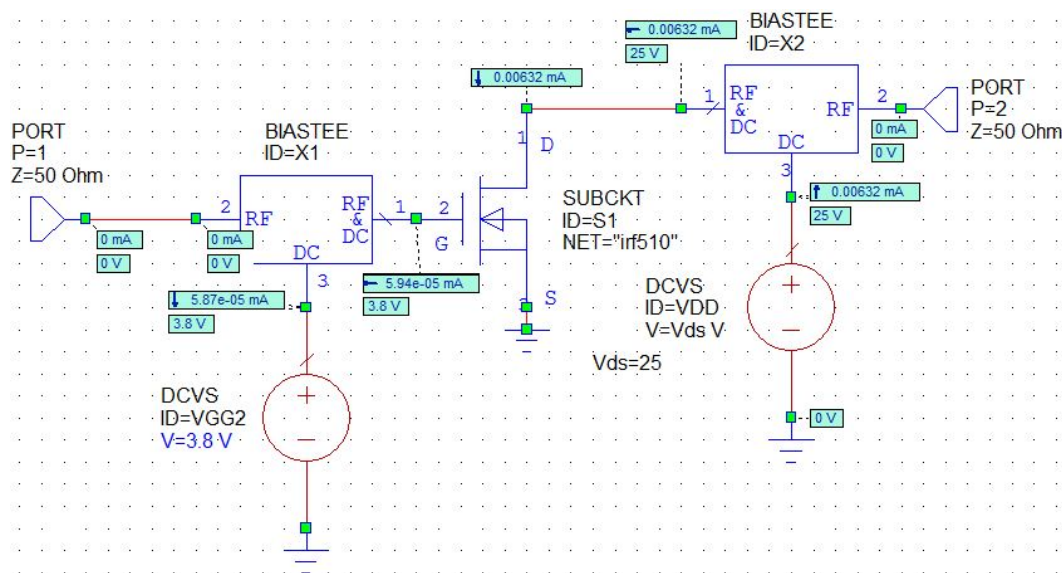


Figura 4.5: Modelo teórico del transistor IRF510

Para encontrar la tensión V_{GS} a la que el transistor comienza a conducir, se designa el valor de dicha tensión como un valor dinámico que se cambia manualmente al tiempo que se observa el S_{22} en el **Puerto 2** en la *Carta de Smith*. Ver en la **Figura 4.6**.

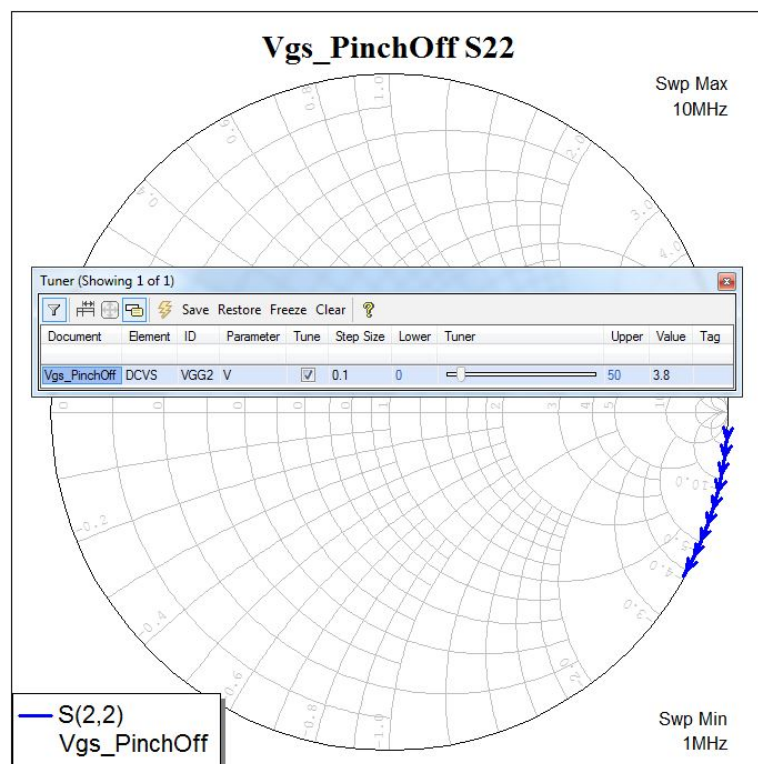


Figura 4.6: Representación gráfica del S_{22} del transistor

Las modificaciones de la tensión V_{GS} se hacen con un paso muy pequeño, concretamente $0,1V$. Al mismo tiempo se monitoriza el coeficiente S_{22} en la **Figura 4.6** hasta observar que este pasa de estar en el borde de la Carta de Smith (estado de *alta impedancia* o *circuito abierto*) a estar más adentro. Cuando esto sucede, significa que se ha alcanzado la mínima tensión necesaria para formar el canal por el que circulan los electrones en el transistor. Esta tensión, de tratarse de un transistor idealizado con un perfil $I_{ds}(V_{gs})$ lineal a tramos, sería la tensión umbral o **threshold**. Sin embargo, en un transistor real con una entrada en conducción paulatina, la tensión umbral es algo superior, el valor en que se produce la mayor variación de la transconductancia con la tensión aplicada en puerta.

En las dos últimas figuras mostradas anteriormente se muestra un estado en el que el transistor se encuentra en estado de corte a una tensión de puerta $V_{GS} = 3,8V$ como indica la ventana *Tuner* superpuesta en la gráfica de la **Figura 4.6** y el valor de la fuente de tensión colocada en el terminal de puerta del transistor en la **Figura 4.5**. Se ha decidido mostrar dicho estado a modo de comparación con lo que sucede a una tensión $V_{GS} = 3,9V$ (**Figura 4.7** y **Figura 4.8**).

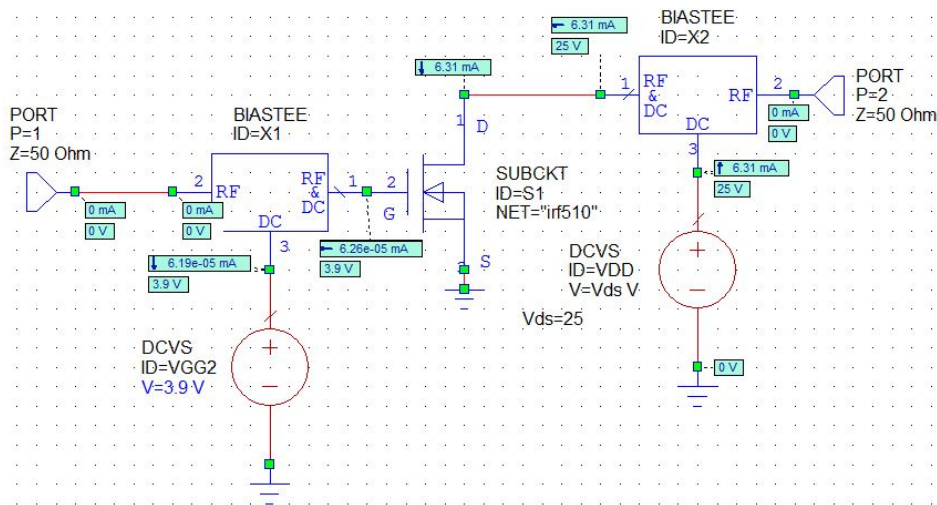


Figura 4.7: Modelo teórico del transistor IRF510

Tal y como se puede ver en la Figura 4.7, el circuito no ha cambiado en nada salvo por el valor de tensión que presenta la fuente V_{GG2} . En el caso de la **Figura 4.5** este valor era de $3,8V$. Este pequeño incremento en el valor de la tensión V_{GS} provoca el cambio del coeficiente S_{22} que se puede observar en la **Figura 4.8**.

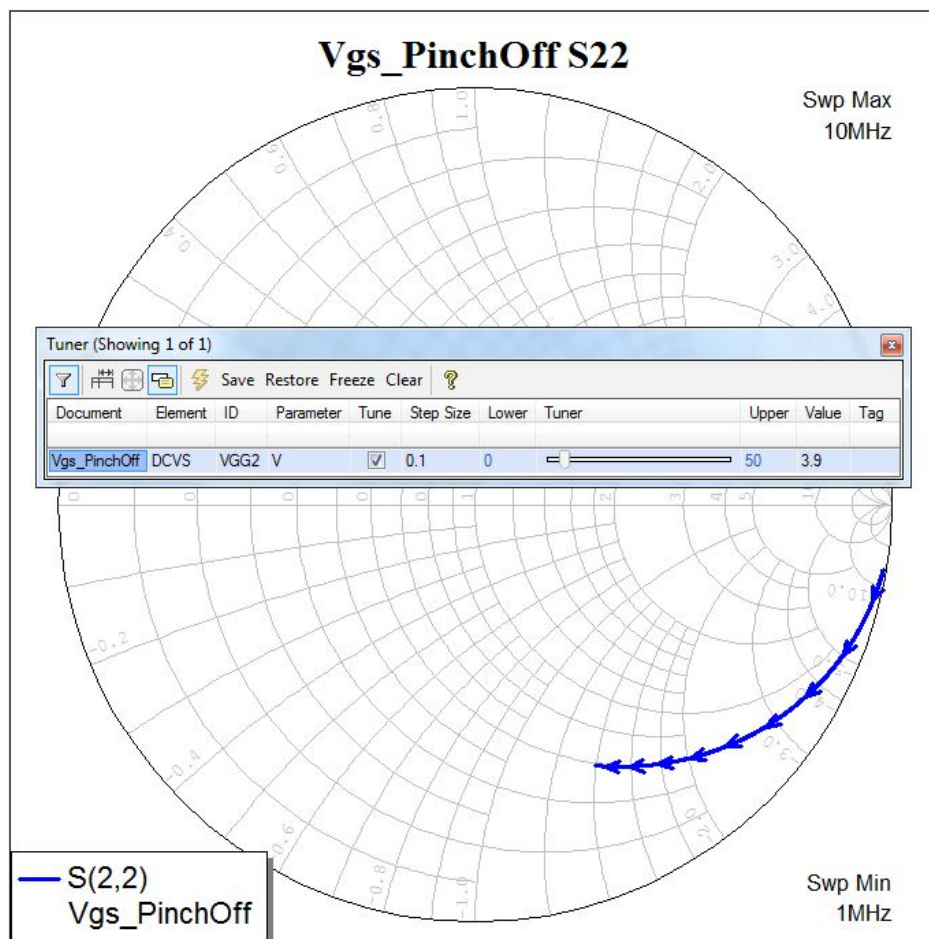


Figura 4.8: Representación gráfica del S_{22} del transistor

Una vez encontrado el valor más alto de tensión al cual el transistor no conduce, se vuelve a dejar el esquemático con el valor de tensión inmediatamente inferior a esta, es decir, se vuelve a fijar $V_{GS} = 3,8V$ y se da por finalizado este procedimiento.

4.3. Obtención de la potencia de saturación del transistor

En este apartado se comenta cómo se realiza la simulación para encontrar la potencia de saturación del transistor. El objetivo de esta simulación es encontrar cuál es la potencia de entrada (P_{in}) que hace que el transistor se sature de forma profunda y con ello aproxime su operación a la de un conmutador. Conociendo este dato, se puede estudiar su funcionamiento como amplificador manteniendo potencias iguales o inferiores a esta, pues, no tendría sentido utilizar más potencia de entrada, si la potencia de salida (P_{out}) no va a cambiar por haber llegado a su máximo posible.

Para el esquemático de esta simulación se necesita polarizar el transistor en el punto de trabajo determinado en el apartado anterior, es decir, fijar $V_{GS} = 3,8V$ y $V_{DS} = 25V$ para luego añadir un generador de señal con un barrido de potencia en la puerta del transistor (**Figura 4.9**).

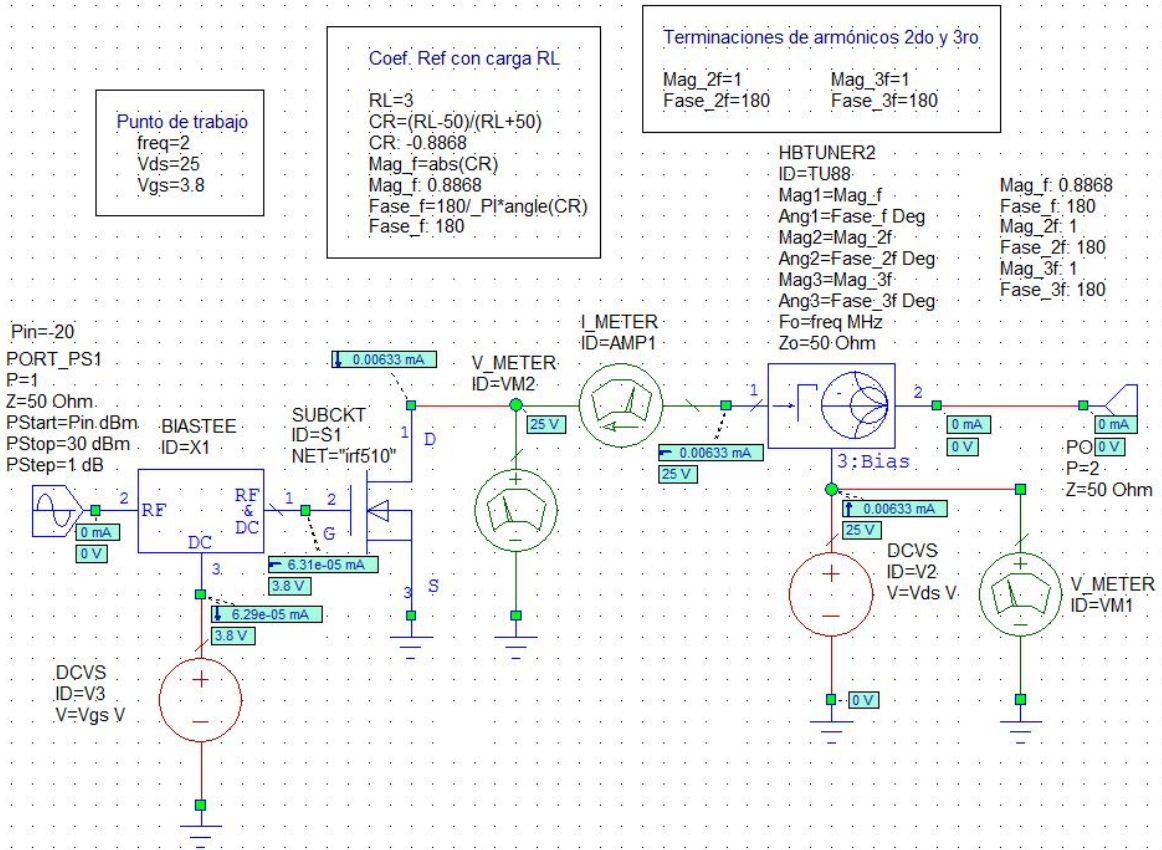


Figura 4.9: Representación gráfica del S_{22} del transistor

Para el barrido de la potencia se comienza desde un valor $P_{in} = -20 \text{ dBm}$ hasta un valor $P_{in} = 30 \text{ dBm}$. La respuesta del transistor ante esta simulación se presenta en la **Figura 4.10**

Analizando la Figura 4.10 cabe destacar que cuando $P_{in} = 22.05 \text{ dBm}$, la potencia de salida apenas cambia tras alcanzar el valor $P_{out} = 48.1 \text{ dBm}$. Conocida esta potencia se procede con la realización de la simulación de load pull utilizando como potencia de entrada los 22 dBm obtenidos de este apartado.

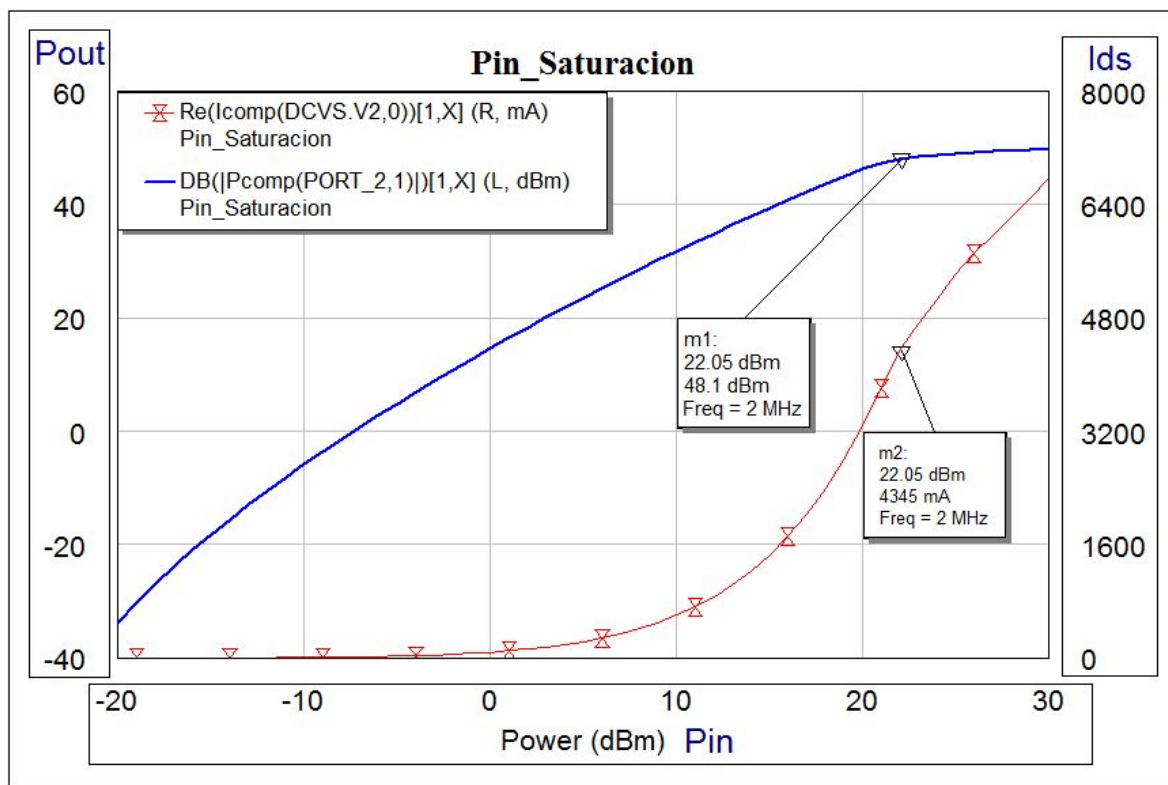


Figura 4.10: Gráfico P_{out} vs P_{in} e I_{DS} vs P_{in}

4.4. Realización de la simulación de *load pull*

Esta simulación es de vital importancia en el diseño de este tipo de amplificadores. Lo que se busca con esta simulación es encontrar las regiones de la Carta de Smith que presentan círculos tanto de potencia de salida como de eficiencia constantes, además de los puntos de impedancia a los cuales se obtiene la máxima potencia de salida y la máxima eficiencia.

4.4.1. Simulación *load pull* con componentes ideales

Para realizar esta simulación se necesita crear un nuevo esquemático en el que se incluyan los siguientes componentes:

1. Nuestro modelo del **IRF510**.
2. Un generador de señal pulsada.
3. El componente **HBTUNER2** del simulador

El esquemático creado para esta simulación que se muestra en la **Figura 4.11** realiza un barrido tanto de la magnitud como de la fase al armónico fundamental. Esto es

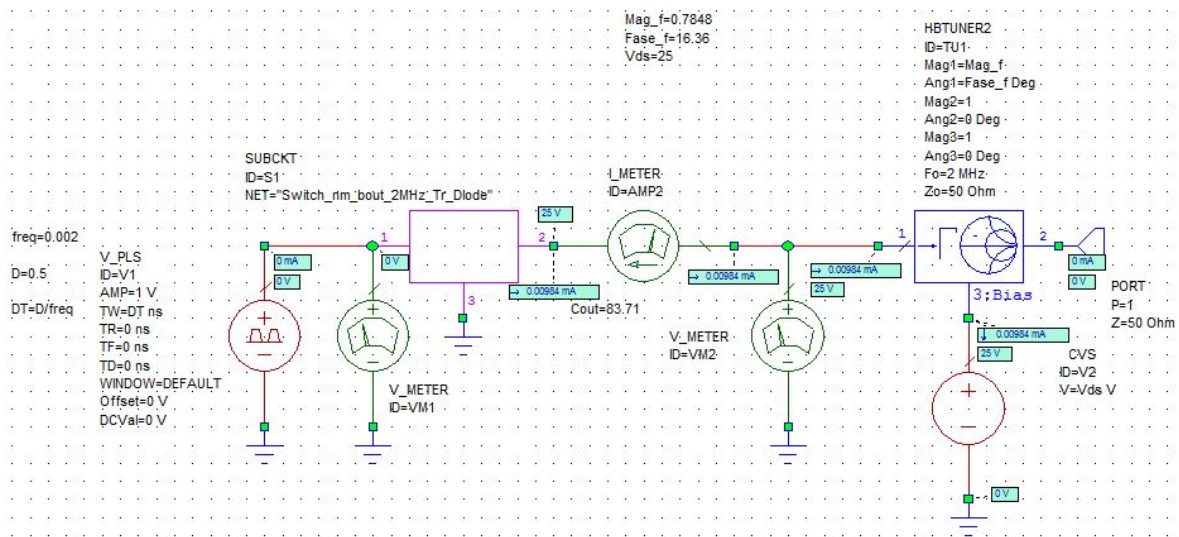


Figura 4.11: Esquemático para simulación de **load pull**

equivalente a colocar una carga de distinto valor al tiempo que se registran los valores de potencia de salida (P_{out} en el **Puerto 1**) y eficiencia ($\frac{P_{OUT}}{P_{DC}}$). Dichos valores se registran a través de unas ecuaciones definidas previamente (**Figura 4.12**)

```
VDD_Eo_nmbout_2MHz = LP_Modelo_Switch_2MHz.AP_HB:Re(Vcomp(DCVS.V2,0))
IDD_Eo_nmbout_2MHz = LP_Modelo_Switch_2MHz.AP_HB:Re(Icomp(DCVS.V2,0))
RDC_Eo_nmbout_2MHz=VDD_Eo_nmbout_2MHz/IDD_Eo_nmbout_2MHz
PDC_Eo_nmbout_2MHz=VDD_Eo_nmbout_2MHz*IDD_Eo_nmbout_2MHz

Pout_Eo_nmbout_2MHz = LP_Modelo_Switch_2MHz.AP_HB:|Pcomp(PORT_1,1)|
Pout_Eo_nmbout_2MHz: 2.054

PoutdBm_Eo_nmbout_2MHz = 10*log10(Pout_Eo_nmbout_2MHz)+30
PoutdBm_Eo_nmbout_2MHz: 33.13
Eff_Eo_nmbout_2MHz= 100*Pout_Eo_nmbout_2MHz/PDC_Eo_nmbout_2MHz
```

Figura 4.12: Ecuaciones para la simulación de **load pull**

A través de estas ecuaciones se especifican el nombre del esquemático del cual se hará la adquisición de los datos, el componente del esquemático del que se extraerá el dato (p.ej. la fuente de tensión de 25 V de drenador de la que se obtienen los valores de tensión y corriente para el cálculo de la potencia consumida), y por último, se especifica el tipo de dato que se desea recopilar.

Esta simulación devuelve como resultado una *Carta de Smith* como la de la **Figura 4.13**, en la que hay una serie de contornos que representan un conjunto de impedancias complejas, las cuales representan valores de eficiencia y potencia de salida constantes. Además, devuelve dos valores de impedancias de los cuales, uno es el máximo valor de eficiencia y el otro es el máximo valor de potencia.

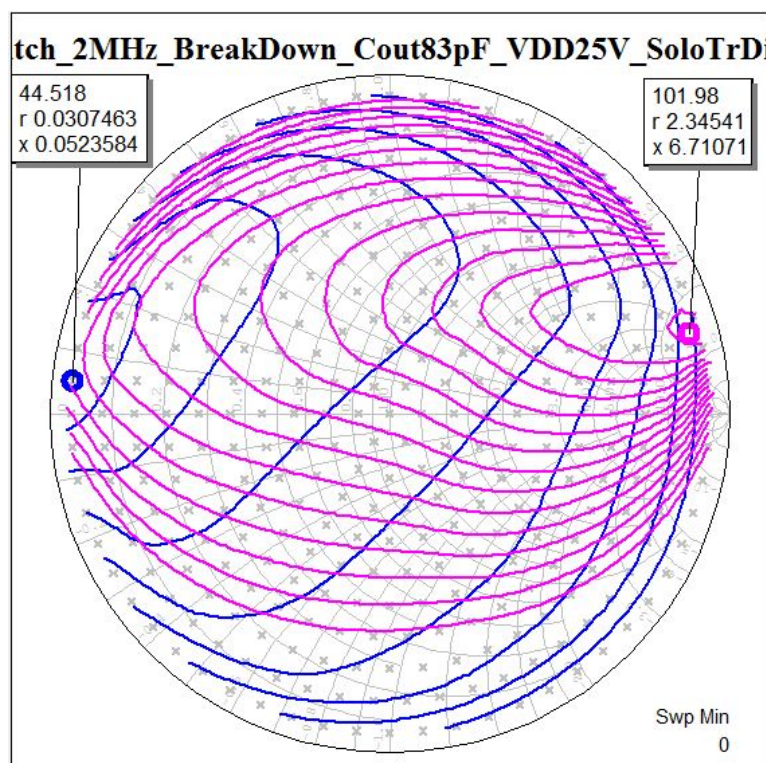


Figura 4.13: Contornos de *load pull*

En color azul se han representado los contornos de potencia constante y el punto de máxima potencia de salida expresado en dBm; en color rosa se ha representado la eficiencia del amplificador (pico y curvas de valor constante). El resultado de la simulación de *load pull* que se muestra en la **Figura 4.13** se ha hecho teniendo en cuenta un circuito ideal. Este circuito no contempla las posibles pérdidas de los componentes reales que normalmente se utilizan para el tratamiento de los armónicos y en la vía de polarización.

4.4.2. Simulación con modelos de componentes reales

Con el fin de obtener una simulación más realista, se necesita construir una red formada por modelos de bobinas y condensadores que simulen el comportamiento frecuencial de los componentes reales, incluidas las pérdidas. En el circuito de la **Figura 4.11**, a los armónicos segundo y tercero se le ha dado una terminación de circuito abierto en el componente **HBTUNER2**. Para la red que se va a diseñar se necesita llegar lo más cerca posible del ideal planteado inicialmente.

Se necesitaban crear nuevos modelos de bobinas para poder usarlos en el diseño de los circuitos resonantes de la red de salida. Las bobinas que eran necesarias para este proyecto eran más grandes que las que se tenía en el laboratorio. Se decidió comprar el Kit **DO5010H** de *Coilcraft* y se creó el modelo equivalente de cada bobina a partir de los parámetros de la hoja de características.

Inicialmente se intentó conseguir la terminación de circuito abierto a los armónicos segundo y tercero simultáneamente utilizando un único circuito resonante **LC**. Sin embargo, no fue posible alcanzar una buena terminación a los dos, por esta razón se decidió tratar únicamente el segundo armónico. El nivel de potencia de dicho armónico es muy superior al del tercero y esto afecta en mayor medida el rendimiento del amplificador que se desea construir. El circuito resonante diseñado para bloquear el segundo armónico se muestra en la **Figura 4.14**

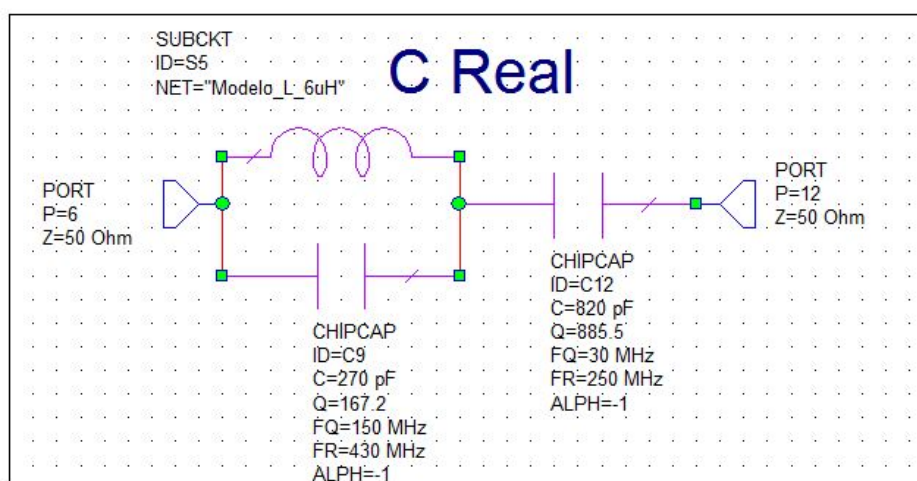


Figura 4.14: Circuito abierto a $2f_0$

El paralelo de bobina y condensador es el que ofrece el estado de alta impedancia a la frecuencia del segundo armónico (4 MHz), mientras que el condensador de 820 pF

conectado en serie se encarga de transformar la impedancia del armónico fundamental a 50Ω para que no haya pérdidas por reflexión. La bobina de $6\mu H$ utilizada es el modelo equivalente del componente real que se creó a partir de los parámetros de la hoja de características (Ver **Figura 4.15**)

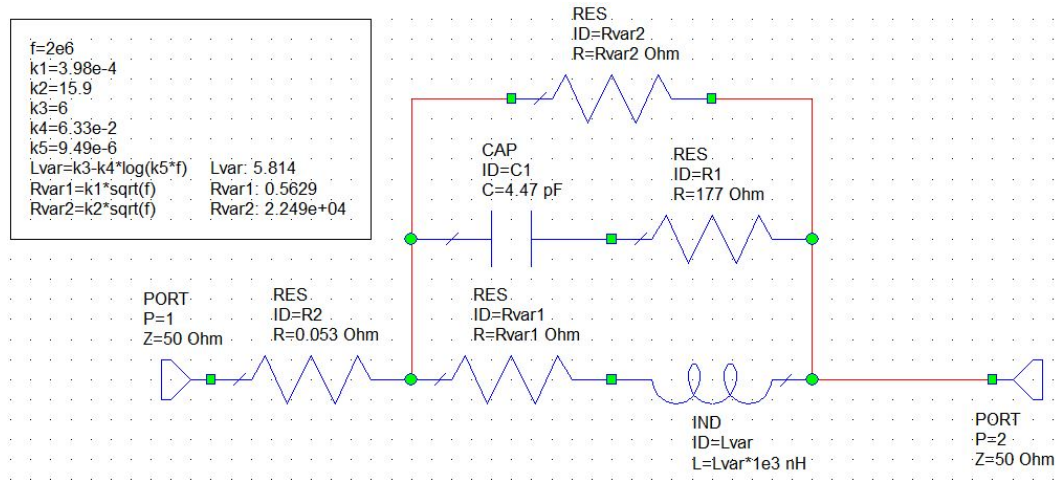


Figura 4.15: Circuito abierto a $2f_0$

Lo siguiente que se necesita diseñar es la vía de polarización. Para ello se necesita asegurar que se bloquee todo lo posible el armónico fundamental y que ninguna componente de baja frecuencia se pueda filtrar y alcanzar hasta la fuente de alimentación. Primero se crea un circuito resonante que ofrezca una terminación de alta impedancia a la frecuencia 2 MHz como el de la **Figura 4.16**. Se podría haber optado por una bobina con una frecuencia de resonancia propia de aproximadamente 2 MHz , pero al tratarse de una bobina de muy alto valor, si se quiere que no sea muy voluminosa, su resistencia parásita en serie sería tan elevada que reduciría notablemente las prestaciones del amplificador.

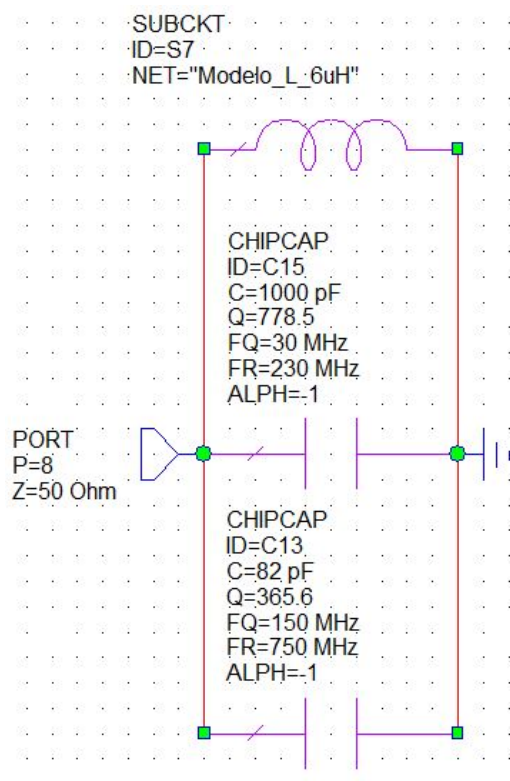


Figura 4.16: Circuito resonante paralelo de alta impedancia a $f_0 = 2 \text{ MHz}$

Luego se coloca un conjunto de condensadores, de los cuales, uno resuena a la frecuencia de trabajo. El objetivo de este condensador en particular es llevar a masa posibles fugas de la componente fundamental. En cambio, los demás condensadores, que son electrolíticos de una capacidad relativamente grande en comparación al resto, se utilizan para filtrar componentes de baja frecuencia y proteger la fuente de alimentación. Los condensadores electrolíticos no se incluyeron en los esquemáticos del simulador. La red diseñada para la vía de polarización, es como la que se muestra en la **Figura 4.17**

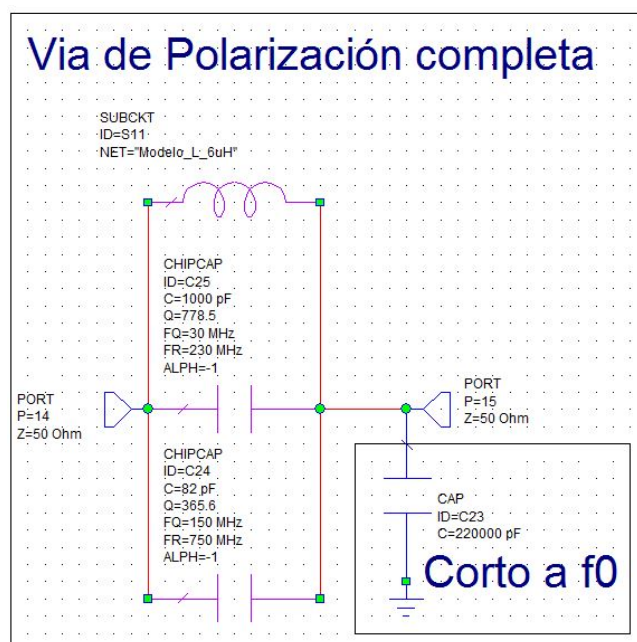


Figura 4.17: Vía de polarización

Explicadas todas las partes que conforman la red de salida diseñada para la simulación y medidas en condiciones de *load pull*, en la **Figura 4.18** se muestra como queda la misma, con todos sus componentes.

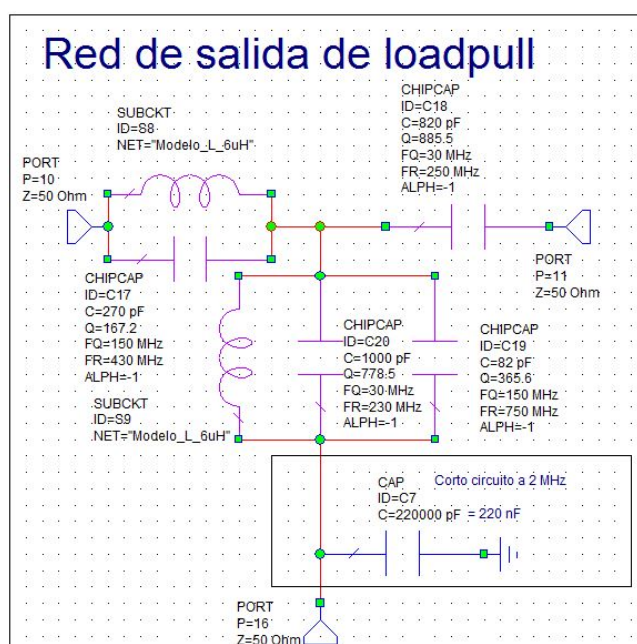


Figura 4.18: Red de salida para la simulación y medida de *load pull*

Tras hacer estos dos diseños, se decidió volver a realizar la simulación de *load pull*,

pero esta vez sin aplicar ninguna terminación a los armónicos en el componente **HB-TUNER2**. En esta ocasión se coloca la red de salida completa y será esta la que se encargará de dar las terminaciones correctas a los armónicos.

El esquemático creado para esta nueva simulación de *load pull* es el que se muestra a continuación en la **Figura 4.19**. El objetivo de repetir esta simulación con esta modificación es comprobar si afectan y cuánto, los elementos concentrados de la red de salida al rendimiento del transistor bajo condiciones de carga variable.

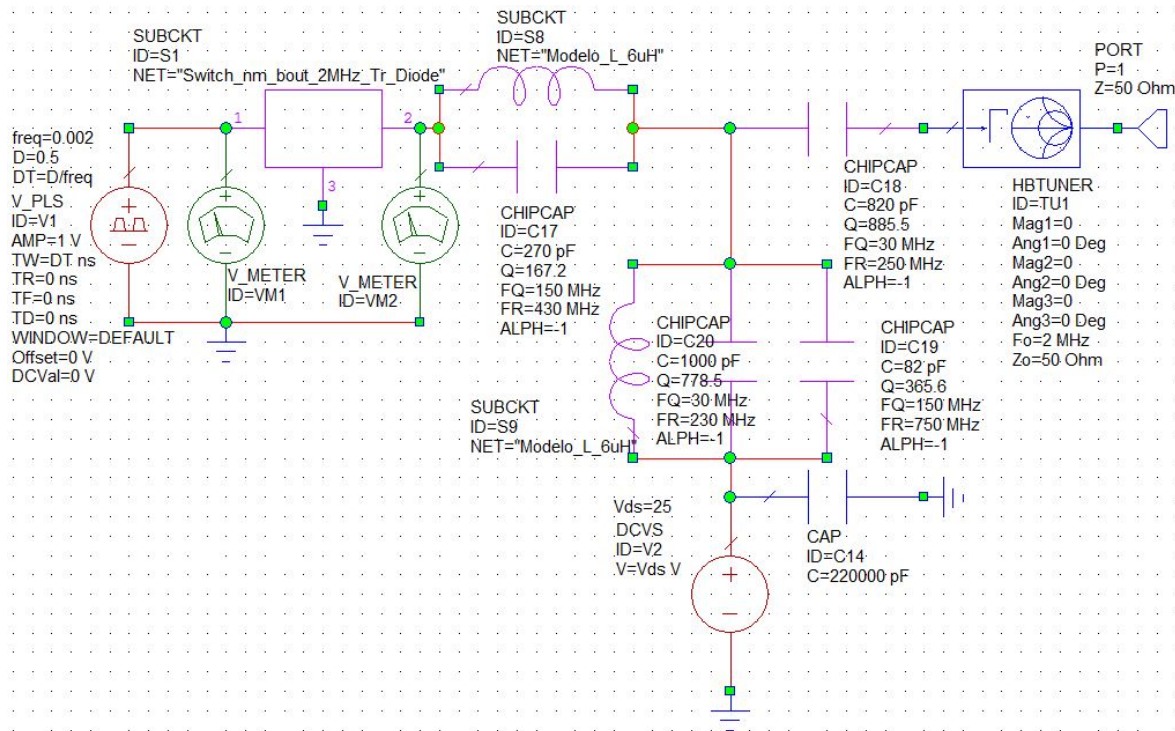


Figura 4.19: Esquemático del *load pull* en el plano RF_{OUT}

Como resultado, se obtuvieron unos contornos de *load pull* un tanto diferentes. Como se puede observar, se ha producido una rotación en el sentido horario. Esto se debe a que la red que se ha diseñado para polarizar el transistor y tratar los armónicos, tiene un comportamiento algo inductivo.

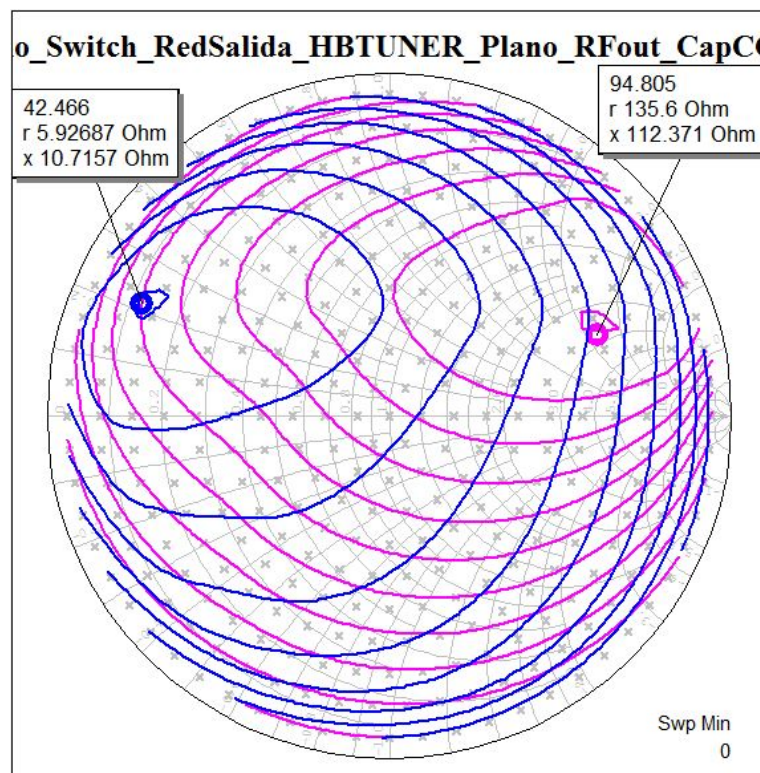


Figura 4.20: Contornos de *load pull* en el plano RF_{OUT}

Con los resultados de los dos *load pull* es posible hacerse una idea de cómo se va a comportar el transistor real al trabajar en distintas condiciones de carga variable con la red diseñada, además de conocer el punto de máxima eficiencia, máxima potencia de salida, y máximo **Backoff** posible. Una vez claros estos parámetros, se procede con la creación de la red de salida del amplificador. Esta red que se menciona, es un poco diferente de la que se ha mostrado anteriormente para realizar la simulación de *load pull* en la **Figura 4.18**. En el siguiente apartado se explica cómo se obtiene.³³

4.5. Creación de la red de salida del amplificador

4.5.1. Ajuste con componentes ideales

La nueva red que se ha de diseñar generalmente suele tener: una bobina o condensador a masa, o una pareja de condensador en serie y bobina a masa; en ambos casos se colocan justo antes del puerto de salida del circuito. Sin embargo, los elementos previos para el control de armónicos que se calcularon para la red del *load pull*, se mantienen en la red de salida del amplificador.

Para calcular la red de salida óptima para el amplificador que se está diseñando, se necesita crear un nuevo esquemático (**Figura 4.21**) que debe contener:

1. Los circuitos resonantes en paralelo que se utilizaron para el filtrado del segundo armónico, y para la vía de polarización.
2. Un bloque de resistencia de carga variable con el que se va a simular el comportamiento del transistor para distintos valores de resistencia.
3. El elemento reactivo (*bobina o condensador*) o la pareja de elementos (*bobina + condensador*) reactivos para el ajuste de la red de salida del amplificador insensible a la carga.

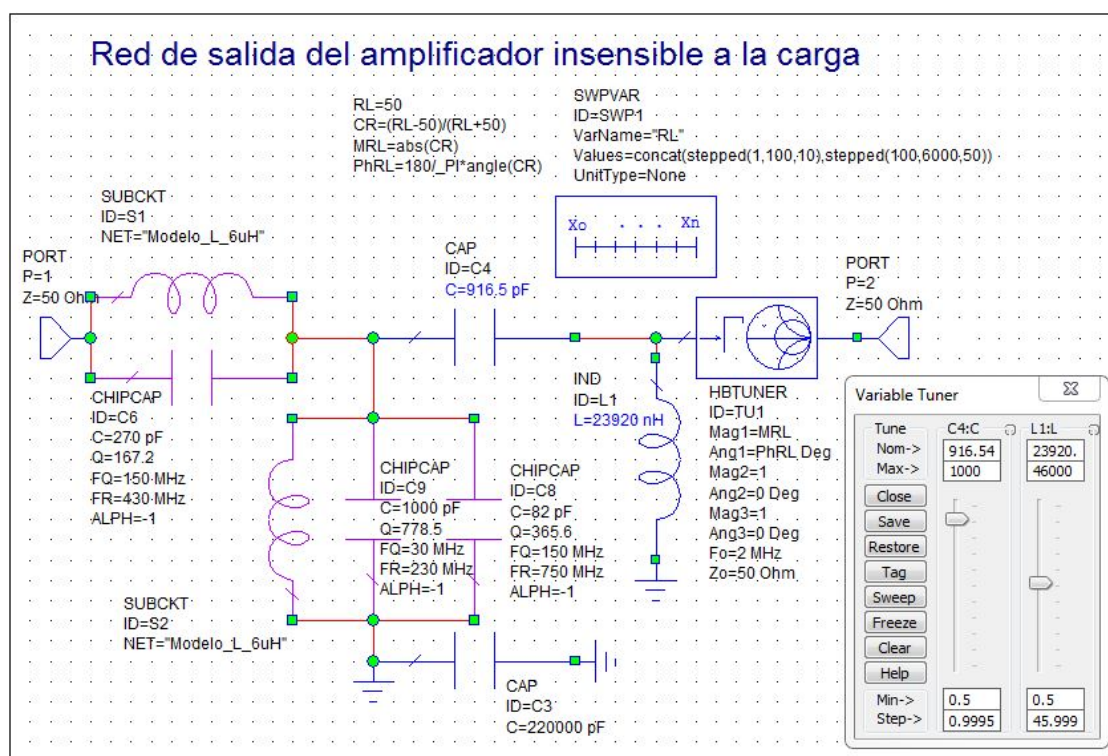


Figura 4.21: Esquemático para ajustar la trayectoria óptima de la red de salida del amplificador insensible a la carga

Para ajustar esta red se utiliza la herramienta *tune* del simulador sobre el circuito de la **Figura 4.21** en la que, además, se muestra la ventana del *tuner* con unos valores aleatorios de bobina y condensador. Lo que permite esta opción es modificar elementos que se deseen, en este caso el valor de una capacidad y el de una bobina, a la vez que se observa en tiempo real, el resultado de la simulación. Para visualizar esta simulación y ajustar correctamente los valores de condensador y bobina, se necesita añadir el parámetro S_{11} de la **Figura 4.21** sobre los contornos de *load pull* que se obtuvieron en la **Figura 4.20**.

El objetivo de esta simulación es conseguir una pareja de bobina y condensador que consiga una trayectoria de modulación de la carga que pase por los puntos de máxima potencia y máxima eficiencia. En caso de no ser posible conseguir una que pase por ambos, se debe buscar la combinación que pase más cerca de ambos puntos. Se podría haber optado por una red de transformación de impedancia al armónico fundamental con más elementos que permitiesen un ajuste más preciso de la trayectoria óptima modulación de la impedancia de carga, pero al añadir más elementos reales (bobinas y condensadores) con sus pérdidas respectivas, el resultado global suele ser peor. La síntesis de la pareja de condensador y bobina que mejor ajusta la trayectoria de modulación de la resistencia de carga obtuvo como resultado un condensador $C=916.54$ pF y una bobina $L=23.92$ μH , dando como resultado, la **Figura 4.22**.

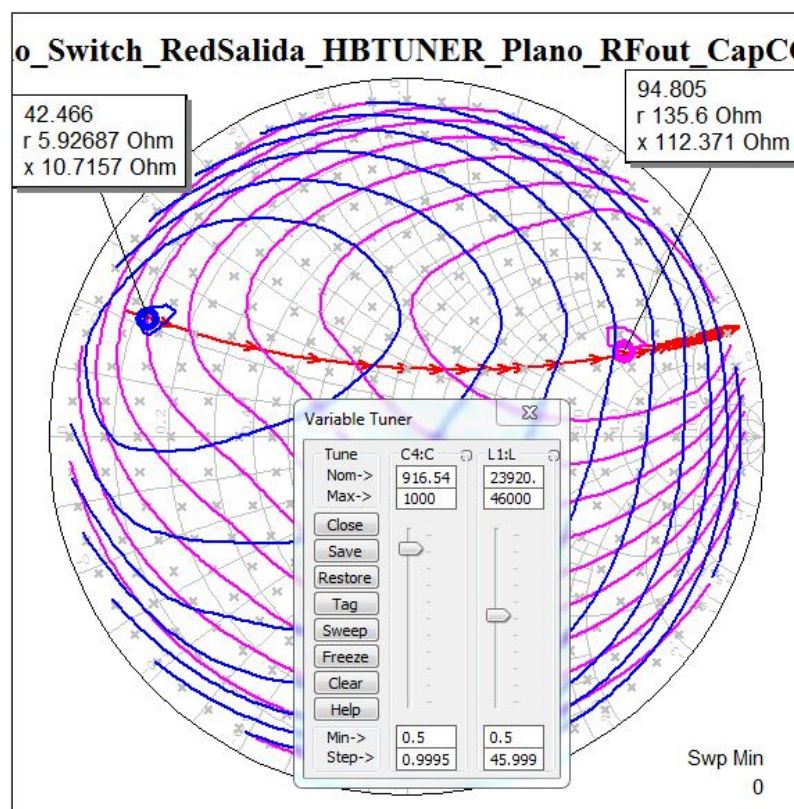


Figura 4.22: Trayectoria óptima de modulación de la resistencia de carga.

4.6. Ajuste con modelos de componentes reales

El diseño de esta red con componentes ideales aporta una noción sobre las unidades aproximadas de los componentes que se deberán utilizar. Con esto en mente, el siguiente paso es intentar conseguir la misma trayectoria utilizando los modelos de condensadores reales que se encuentran en las bibliotecas del simulador y los de las bobinas de *Coilcraft* que se crearon para realizar las simulaciones de *load pull* del apartado 4.4.2.

El nuevo esquemático que se creó para este fin, se muestra a continuación en la **Figura 4.23**

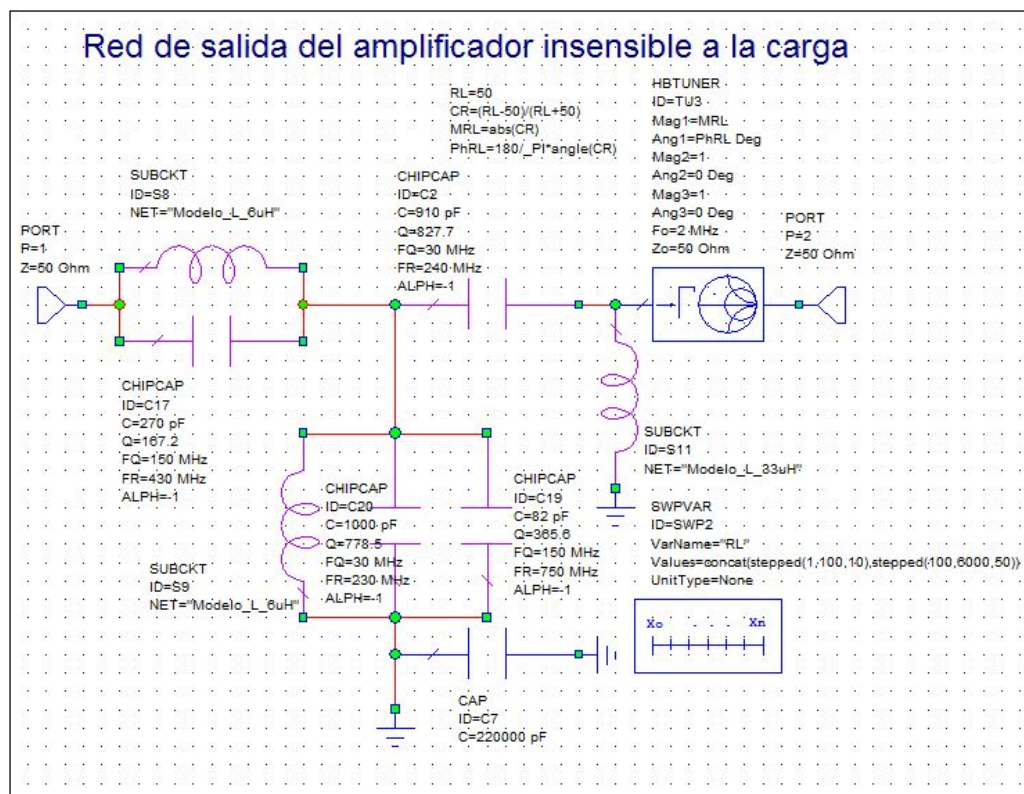


Figura 4.23: Red de salida del amplificador insensible a la carga con modelos de componentes reales

Se necesita buscar una combinación de bobina y condensador que consiga una trayectoria lo más parecida posible a la que se consiguió con el ajuste de los componentes ideales en la **Figura 4.21**. La pareja de bobina y condensador que alcanza la trayectoria más parecida, es la que se muestra en la **Figura 4.23**, una $L=33 \mu H$ y una $C=910 pF$. Estos componentes dan como resultado la trayectoria que se muestra en la **Figura 4.24**

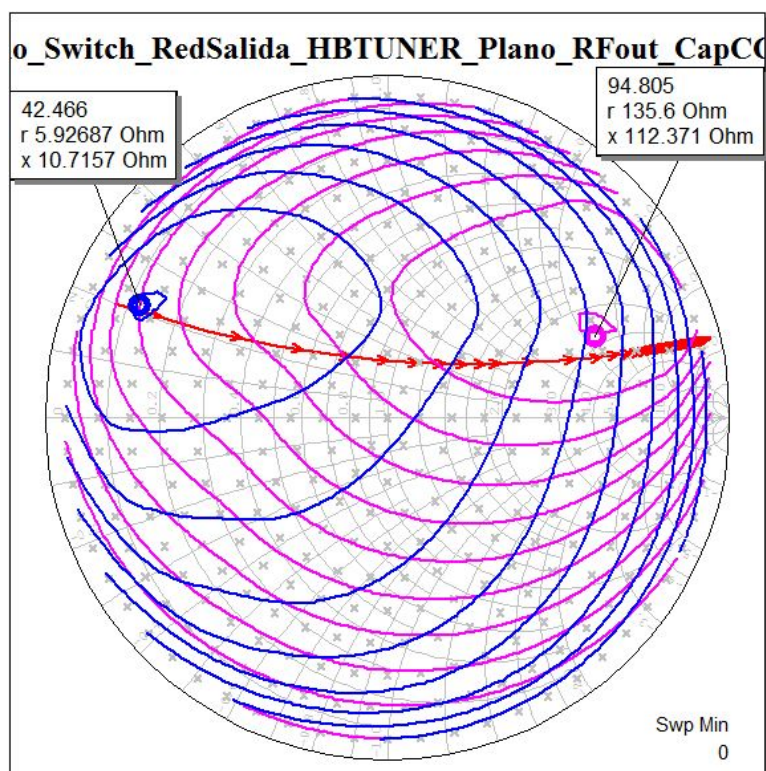


Figura 4.24: Trayectoria de la red de salida del amplificador insensible a la carga ajustada con componentes reales

En la **Figura 4.25** se muestra una figura en la que se muestran al mismo tiempo, la trayectoria de la red que se consiguió con componentes ideales, y la que se ha conseguido con los modelos de componentes reales de la **Figura 4.25**.

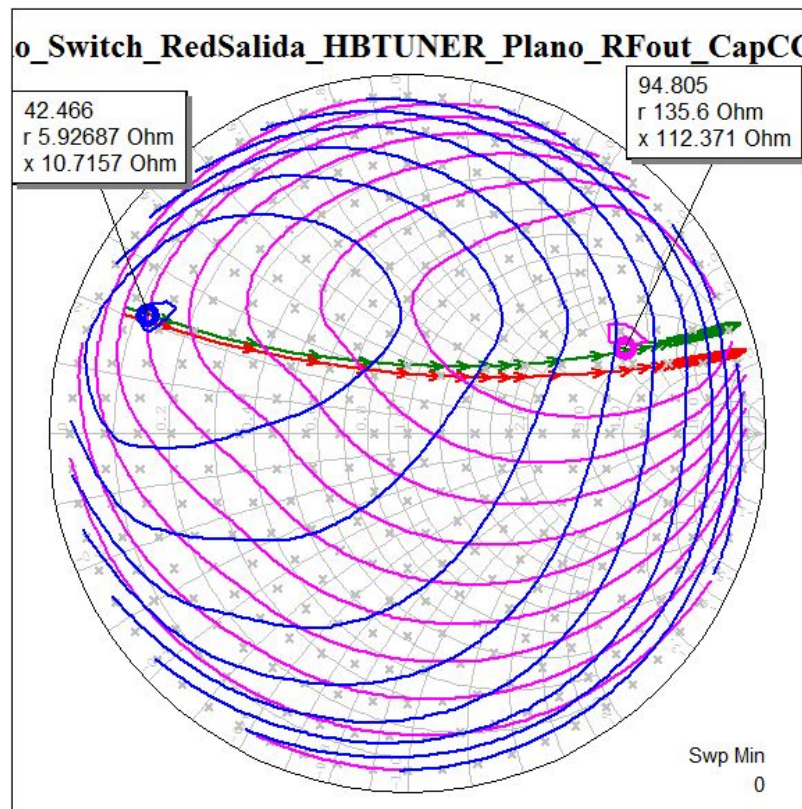


Figura 4.25: Comparación de la trayectoria óptima con componentes **Reales** vs **Ideales**

Una vez conseguida la red de salida que permite la trayectoria óptima de modulación de la carga, se da por finalizado el Capítulo 4 correspondiente al diseño del circuito del amplificador en el simulador **AWR Microwave Office**.

CAPÍTULO
5

Implementación y medidas del Amplificador de Potencia.

5.1. Introducción

Después de haber diseñado todo el circuito del amplificador con el simulador **AWR Microwave Office** se necesita crear un diseño de Printed Circuit Board (PCB) en el cual soldar todos los componentes. Existen herramientas automáticas de diseño de *layouts* incorporadas en algunos simuladores como el Advanced Design System (ADS) y el AWR Microwave Office. Sin embargo, para realizar el diseño de la placa en la que soldar el circuito, se utilizó la calculadora que incluye el software **AWR** para realizar el cálculo del ancho de la línea de transmisión teniendo en cuenta las características del sustrato y la frecuencia de trabajo, además del programa AutoCad para dibujar el esquema del circuito y la huella de los componentes de cara a adaptarnos a las dimensiones de las bases disponibles.

5.2. Diseño de la placa en AutoCad

De acuerdo con los datos de la calculadora del simulador, el ancho de la línea de transmisión que presenta una impedancia característica de 50Ω a la frecuencia de trabajo según las características del sustrato que se va a utilizar (**RO4003**), es de 1.82 cm . Teniendo esto en cuenta, se necesita crear una huella de cada uno de los componentes que se van a utilizar en el circuito para crear la placa y ajustarla a una de las bases disponibles en el laboratorio. La hoja de características de los componentes utilizados en las redes de entrada y salida del amplificador se adjuntan en los Anexos **A**, **B** y **D**.

La **Figura 5.1** que se muestra a continuación es el resultado final de este proceso. El diseño de la placa en cuestión se hizo teniendo en cuenta una jerarquía de capas con el objetivo de distinguir cada uno de los diferentes pasos de fabricación (*capas de masa, cobre, contorno, agujeros, etc*).

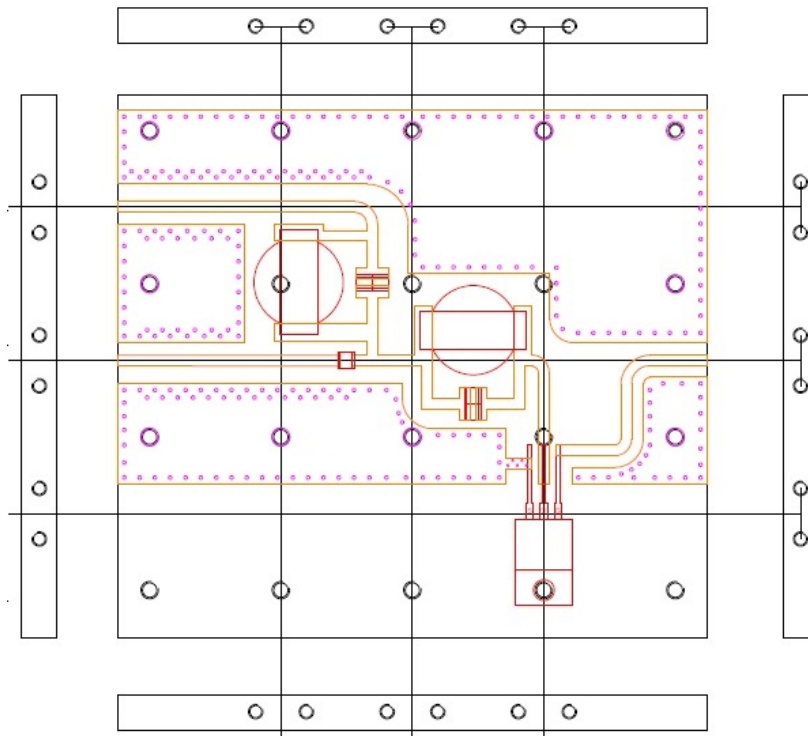


Figura 5.1: Placa de circuito impreso diseñada para la implementación y medida de la red de *load pull*

De este diseño se fabricaron varias placas iguales con el objetivo de utilizarlas al mismo tiempo para hacer distintas pruebas como las que se van a detallar en las siguientes subsecciones.

5.3. Síntesis de impedancias y medidas de *load pull*

Tal y como se mencionó anteriormente, para la medida de *load pull* con el tuner manual, se hicieron varias placas con del diseño AutoCad planteado. De estas placas, dos de ellas se montaron en una misma base con exactamente el mismo circuito para llevar a cabo los dos pasos necesarios para las medidas de *load pull*. En la **Figura 5.2** se muestra el resultado tras soldar el circuito en el PCB diseñado.

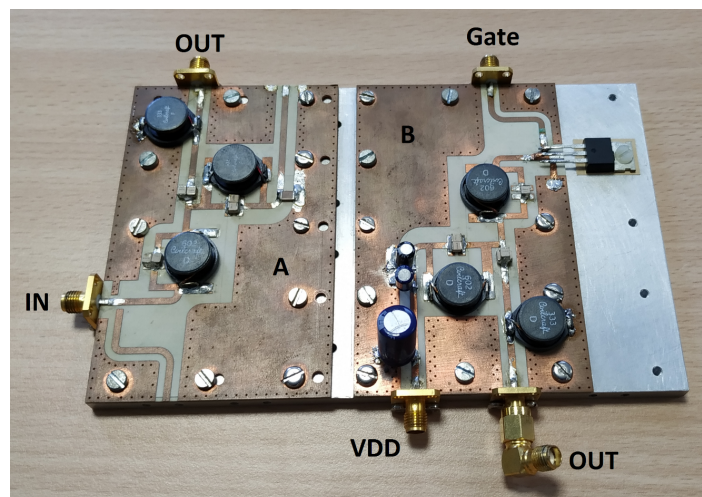


Figura 5.2: (A) Placa de síntesis de impedancias y (B) Placa de *load pull*

En la **Figura 5.3** se puede observar la interconexión de los componentes necesarios para la realización del primer paso en la medida de *load pull*. Como no se disponía en el laboratorio de un sintetizador o tuner de impedancias en esta banda tan baja de frecuencias, se solicitó el préstamo de un sintonizador de antenas como el que utilizan los radioaficionados, a sugerencia del Dr. Frederick Raab (GMMR). Gracias a la colaboración de la Unión de Radioaficionados Españoles, se ha dispuesto de un sintonizador de antena **MFJ-989D** con capacidad de manejar hasta 1500 W en onda continua con un rango de adaptación desde 6.5 hasta 3200 Ω .

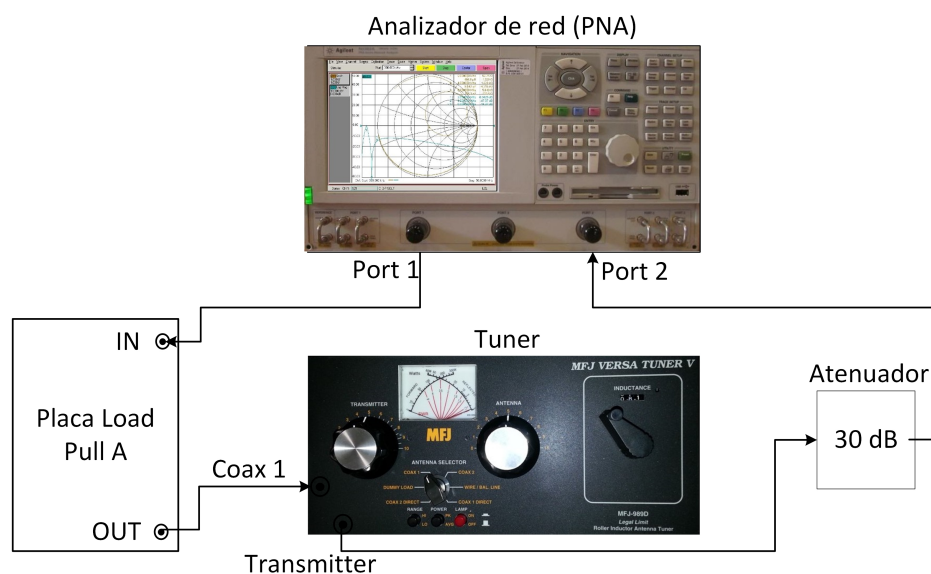


Figura 5.3: Diagrama funcional de síntesis de impedancias

Por otro lado, el procedimiento para la medida del paso 2 se detalla el diagrama funcional de la **Figura 5.4**

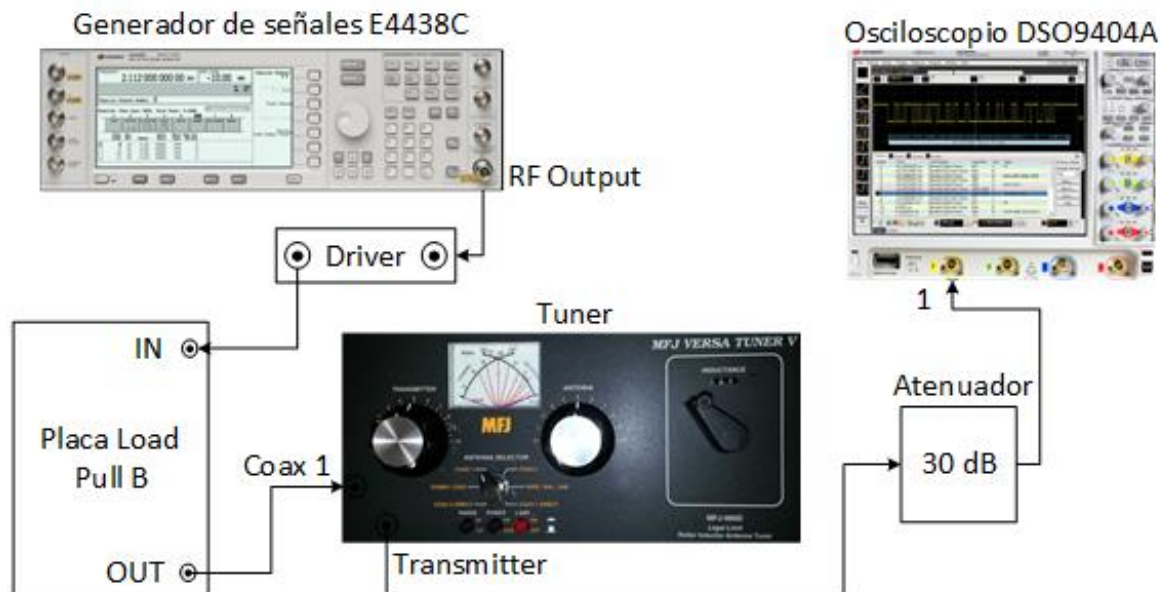


Figura 5.4: Diagrama funcional de medida de potencia y eficiencia en condiciones de *load pull*

Dado que el objetivo de esta caracterización es obtener unos contornos como las que se mostraron en la **Figura 4.19**, se necesita seguir un proceso sistemático igual al que hace el programa **AWR** para llevar a cabo la simulación de *load pull*.

El proceso que se tiene que seguir para hacer esta medida consta de varios pasos:

1. Se conecta la placa A de la **Figura 5.2** como se indica en la **Figura 5.3**. Con el *tuner* se busca una impedancia al fundamental con la que posteriormente se va a cargar el transistor. El analizador de redes es el que comprueba el valor de la impedancia que se está modificando con el *tuner*.
2. Con la impedancia fijada se conecta el *tuner* como se indica en la **Figura 5.4**. Es muy importante tener cuidado de no tocar por error los controles del *tuner* mientras se realiza el cambio de conexión. En caso contrario, se puede cambiar la impedancia que se sintetizó en el apartado anterior y la medida sería errónea.

En secciones posteriores se entrará más en detalle en cada uno de estos dos pasos.

5.4. Síntesis de impedancias

La placa A, que es la que se ha preparado explícitamente para sintetizar previamente la impedancia de carga con la que se va a cargar el transistor, posee 3 terminales de los que únicamente se van a usar dos de ellos.

El terminal marcado como entrada (**IN**) en la **Figura 5.2(A)** se corresponde con el plano de referencia del terminal *drenador* del transistor. En este plano de referencia es donde se conecta el **Puerto 1** del analizador de redes con el objetivo de observar el parámetro S_{11} . El valor de impedancia que marca este parámetro se corresponde con la impedancia que estaría viendo el transistor.

El terminal marcado como salida (**OUT**), como su nombre indica, es donde se ha de conectar la impedancia de carga. Por ello, antes de conectarlo al **Puerto 2** del analizador de redes, tiene que pasar a través del *tuner*. Sin embargo, para poder medir la potencia de salida sin riesgo de dañar los equipos, se necesita un atenuador que reduzca la señal a un nivel controlado. Estos dispositivos pueden, en algunos casos, modificar un poco la impedancia que ve la señal al atravesarlos y por esta razón se ha incluido el atenuador entre la salida del *tuner* y el **Puerto 2** del analizador de redes. A continuación se muestra una imagen de cómo se montó el banco de medidas para este proyecto.

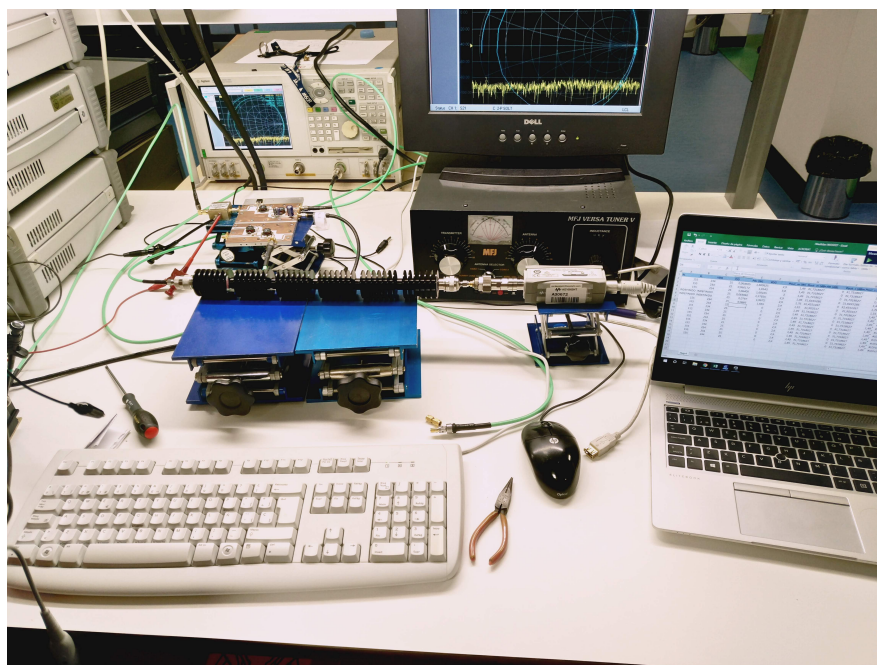


Figura 5.5: Banco de medidas para el amplificador

El terminal que no se utiliza de la placa A en la **Figura 5.2**, es donde está la vía de polarización. Como en la Placa A no hay transistor, este puerto de la placa simplemente no se utiliza.

Al interconectar todos los equipos como se indica en el diagrama de la **Figura 5.3**, se mueven los controles del *tuner* (contiene un circuito en T con dos condensadores en serie y una bobina a tierra, todos ajustables) mientras se observa la pantalla del analizador de redes para comprobar el valor de la impedancia que presenta el parámetro S_{11} . Una vez alcanzado el valor que se desea probar, se guarda el fichero de parámetros S del analizador de redes. El fichero exportado se importa en el proyecto del simulador para comprobar las pérdidas totales y el desfase que supone toda la conexión al paso de la señal. Luego se pasa al segundo paso de la medida de *load pull*.

5.5. Medida de potencia y eficiencia del transistor en condiciones de *load pull*

Para dar paso a la medida en gran señal, se debe desconectar el *tuner* de la Placa A para conectarlo a la Placa B con cuidado de no modificar la impedancia durante el cambio. Una vez interconectados todos los equipos como se indica en el diagrama de la **Figura 5.4** se procede a encender el generador de señal y proceder con la medida de potencia.

Primero se enciende la fuente de alimentación de puerta V_{GG} pero se deja a un valor de cero voltios. Así es posible asegurar que el transistor se encuentra realmente en estado de corte. Posteriormente se enciende la fuente de alimentación de *drenador* y se aumenta su valor de tensión hasta los 25 V. Una vez fijado el valor de tensión de *drenador*, se aumenta la tensión de *puerta* hasta un valor justo por debajo de la tensión a la cual aparece conducción. En el caso de este transistor el valor umbral de conducción es de 3 V. Por tanto, el valor de la fuente de alimentación de *puerta* se fija a $V_{GS} = 2.9$ V y luego se comienza a subir el nivel de potencia del generador de señal mientras se observa el consumo de corriente en *drenador* y las formas de onda de corriente y tensión en el atenuador.

5.6. Generación del fichero *load pull* a partir de las medidas realizadas

Paralelamente a los pasos descritos en las secciones 5.4 y 5.5, se utilizan los ficheros de parámetros S importados en el simulador para preparar una serie de archivos que utilicen los datos de cada una de las medidas de impedancias hechas, así como los valores de potencia de salida y consumo de corriente, para generar otro archivo *load pull* con el que contrastar los datos simulados con los reales.

De esta sección se encargó el **Dr. José Ramón Pérez Cisneros**, quien formaba parte del grupo de investigación y la persona a cargo de la comparación de resultados de medida y simulación en condiciones de *load pull*.

Como resultado se obtuvieron unos círculos como los que se muestran a continuación:

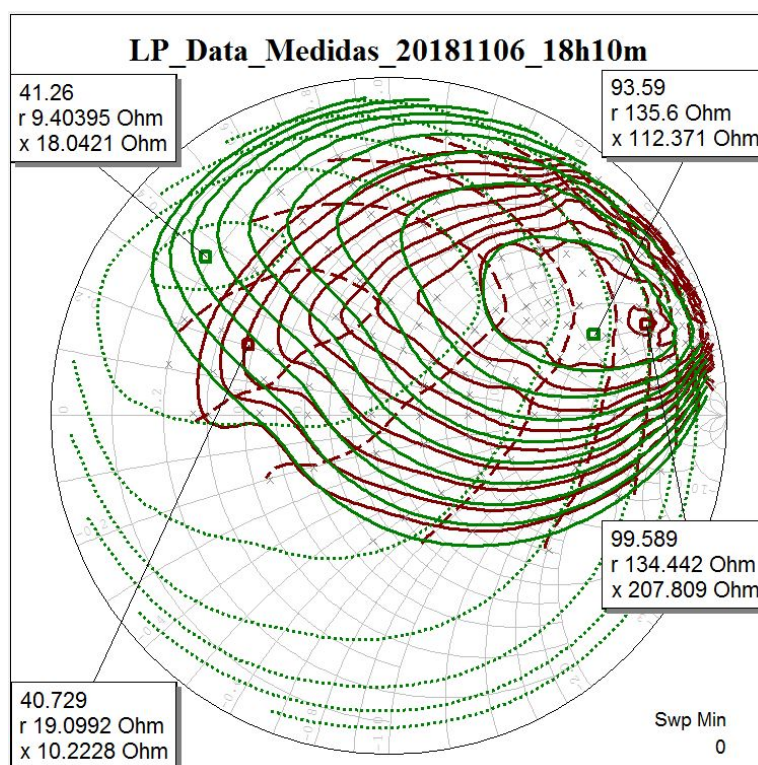


Figura 5.6: Representación gráfica **LP Simulado** vs **LP Medidas Reales**

Tal y como se puede ver en la **Figura 5.6**, aparecen dos gráficas en dos colores distintos, una es verde y la otra es marrón. Los contornos de color verde, tanto los continuos como los discontinuos, representan la simulación de *load pull* realizada con los

modelos de componentes reales existentes en el simulador. Por otro lado, los contornos de color marrón se corresponden con las medidas de potencia de salida y consumo de corriente del transistor real a medida que se iba cargando con cada una de las diferentes impedancias como se describe en la sección 5.4.

Cabe destacar que el **99.589 %** de eficiencia que marca el punto marrón, se debe a que esa zona es difícil de sintonizar correctamente el valor de impedancia específico que se requiere. Por esa razón, al no tener densidad suficiente de puntos, ocurren algunos errores en la interpolación y se obtienen valores tan elevados. El valor pico de eficiencia medido fue de **95.71 %**. En cambio, el valor pico de potencia medida fue de **40.56 dBm** y según el simulador, la predicción es de **40.73 dBm**, prácticamente error cero.

Si se analizan los dos contornos de la **Figura 5.6**, es fácil notar que la de color marrón presenta un cierto giro en sentido antihorario. Esto se debe a que las medidas de *load pull* se realizaron utilizando un generador de señales sinusoidal (del inglés Continuous Wave (CW)) en puerta, en lugar de una fuente de onda pulsada como se hizo en simulaciones por los recursos disponibles en el laboratorio.

Para solucionar este problema se buscó una alternativa, que es la de colocar un driver especial en la puerta del transistor. Este proceso se explica en la sección 6.2: **Líneas futuras** porque por falta de tiempo no fue posible tomar las medidas necesarias para corroborar las posibles diferencias en el comportamiento del transistor.

Con la medida de *load pull* terminada, el siguiente paso es medir la red de salida del amplificador insensible a la resistencia de carga.

5.7. Medidas del amplificador insensible a la resistencia de carga

Para realizar sección se monta un banco de medidas como el que se muestra en el diagrama de la **Figura 5.4** con la excepción de que esta vez se utiliza la placa en la que se implementó el circuito ajustado para seguir la trayectoria óptima de modulación de la carga en la **Figura 4.23**. El circuito del amplificador insensible a la carga que se midió es el que se muestra en la **Figura 5.7**

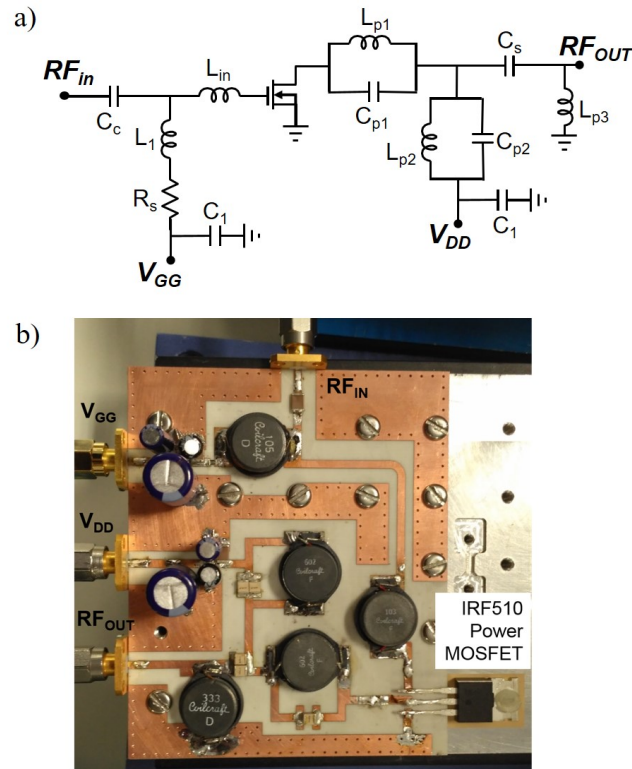


Figura 5.7: Circuito del amplificador insensible a la R_L

En este caso, las impedancias que se sintonizan con el *tuner* se localizan sobre el eje real. El objetivo es que el transistor observe desde su salida una resistencia que va cambiando. Por esta razón se necesita que la parte imaginaria sea lo más cercana a cero posible.

El proceso para esta medida se trata, al igual que cuando se hizo el *load pull*, de colocar una impedancia determinada, conectarla a la salida del circuito correspondiente y alimentar el transistor para anotar los parámetros P_{OUT} , P_{DC} , P_{IN} y con esto calcular su eficiencia en cada punto.

Los resultados de las medidas realizadas se representan gráficamente en el apartado 5.8 a continuación.

5.8. Representación gráfica de los datos del amplificador insensible a la carga

A partir de las medidas realizadas crea un programa de MATLAB para representar gráficamente los parámetros más importantes: eficiencia, potencia de salida, **Back-Off**, tensión de salida.

Primero, en la **Figura 5.8** se han representado tres de los parámetros más importantes del transistor frente al barrido de la resistencia de carga para la trayectoria óptima que se diseñó en el apartado 4.6 del capítulo 4.

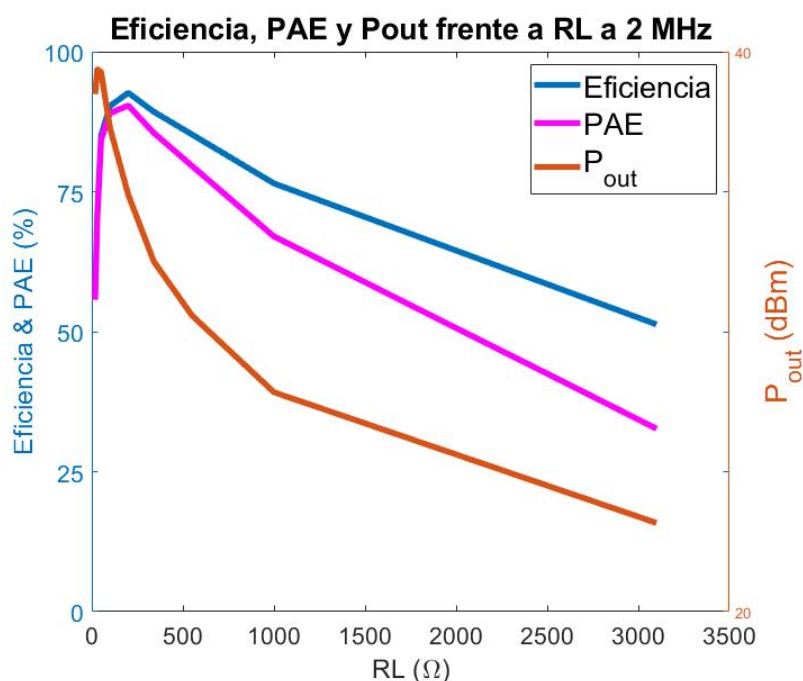


Figura 5.8: Eficiencia, PAE y P_{OUT} frente a R_L

El objetivo de diseñar un amplificador insensible a la carga es que este mantenga su voltaje de salida lo más constante posible ante las variaciones de la impedancia de carga. Para comprobarlo se representa gráficamente en la **Figura 5.9**.

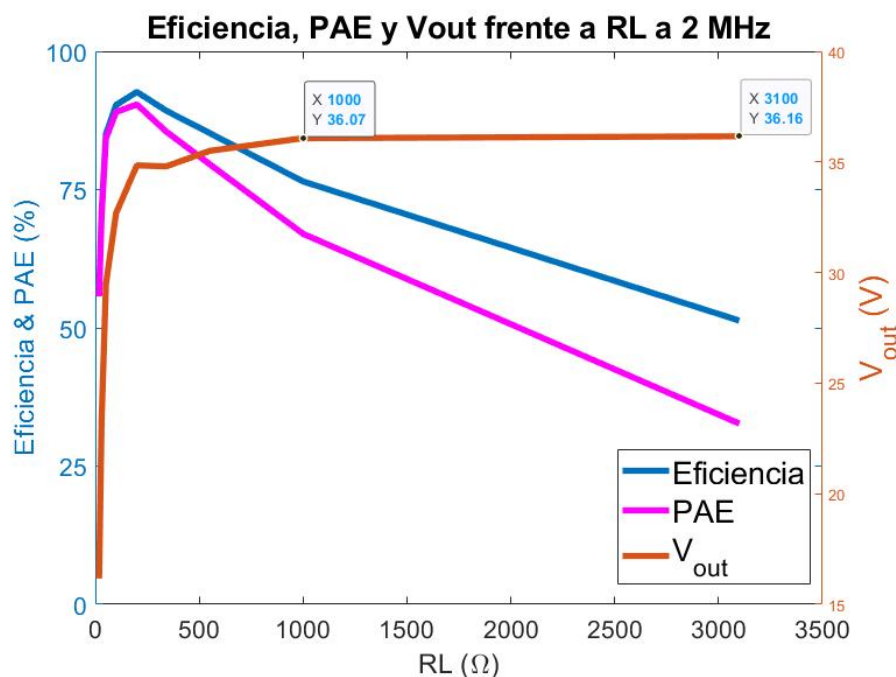


Figura 5.9: Eficiencia, PAE y V_{OUT} frente a R_L

Otras representaciones gráficas igual de importantes a la hora de analizar el comportamiento de un amplificador de potencia, son la representación de la **PAE vs P_{OUT}** , la **PAE vs Back-off** y por último, la **eficiencia vs P_{OUT}** normalizada en porcentaje. Estas tres gráficas se muestran a continuación en la **Figura 5.10**, **Figura 5.11** y **Figura 5.12** respectivamente.

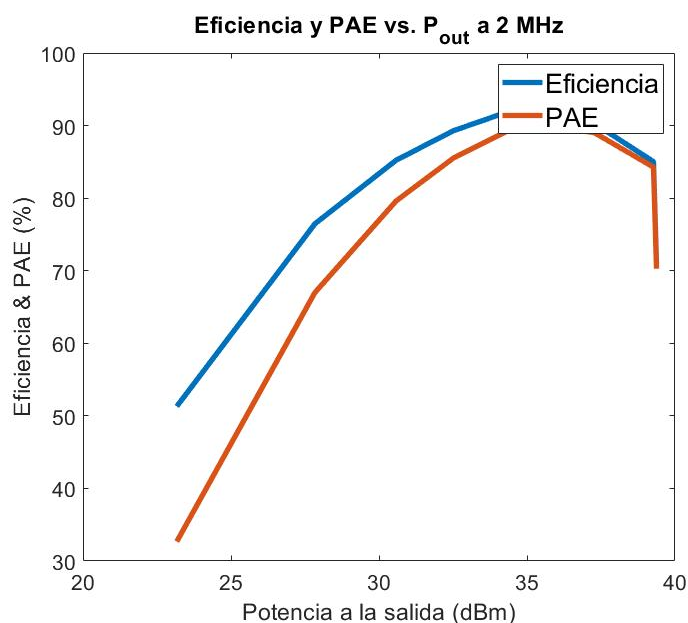


Figura 5.10: Eficiencia y PAE vs P_{OUT}

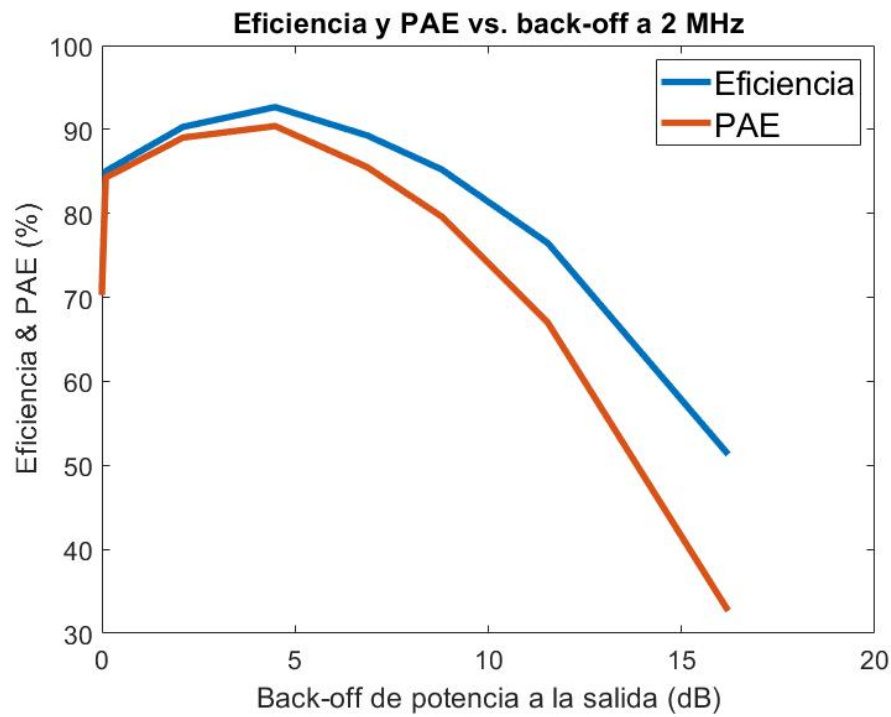


Figura 5.11: Eficiencia y PAE vs Back-off

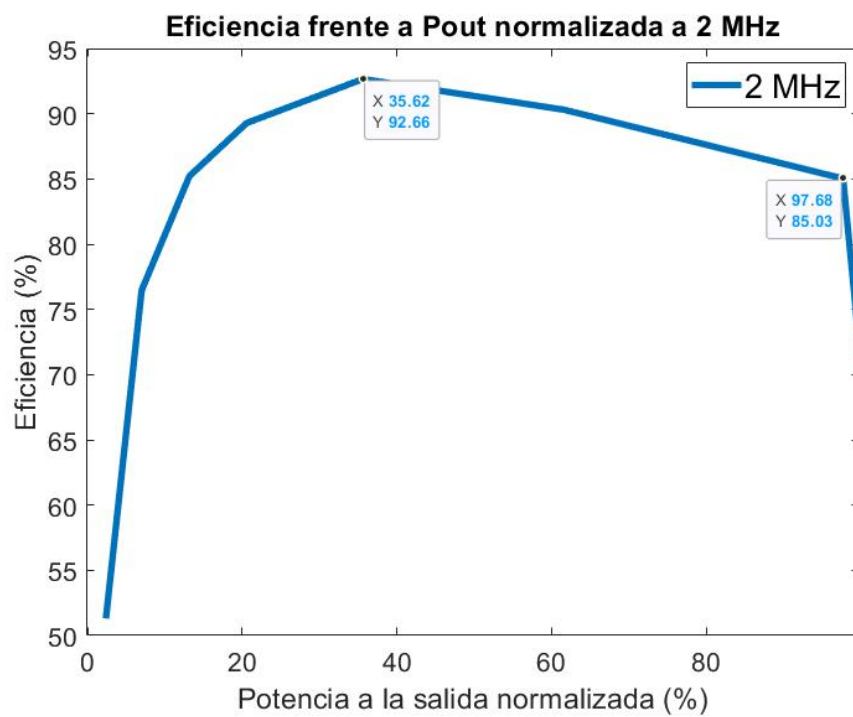


Figura 5.12: Eficiencia vs P_{OUT} (%)

Sabiendo que este tipo de dispositivos son muy sensibles a la frecuencia, se vuelven a hacer las medidas con el mismo diseño, pero desplazando un poco la frecuencia de trabajo para así comprobar su ancho de banda. A continuación se muestran las mismas gráficas pero a distintas frecuencias.

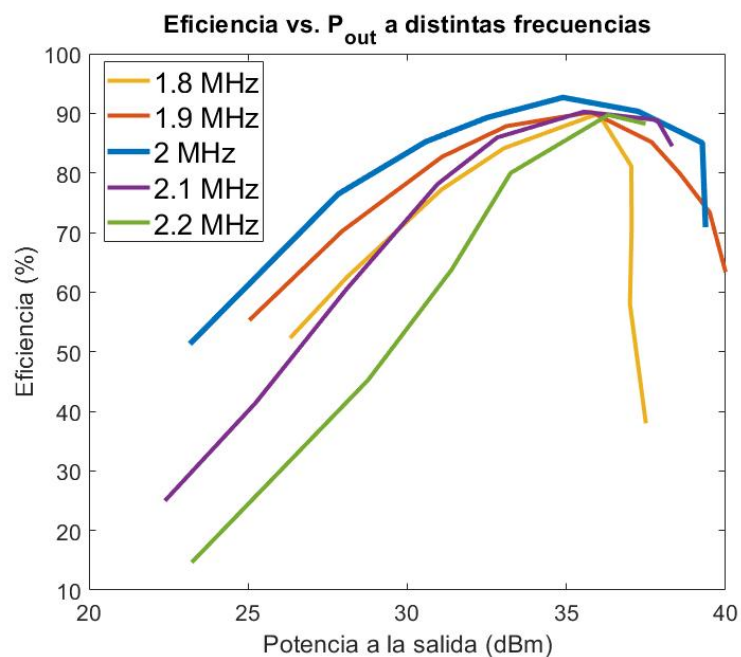


Figura 5.13: Eficiencia vs P_{OUT} de 1.8 MHz a 2.2 MHz

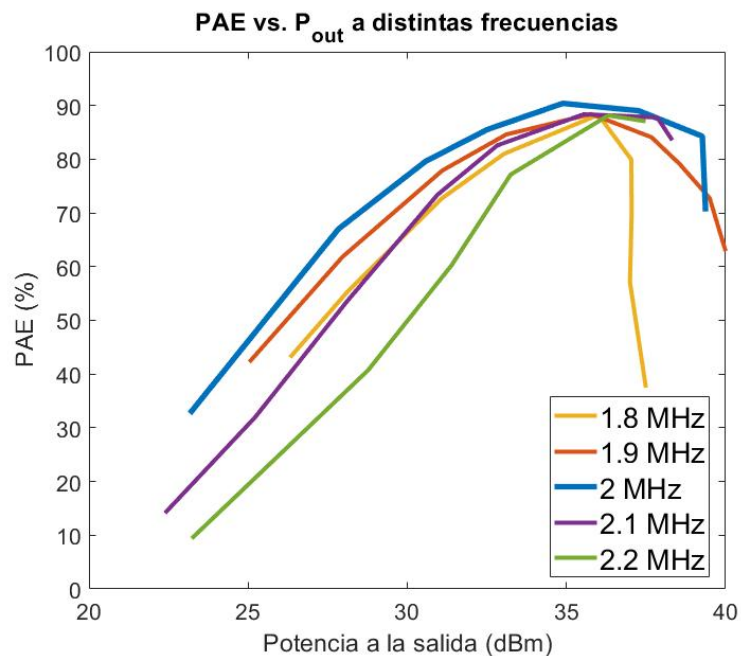


Figura 5.14: PAE vs P_{OUT} de 1.8 MHz a 2.2 MHz

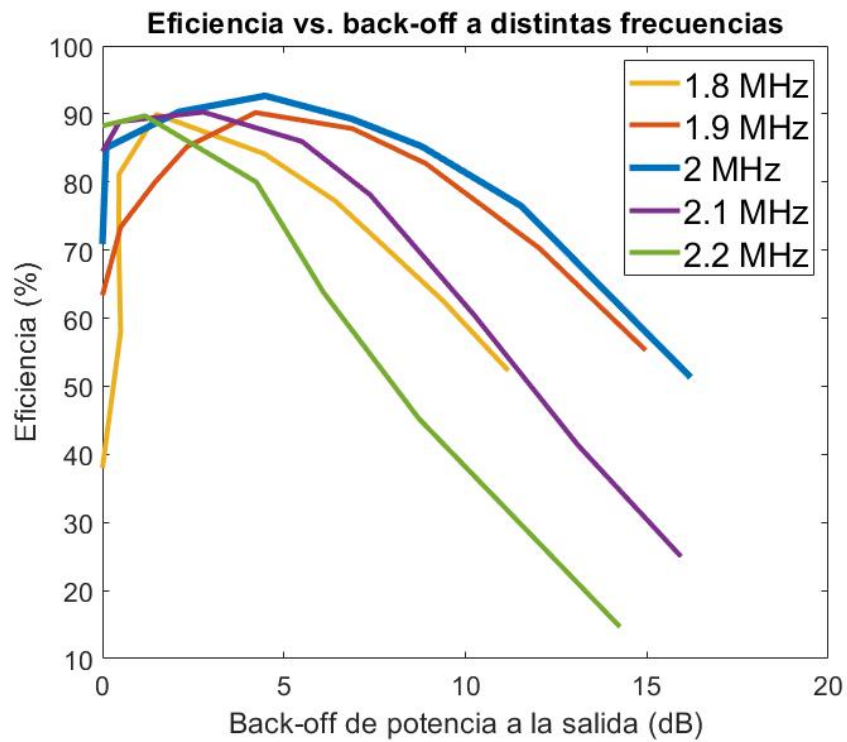


Figura 5.15: Eficiencia vs Back-off de 1.8 MHz a 2.2 MHz

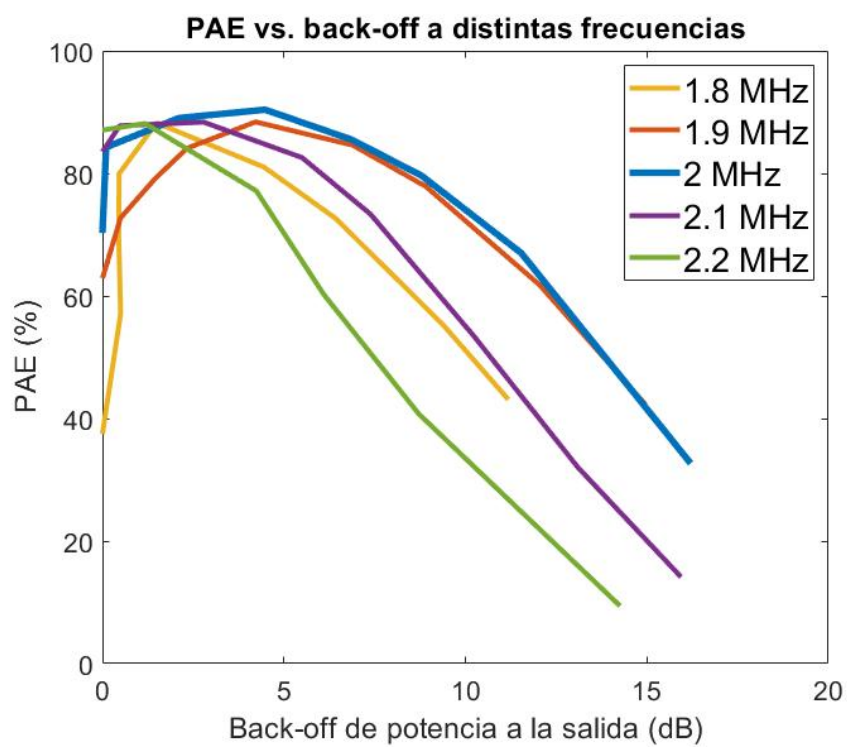


Figura 5.16: PAE vs Back-off de 1.8 MHz a 2.2 MHz

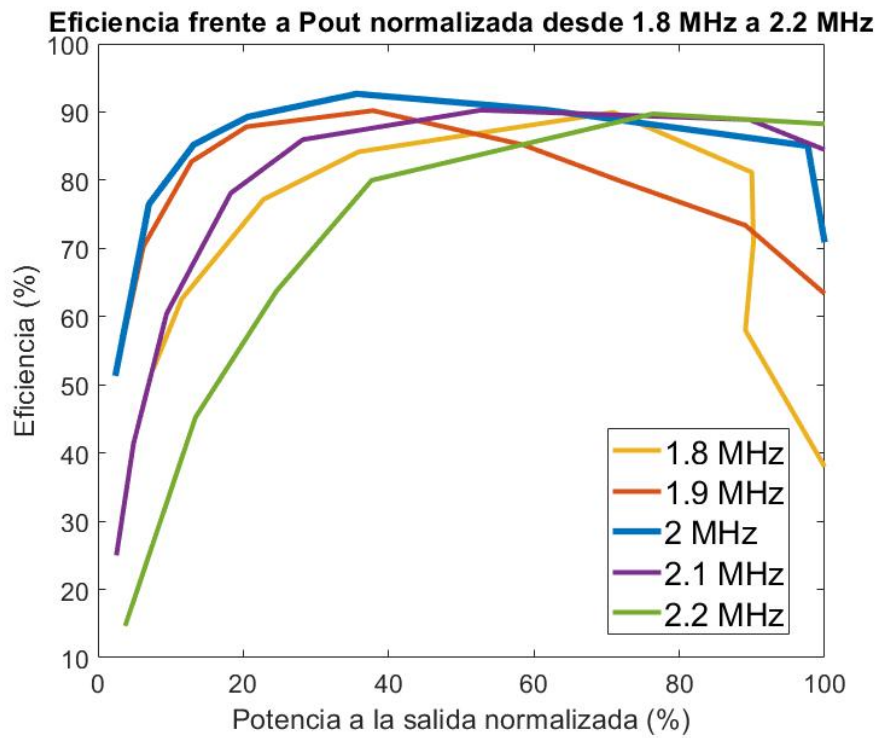


Figura 5.17: Eficiencia vs P_{OUT} (%) de 1.8 MHz a 2.2 MHz

Tal y como se puede observar en las cuatro últimas figuras mostradas, el comportamiento del amplificador cambia mucho a medida que nos desplazamos en frecuencia, lo que significa que tiene un ancho de banda de operación muy estrecho.

CAPÍTULO

Conclusiones y Líneas Futuras

6.1. Conclusiones

En el presente Trabajo de Fin de Grado, se ha logrado realizar el diseño y la implementación de un amplificador de potencia de topología clase E. La selección previa de esta Clase se justificó por ser la que mejor comportamiento presenta en cuanto al aprovechamiento más eficiente de los recursos energéticos frente a modulaciones de carga variable.

Tal como se explicó en el apartado 1.2, también se logró llevar a la práctica, de manera satisfactoria, un modelo sencillo de tipo conmutador del transistor IRF510, el cual permitió realizar las simulaciones pertinentes en condiciones de load pull, cuestión que no era posible con el modelo proporcionado por el fabricante. Estas simulaciones de load pull sentaron las bases para alcanzar el objetivo final de este proyecto: la creación de un amplificador insensible a la modulación de la impedancia de carga.

Un aspecto importante del trabajo realizado ha sido completar las etapas planteadas inicialmente: el diseño de este amplificador dentro del entorno de simulación AWR Microwave Office, la creación de la placa de circuito impreso en la herramienta AutoCAD y la implementación física del prototipo del amplificador diseñado. Además, se consiguió cuantificar las prestaciones del prototipo creado en un banco de medidas que se preparó en el laboratorio. Cabe destacar que, de las medidas extraídas, se obtuvo un valor estable de tensión entre 36 V y 36.15 V para modulaciones de resistencia de carga entre 1 k Ω y 3.1 k Ω y unos picos de eficiencia de 92.66 % a 200 Ω , y potencia de 39.27 dBm a 51 Ω .

Partiendo del comportamiento del amplificador clase E original, se implementó una red de salida modificada para seguir la trayectoria de modulación de impedancia óptima. Esto se consiguió al utilizar un inversor de impedancias inductivo colocado al final de la red de salida. Lo anteriormente expuesto permitió mejorar el perfil de eficiencia frente a Back off y, al amplificador, trabajar con señales de mayor PAPR.

Pese a que los amplificadores son dispositivos sumamente sensibles a frecuencia de trabajo, cuyo funcionamiento puede verse muy afectado negativamente por pequeñas variaciones frecuenciales, en este caso se ha conseguido que el perfil de eficiencia se mantenga relativamente estable en un $\pm 10\%$ del ancho de banda (1.8 MHz – 2.2 MHz).

Una utilización práctica de este tipo de amplificador podría ser su implementación en una arquitectura outphasing de tipo Chireix [17], la cual adapta dinámicamente el consumo de potencia mediante la modulación de la impedancia de carga.

Teniendo en cuenta los resultados obtenidos con este Trabajo realizado, es posible concluir que todos los objetivos trazados inicialmente han sido cumplidos con éxito. El resultado final ha sido la implementación correcta de un amplificador insensible a la carga en la banda de 2 MHz, que es capaz de ofrecer una potencia de salida máxima de 39.37 dBm, una eficiencia pico de 92.66 % a una potencia de salida de 34.89 dBm (4.48 dB de Back off) y que, puede mantener un perfil de eficiencia superior al 75 % a 11.5 dB de Back off y superior al 50 % a 16 dB de Back off.

6.2. Líneas Futuras

Como ya se explicó en la sección 5.6, se pensó en una alternativa que podría mejorar el rendimiento del amplificador. Esto es, conectando lo que se denomina: *MOSFET Gate Driver*. Es un dispositivo que además de pre-amplificar la señal sinusoidal del generador contiene un comparador de histéresis interno que le permite transformar la señal sinusoidal en un pulso cuadrado. Con esta idea en mente se comenzó un estudio de posibles dispositivos que podrían servir para este fin. Finalmente se decidió utilizar el chip **EL7156**.

Primero se diseñó una placa especial, como la de la **Figura 6.1** para probar el funcionamiento del driver.

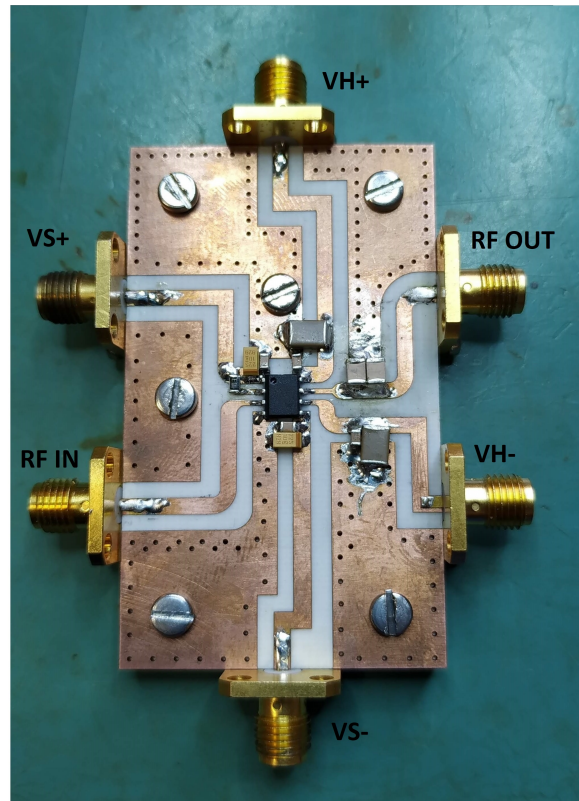


Figura 6.1: Placa prototipo para comprobar el rendimiento del Driver **EL7156**

Para comprobar su funcionamiento se crea un banco de medida siguiendo las indicaciones del datasheet del **EL7156**. En nuestro caso se desea crear una señal cuadrada entre **0** y **10 V** con un ciclo útil de 50 %, para ello se ajustan las tensiones de alimentación negativas a **0 V** y las positivas se fijan a **10 V**. Luego se conectan, el generador de señal a **2 MHz** y el osciloscopio para observar la señal a la salida del driver. En la **Figura 6.2** se muestra el driver en funcionamiento en el banco de medidas.

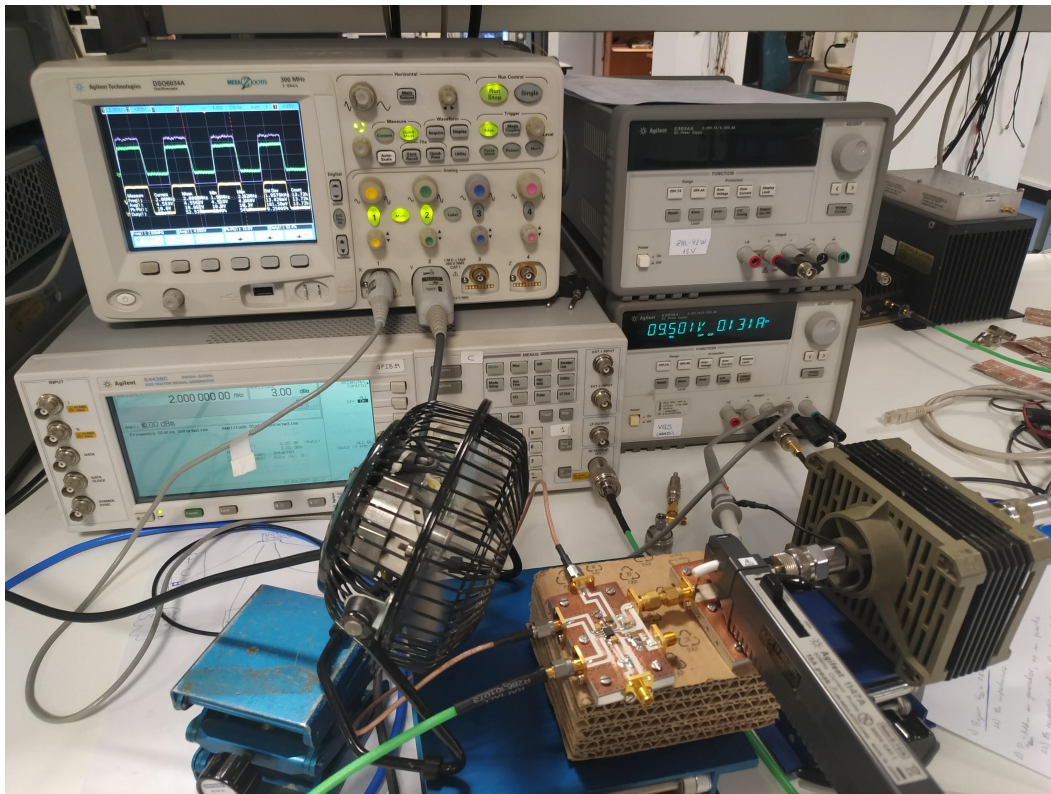


Figura 6.2: Banco de medidas para comprobar el rendimiento del Driver **EL7156**

Después se necesita crear un nuevo PCB que combine ambos sistemas. El objetivo de esta nueva placa es minimizar el rizado producido en los instantes de conmutación del driver. Si este tipo de driver no se conecta lo más cerca posible del terminal de puerta, se producen corrientes remanentes en la línea que producen un efecto de sobre-disparo (*overshooting*) indeseado, que en nuestro caso el pico llegaba a casi **10 V** por encima del nivel alto del pulso. El diseño en AutoCAD de la nueva placa conjunta se puede ver en la **Figura 6.3**, mientras que en la **Figura 6.4** se muestra el circuito implementado.

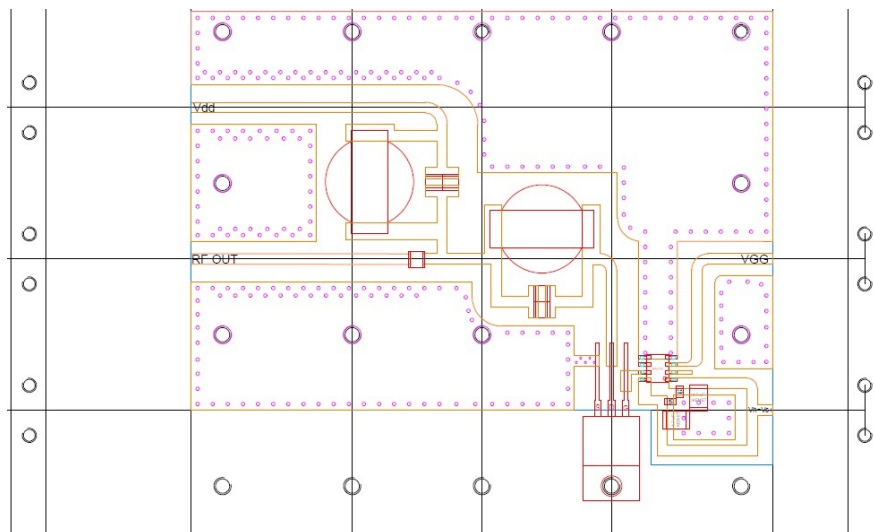


Figura 6.3: Diseño autocad de la placa conjunta Driver + Transistor

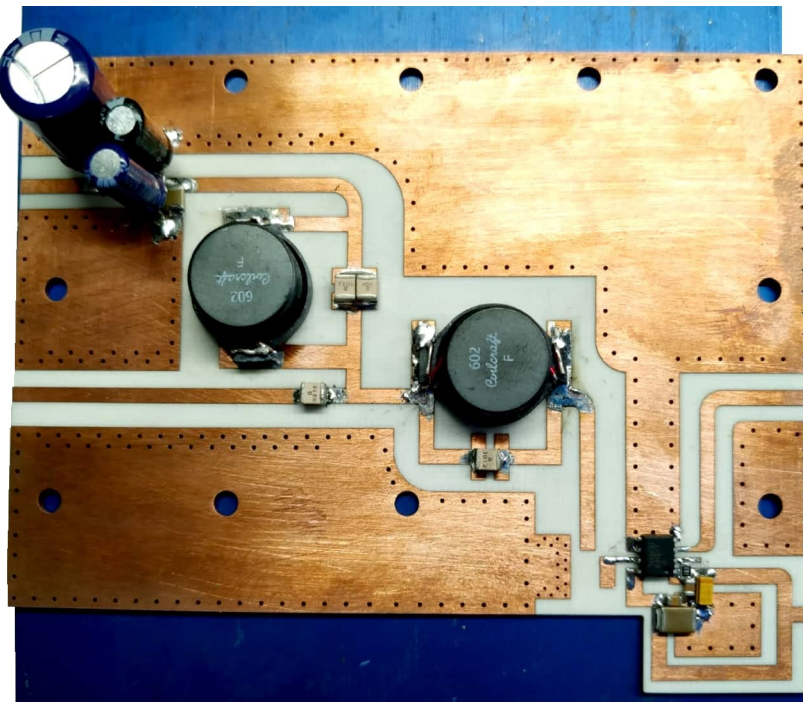


Figura 6.4: Prototipo para la integración conjunta del driver **EL7156** y el MOSFET **IRF510**

Lamentablemente debido a los problemas ocasionados por la pandemia del COVID-19, no fue posible realizar las medidas para comprobar si esta modificación mejora o no el rendimiento del amplificador. Por esta razón, esta sección queda pendiente para futuros proyectos.

ANEXO

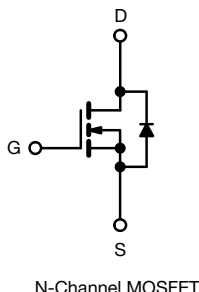
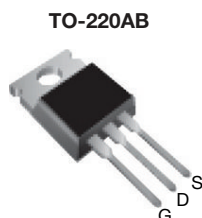


ANEXO 1: Transistor MOSFET IRF510

Power MOSFET

PRODUCT SUMMARY

V_{DS} (V)	100	
$R_{DS(on)}$ (Ω)	$V_{GS} = 10\text{ V}$	0.54
Q_g max. (nC)	8.3	
Q_{gs} (nC)	2.3	
Q_{gd} (nC)	3.8	
Configuration	Single	



FEATURES

- Dynamic dV/dt rating
- Repetitive avalanche rated
- 175 °C operating temperature
- Fast switching
- Ease of paralleling
- Simple drive requirements
- Material categorization: for definitions of compliance please see www.vishay.com/doc?99912

Note

* This datasheet provides information about parts that are RoHS-compliant and / or parts that are non-RoHS-compliant. For example, parts with lead (Pb) terminations are not RoHS-compliant. Please see the information / tables in this datasheet for details.

DESCRIPTION

Third generation power MOSFETs from Vishay provide the designer with the best combination of fast switching, ruggedized device design, low on-resistance and cost-effectiveness.

The TO-220AB package is universally preferred for all commercial-industrial applications at power dissipation levels to approximately 50 W. The low thermal resistance and low package cost of the TO-220AB contribute to its wide acceptance throughout the industry.

ORDERING INFORMATION

Package	TO-220AB
Lead (Pb)-free	IRF510PbF SiHF510-E3
SnPb	IRF510 SiHF510

ABSOLUTE MAXIMUM RATINGS ($T_C = 25\text{ }^{\circ}\text{C}$, unless otherwise noted)

PARAMETER	SYMBOL	LIMIT	UNIT
Drain-Source Voltage	V_{DS}	100	V
Gate-Source Voltage	V_{GS}	± 20	
Continuous Drain Current	I_D	$T_C = 25\text{ }^{\circ}\text{C}$	A
		$T_C = 100\text{ }^{\circ}\text{C}$	
Pulsed Drain Current ^a	I_{DM}	20	
Linear Derating Factor		0.29	W/ $^{\circ}\text{C}$
Single Pulse Avalanche Energy ^b	E_{AS}	75	mJ
Repetitive Avalanche Current ^a	I_{AR}	5.6	A
Repetitive Avalanche Energy ^a	E_{AR}	4.3	mJ
Maximum Power Dissipation	P_D	43	W
Peak Diode Recovery dV/dt ^c	dV/dt	5.5	V/ns
Operating Junction and Storage Temperature Range	T_J, T_{stg}	-55 to +175	$^{\circ}\text{C}$
Soldering Recommendations (Peak temperature) ^d	for 10 s	300	
Mounting Torque	6-32 or M3 screw	10	lbf · in
		1.1	N · m

Notes

- Repetitive rating; pulse width limited by maximum junction temperature (see fig. 11).
- $V_{DD} = 25\text{ V}$, starting $T_J = 25\text{ }^{\circ}\text{C}$, $L = 4.8\text{ mH}$, $R_g = 25\text{ }\Omega$, $I_{AS} = 5.6\text{ A}$ (see fig. 12).
- $I_{SD} \leq 5.6\text{ A}$, $dI/dt \leq 75\text{ A}/\mu\text{s}$, $V_{DD} \leq V_{DS}$, $T_J \leq 175\text{ }^{\circ}\text{C}$.
- 1.6 mm from case.

THERMAL RESISTANCE RATINGS

PARAMETER	SYMBOL	TYP.	MAX.	UNIT
Maximum Junction-to-Ambient	R_{thJA}	-	62	°C/W
Case-to-Sink, Flat, Greased Surface	R_{thCS}	0.50	-	
Maximum Junction-to-Case (Drain)	R_{thJC}	-	3.5	

SPECIFICATIONS ($T_J = 25\text{ }^{\circ}\text{C}$, unless otherwise noted)

PARAMETER	SYMBOL	TEST CONDITIONS		MIN.	TYP.	MAX.	UNIT
Static							
Drain-Source Breakdown Voltage	V _{DS}	V _{GS} = 0 V, I _D = 250 μA		100	-	-	V
V _{DS} Temperature Coefficient	ΔV _{DS} /T _J	Reference to 25 °C, I _D = 1 mA		-	0.12	-	V/°C
Gate-Source Threshold Voltage	V _{GS(th)}	V _{DS} = V _{GS} , I _D = 250 μA		2.0	-	4.0	V
Gate-Source Leakage	I _{GSS}	V _{GS} = ± 20 V		-	-	± 100	nA
Zero Gate Voltage Drain Current	I _{DSS}	V _{DS} = 100 V, V _{GS} = 0 V		-	-	25	μA
		V _{DS} = 80 V, V _{GS} = 0 V, T _J = 150 °C		-	-	250	
Drain-Source On-State Resistance	R _{DS(on)}	V _{GS} = 10 V	I _D =3.4 A ^b	-	-	0.54	Ω
Forward Transconductance	g _{fs}	V _{DS} = 50 V, I _D = 3.4 A ^b		1.3	-	-	S
Dynamic							
Input Capacitance	C _{iss}	V _{GS} = 0 V, V _{DS} = 25 V, f = 1.0 MHz, see fig. 5		-	180	-	pF
Output Capacitance	C _{oss}			-	81	-	
Reverse Transfer Capacitance	C _{rss}			-	15	-	
Total Gate Charge	Q _g	V _{GS} = 10 V	I _D = 5.6 A, V _{DS} = 80 V	-	-	8.3	nC
Gate-Source Charge	Q _{gs}		V _{DS} = 10 V,	-	-	2.3	
Gate-Drain Charge	Q _{gd}		see fig. 6 and fig. 13 ^b	-	-	3.8	
Turn-On Delay Time	t _{d(on)}	V _{DD} = 50 V, I _D = 5.6 A R _g = 24 Ω, R _D = 8.4 Ω, see fig. 10 ^b		-	6.9	-	ns
Rise Time	t _r			-	16	-	
Turn-Off Delay Time	t _{d(off)}			-	15	-	
Fall Time	t _f			-	9.4	-	
Internal Drain Inductance	L _D	Between lead, 6 mm (0.25") from package and center of die contact		-	4.5	-	nH
Internal Source Inductance	L _S			-	7.5	-	
Drain-Source Body Diode Characteristics							
Continuous Source-Drain Diode Current	I _S	MOSFET symbol showing the integral reverse p - n junction diode		-	-	5.6	A
Pulsed Diode Forward Current ^a	I _{SM}			-	-	20	
Body Diode Voltage	V _{SD}	T _J = 25 °C, I _S = 5.6 A, V _{GS} = 0 V ^b		-	-	2.5	V
Body Diode Reverse Recovery Time	t _{rr}	T _J = 25 °C, I _F = 5.6 A, dI/dt = 100 A/μs ^b		-	100	200	ns
Body Diode Reverse Recovery Charge	Q _{rr}			-	0.44	0.88	μC
Forward Turn-On Time	t _{on}	Intrinsic turn-on time is negligible (turn-on is dominated by L _S and L _D)					

Notes

- a. Repetitive rating; pulse width limited by maximum junction temperature (see fig. 11).
b. Pulse width $\leq 300\text{ }\mu\text{s}$; duty cycle $\leq 2\%$.

TYPICAL CHARACTERISTICS (25 °C, unless otherwise noted)

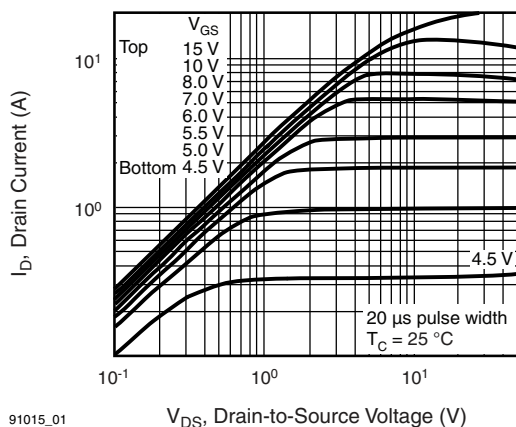


Fig. 1 - Typical Output Characteristics, $T_C = 25\text{ °C}$

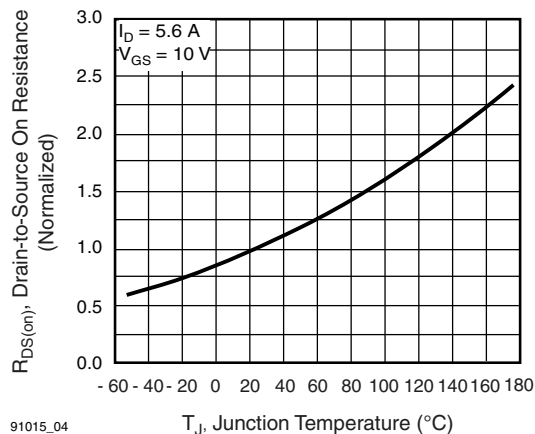


Fig. 4 - Normalized On-Resistance vs. Temperature

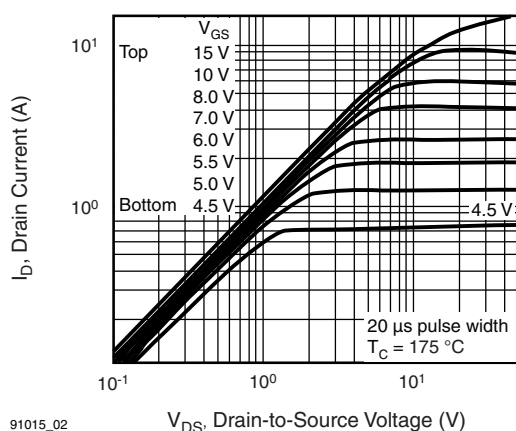


Fig. 2 - Typical Output Characteristics, $T_C = 175\text{ °C}$

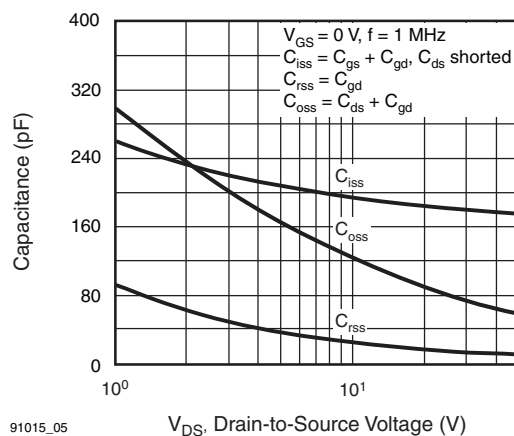


Fig. 5 - Typical Capacitance vs. Drain-to-Source Voltage

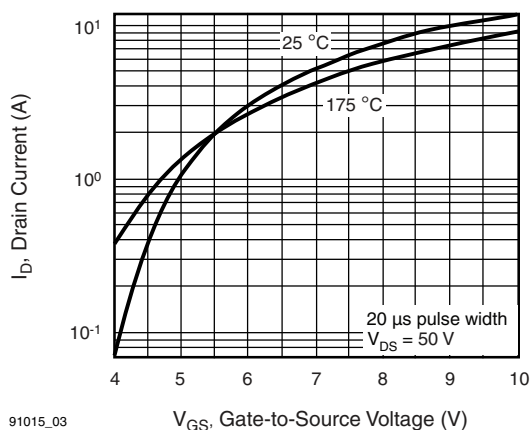


Fig. 3 - Typical Transfer Characteristics

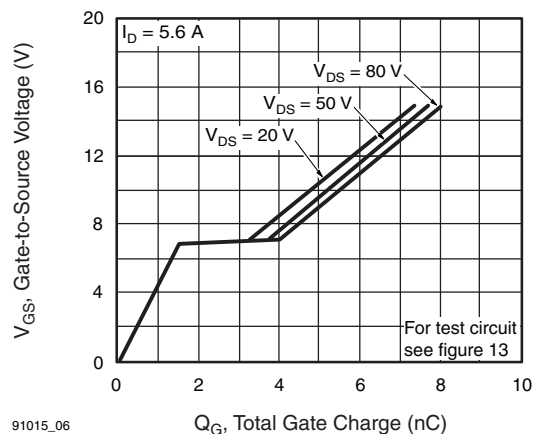


Fig. 6 - Typical Gate Charge vs. Gate-to-Source Voltage

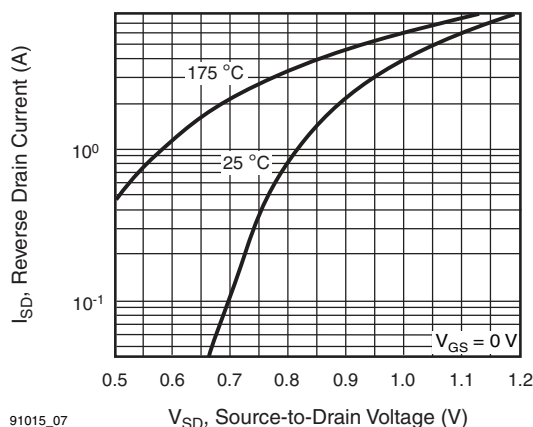


Fig. 7 - Typical Source-Drain Diode Forward Voltage

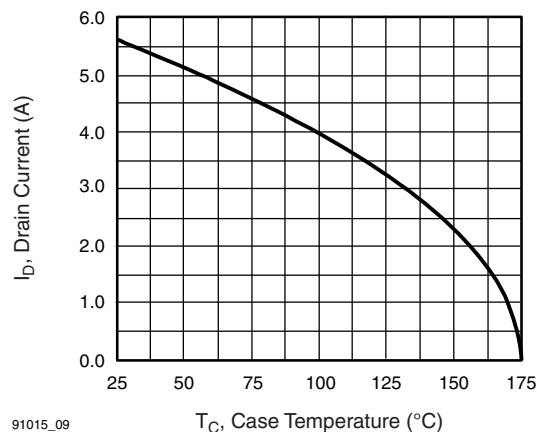


Fig. 9 - Maximum Drain Current vs. Case Temperature

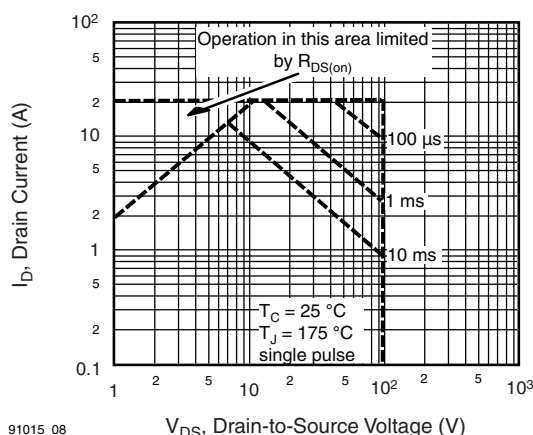


Fig. 8 - Maximum Safe Operating Area

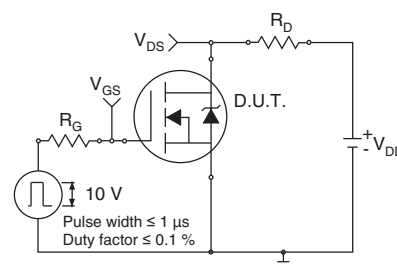


Fig. 10a - Switching Time Test Circuit

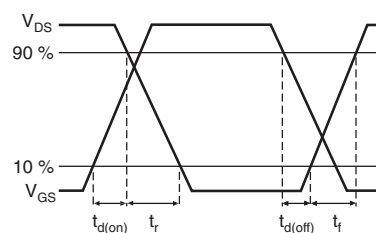


Fig. 10b - Switching Time Waveforms

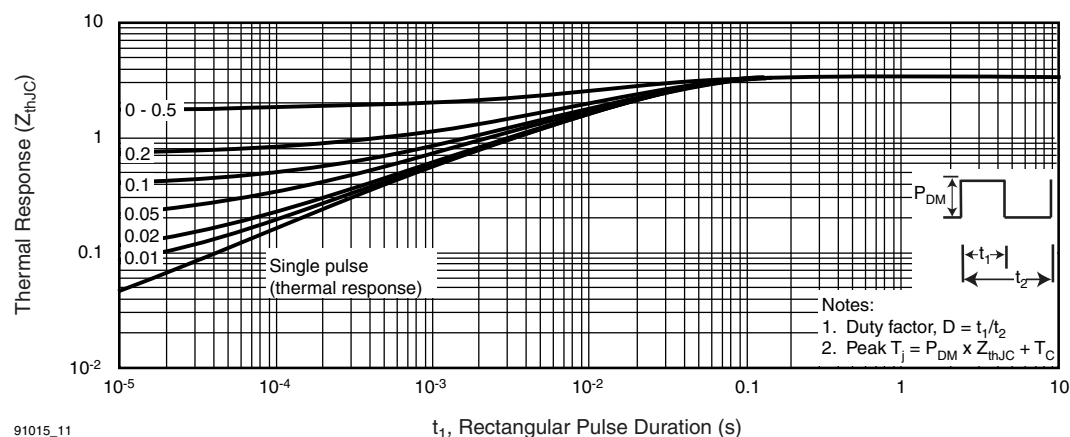


Fig. 11 - Maximum Effective Transient Thermal Impedance, Junction-to-Case

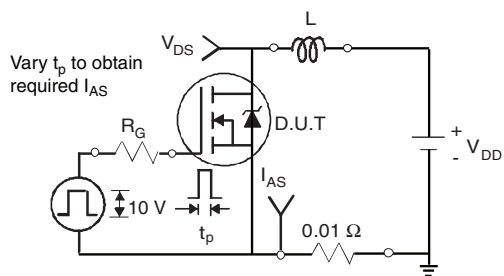


Fig. 12a - Unclamped Inductive Test Circuit

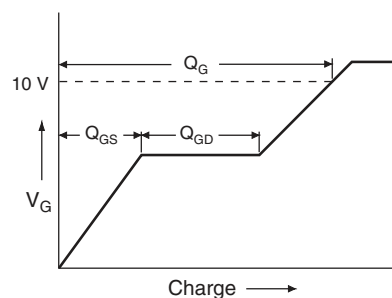


Fig. 13a - Basic Gate Charge Waveform

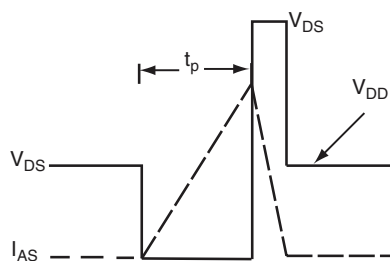


Fig. 12b - Unclamped Inductive Waveforms

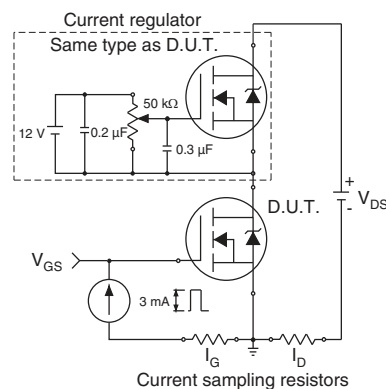
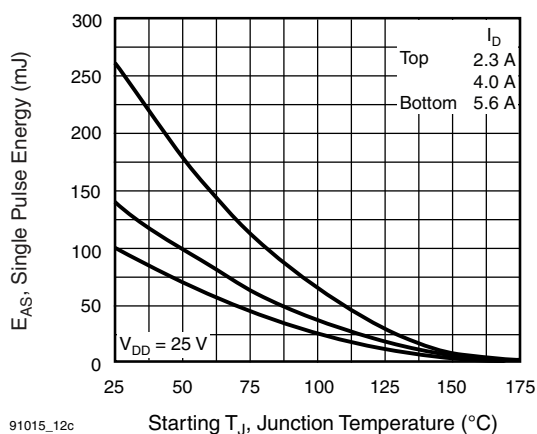
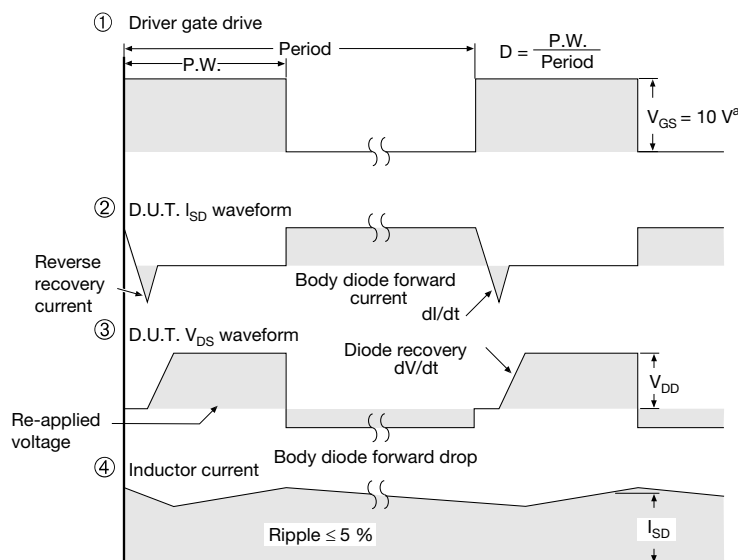
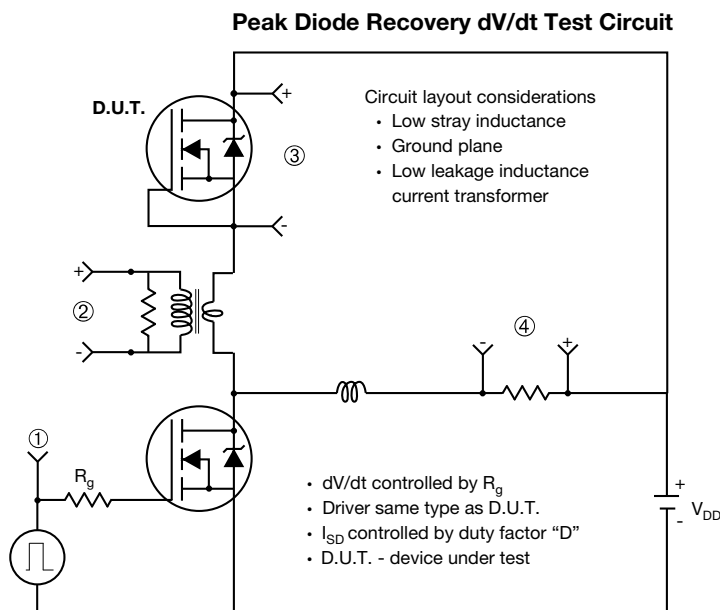


Fig. 13b - Gate Charge Test Circuit



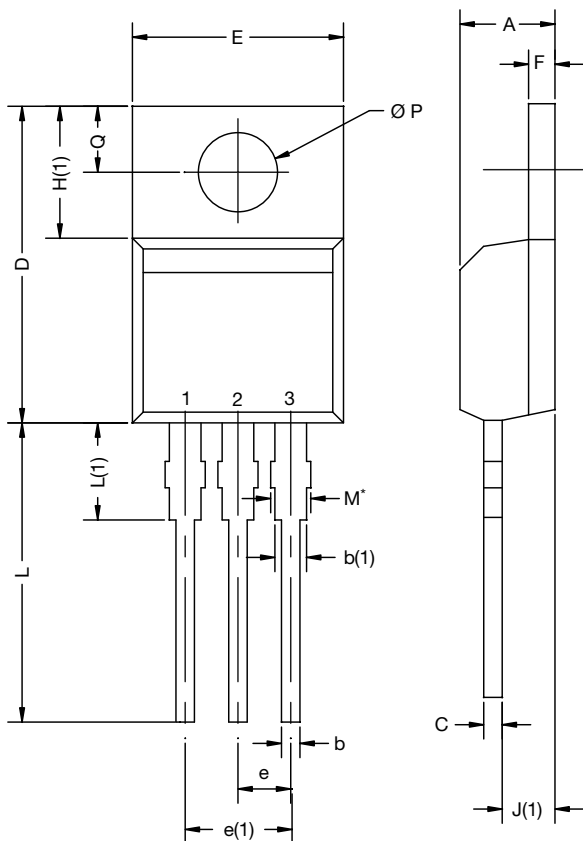
91015_12c

Fig. 12c - Maximum Avalanche Energy vs. Drain Current


Fig. 14 - For N-Channel

Vishay Siliconix maintains worldwide manufacturing capability. Products may be manufactured at one of several qualified locations. Reliability data for Silicon Technology and Package Reliability represent a composite of all qualified locations. For related documents such as package/tape drawings, part marking, and reliability data, see www.vishay.com/ppg?91015.

TO-220-1

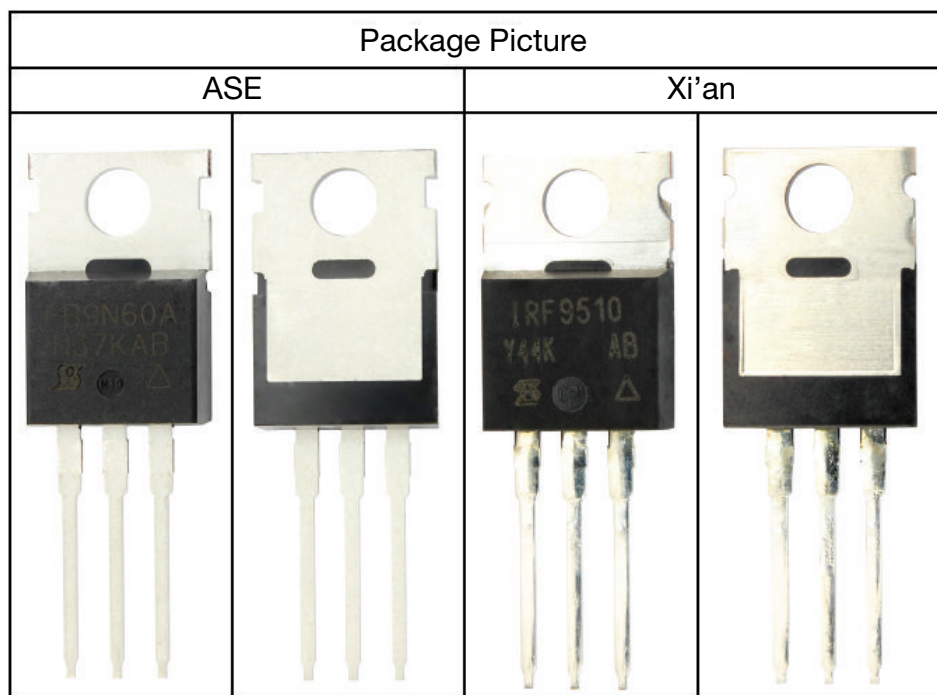


DIM.	MILLIMETERS		INCHES	
	MIN.	MAX.	MIN.	MAX.
A	4.24	4.65	0.167	0.183
b	0.69	1.02	0.027	0.040
b(1)	1.14	1.78	0.045	0.070
c	0.36	0.61	0.014	0.024
D	14.33	15.85	0.564	0.624
E	9.96	10.52	0.392	0.414
e	2.41	2.67	0.095	0.105
e(1)	4.88	5.28	0.192	0.208
F	1.14	1.40	0.045	0.055
H(1)	6.10	6.71	0.240	0.264
J(1)	2.41	2.92	0.095	0.115
L	13.36	14.40	0.526	0.567
L(1)	3.33	4.04	0.131	0.159
Ø P	3.53	3.94	0.139	0.155
Q	2.54	3.00	0.100	0.118

ECN: X15-0364-Rev. C, 14-Dec-15
DWG: 6031

Note

- M* = 0.052 inches to 0.064 inches (dimension including protrusion), heatsink hole for HVM



Disclaimer

ALL PRODUCT, PRODUCT SPECIFICATIONS AND DATA ARE SUBJECT TO CHANGE WITHOUT NOTICE TO IMPROVE RELIABILITY, FUNCTION OR DESIGN OR OTHERWISE.

Vishay Intertechnology, Inc., its affiliates, agents, and employees, and all persons acting on its or their behalf (collectively, "Vishay"), disclaim any and all liability for any errors, inaccuracies or incompleteness contained in any datasheet or in any other disclosure relating to any product.

Vishay makes no warranty, representation or guarantee regarding the suitability of the products for any particular purpose or the continuing production of any product. To the maximum extent permitted by applicable law, Vishay disclaims (i) any and all liability arising out of the application or use of any product, (ii) any and all liability, including without limitation special, consequential or incidental damages, and (iii) any and all implied warranties, including warranties of fitness for particular purpose, non-infringement and merchantability.

Statements regarding the suitability of products for certain types of applications are based on Vishay's knowledge of typical requirements that are often placed on Vishay products in generic applications. Such statements are not binding statements about the suitability of products for a particular application. It is the customer's responsibility to validate that a particular product with the properties described in the product specification is suitable for use in a particular application. Parameters provided in datasheets and / or specifications may vary in different applications and performance may vary over time. All operating parameters, including typical parameters, must be validated for each customer application by the customer's technical experts. Product specifications do not expand or otherwise modify Vishay's terms and conditions of purchase, including but not limited to the warranty expressed therein.

Except as expressly indicated in writing, Vishay products are not designed for use in medical, life-saving, or life-sustaining applications or for any other application in which the failure of the Vishay product could result in personal injury or death. Customers using or selling Vishay products not expressly indicated for use in such applications do so at their own risk. Please contact authorized Vishay personnel to obtain written terms and conditions regarding products designed for such applications.

No license, express or implied, by estoppel or otherwise, to any intellectual property rights is granted by this document or by any conduct of Vishay. Product names and markings noted herein may be trademarks of their respective owners.



ANEXO 2: MFJ VERSA TUNER V

MFJ

MFJ VersaTuner V

Model MFJ-989D



Requires 9V Battery or 12V DC Source for Meter Operation

INSTRUCTION MANUAL

CAUTION: Read All Instructions Before Operating Equipment

MFJ ENTERPRISES, INC.

300 Industrial Park Road
Starkville, MS 39759 USA
Tel: 662-323-5869 Fax: 662-323-6551

DISCLAIMER

Information in this manual is designed for **user purposes only** and is ***not*** intended to supersede information contained in customer regulations, technical manuals/documents, positional handbooks, or other official publications. The copy of this manual provided to the customer will ***not*** be updated to reflect current data.

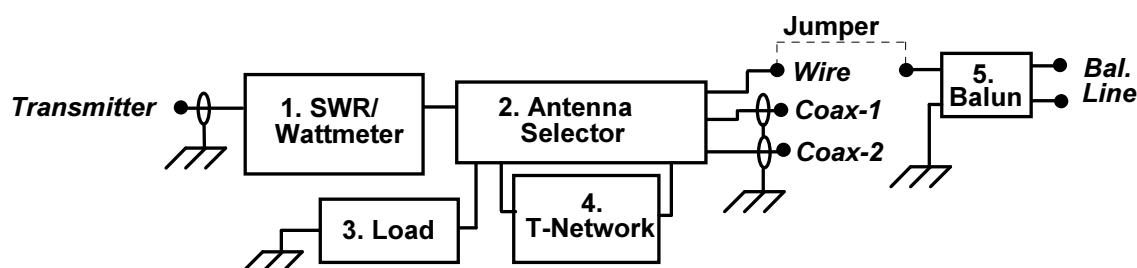
Customers using this manual should report errors or omissions, recommendations for improvements, or other comments to MFJ Enterprises, 300 Industrial Park Road, Starkville, MS 39759. Phone: (662) 323-5869; FAX: (662) 323-6551. Business hours: M-F 8-4:30 CST.

Introduction

Thank you for selecting the MFJ-989D. Over the years, the MFJ-989 has earned an impressive reputation as the world's most popular legal-limit tuner. Now, the "D" model features a number of important upgrades that make it even better. Because of these improvements, you'll enjoy higher efficiency, greater operating convenience, true peak-reading power measurements, extended frequency coverage, plus many more refinements in both design and appearance. Even the cabinet is new, with a nearly indestructible multi-color Lexan front panel and an interior layout that improves component Q and reduces losses. Top to bottom, the Versa Tuner-V has evolved into a truly superior piece of equipment built to deliver years of faithful service.

Circuit Overview

The MFJ-989D Versa-Tuner V incorporates five highly useful stand-alone station accessories into a single package. The block diagram below shows how these five building blocks are organized:



1.) **SWR / Wattmeter:** Dual-range (300W/3kW) power meter features precision cross-needle movements with LED illumination, a compensated directional coupler, and dual detectors for measuring average and instantaneous-peak power. Circuit is identical to our MFJ-815C *TrueActive* (TM) stand-alone meter.

2.) **Antenna Selector Switch:** Heavy-duty ceramic switch with silver-plated contacts and six positions for routing a variety of loads to your transmitter or amplifier.

3.) **Dummy Load:** Precision non-inductive 50-Ohm load resistor, convection cooled and rated for 300 Watts dissipation (same as the MFJ-260C Dummy Load).

4.) **Legal-Limit Tuner:** MFJ's proven T-network features 500-pF wide-spaced air-variable capacitors plus our unique 24-uH *AirCore* (TM) rotary inductor for continuous coverage of the HF spectrum. These rugged components allow you to match virtually any antenna load you're likely to encounter.

5.) **1:1 Balun:** Features two massive 2.4-inch ferrite cores wound with high-voltage polyethylene wire and terminated to rugged ceramic feed-through posts on the back panel. MFJ's top-of-the-line high-power Guanella current-style balun.

Before attempting to use your MFJ-989D for the first time, we urge you to read through the entire manual. Doing so will help you gain familiarity with all of the MFJ-989D's many functions and features. You'll also find useful technical information applying to all tuners and solutions for difficult-to-match antennas.

MFJ-989D Specifications

Power Rating:	1500-Watts, SSB/CW
Matching Range:	6.5-3200 Ohms at 1500 Watts input
Configuration:	T-Network with rotary inductor
Meter Range:	300 and 3-kW forward, 60 and 600-W reflected
Meter Detection:	Averaged and instantaneous-peak, active-circuit detection
Dummy Load:	50-Ohms non-inductive, 300-W, convection cooled
Antenna Selector:	6-position multi-section heavy-duty ceramic
Balun:	Guanella-style 1:1 current, dual-core 2.4-inch toroid form
External Power	12-vdc, 2.1mm rear-panel jack or internal 9-Volt battery (see text).
Dimensions:	12-7/8" W x 6" High x 11-5/8" D (32.7 x 15.2 x 29.5 cm)
Weight:	9 pounds (4.08 kG)

Power Requirement

The upgraded MFJ-989D requires a power source to run its *SWR/Wattmeter* circuitry. Power may come from one of two sources:

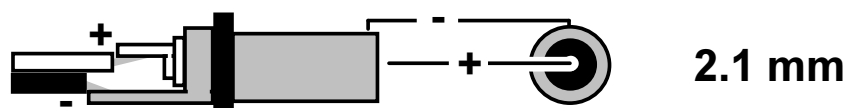
1.) **9-Volt Battery:** To install a 9-volt battery, access the internal holder and snap clip by removing the 12 cabinet screws and lifting off the tuner cover. The holder is mounted on the upper right corner of the front panel. *We strongly recommend installing a battery, even if you intend to use an external power source.* Doing so provides backup voltage to operate the meter and also prevents the battery snap clip from floating loose inside the cabinet where it could contact high RF potentials. If you elect to omit the battery, make sure the snap clip is anchored solidly to the battery holder where it was wedged for shipping.

To extend battery life, the tuner has built-in *RF-sensing* that applies power to the meter electronics only when a transmit signal is applied. After a short period of transmitter inactivity, power is removed automatically.

Important Note: The 9-V battery powers only the meter electronics. It does not power the meter LEDs. You must supply external DC to illuminate the SWR meter.

2.) **12-VDC External Power:** The *Meter Lamp* power jack is located above the *Transmitter* connector on the rear panel. Apply power from any filtered dc wall adapter (MFJ-1312D or equivalent), or use your station's 13.8-Vdc supply. A cord fitted with a 2.1-mm plug is supplied with the tuner for this purpose. If

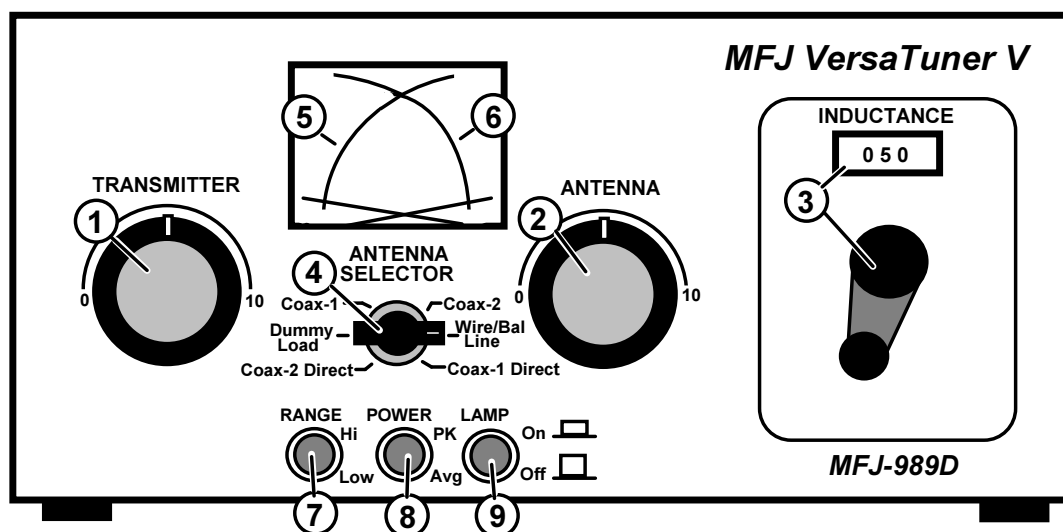
you make your own supply cord, connect +12 volts to the center pin and ground the outer sleeve, as shown below:



Important Note: You don't need to disconnect the battery when using external dc power. It is protected from back-feed and won't be damaged by the other source.

Important Warning: Never connect an ac-voltage or positive-ground source to the Meter Lamp jack or permanent damage may result!

Front Panel Layout



1.) **Transmitter Tuning Capacitor:** Series capacitor on the *Transmitter* side of the T-network. Maximum capacity at 0 knob setting and minimum capacity at 10.*

2. **Antenna Tuning Capacitor:** Series capacitor on the *Antenna* side of the T-network. Maximum capacity at 0 and minimum capacity at 10.*

3. **Rotary Inductor:** Continuously adjustable shunt *Inductor* with maximum inductance at 000 and minimum inductance at 090.*

4. **Antenna Selector:** Routes signals inside the tuner and selects *Antenna*.

5. **Forward Power Scale:** Displays *Forward Power* (300-W or 3-kW scale).

6. **Reflected Power Scale:** Displays *Reflected Power* (60-Watt or 600-Watt scale).

7. **Range HI/LO:** Selects the metering circuit power range (x1, x10).

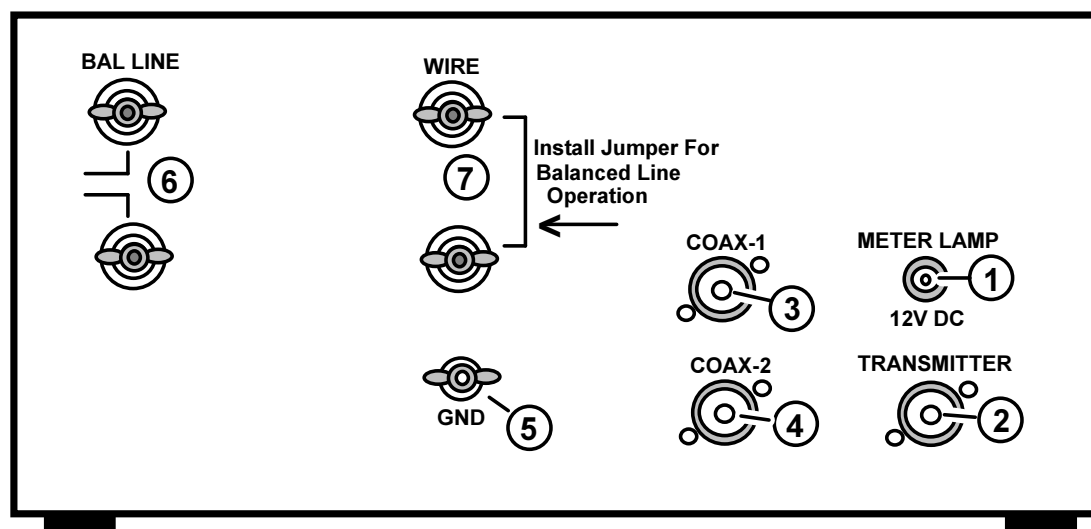
8. **Power PK/AVG:** Selects the meter detection (*Peak* or *Average*).**

9. **Lamp On/Off:** Turns meter's LED lighting on or off.**

NOTE* The control scales track frequency rather than component value. Tuned circuits typically require progressively lower values of L and C as frequency increases.

NOTE** External 12-volt source is required for LED lighting.

Rear Panel Layout



1. **Meter Lamp:** 2.1-mm coaxial power jack accepts 12 vdc to operate the LED meter lamps and the metering circuit (see text)

2. **Transmitter:** Accepts PL-259, connects transceiver or amplifier to tuner.

3. **Coax-1:** Accepts PL-259, connects antenna #1 to tuner routing switch.

4. **Coax-2:** Accepts PL-259, connects antenna #2 to tuner routing switch.

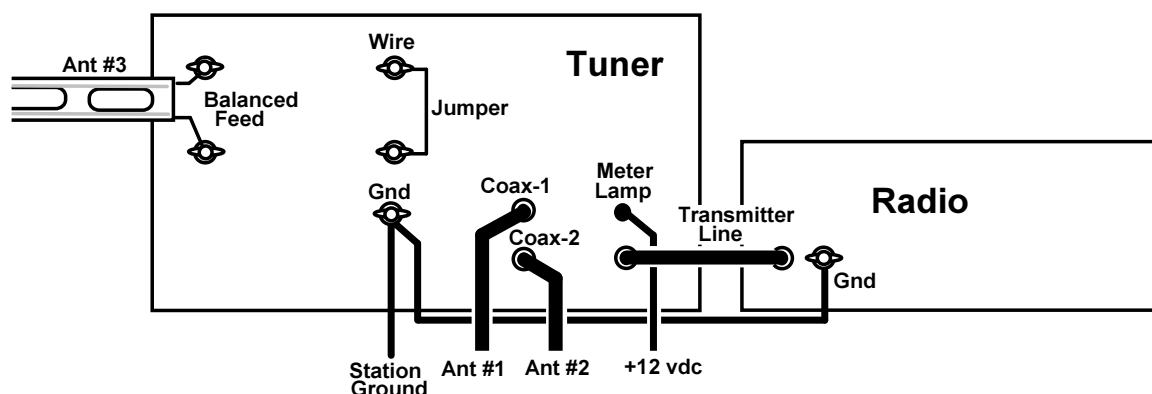
5. **GND:** Chassis ground, connects tuner to station's ground system.

6. **Bal Line:** Antenna side of the 1:1 balun, accepts balanced feedlines.

7. **Wire:** terminal post (*Wire*) accepts single-wire antennas. To feed balanced antennas through the balun, the *Wire* terminal is connected to the terminal post below with a jumper (see text).

Installing the MFJ-989D

The block diagram below shows a typical tuner installation.



Here are some important installation guidelines:

1.) **Tuner Location:** Position the tuner for convenient access to all front panel controls. However, make sure you cannot make accidental contact with RF-energized open-wire lines or longwire lead-ins connected to the rear panel (serious RF burns could result). *Also, never operate the tuner with the cover removed!*

2.) **Transmitter Patch Cable:** Use a short direct connection between your transmitter and the tuner. The cable should be good-quality 50-Ohm stock that is rated for the full amount of power you intend to run. Also, never install a balun between the tuner and transmitter or string ferrite beads on the cable!

3.) **Tuner Grounding:** Connect the tuner chassis directly to your station's ground system. Don't rely on the patch cable to ground the tuner to your radio or amplifier.

4.) **Lightning Protection:** Make provisions to disconnect all antennas from your station in the event of violent weather. Lightning arrestors may reduce damage from nearby strikes, but only disconnection can reduce the odds of damage from a direct hit.

Important Warnings: *Never install the tuner where you could come in contact with exposed open wire lines connected to the rear panel. Also, never operate with the tuner cover removed. Finally, always disconnect all antennas at the first sign of electrical storm activity!*

As previously noted, the MFJ-989D incorporates five very useful station accessories into a single package. Here are operating instructions for each one, beginning with the power meter and SWR bridge.

SWR/Wattmeter

The SWR bridge is configured at the *Transmitter* (or input) side of the tuner and it is always in-line with the transmitter, regardless of the *Antenna Selector* setting. To measure forward and reflected power:

- [] Select a forward *Power* range (*LO* for 300-W or *HI* for 3-kW).
- [] Select *PK* for peak-power readings or *AVG* for average-power readings.
- [] View the *Forward* scale to read incident power.
- [] View the *Reflected* scale to read reverse power.
- [] For SWR, find the red curve closest to where the two meter pointers intersect. The red SWR curves provide a reliable estimate of SWR without the inconvenience of adjusting a sensitivity control to calibrate the meter. Each red line on the meter is marked with a SWR value.

1.) **Power Readings:** For continuous carrier (CW or FM) modes, *Peak* and *Average* power readings should measure virtually the same. For SSB voice, *Peak* readings may measure 3 to 5 times higher than the *Average* power, depending on speech characteristics and the amount of speech processing being used. Two-tone-test *Peak* readings should measure twice the *Average* power readings. Readings taken along the upper two-thirds of the meter scale are typically more accurate than those made along the lower third.

2.) **Measuring Power with SWR:** When measuring transmitter power into a mismatched load indicating reflected power, remember to subtract the *Reflected Power* reading from the *Forward Power* reading: ($P_o = FP - RP$).

3.) **Precision SWR Readings:** To obtain *precise* SWR data using the split meters, write down the *Forward* and *Reflected* power measurements (in Watts) and plug them into the formula shown below:

$$SWR = \frac{1 + \sqrt{\frac{P_r}{P_f}}}{1 - \sqrt{\frac{P_r}{P_f}}}$$

P_r = Reflected Power
P_f = Forward Power

Antenna Selector

The *Antenna Selector* is a heavy-duty six-position RF switch that routes the tuner's *Transmitter* input line as described below:

Coax-1 Direct: Transmit line passes directly to *Coax-1* output.

Coax-2 Direct: Transmit line passes directly to *Coax-2* output.

Dummy Load: Transmit line passes directly to the internal *50-Ohm load*.

Coax-1: Transmit line goes through the T-network to *Coax-1* output.

Coax-2: Transmit line goes through the T-network to *Coax-2* output.

Wire/Bal. Line: Transmit line goes through the T-network to the *Wire* terminal post.

Always check the position of the Antenna Selector before applying RF power! If you fail to do so, you may accidentally dump 1500 Watts into the 300-Watt dummy load with catastrophic results or find yourself trying to adjust the tuner's controls while the network is bypassed! Also, never rotate the Antenna Selector when RF power is being applied! "Hot switching" will cause severe arcing and burning of the switch contacts -- and the sudden load interruption could damage your transmitter.

Important Warning: When operating your tuner, always check the position of the Antenna Selector before applying RF power. Also, never change the Antenna Selector when RF power is applied!

Dummy Load

The tuner's internal dummy load features a precision non-inductive power resistor that maintains low SWR across the entire HF spectrum. The load performs two important functions:

1.) *Normalizing Transmitters To 50-Ohms:* Use the load to pre-tune older transceivers or vintage transmitters with tube-type PA amplifiers to normalize them for 50-Ohm output prior to routing through the T-network.

2.) *Accurately Measuring Transmitter Power:* Use the load to check any radio running 300 Watts or less for true peak-power power or average power output through the tuner's precision wattmeter.

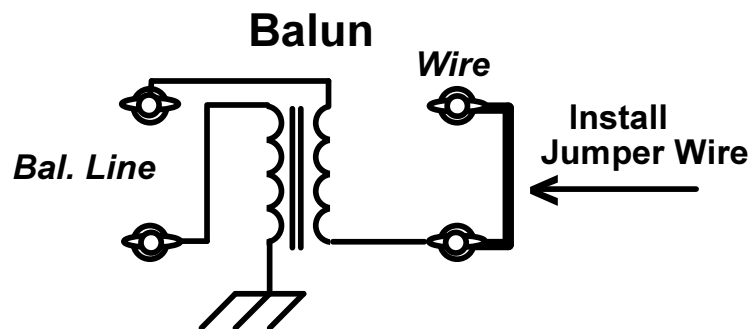
The *Dummy Load* resistor is convection cooled through the bottom of the cabinet and is rated to safely dissipate 300-Watts of applied RF for up to 30-seconds at a time. The minimum cool-down period between power applications is specified at 2-minutes. Longer tune-up durations are possible at lower power levels, but the continuous-duty power rating of the resistor is 25 Watts, so you must adjust the key-down time accordingly.

Never apply power levels exceeding 300-Watts for even short durations. Doing so could permanently alter the resistor's value or catastrophically destroy it. Heat damage to other tuner components could result, as well!

Important Warning: Never tune a high-power linear amplifier into the MFJ-989D Dummy Load or permanent damage will result!

1:1 Balun

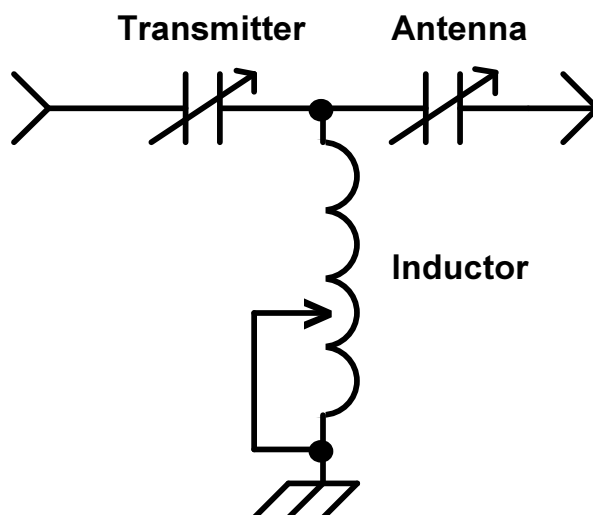
A built-in Guanella-style current balun is used to transition from the tuner's unbalanced *Wire* terminal to the *Bal. Line* output. The balun is wound on two massive 2.4-inch toroid cores with heavy polyethylene-dielectric wire to ensure a high breakdown voltage for handling difficult high-impedance loads. Windings are terminated to ceramic terminal posts mounted on the back panel, with a fourth lead permanently grounded to the chassis (see diagram next page):



To place the balun in line and energize the *Bal. Line* terminals, connect a *Jumper* from the unbalanced *Wire* terminal post to the terminal post directly below it. The jumper-wire path is labeled on back panel for reference. Note that the *T-network* is always in line when the Antenna Selector is switched to the *Wire/Bal. Line* position.

T-Network

1.) *The Network Configuration:* The T-network gets its name from the distinctive shape of the components making it up (shown below):



This network configuration is especially practical for amateur-radio tuners because it can match an unusually wide range of loads into 50-Ohm equipment. The T-configuration using two series capacitors and a shunt inductor belongs to the high-pass filter family and, as such, it does little to suppress transmitter harmonics. However, modern transceivers and amplifiers must meet stringent harmonic suppression requirements on their own to satisfy FCC requirements, so there's little need for high-frequency suppression in the tuner.

2.) *The C-high L-low Rule:* With three tunable elements (C-L-C), the *T-Network* is able to provide a low-SWR match into a 50-Ohms system using many different component value combinations. As a rule of thumb, we always look for a combination using the *largest amount of capacitance* (lower knob settings) in combination with the *smallest amount of inductance* (higher counter setting). This ratio ensures the lowest loss and greatest power handling capability -- with less chance of arcing over. When tuning, it may help to recall the phrase: "See (C) high and look (L) low".

3.) *Mechanical Considerations:* When setting up, always confirm the *Antenna Selector* is on the correct setting and firmly latched in place before applying power. Also, when tuning the rotary inductor, note that its range spans from 000 to approximately 090 on the counter dial. Crank slowly as you approach the end settings to avoid slamming the inductor roller into the stops.

4.) *Applying Power During Adjustment:* If you normally run a high-power amplifier (greater than 100-W), leave it out-of-line and tune the antenna for a 1:1 match using only your station transceiver (or an antenna analyzer).

5.) *Tube-Type Output Stages:* Always pre-tune transceivers or vintage transmitters with a tube-type PA into a 50-Ohm load prior to routing them through the T-network. Then, leave them set where they are (normalized to 50-Ohms) and let the tuner do the matching!

Important Warning: Never apply high power to the MFJ-989D before it has been fully adjusted for minimum SWR. Always tune unknown antenna loads using the least amount of power needed to obtain a useful SWR reading (25 Watts or less).

6.) *Antenna Analyzers:* As an alternative to using a transceiver, you may also use an antenna analyzer to tune an unknown load. Connect the analyzer to the tuner's *Transmitter* connector, set it for the desired frequency, and refer to its SWR display as you adjust the tuner's controls. Using an analyzer eliminates QRM to other stations while you are experimenting to find the best L/C settings.

Step-By-Step Tuning Procedure

Important Warning: Never apply high power during the antenna tuning procedure!

[] Switch the *Antenna Selector* to the desired antenna.

[] Set the SWR Meter's *Range* switch to *AVG* and set the *Power* switch to *LO*.

[] Set the *Antenna* and *Transmitter* capacitors to the appropriate value shown below:

160 M:	0	20 M: 4
80 M:	1	17 M: 6
75 M:	2	15 M: 7
40 M:	3	12 M: 8
30 M:	3-1/2	10 M: 8-1/2

[] Preset *Inductor* to the highest number (090) (least amount of inductance).

[] Apply low power (25-Watts or less)

[] Rotate the *Inductor* knob *counter-clockwise* to add progressively more inductance.

[] Watching *SWR*, adjust *Inductor* for lowest reflected and highest forward Power.

To bring *Reflected Power* readings lower, continue tuning using the following procedure:

[] Readjust *Antenna*, *Inductor*, and *Transmitter* (in that order) for lowest SWR.

[] Repeat as needed, until *Reflected Power* falls as close to zero as you can get it.

If you weren't able to achieve zero *Reflected Power* (1:1 *SWR*), try turning the *Inductor* counter-clockwise to a lower number (adding slightly more inductance). Then, repeat the prescribed tuning sequence (*Antenna* > *Inductor* > *Transmitter*). Try to find the *lowest front panel capacitor settings* that will allow you to obtain minimum SWR.

The chart below shows sample control settings for a MFJ-989D recorded in our lab using 50-Ohm unbalanced and 600-Ohm balanced loads. Your optimum settings will vary somewhat, depending on the characteristics of your particular antenna.

Frequency (MHz)	Transmitter	Inductor Counter	Antenna	Load (Ω)
1.8	0.5	41	0.5	50
1.8	0	11	0	600
2.0	0.5	48	0.5	50
2.0	1	21	0	600
3.5	.5	70	2	50
3.5	5	49	0	600
3.75	1	70	2.5	50
3.75	5.5	50	0	600
4.0	2	72	3	50
4.0	6	52	3	600
7.15	0.5	80	3.5	50
7.15	7.5	69	0	600
10.1	0	79	4.5	50
10.1	8	75	0	600
14.2	3.5	73	5.5	50

Frequency (MHz)	Transmitter	Inductor Counter	Antenna	Load (Ω)
14.2	9	80	0	600
18.1	7	87	8	50
18.1	10	83	0	600
21.2	8	88	8.5	50
21.2	9	85	0	600
24.9	8	89	9	50
24.9	10	86.5	4	600
28.5	8.5	90	9	50
28.5	10	88.5	5	600

Once you've reduced SWR to a minimum, go ahead and advance transmitter power to 100 Watts. The added power should increase the *Reflected Power* meter-scale deflection enough for a touch-up of the *Antenna* and *Transmitter* controls. With the tuner properly adjusted, it is now safe to bring your amplifier on line.

[] Set the meter's *Range* switch to *Hi* (3-kW).

[] Set your amplifier's *Band Switch*, *Tune*, and *Load* controls to the desired frequency.

[] Apply power, peaking the amplifier's *Tune* and *Load* controls for maximum output.

Follow the amplifier manufacturer's prescribed tuning procedure, paying attention to grid or screen current. Once you've optimized tuner settings and peaked the amplifier for maximum output, don't reset the tuner controls. If arcing or component heating occur because of an extreme load condition, reduce transmitter power and explore taking corrective action for your antenna system.

A Word About BIG Amplifiers

Many linear amplifiers are capable of exceeding the 1500-Watt legal power limit -- some delivering 2800 Watts or more! These BIG amplifiers should always be tuned up for their maximum rated output. *However, don't tune them it through the MFJ-989D, or permanent damage to the routing switch and other internal components may result!*

If it becomes necessary use your MFJ-989D in conjunction with a BIG amplifier, *always pre-tune the amplifier for maximum output into an external 50-Ohm dummy load that is completely isolated from the*

MFJ-989D! Then, reduce *exciter* power to bring output *well below 1500-Watts* before connecting to your tuner. After it is connected, you can readjust the exciter while monitoring amplifier's power on the tuner's wattmeter. When running SSB, be sure to use the *SWR / Wattmeter's PK* (peak power) setting for a true readings on voice peaks!

Never tune up a BIG amplifier using low drive as a strategy to limit its output power (except as an early step in the manufacturer's tune-up procedure to reduce component stress). To maintain linearity and proper loading, these amplifiers should always be tuned to full power following the manual's complete tuning procedure. Then, and only then, is it acceptable to reduce drive to drop output power. And, even this strategy may not be foolproof! Most transceivers use ALC voltage to control drive level, and some radios suffer from severe ALC overshoot. ALC overshoot occurs when the radio's ALC circuit responds to sudden amplitude changes too slowly, allowing high-power transients to slip past. If strong enough, these momentary spikes may cause a flashover in the tuner! The best policy is always to match the power rating of your tuner to the power rating of your amplifier.

Tuner Operating Notes

1.) *Tuning Range:* The MFJ-989D uses component values carefully chosen to provide the widest possible tuning range. However, there are limits! If an extreme load condition requires more or less capacitance than the network components can provide, SWR may not be reduced to 1:1. Normally, this isn't a problem, but if the residual SWR is higher than the radio's SWR detection circuitry can handle (typically 2:1), you may need to change the length of the antenna radiator or its feedline in order to bring the load impedance back within the tuner's range. Extreme load conditions may also lead to arcing or component heating in the tuner, so they should always be corrected!

2.) *Tuner Settings:* The "C-high L-low" rule of thumb always applies. Look for the lowest knob settings for the *Transmitter* and *Antenna* controls -- along with the highest *Inductor* counter setting -- when minimizing SWR.

3.) *Inductance-Counter Reset:* If stressed, the *Inductor* counter could slip out of calibration. To correct the problem, first turn *Inductor* fully counter-clockwise until the inductor roller hits the stop. Then, using a stiff piece of buss wire, a small screw driver, or a pencil, push the reset button which is accessed through a hole located to the right of the counter window. This action resets the counter to 000.

4.) *Logging:* It pays to log all three tuner settings along with the frequency and antenna in use for each operating setup you make. Use the blank logging chart provided at the rear of the manual and make a copy. Not only does logging reduce future set up time to a minimum, it also notifies you immediately if something has changed out at the antenna site! Commercial stations keep tuner logs, and with good reason!

Warnings

Here's a recap of some important warnings to keep in mind when operating your tuner:

1.) *Install so RF-energized terminals and wires are not exposed.*

2.) *Never operate the tuner with the cover removed!*

3.) *Never change the Antenna Selector setting while transmitting.*

- 4.) ***Disconnect all antennas from your building during lightning storms.***
- 5.) ***Always tune antennas with low power (25 Watts or less for initial adjustments).***
- 6.) ***Confirm tuner is adjusted for minimum SWR before applying high power.***
- 7.) ***Never exceed the 1500-Watt legal power limit through your tuner!***

In Case Of Difficulty

- 1.) *Tuner Fails To Reduce SWR:* Double-check all connections and repeat the tuning procedure again.
- 2.) *Tuner Arcs:* If arcing occurs at rated power levels, double-check all connections and repeat the tuning procedure. Confirm you are using the *least inductance* (highest number) and the *most capacitance* (lowest number) possible to match the load. If tuner still arcs (especially on 160 Meters), reduce power and check your antenna system for extreme load conditions.
- 3.) *RFI Problems:* Keep radiating wires such as those feeding classic Windoms, long-wires, Ts, or inverted-Ls away from other wiring. To further reduce RFI, run the wire parallel and reasonably close to the station's ground line. Also, use heavily insulated wire wherever possible to prevent arcing!
- 4.) *RF-Grounding:* A good RF ground is essential, especially when using a single-wire feed, because the tuner needs a counterpoise to help it force current into the radiating line. Lacking a good ground, RF has a habit of finding its way into power lines (RFI), audio circuits (RF feedback), *and you* (RF burns). Don't rely on water pipes, short copper rods, or "dc" grounds for a antenna counterpoise. RF grounds work better when spread out over a large area with multiple connections to the equipment ground point. A RF-radial system or multi-wire counterpoise is ideal because it provides a large low resistance mat to reinforce the antenna. If installing a good RF ground isn't possible, it's best to avoid using unbalanced monopole designs that depend on ground reinforcement. Regardless of antenna type, always use whatever resource is available (ground rods, pipes, etc) as a *safety ground* for both you and your equipment.
- 5.) *Skin Effect:* RF and lightning travel on the *surface* of conductors. Braided or woven conductors have relatively high surface resistance to lightning and RF, so ground leads should always have a smooth metallic high-conductivity outer layer with as much surface area as possible.

Important Warning: For operator safety, always install a good earth ground and connect it directly to the case of the MFJ-989D. A terminal post marked GND is provided on the back panel for a secure connection.

Antenna System Hints

- 1.) *Location:* End-fed long-wires should measure at least one quarter-wavelength at their operating frequency. Horizontal dipoles should span at least a half-wavelength and be installed as high and in the clear as possible. Good RF ground systems become especially important when using longwires or other Marconi-style antennas.
- 2.) *The High-Impedance Problem:* Most matching problems involve high-Z loads appearing at the tuner end of the feedline. If you feed a low-impedance antenna with an *odd quarter-wavelength* of line, the load will invert to a high impedance at the far end. And, if you feed a high-impedance antenna with an

even *half-wave* length of line, the load will be repeated at the far end. Either condition can turn a perfectly good radiator into something difficult or impossible to tune. Extreme High-Z loads are "the enemy" because they produce RF-potentials topping several thousand volts to invite insulation breakdown, arcing, and RF heating.

3.) *Correcting Problems:* The following strategies will help you to prevent most matching problems:

[] Never center feed a doublet style multi-band antenna with high-impedance feedline measuring near an odd-multiple of a quarter wave.

[] Never center feed a full-wave antenna with *any* feedline measuring near an even multiple of a half-wave.

[] If the tuner doesn't match one particular band on your multi-band array, try adding or subtracting 1/8-wave of feedline (as measured on the dysfunctional band).

[] Never try to load a G5RV or a center-fed dipole on any band below its half-wave design frequency.

[] To operate a 80 meter dipole on 160 meters, it's best to short the feed conductors at the tuner and load it as a long-wire or "T" against the station ground. When fed conventionally, this antenna will be extremely reactive with only a few ohms of feed-point resistance. In other words, it will be nearly impossible to match.

[] When feeding any dipole with high-impedance line, use the approximate lengths shown in the table below. Note that the *worst possible* lengths are also shown:

160-meter dipole:	35-60, 170-195, 210-235 feet	[Avoid 130, 260 ft]
80-meter dipole:	34-40, 90-102, 160-172 feet	[Avoid 66, 135, 190 ft]
40-meter dipole:	42-52, 73-83, 112-123, 145-155 feet	[Avoid 32, 64, 96, 128 ft]

*Some slight trimming or adding of length may be necessary to accommodate the higher bands.

Factory Technical Assistance

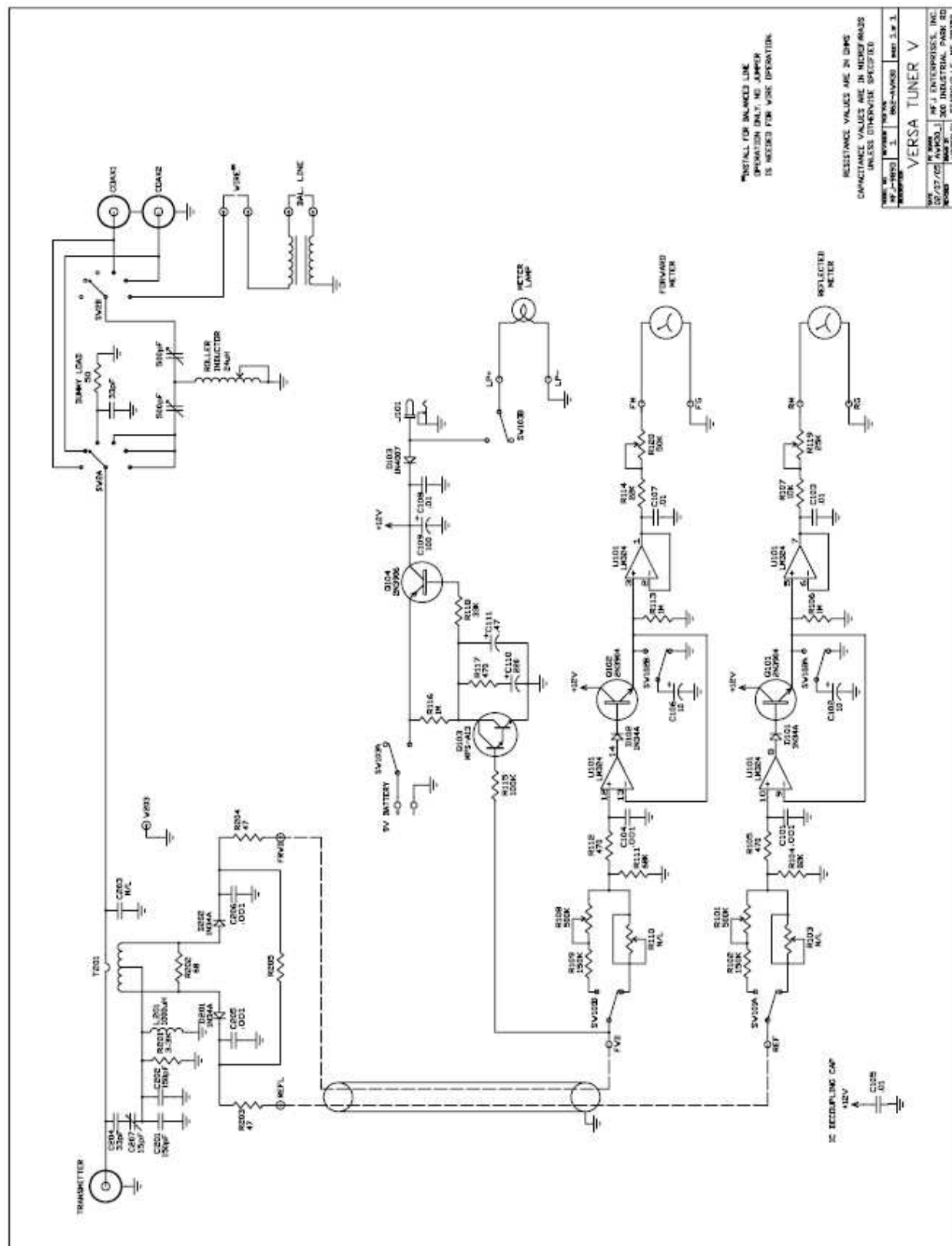
If you have any problem with your MFJ-989D, first check the appropriate section of this manual. If the manual does not reference the problem or succeed in solving it, call (a.) *MFJ Technical Service* at **662-323-0549** or (b.) the *MFJ Factory* at **662-323-5869**. For best service, have the unit, its manual, and a full description of your station setup handy so you can answer any questions the technician may ask. You may also send questions by mail to MFJ Enterprises, INC., 300 Industrial Park Road, Starkville, MS 39759; by Facsimile (FAX) to 662-323-6551; or by email to techinfo@mfjenterprises.com. Send a complete description of your problem, an explanation of exactly how you are using your tuner, and a complete description of your station.

Tuner Log

Use the chart below to log tuner settings for your station. You may want to copy this chart and post it by your tuner.

Frequency	Transmitter	Inductor	Antenna
1.8			
1.8			
2.0			
2.0			
3.5			
3.5			
3.5			
3.75			
3.75			
3.75			
4.0			
4.0			
4.0			
7.15			
7.15			
10.1			
10.1			
14.2			
18.1			
18.1			
21.2			
21.2			
24.9			
28.5			

Schematic



FULL 12 MONTH WARRANTY

MFJ Enterprises, Inc. warrants to the original owner of this product, if manufactured by MFJ Enterprises, Inc. and purchased from an authorized dealer or directly from MFJ Enterprises, Inc. to be free from defects in material and workmanship for a period of 12 months from date of purchase provided the following terms of this warranty are satisfied.

1. The purchaser must retain the dated proof-of-purchase (bill of sale, canceled check, credit card or money order receipt, etc.) describing the product to establish the validity of the warranty claim and submit the original of machine reproduction or such proof of purchase to MFJ Enterprises, Inc. at the time of warranty service. MFJ Enterprises, Inc. shall have the discretion to deny warranty without dated proof-of-purchase. Any evidence of alteration, erasure, or forgery shall be cause to void any and all warranty terms immediately.
2. MFJ Enterprises, Inc. agrees to repair or replace at MFJ's option without charge to the original owner any defective product under warrantee provided the product is returned postage prepaid to MFJ Enterprises, Inc. with a personal check, cashiers check, or money order for **\$7.00** covering postage and handling.
3. MFJ Enterprises, Inc. will supply replacement parts free of charge for any MFJ product under warranty upon request. A dated proof of purchase and a **\$5.00** personal check, cashiers check, or money order must be provided to cover postage and handling.
4. This warranty is **NOT** void for owners who attempt to repair defective units. Technical consultation is available by calling (601) 323-5869.
5. This warranty does not apply to kits sold by or manufactured by MFJ Enterprises, Inc.
6. Wired and tested PC board products are covered by this warranty provided **only the wired and tested PC board product is returned**. Wired and tested PC boards installed in the owner's cabinet or connected to switches, jacks, or cables, etc. sent to MFJ Enterprises, Inc. will be returned at the owner's expense unrepaid.
7. Under no circumstances is MFJ Enterprises, Inc. liable for consequential damages to person or property by the use of any MFJ products.
8. **Out-of-Warranty Service:** MFJ Enterprises, Inc. will repair any out-of-warranty product provided the unit is shipped prepaid. All repaired units will be shipped COD to the owner. Repair charges will be added to the COD fee unless other arrangements are made.
9. This warranty is given in lieu of any other warranty expressed or implied.
10. MFJ Enterprises, Inc. reserves the right to make changes or improvements in design or manufacture without incurring any obligation to install such changes upon any of the products previously manufactured.
11. All MFJ products to be serviced in-warranty or out-of-warranty should be addressed to **MFJ Enterprises, Inc., 300 Industrial Park Road, Starkville, Mississippi 39759, USA** and must be accompanied by a letter describing the problem in detail along with a copy of your dated proof-of-purchase.
12. This warranty gives you specific rights, and you may also have other rights which vary from state to state.



MFJ ENTERPRISES, INC.
300 Industrial Park Road
Starkville, MS 39759

MFJ-989D Manual
Version 2A
Printed In U.S.A.



ANEXO 3: Bias Tee ZFBT-6GW-FT

Bias-Tee

Wideband 0.1 to 6000 MHz

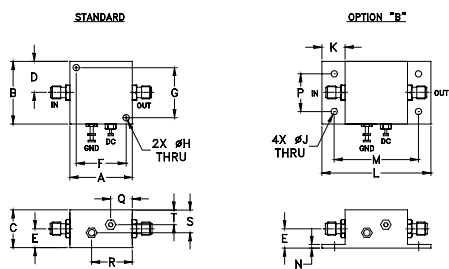
Maximum Ratings

Operating Temperature	-55°C to 100°C
Storage Temperature	-55°C to 100°C
RF Power	30dBm max.
Voltage at DC port	30V max.
Input Current	500mA
DC resistance from DC to RF&DC port	4.5 ohm typ.

Coaxial Connections

RF	in (SMA female)
RF&DC	out (SMA male)
DC	(feed-through pin)
GND	GND

Outline Drawing



Outline Dimensions (inch)

A	B	C	D	E	F	G	H	J	K
1.25	1.25	.75	.63	.36	1.000	1.000	.125	.125	.46
31.75	31.75	19.05	16.00	9.14	25.40	25.40	3.18	3.18	11.68
L	M	N	P	Q	R	S	S	wt.	
2.18	1.688	.06	.750	.50	.80	.45	.29	grams	
55.37	42.88	1.52	19.05	12.70	20.32	11.43	7.37	38	

Features

- wideband, 0.1-6000 MHz
- low insertion loss, 0.6 dB typ
- feed through terminal per DC port

Applications

- biasing amplifiers
- biasing of laser diodes
- biasing of active antennas
- DC return
- DC blocking
- test accessory

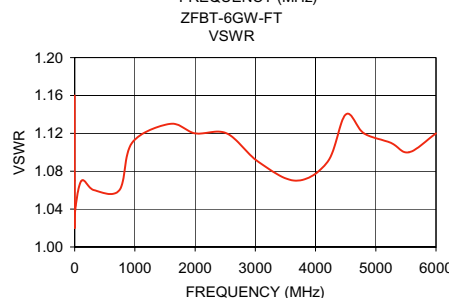
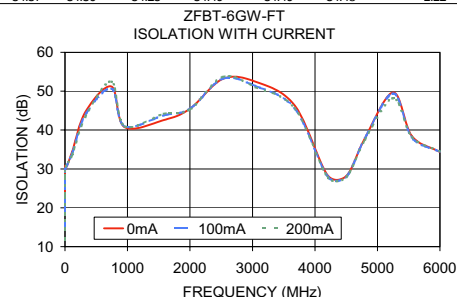
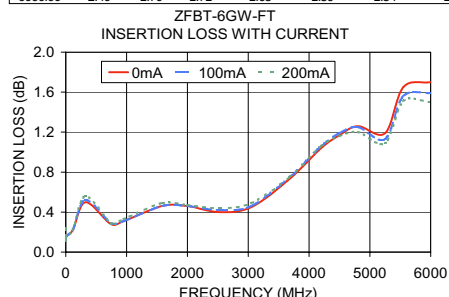
Bias Tee Electrical Specifications

MODEL NO.	FREQ. (MHz)	INSERTION LOSS* (dB)						ISOLATION*(dB) (RF port to DC port) (RF&DC port to DC port)						VSWR** (:1)					
		L		M		U		L		M		U		L		M		U	
		f _l	f _u	Typ.	Max.	Typ.	Max.	Typ.	Min.	Typ.	Min.	Typ.	Min.	Typ.	Max.	Typ.	Max.	Typ.	Max.

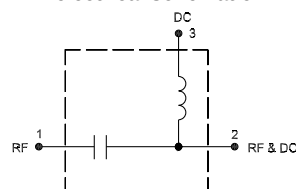
L= low range(f_l to 10 f_l) M=mid range(10 f_l to f_u/2) U=upper range (f_u/2 to f_u)
* Insertion Loss 1 dB Max. and Isolation 7 dB Min. 0.1 to 0.3 MHz
Insertion Loss and Isolation are guaranteed up to 20 dBm-RF power and 200mA DC current.
** VSWR measured with open and short at DC port.

Typical Performance Data

Freq. (MHz)	Pin (dBm)	INSERTION LOSS (dB) with current						ISOLATION (dB) (Pin=-10dBm) with current						VSWR (:1)
		0mA	20mA	50mA	100mA	150mA	200mA	0mA	20mA	50mA	100mA	150mA	200mA	
0.10	19.80	0.17	0.17	0.16	0.17	0.20	0.24	19.46	19.04	17.83	14.58	12.66	11.75	1.16
0.27	19.80	0.13	0.13	0.13	0.14	0.14	0.15	25.86	25.53	24.52	21.43	19.31	18.16	1.07
0.53	19.80	0.12	0.12	0.12	0.11	0.11	0.11	29.17	28.98	28.36	26.18	24.40	23.37	1.04
1.06	19.80	0.13	0.13	0.12	0.11	0.12	0.12	30.81	30.74	30.56	29.62	28.62	27.92	1.02
10.00	18.50	0.16	0.17	0.17	0.16	0.16	0.16	30.06	30.07	30.07	30.20	30.38	30.56	1.04
114.75	19.50	0.22	0.25	0.24	0.22	0.22	0.22	34.45	34.49	34.27	33.99	33.83	33.59	1.07
324.25	19.70	0.50	0.55	0.53	0.52	0.53	0.56	44.65	44.61	44.25	43.90	43.91	43.34	1.06
743.25	18.70	0.28	0.31	0.30	0.29	0.29	0.29	51.19	50.50	50.16	50.65	51.69	52.47	1.06
952.75	18.20	0.31	0.33	0.33	0.31	0.32	0.33	40.75	40.80	40.97	40.97	40.93	40.95	1.11
1581.25	18.00	0.46	0.48	0.47	0.46	0.48	0.49	42.58	42.59	43.94	43.77	44.36	44.17	1.13
2000.25	17.10	0.46	0.48	0.47	0.46	0.46	0.47	45.46	45.57	45.73	45.48	46.14	45.28	1.12
2524.00	14.40	0.40	0.42	0.41	0.42	0.43	0.44	53.15	53.72	52.19	53.17	52.67	53.67	1.12
3047.75	14.20	0.45	0.48	0.47	0.46	0.46	0.49	52.46	52.25	51.55	51.33	51.46	50.99	1.09
3676.25	15.10	0.73	0.74	0.75	0.75	0.75	0.75	46.32	47.19	46.36	45.53	46.19	45.65	1.07
4200.00	17.90	1.04	1.07	1.07	1.06	1.05	1.06	28.42	28.36	28.24	28.14	28.01	27.92	1.09
4502.50	-0.60	1.17	1.19	1.18	1.19	1.17	1.16	28.15	28.10	28.05	27.96	27.84	27.87	1.14
4802.00	-0.70	1.26	1.26	1.27	1.25	1.22	1.20	37.95	38.01	38.19	37.93	37.58	37.51	1.12
5251.75	-1.10	1.19	1.17	1.16	1.13	1.11	1.09	49.68	51.04	49.37	49.37	49.13	48.19	1.11
5550.75	-2.00	1.65	1.63	1.60	1.56	1.54	1.51	38.44	38.56	38.36	38.07	37.85	38.19	1.10
6000.00	-2.40	1.70	1.71	1.65	1.59	1.54	1.50	34.37	34.36	34.23	34.40	34.49	34.48	1.12



electrical schematic



Mini-Circuits®
ISO 9001 ISO 14001 CERTIFIED

P.O. Box 350166, Brooklyn, New York 11235-0003 (718) 934-4500 Fax (718) 332-4661 For detailed performance specs & shopping online see Mini-Circuits web site



The Design Engineers Search Engine Provides ACTUAL Data Instantly From MINI-CIRCUITS At: www.minicircuits.com

RF/IF MICROWAVE COMPONENTS

ALL NEW
minicircuits.com

REV. A
M98898
ZFBT-6GW-FT
DJ/RS/CP
070316

ZFBT-6GW-FT+
ZFBT-6GW-FT



CASE STYLE: Y460

Connectors	Model	Price	Qty.
SMA	ZFBT-6GW-FT(+)	\$89.95	(1-9)
BRACKET (OPTION "B")		\$2.50	(1+)

+ RoHS compliant in accordance
with EU Directive (2002/95/EC)

The +Suffix identifies RoHS Compliance. See our web site
for RoHS Compliance methodologies and qualifications.



ANEXO 4: Kit de bobinas Coilcraft DO5010H

SMT Power Inductors - DO5010H Series



- Irms ratings up to 15 A; saturation currents up to 30 A
- Heavy gauge wire for low DC resistance

Designer's Kit C355 contains 3 of each part

Core material Ferrite

Core and winding loss See www.coilcraft.com/coreloss

Terminations RoHS compliant tin-silver over copper. Other terminations available at additional cost.

Weight 3.2 – 4.0 g

Ambient temperature –40°C to +85°C with Irms current, +85°C to +125°C with derated current

Storage temperature Component: –40°C to +125°C.
Tape and reel packaging: –40°C to +80°C

Resistance to soldering heat Max three 40 second reflows at +260°C, parts cooled to room temperature between cycles

Moisture Sensitivity Level (MSL) 1 (unlimited floor life at <30°C / 85% relative humidity)

Failures in Time (FIT) / Mean Time Between Failures (MTBF)
38 per billion hours / 26,315,789 hours, calculated per Telcordia SR-332

Packaging 250 per 13" reel Plastic tape: 32 mm wide, 0.38 mm thick, 24 mm pocket spacing, 7.8 mm pocket depth

PCB washing Tested to MIL-STD-202 Method 215 plus an additional aqueous wash. See [Doc787_PCB_Washing.pdf](#).

Part Number ¹	Inductance ² ±20% (μH)	DCR max (mOhm)	SRF typ ³ (MHz)	Isat ⁴ (A)	Irms ⁵ (A)
DO5010H-781ML	0.78	2.6	156	30	15
DO5010H-152ML	1.5	4.0	100	25	15
DO5010H-222ML	2.2	6.1	75	20	12
DO5010H-332ML	3.3	8.6	60	17	10
DO5010H-392ML	3.9	10	55	15	9.0
DO5010H-472ML	4.7	14	40	13	8.4
DO5010H-602ML	6.0	17	35	12	7.5
DO5010H-782ML	7.8	18	35	11	7.5
DO5010H-103ML	10	26	28	10	6.0
DO5010H-123ML	12	28	26	8.5	5.2
DO5010H-153ML	15	32	20	8.0	4.4
DO5010H-223ML	22	47	20	7.0	3.5
DO5010H-333ML	33	66	15	5.5	3.0
DO5010H-473ML	47	86	9	4.5	2.6
DO5010H-683ML	68	130	8	3.5	2.3
DO5010H-104ML	100	190	7	3.0	1.8
DO5010H-154ML	150	250	6	2.6	1.5
DO5010H-224ML	220	380	5	2.4	1.2
DO5010H-334ML	330	560	4	1.9	1.0
DO5010H-474ML	470	850	3	1.4	0.82
DO5010H-684ML	680	1100	2.5	1.2	0.72
DO5010H-105ML	1000	1800	2.0	1.0	0.56

1. When ordering, please specify **termination** and **packaging** codes:

DO5010H-105MLD

Termination: L = RoHS compliant tin-silver over copper.

Special order: T = RoHS tin-silver-copper (95.5/4/0.5) or S = non-RoHS tin-lead (63/37).

Packaging: D = 13" machine-ready reel. EIA-481 embossed plastic tape. Quantities less than full reel available: in tape (not machine ready) or with leader and trailer (\$25 charge).

B = Less than full reel. In an effort to simplify our part numbering system, Coilcraft is eliminating the need for multiple packaging codes. When ordering, simply change the last letter of your part number from B to D.

2. Inductance tested at 100 kHz, 0.1 Vrms using an Agilent/HP 4284A LCR meter or equivalent.

3. SRF measured using Agilent/HP 8753D network analyzer.

4. DC current at which the inductance drops 10% (typ) from its value without current.

5. Current that causes a 40°C temperature rise from 25°C ambient.

6. Electrical specifications at 25°C.

Refer to Doc 362 "Soldering Surface Mount Components" before soldering.

Bibliografía

- [1] T. Guardian, “Tsunami of data could consume one fifth of global electricity by 2025,” *Official Webpage of The Guardian*, December 2017. [En línea]. Disponible: <https://www.theguardian.com/environment/2017/dec/11/tsunami-of-data-could-consume-fifth-global-electricity-by-2025>
- [2] “Tsunami of data could consume one fifth of global electricity by 2025,” *Website of Climate Home News*, December 2017. [En línea]. Disponible: <https://www.climatechangenews.com/2017/12/11/tsunami-data-consume-one-fifth-global-electricity-2025/>
- [3] F. H. Raab, “Broadband Class-E Power Amplifier for HF and VHF,” *IEEE MTT-S International Microwave Symposium Digest*, num. 9112371, p. 51–60, Jun 2006. [En línea]. Disponible: <https://ieeexplore.ieee.org/document/4015057>
- [4] G. B. Jinrong Qian, “2.65 MHz High Efficiency Soft-Switching Power Amplifier System,” *30th Annual IEEE Power Electronics Specialists Conference. Record. (Cat. No.99CH36321)*, JUL 1999. [En línea]. Disponible: <https://ieeexplore.ieee.org/abstract/document/789030>
- [5] J. F. D. y David B. Rutledge, “A Low-Cost Class-E Power Amplifier with She-Wave Drive,” *1998 IEEE MTT-S International Microwave Symposium Digest (Cat. No.98CH36192)*, JUN 1998. [En línea]. Disponible: <https://ieeexplore.ieee.org/document/705188>
- [6] J. E. Lilienfeld, Patente No. 1 745 175 (1930), No. 1 877 140 (1932), No. 1 900 018 (1933), publ. U.S. Patents. [En línea]. Disponible: <https://pdfpiw.uspto.gov/.piw?PageNum=0&docid=01745175&IDKey=930B408D1DC0%0D%0A&HomeUrl=http%3A%2F%2Fpatft.uspto.gov%2Fnetacgi%2Fnph-Parser%3FSect1%3DPTO1%2526Sect2%3DHITOFF%2526d%3DPALL%2526p%3D1%2526u%3D%25252Fnethtml%25252FPTO%25252Fsrchnum.htm%2526r%3D1%2526f%3D%2526l%3D50%2526s1%3D1745175.PN.%2526OS%3DPN%2F1745175%2526RS%3DPN%2F1745175>

- [7] O. Heil, Patente No. 439 457 (1935), publ. British Patents.
- [8] J. B. y W. H. Brittain, "The transistor-a semiconductor triode," *Phys. Rev.*, num. 74, pp. 230–231, 1948.
- [9] M. K. Kazimierczuk, "RF Power Amplifiers," *John Wiley & Sons Ltd*, num. 2nd ed., p. 65–303, 2015.
- [10] R. Marante Torres, "DISEÑO DE CIRCUITOS Y ESQUEMAS DE TRANSMISIÓN CON ALTA EFICIENCIA EN TECNOLOGÍA GAN HEMT," *Universidad de Cantabria*, pp. 21–34, 2016. [En línea]. Disponible: <https://repositorio.unican.es/xmlui/handle/10902/8340>
- [11] C. S C, "RF Power Amplifiers for Wireless Communications," *Artech House Books*, vol. 1, pp. 1–31, 1999. [En línea]. Disponible: <https://us.artechhouse.com/Advanced-Techniques-in-RF-Power-Amplifier-Design-P1128.aspx>
- [12] P. J. Baxandall, "Transistor sine-wave LC oscillators, some general considerations and new developments," *Proceedings of the IEE*, num. Vol 106, p. 748–758, 1959.
- [13] M. K. Kazimierczuk y W. Szaraniec, "Class D zero-voltage switching inverter with only one shunt capacitor," *IEE Proceedings, Part B, Electric Power Applications*, num. Vol. 139, pp. 449–456, 1992.
- [14] M. F. K. S. S. M. H. Koizumi, T. Suetsugu y K. Ikeda, "Class DE high-efficiency tuned power amplifier," *IEEE Transactions on Circuits and Systems I: Theory and Applications*, num. Vol. 43, No. 1, p. 51–60, Jan 1996. [En línea]. Disponible: <https://ieeexplore.ieee.org/document/481461>
- [15] A. S. Nathan O. Sokal, "Class E-A new class of high-efficiency tuned single-ended switching power amplifiers," *IEEE Journal of Solid-State Circuits*, num. 3, p. 168–176, Jun 1975.
- [16] K. P. Marian K. Kazimierczuk, "Exact analysis of Class E tuned power amplifier at any Q and switch duty cycle," *IEEE Transactions on Circuits and Systems*, num. Vol. CAS-34, no 2, pp. 149–159, 1987.
- [17] H. Chireix, "High Power Outphasing Amplification," *Proceedings of the I.R.E.*, num. 11, pp. 1370–1392, Nov 1935. [En línea]. Disponible: <https://ieeexplore.ieee.org/document/705188>