

ESCUELA TÉCNICA SUPERIOR DE INGENIEROS
INDUSTRIALES Y DE TELECOMUNICACIÓN

UNIVERSIDAD DE CANTABRIA



Trabajo Fin de Máster

**Estudio y diseño de conversores MMIC para
nuevas aplicaciones TT&C en banda Ka**
(Study and design of MMIC converters for new
TT&C Ka band applications)

Para acceder al Título de

***Máster Universitario en
Ingeniería de Telecomunicación***

Autor: Jesús Ruiz Bolado

Junio - 2019

**MASTER UNIVERSITARIO EN INGENIERÍA DE
TELECOMUNICACIÓN**

CALIFICACIÓN DEL TRABAJO FIN DE MASTER

Realizado por: Jesús Ruiz Bolado

Director del TFM: Amparo Herrera Guardado

Título: “Estudio y diseño de convertidores MMIC para nuevas aplicaciones TT&C en banda Ka”

Title: “Study and design of MMIC converters for new TT&C Ka band applications “

Presentado a examen el día: 26/06/2019

para acceder al Título de

**MASTER UNIVERSITARIO EN INGENIERÍA DE
TELECOMUNICACIÓN**

Composición del Tribunal:

Presidente (Apellidos, Nombre): Adolfo Cobo García

Secretario (Apellidos, Nombre): María Isabel Pontón Lobete

Vocal (Apellidos, Nombre): Olga Conde Portilla

Este Tribunal ha resuelto otorgar la calificación de:

Fdo.: El Presidente

Fdo.: El Secretario

Fdo.: El Vocal

Fdo.: El Director del TFM
(sólo si es distinto del Secretario)

Vº Bº del Subdirector

Trabajo Fin de Máster Nº
(a asignar por Secretaría)

Índice

Agradecimientos	7
Acrónimos	9
Introducción	11
Capítulo 1: Tecnologías en monolíticos y Marco Teórico	13
1.1. Objetivos del trabajo	13
1.2. Semiconductores MMIC	14
1.3. Tecnologías disponibles	15
- D01MH GaAs m-Hemt (metamorphic Hemt) (OMMIC).....	16
- D007IH GaAs m-Hemt (metamorphic Hemt) (OMMIC).....	16
- 45RFsoi (Silicon on insulator) (Global Foundries).....	16
1.4. Tecnología elegida	17
1.5. Criterios Espaciales	17
1.6. Calificación espacial	18
a) Mecánicas.....	18
b) Radiación.....	18
c) Temperatura.....	19
d) Encapsulado.....	19
1.7. Derating	19
1.8. Derating y maximun ratings para la tecnología D01MH	20
1.8.1. Derating para la tecnología D01MH.....	20
1.8.2. Maximun ratings para la tecnología D01MH.....	20
1.9. Especificaciones iniciales	23
1.10. Arquitectura a elegir para el circuito	23
1.10.1. Mezclador en doble celda de Gilbert.....	24
1.10.2. Balun activo en asimétrico.....	25
Capítulo 2: Diseño Eléctrico	27
2.1.1. Estudio DC transistor.....	27
2.2. Diseño Balun	29
2.2.1. Balun de <i>RF</i>	29
2.2.2. Balun de <i>OL</i>	37
2.3. Diseño Splitter	39
2.4. Diseño del Mezclador	43
Capítulo 3: Simulación Electromagnética	51
3.1. Balun de <i>RF</i>	52
3.2. Balun de <i>OL</i>	59

3.3. Splitter	62
3.4. Mezclador	65
3.4.1. Estudio adicional: Respuesta frente desbalance y desfase en la entrada	76
3.5. Simulación conjunta preliminar	78
Capítulo 4: Layout final, conexiones y resultados	81
4.1. Layout final y configuración de pines	81
4.2. Estudio de estabilidad	85
4.3. Resultados finales	88
Capítulo 5: Líneas futuras	93
Capítulo 6: Conclusiones	97
Bibliografía	99

Agradecimientos

Tras varios meses de trabajo puedo por fin dar por terminado este trabajo, y con él una etapa muy importante de mi vida. Pero todo ello no habría sido posible sin la ayuda de muchas personas.

A mi madre, por estar siempre ahí para cualquier cosa que necesitara, y por presionar cuando me quedaba algo más dormido de lo debido. A mi padre, por su apoyo a lo largo del trabajo y su ayuda en la maquetación y redacción del mismo. A mi hermana, cuya personalidad y autenticidad hacen que siempre aspire a ser mejor persona. Y al resto de mi familia, la cual he descuidado un poco debido a este trabajo.

A mis amigos, por todos los ratos que me han permitido despejar. Podría dedicar párrafos enteros a cada uno de ellos, pero ya llega un punto en el que hay que cerrar el trabajo. Sin embargo, sí que me gustaría hacer mención especial a Laura, Alberto y Adrián. Sin ellos la carrera no solo habría sido más dura, sino más vacía. A todos los demás, os debo una dedicatoria más larga en algún otro trabajo, así que de momento lo compensare con una cerveza.

Y por supuesto, muchas gracias a mi tutora, Amparo Herrera, que ha estado siempre para resolverme dudas y devolverme al carril correcto cuando me desviaba demasiado. Y por extensión, gracias a todo el departamento de DICOM y a todos los profesores que he tenido a lo largo de la carrera, los cuales han intentado, a veces exitosamente, introducir conocimientos en mi cabeza.

Muchas gracias a todos, y espero seguir teniéndooos cerca.

Acrónimos

ADS: Advanced Design System

ESA: European Space Agency

ECSS: European Cooperation for Space Standardization

ESCC: European Space Components Coordination

TT&Cs: Telemetry, Tracking & Control

MMIC: Monolithic Microwave Integrated Circuit

HEMT: High Electron Mobility Transistor

mHEMT: metamorphic HEMT

CMOS: Complementary Metal-Oxide-Semiconductor

Si: Silicio

GaAs: Arseniuro de Galio (Galium Arsenide)

SiGe: Silicio-Germanio

GaN: Nitruro de Galio (Galium Nitride)

SiC: Carburo de silicio

InP: Fosfuro de Indio

Soi: Silicon on insulator

DRC: Design Rules Check

TOI: Third Order Intermodulation

IMD: InterModulation Distortion

Introducción

Actualmente la electrónica es una parte muy importante, si no fundamental, de nuestro día a día. Disponemos de ella a todas horas, tanto en nuestro bolsillo como en nuestro trabajo pasando por nuestro entretenimiento, y es por esto por lo que su desarrollo sigue su meteórico ascenso. Dentro de esta electrónica, los circuitos monolíticos, o MMIC (*Monolithic Microwave Integrated Circuit*), son un pilar fundamental, ya que su fácil producción, su pequeño tamaño y el abaratamiento de los costes que ofrecen es lo que ha permitido la extensión de la electrónica hasta el punto que conocemos hoy en día. Su resistencia mecánica e integral los hace también muy útiles en situaciones donde los circuitos se ven sometidos a condiciones extremas.

Son estas propiedades las que han impulsado en gran medida el uso de monolíticos en el ámbito espacial, un campo tecnológico que año tras año demanda componentes más fiables y exigentes y que se ha revelado como un nicho de desarrollo para la investigación civil y militar. Debido a las extremas condiciones del vacío espacial, aquellos circuitos que pretendan ser usados en dichas aplicaciones deben asegurar su correcto funcionamiento dentro de unas restrictivas cotas, lo que condiciona su diseño por completo. Para establecer estos límites de manera oficial y tener un estándar adecuado se tienen organizaciones de estandarización como la ECSS (*European Cooperation for Space Standardization*) y la ESCC (*European Space Components Coordination*). Estas organizaciones también se encargan de evaluar los componentes que quieran poseer la calificación espacial, asegurando de manera oficial su correcta actividad en los estrictos márgenes impuestos.

Estos límites cubren un amplio rango de situaciones, desde cotas a las tensiones y corrientes de trabajo para mejorar su tiempo de vida como consideraciones encargadas de suplir los diversos problemas que traen las condiciones espaciales. Por ejemplo, se ha de cumplir un rango de temperaturas, ya que al contrario que en ámbito atmosférico, las variaciones de temperatura son no solo muy amplias, sino también muy rápidas. Los circuitos también deben poder soportar los altos niveles de radiación que abundan en el espacio. Y mucho antes de entrar en el ámbito cósmico, el circuito debe ser capaz de sobrevivir al despegue, pues las vibraciones las que se ve sometido pueden llegar a destruir el circuito antes incluso de que acabe en órbita.

Todo esto resulta crucial para poder mantener las diversas redes de satélites que cubren nuestro planeta y que nos permiten disfrutar de múltiples servicios y facilidades. Pero aunque la supervivencia de los circuitos embarcados es esencial para ello, todo quedaría en nada si la comunicación con los propios satélites fallara. Por poner un ejemplo, una de las necesidades más típicas y esenciales en la comunicación con satélites es ajustar su posición, ya que simplemente un desplazamiento indeseado de medio metro puede traducirse en graves pérdidas debidas al desalineamiento de las antenas, lo que reduce en gran medida los niveles de señal recibidos distorsionando la comunicación.

Por lo tanto, mantener una comunicación estable y constante con los satélites en órbita se hace fundamental, y un elemento crucial en este ámbito son los *down converter*. Estos elementos son los que permiten bajar en frecuencia las señales transmitidas desde la tierra para que el satélite

pueda procesarla, ya sea para decodificar la información que se encuentra en ella y actuar en consecuencia, o simplemente para regenerarla y repetirla a otra parte de la Tierra o satélite.

En este trabajo se disertará sobre el proceso de diseño de uno de estos *down converter* en tecnología MMIC para banda Ka, dividiéndose en seis capítulos. Primeramente, se hará una introducción teórica donde se presentarán la Calificación Espacial y los *maximun ratings* de la tecnología a utilizar, así como las arquitecturas que se decidieron usar para el diseño del circuito. En el segundo capítulo, se desarrollará el proceso de diseño desde el punto de vista eléctrico, incluyendo un subapartado para cada subcircuito donde se comentarán las dificultades y peculiaridades de cada uno de ellos. En el capítulo 3, se hablará del paso de las simulaciones eléctricas a las electromagnéticas, entrando más en el diseño del *layout* y los problemas que conllevó el pasar al dominio de las simulaciones electromagnéticas. En el siguiente capítulo se expondrán los resultados finales del circuito, haciendo un estudio de estabilidad y mostrando la configuración del chip. Finalmente, en el capítulo 5 se tratarán las posibles líneas futuras para este trabajo, mientras que en el capítulo 6 se extraerán las conclusiones del mismo.

Capítulo 1: Tecnologías monolíticas. Marco teórico

1.1. Objetivos del trabajo

La decisión de realizar este trabajo viene motivada principalmente por dos cuestiones. Hoy en día muchas redes de comunicación hacen uso de satélites regenerativos. Estos satélites lo que hacen es, en términos básicos, recibir la señal, bajarla en frecuencia, regenerarla (es decir, corregir posibles errores a la vez que se aumenta de nuevo su potencia), subirla de nuevo en frecuencia y enviarla al siguiente nodo de la red, sea otro satélite o una estación en tierra.

Actualmente la ESA (*European Space Agency*) hace uso de varios de estos satélites, pero, aunque muchos de sus componentes provienen de empresas y *foundries* europeas, lo cierto es que otros deben ser importados de otros países, siendo un ejemplo de esto los *down converter* en banda Ka. Esto en una situación normal no debería ser un problema, pero en este mundo en el que los intereses comerciales y los mercados se unen de manera tan estrecha con la política, y donde las alianzas entre países pueden variar en función de los últimos desarrollos tecnológicos, es innegable el interés para la ESA de ser autosuficiente y no depender de otras potencias.

Por ello, la ESA, en su búsqueda de mantener una independencia clara respecto a otras potencias, está explorando diversas opciones a la hora de obtener *down converters* en banda Ka haciendo uso de tecnologías europeas. De aquí que una de las bases de este trabajo fuera la necesidad de usar una tecnología propia europea que asegure a la ESA una cierta “fidelidad” respecto a empresas de otras potencias, que puede que, bajo órdenes del gobierno de ese país, dejen de vender los circuitos requeridos por “motivos de seguridad”.

Pero hay otro elemento que también impulsa este trabajo. Debido a las variaciones en los campos gravitatorios del Sol y la Luna, los satélites sufren desviaciones en su velocidad y aceleración, lo que se traduce en modificaciones en su posición y orientación. Como las antenas usadas para comunicarse con los satélites suelen ser de haz estrecho, estas pequeñas variaciones pueden suponer graves variaciones en la potencia recibida. Para evitar estos efectos se tiene el TT&C (*Telemetry, Tracking and Control*), que controla la posición y orientación del satélite a la vez que mantiene ambas fijas mediante correcciones periódicas. De esta manera, se consigue que el satélite tenga sus antenas apuntadas correctamente durante su vida útil.

Actualmente, la mayoría de los sistemas TT&Cs que están en uso trabajan a frecuencias bastante bajas (2 y 4GHz en banda L). Esto en general no supone ningún problema, ya que la carga de datos que se suele requerir para estas funciones es baja. Sin embargo, existen múltiples razones para que interese trabajar a mayores frecuencias, siendo quizás la más interesante el poder dejar libres las bandas inferiores y trabajar únicamente en las bandas frecuenciales superiores. Esto implicaría tanto abrir la opción de darles a las bandas C y Ku otros usos, como poder eliminar toda la sección del satélite que trabaja a esas bandas, reduciendo el tamaño y peso del satélite.

Y aunque hoy en día encontrar *up converters* a frecuencias altas es relativamente fácil, no es así con los *down converters*, y menos aún, como se ha comentado antes, lo es encontrarlos fabricados con tecnologías europeas. Por lo tanto, otra de las razones de este trabajo es explorar la opción de *down converters* a alta frecuencia para su uso en TT&Cs.

En resumen, lo que se busca es explorar la opción de desarrollar *down converters* haciendo uso de tecnologías de *foundries* en banda Ka para su uso en satélites regenerativos y en TT&Cs, observando además la posibilidad de desarrollar TT&Cs a frecuencias de trabajo más altas. De esta manera se quiere confirmar que, si se pueden diseñar *down converters* a estas frecuencias, será aún más fácil diseñarles a otras bandas más bajas.

1.2. Semiconductores MMIC

La primera elección que se ha de tomar a la hora de diseñar un circuito monolítico es que tecnología se usará para crear el chip. Esta elección tendrá consecuencias directas más adelante a la hora de qué proceso de *foundry* se necesitará.

El principal factor a concretar es, como no, el material en el que se realizará el sustrato, ya que las propiedades de cada semiconductor condicionan el comportamiento final del MMIC. La movilidad eléctrica y la velocidad pico en el semiconductor dopado determinan como de rápidos podrán responder los electrones a fluctuaciones rápidas de campos eléctricos, lo que a su vez define su respuesta en frecuencia. Así mismo, el gap de energía fija la tensión de ruptura del transistor, lo que establece un límite en el manejo de potencia del mismo. Por otro lado, la resistividad del sustrato semiconductor también posee un importante efecto en el circuito, ya que determina las pérdidas y el factor Q de los componentes pasivos que se creen en su superficie.

A continuación, se muestran algunos de los sustratos más utilizados hoy en día, explicando brevemente sus usos y características más destacados.

a) *Si* (silicio): Si algo caracteriza al sustrato de silicio es su madurez. Sus buenas características le hacen predominante en aplicaciones de baja potencia en *RF* y frecuencias menores, así como en aplicaciones con múltiples señales. El desarrollo de transistores de *SiGe* está permitiendo que se puedan realizar circuitos con un sustrato de Si en bandas de microondas.

b) *GaAs* (arseniuro de galio): Donde el Silicio se usa en frecuencias hasta la *RF*, el GaAs se usa desde microondas a ondas milimétricas. Este sustrato es uno de los más usados y extendidos. Su buena respuesta en ruido le hace muy útil para el desarrollo de LNAs, dominando este campo, sin dejar de lado el de los amplificadores de potencia, mezcladores y pasivos. [2]

c) *SiGe* (silicio - germanio): Técnicamente no es un sustrato en sí, ya que en realidad es un sustrato de silicio con una capa epitaxial de *SiGe*, que permite una movilidad de electrones mayor en los transistores. Por lo tanto, los beneficios y desventajas son en gran parte los mismos del *Si*, aunque la movilidad extra permite mejorar la figura de ruido, la ganancia y el rango de frecuencias hasta aproximadamente los 40GHz.

d) *GaN* (nitruro de galio): Una tecnología relativamente nueva, su amplio gap de energía lo hacen más útil en aplicaciones de alta potencia y/o temperatura que otros semiconductores,

concretamente en el campo de frecuencias milimétricas. Sin embargo, su figura de ruido deja bastante que desear respecto a otros sustratos.

f) *SiC* (carburo de silicio): Al igual que el *GaN*, posee una amplia energía de Gap, aunque pierde movilidad respecto a este. En general su desempeño es algo peor en general, con lo que se suele limitar a ciertas aplicaciones de alta potencia en el rango de los 1-10GHz.

f) *InP* (fosforo de indio): El *InP* está permitiendo llegar a frecuencias mayores de los 100GHz, con lo que en ciertas aplicaciones está sustituyendo al *GaAs*. En ocasiones ambos sustratos se usan en conjunto, usando una base de *GaAs* y creando una capa epitaxial de *InP*.

g) *Soi* (silicon on Insulator): Tecnología consistente en el uso de un sustrato con capas de silicio-aislante-silicio en vez de simplemente silicio. Esto permite aislar eficazmente la capa conductora superior de la base, reduciendo en gran medida los efectos parásitos. Los aislantes comúnmente utilizados son dos. Por un lado se tiene el zafiro, más útil en aplicaciones de *RF*, y por otro el dióxido de silicio, usado para reducir efectos por canal corto (*diminished short cannel effects*).

[4]

En la tabla siguiente se muestran las principales características de estos materiales semiconductores. La figura de ruido y la ganancia se comparan respecto al silicio.

Material	Movilidad de electrones (cm^2/Vs)	Velocidad pico ($\times 10^7 cm/s$)	ϵ_r	Rango de frecuencia (GHz)	Figura de ruido	Ganancia
Si	900-1,100	0.3-0.7	11.7	<20	Moderada	Moderada
GaAs	5,500-7,000	1.6-2.3	12.9	>75	Más baja	Mayor
SiGe	2,000-300,000	0.1-1.0	12.6	10-40	Más baja	Mejor
GaN	400-1600	1.2-2.0	8.9	20-30	Pobre	Peor
SiC	500-1000	0.15-0.2	20	15-20	Pobre	Peor
InP	10,000-12,000	2.5-3.5	14	>115	Más baja	Mayor
Soi	400-1100	0.1-1	<11.7	>100	Más baja	Similar

Tabla 1. Principales características de los sustratos más importantes actualmente.

1.3. Tecnologías disponibles

En el anterior apartado se han mostrado algunos de los semiconductores más típicos accesibles hoy en día (y alguno no tan común). Sin embargo, a la hora de embarcarse en un proyecto no se suele tener total libertad sobre que tecnologías se encuentran disponibles. Ya sea por

limitaciones del circuito a diseñar, por especificaciones de los fabricantes/proyectistas, o simplemente por falta de acceso a las librerías, lo cierto es que en general el número de tecnologías a elegir suele verse limitado.

Es el caso de este proyecto, los límites proceden mayormente de tres razones. En primer lugar, y como se ha comentado anteriormente, la necesidad de que las tecnologías a elegir procedieran de *foundries* europeas. En segundo lugar, se necesitaban tecnologías con acceso a Multiproject Wafer (MPW). Esto significa que la tecnología debería poder ser integrada en una oblea junto con otros chips distintos. Las razones de esto derivan de el alto coste de fabricación de circuitos integrados, lo que en casos como el actual, donde se pretende desarrollar un prototipo, obligaría a realizar una gran inversión a la empresa para obtener cientos de chips que puede que ni siquiera lleguen a funcionar. Por lo tanto, combinando múltiples prototipos en una oblea, se reparten costes. Pero esto no lo ofrecen ni todos los fabricantes ni todas las tecnologías, lo que limita el abanico de posibilidades. Por último, existía una tercera razón, y es que la tecnología estuviera disponible para la universidad y no supusiera un coste adicional trabajar con ella. De esta manera, se ofrecieron tres posibles opciones, de las cuales se muestran algunas de sus características principales.

- D01MH GaAs m-Hemt (metamorphic Hemt) (OMMIC).

Preparada para aplicaciones en bajo ruido desde banda Ku a E como comunicaciones satélite o sistemas guía en banda Ka.

- mHEMT de $125nm$
- V_t de 0.9V
- F_t de 150 GHz
- F_{max} de 250GHz
- NF_{min} de 0.8dB a 30GHz
- Ganancia de 11.5dB a 30GHz
- Grosor de $100\mu m$

- D007IH GaAs m-Hemt (metamorphic Hemt) (OMMIC)

Preparada para aplicaciones de telecomunicaciones, comunicaciones satélite o *passive imaging*.

- mHEMT de $70nm$
- F_t de 300 GHz
- F_{max} de 450GHz
- NF_{min} de 0.5dB a 30GHz
- Ganancia de 12.5dB a 30GHz
- Grosor de $100\mu m$ con opción a $70\mu m$

- 45Rfsoi (Silicon on insulator) (Global Foundries)

Preparado para aplicaciones en *RF* y ondas milimétricas como comunicaciones satélite de banda ancha, radar, o formadores de haz para 5G.

- FET de $45nm$
- V_t de 0.9-1V

- F_t de 305 GHz
- F_{max} de 380GHz

1.4. Tecnología elegida

De entre las tres tecnologías disponibles, la balanza se acabó decantando por la D01MH GaAs m-Hemt. Las razones para ello se deben no tanto a criterios técnicos y de comportamiento, sino a la falta de modelos eléctricos y/o electromagnéticos fiables de las otras dos tecnologías.

Respecto a la tecnología D007IH, al realizar un estudio del transistor, se observaron ciertos *warning* avisando que algunas capacidades eran negativas. Esto ocurría a tensiones normales de trabajo y sin nada fuera de lo común, lo que hizo que se buscara la razón de ello. Un estudio más a fondo reveló que efectivamente, el modelo estaba planteado para que estas capacidades fueran negativas. Aunque no se llegó a saber exactamente la razón para ello, se sospechó que lo que se pretendía con esas capacidades era emular el retardo real que sufre el circuito mediante algún juego matemático. Sin embargo, y aunque los resultados no parecían entretener nada más extraño, al no estar seguros si era esta la razón o no, se prefirió dejar la tecnología al margen al disponer de otras opciones que no presentaban estos problemas.

Por otro lado, la tecnología 45RFsoi, aunque tenía modelos eléctricos fiables, no permitía realizar simulación de *layout*. Por esto, se prefirió una tecnología que permitiera realizar la simulación completa, tanto eléctrica como electromagnéticamente, ya que las diferencias entre ambas simulaciones a las frecuencias de trabajo pueden diferir mucho en comportamiento.

1.5. Criterios Espaciales

El rápido desarrollo de la electrónica ha permitido grandes avances en múltiples campos, siendo uno de los ámbitos más claros el de la carrera y exploración espacial. La aparición y desarrollo de los circuitos monolíticos no hicieron más que impulsar aún más este avance, gracias a sus mejores características y su mejor respuesta a las diversas condiciones del medio que deben soportar, como mecánicas o de temperatura.

El espacio es un ambiente muy exigente con unas condiciones terriblemente extremas, sobre todo si se compara con las que se pueden encontrar en la Tierra. Únicamente en el despegue los circuitos deben soportar unas fuerzas y una presión increíbles. Una vez en el espacio las temperaturas pueden variar desde los -100° hasta los 100° en cuestión de minutos y los niveles de radiación debida al sol exceden cualquiera de los que se pueden encontrar en la Tierra debido a la falta de atmósfera. Por otro lado, está la complejidad (y ante todo el coste) que supone enviar elementos al espacio, ya sean satélites o lanzaderas, lo que implica que se deben cumplir unos criterios de fiabilidad muy superiores a los que se manejan en la Tierra. Un chip que falle aquí puede ser fácilmente reparado o sustituido, pero cuando ese objeto está orbitando a 36000 km de la Tierra el problema se vuelve mucho más complejo, llegando al punto de que puede que no quede otra opción que desechar el satélite al completo y construir y lanzar otro, con todo el coste y tiempo que ello supone.

Debido a todas estas razones se hizo necesario establecer unos controles muy estrictos a la hora de comprobar que los circuitos pudieran sobrevivir no solo al viaje sino además desarrollar toda su vida útil en un ambiente tan exigente. Por ello se crearon las diversas agencias espaciales que

hoy podemos encontrar por el mundo. Desde la NASA en Estados Unidos, pasando por la ESA en Europa o la JAXA en Japón. Estas agencias a su vez crearon otras (por ejemplo, en el caso de la ESA, se crearon la ESCC y la ECSS) que se encargarían de establecer unos estándares para cada componente que aseguraran su correcto funcionamiento en toda la vida útil del mismo. Aquellos componentes que superan estos estándares adquieren lo que hoy en día se conoce como Calificación Espacial.

1.6. Calificación espacial

La calificación espacial no es más que un sello de aprobación que la ESA da tanto a componentes como a tecnologías y que verifican que efectivamente pueden ser utilizados en aplicaciones espaciales con la seguridad de que no fallarán (salvo excepciones muy fuera de lo común).

De esta manera, aquellos proyectos que necesiten de componentes electrónicos que acabarán embarcados podrán acceder fácilmente a una lista en la que, elijan el componente que elijan, tendrán asegurado su buen comportamiento. Por otro lado, si se pretende hacer uso de un circuito propio o diseñado por un tercero que no dispone de la calificación, se establecen unas directrices bastante exhaustivas sobre los niveles de temperatura, humedad, presión, aceleración, vibración y otros que debe soportar. De esta manera se puede diseñar considerando estos niveles y se puede someter a las pruebas de la ESCC. Superar estas pruebas con éxito implica obtener la calificación espacial y que el componente y/o tecnología aparezca en las listas. Esto puede parecer caro en un inicio (someterse a las pruebas no sale gratis) pero el poseer esta calificación permite acceder a un nuevo (y limitado) mercado al garantizarse su correcto funcionamiento en cualquier misión en la que vaya embarcado.

Cabe resaltar que poseer la calificación no es un requisito indispensable a la hora de embarcar un circuito, sino simplemente una manera de asegurar por un tercero que es válido en cualquier aplicación espacial. Sin embargo, usar componentes no cualificados puede salir muy caro y hundir todo un proyecto por querer abaratar costes. No sería la primera vez que ocurre en la historia reciente.

Las calificaciones a cumplir son múltiples, pero a grandes rasgos se pueden organizar en cuatro clases.

a) Mecánicas

Las velocidades que puede experimentar un circuito durante el despegue de un transbordador pueden llegar fácilmente a los 8 Mach, con toda la fuerza y presión que ello implica. Las vibraciones a su vez son muy altas, y un circuito embarcado debe de poder soportarlas sin sufrir ningún daño, ya que de poco sirven todas las demás calificaciones si el circuito no puede sobrevivir al despegue. Por lo tanto, varias de las pruebas a las que se somete a los circuitos son mecánicas.

b) Radiación

La luz solar contiene un espectro electromagnético muy amplio, lo que incluye frecuencias tan altas como las de la radiación gamma. El hecho de que en la Tierra la radiación más dañina que nos llega sea la ultravioleta es debido a la atmosfera que, aparte de aportarnos muchos otros beneficios, actúa como un filtro global que elimina las radiaciones solares más

agresivas. Esto no es así en el espacio exterior, donde la radiación solar llega sin problemas. Por lo tanto, los componentes que tengan que estar embarcados en un satélite o transbordador, deben tener que poder soportar estas altas radiaciones sin que afecten a su comportamiento, para lo cual es necesario someterlos a diversos test que lo verifiquen.

c) Temperatura

Los cambios de temperatura que puede haber en el espacio son tremendamente drásticos, ya que cuando no se está a la vista del Sol las temperaturas pueden bajar hasta casi el 0 absoluto. Sin embargo, si el Sol está a la vista las temperaturas pueden ascender fácilmente hasta los 100° (debido de nuevo en gran parte a la falta de atmósfera.) En el caso de las bajas temperaturas no suele ser un problema para la electrónica. No obstante, las altas pueden ser muy problemáticas, siendo capaces de fundir los circuitos y destruir las propiedades eléctricas de los sustratos. Por ende, es muy importante tener en cuenta esto.

d) Encapsulado

Aunque el espacio pueda parecer un medio relativamente estanco, lo cierto es que el encapsulado cobra mucha importancia a la hora de aislar los circuitos de elementos que podrían ser fatales, como el hielo. En otros casos es necesario hacer el vacío dentro del encapsulado para volverlo estanco y que no se aprecien diferencias de presión muy altas entre el exterior y el interior.

1.7. Derating

Una de las limitaciones más problemáticas a la hora de diseñar circuitos monolíticos para el uso en espacio no es tanto la limitación térmica, o los problemas que puedan surgir por la radiación. El límite más importante al que se enfrenta un diseñador es el *derating*.

El *derating* en un componente es la operación del mismo a un nivel más bajo de su máximo, lo que aumenta su vida útil ya que lo vuelve más insensible a picos de tensión o corriente que podrían dañarlo, reduce el deterioro con el tiempo y disminuye drásticamente el consumo, algo indispensable en sistemas embarcados.

No hay una regla estándar para el *derating*, pero desde la ESCC y la ECSS se han publicado múltiples documentos que especifican claramente cuál es el *derating* para cada tipo de componente en función de su material y construcción. Estas limitaciones suelen variar entre el 50%-75% de reducción en las tensiones y corrientes máximas, así como en torno a un 65%-85% la potencia de trabajo.

Como muchos componentes suelen trabajar al máximo de su capacidad para mejorar el rendimiento, estas reducciones en tensión, corriente y potencia afectan gravemente a su comportamiento final, ya que limitar tanto estos valores implica trabajar en un punto de polarización mucho menos eficiente, con lo que todos los componentes trabajan a un rendimiento mucho peor (menos ganancia, peor mezclado, etc.).

Otro límite a tener en cuenta, esta vez respecto a las tecnologías a usar, es el hecho de que si el fabricante no provee los *maximun ratings* (valores máximos de trabajo) del componente, nunca podrá ser aceptado a la hora de ser calificado y/o acceder a proyectos relacionados con el

espacio. Esto limita el número de tecnologías disponibles a la hora de diseñar un circuito lo que, aunque facilita la toma de decisiones, en ciertos casos impide usar una tecnología que podría ser la ideal.

1.8. Derating y maximum ratings para la tecnología D01MH

En el siguiente apartado se explicarán los *deratings* que se deben aplicar a la tecnología elegida para el diseño en base a las directrices de la ECSS, así como los *maximum ratings* que ofrece el fabricante y sus valores tras aplicar el *derating*. Estos valores serán muy relevantes a la hora de comenzar el diseño, ya que limitarán por completo el punto de trabajo a elegir y deberán mantenerse a lo largo de todo el desarrollo del circuito.

1.8.1. Derating para la tecnología D01MH

Para conocer el *derating* necesario para esta tecnología, se debe hacer uso del documento ECSS-Q-ST-30-11C Rev 1 [1], que detalla los *derating* para cualquier tipo de componente. En el caso de los transistores en función de su tipo, así como de su código de familia (un código que usa la ESCC para diferenciar entre distintos materiales y métodos de fabricación dentro de un mismo componente), se debe aplicar un *derating* específico. En este caso se dispone de un transistor FET para aplicaciones *RF*, con lo que se deben aplicar los siguientes límites.

V_{DS}	75%*
V_{GS}	75%
V_{GD}	75%*
I_{DS}	75%
P_D	80% (65%)*

*Como el límite en potencia tiene que ver sobre todo por las limitaciones en temperatura, se decidió trabajar a una potencia algo menor de la que especificaba el documento, lo que permitiría asegurar que nunca se superara el límite.

1.8.2. Maximum ratings para la tecnología D01MH

A continuación, se detallan los *maximum ratings* ofrecidos por el fabricante.

a) Máxima densidad de corriente en metales

Cuando se somete a ciertos materiales (metales o semiconductores suficientemente dopados para presentar conducción metálica) a una fuerte densidad de corriente eléctrica aparece un fenómeno denominado electro-migración. Este fenómeno se debe a la interacción de los electrones con las imperfecciones del material, lo que produce una transferencia de momento lineal entre dichos electrones y los iones metálicos que acaba con la difusión de los átomos del material. A mayor densidad de corriente, más electrones y más iones migrados

Este fenómeno es muy relevante en los circuitos integrados actuales, ya que su progresiva reducción de tamaño y de espesor de las líneas implica que las densidades eléctricas aumentan

rápida. Bajo estas condiciones, la electro-migración puede conllevar fallos eléctricos en interconexiones en relativamente poco tiempo, reduciendo el tiempo de vida del circuito gravemente. Es por lo tanto indispensable entender y tener en cuenta este fenómeno a la hora de diseñar circuitos integrados.

Por otro lado, existe la destrucción, que es cuando al material se le somete a una corriente que no puede soportar. Este proceso suele darse debido a electrones libres que al chocar con los átomos del material generan nuevos electrones libres lo que, a partir de cierta densidad de corriente, evoluciona en avalancha hasta que finalmente crea una corriente demasiado fuerte como para que el material resista.

Por lo tanto, en estos casos donde se exige tal alta fiabilidad, las densidades de corriente deben estar siempre por debajo del valor al que ocurre la electro-migración, ya que corrientes mayores podrían llegar a dañar el material y en consecuencia su funcionamiento. Por lo tanto, se ofrecen los *maximum ratings* y sus valores devaluados de los principales metales que se van a utilizar en este circuito. Nótese que los valores se dan en mA/μm, ya que a mayor anchura de línea mayor corriente puede soportar.

Metal	Maximum value (mA/μm)	Derated Value (mA/μm)
IN	12	9
IN+TIN	21.6*	16.2*
BE	9.5	7.125
TE	5.4	4.05

* Debido a las reglas del layout por las que la capa TIN está 1μm dentro de la capa IN, el valor teórico real dependerá de la anchura siguiendo la expresión $2 \times I_{maxIN} \times (w-1)/w$. Estos valores en concreto son para el caso $w=10\mu m$

b) *Corriente de surtidor y drenador*

Depende directamente de los límites antes mencionados. Por lo tanto, el diseño debe asegurar que no se superen dichos valores a la entrada del drenador y surtidor.

c) *Corriente de puerta*

Aunque en general en los FET la corriente de puerta es ínfima, si se llega a polarizar muy fuertemente (tanto en inversa como en directa) la corriente puede llegar a ser demasiado intensa para aquellas líneas de acceso a puerta que se encuentran fuera de la capa activa.

En este caso este límite no será muy determinante ya que solo se aplica en circunstancias donde el transistor está muy fuertemente polarizado, lo que en principio no se plantea (ni debido a los límites impuestos por la ESCC se puede) hacer.

Parámetro	Maximum value	Derated Value
------------------	----------------------	----------------------

I_G	1mA/dedo	0.75mA/dedo
-------	----------	-------------

d) Tensiones de ruptura

Como no se puede asegurar el comportamiento del transistor en valores cercanos al valor de ruptura (ya que al ser un efecto avalancha una tensión ligeramente superior a la debida puede llevar a la destrucción total del transistor) se ofrecen unos límites para los valores de V_{GD} y V_{GS} . Estos valores ya incluyen un margen de 1V, con lo que no es necesario aplicar el *derating* espacial.

Parámetro	Maximum value
V_{GD}	-7 a 0.8V
V_{GS}	-4 a 0.8V

e) Inducción de ionización de impacto por V_{DS}

La ionización por impacto es el fenómeno por el cual una carga portadora puede perder energía en la creación de otras cargas. Por ejemplo, en semiconductores un electrón (o hueco) con suficiente energía cinética puede sacar a un electrón de su órbita, creando un par electrón-hueco. Para que estas cargas tengan suficiente energía cinética, deben estar sometidas a un campo eléctrico suficientemente alto.

En casos con un campo eléctrico muy alto, este proceso puede dar lugar a un efecto avalancha, lo que puede llegar a destruir el componente. En esta tecnología de OMMIC, este proceso se puede dar a V_{DS} menores que la tensión de ruptura, dependiendo de la corriente de drenador que se tenga. Por lo tanto, se debe cumplir al menos uno de los siguientes límites.

Parámetro	Maximum value	Derated Value
V_{DS}	1.7V	1.275V
I_{DS}	0.15mA/ μm	0.1125mA/ μm

f) Temperatura Hot-Spot

Este límite depende de múltiples elementos. Para tener en cuenta todos ellos la guía ofrece una calculadora para obtener la temperatura máxima. Actualmente solo se puede saber cómo límite la potencia disipada.

Parámetro	Maximum value	Derated Value
$P_{diss} = P_{DC} + P_{RF_{in}} + P_{RF_{out}}$	0.26mW/ μm	0.169mW/ μm (0.208)

Esta potencia disipada se mide en función del tamaño del transistor en μm (que como consensos se calcula multiplicando el número de dedos del transistor por su longitud de dedo).

Pero como se ha explicado antes, en este caso el punto limitante no es tanto la potencia disipada como el *hot-spot*, que deberá ser menor de 110°C en base al documento ECSS-Q-ST-30-11C Rev 1 [1].

1.9. Especificaciones iniciales

Al contrario que en otros diseños, donde las especificaciones ofrecidas son muy estrictas, en este caso la libertad a la hora de diseñar el *down converter* fue casi total. Las únicas limitaciones fueron de frecuencias, y aun así el rango era bastante amplio. En concreto, se especificaba que el *down converter* trabajara a la entrada en banda Ka-Q, en concreto alrededor de los 40GHz, y que de ahí se bajara a una frecuencia relativamente cercana a banda base, en concreto entre DC y 5 GHz. El rango de frecuencias que se ofrecía para *OL* variaba entre 35 y 50 GHz.

Por tanto, y para simplificar, se decidió que *RF* fueran 40GHz. A partir de ahí, se decidió tomar como frecuencia de *FI* 5GHz, de manera que se bajara a una frecuencia cercana a banda base pero con un margen suficiente para no complicar demasiado el circuito. Para la *OL* se decidió usar una frecuencia por debajo de *RF* a fin de facilitar el diseño, con lo que quedaría de 35GHz. Sin embargo, tras pensarlo más detenidamente, se llegó a la conclusión de que este valor no era muy funcional, ya que *FI* era múltiplo tanto de *OL* como de *RF*, lo que implicaba que múltiples productos de intermodulación podían caer en *FI*, distorsionando la salida. Por esta razón se cambió *FI* a 3GHz con una *OL* de 37GHz, dos números primos que complicarían la aparición de productos de intermodulación indeseados.

1.10. Arquitectura a elegir para el circuito

Ya tomada la primera decisión, qué tecnología usar, aparece una nueva incógnita. ¿Cómo se va a plantear el circuito? Hay varias formas de enfocar este problema.

Una de ellas es empezar de cero, creando una topología desde la base. Aunque este método ofrece una libertad total y permite ajustarse al uso y circunstancias concretas del circuito, lo cierto es que es un proceso que consume mucho tiempo y esfuerzo. Si a eso se le suma que a día de hoy existen múltiples topologías cuyo funcionamiento es perfectamente válido e incluso sobresaliente, lo mejor es optar por hacer uso de una de ellas como base para el diseño del circuito.

Por lo tanto, para hacerse una idea más amplia de como diseñadores MMIC se enfrentan a un problema como el que se plantea en este proyecto, se realizó un estudio preliminar explorando diversos trabajos que versaran sobre diseños de *down converter*.

De esta manera, el trabajo sobre diseño de mezcladores en tecnología CMOS mediante celdas de Gilbert de Bekkaoui [7] fue bastante interesante. La posibilidad de usar esta arquitectura se reforzó conforme a los resultados del estudio de Ahmed y col. [8] sobre el diseño de un *down converter* para aplicaciones radar. Finalmente, tras leer los trabajos de Yu Xiong [6] y de Shah [9] quedó claro que la doble celda de Gilbert era la arquitectura predilecta para *down converter* en altas frecuencias. De esta manera, viendo sus buenas prestaciones y su amplio uso, se decidió

utilizarla como arquitectura para el *down converter* que se pretendía diseñar. A continuación, se explicará su funcionamiento teórico de manera básica.

1.10.1. Mezclador en doble celda de Gilbert

Ampliamente utilizado en mezcladores activos debido a su funcionamiento casi ideal como multiplicador, este mezclador nace de la conocida como celda de Gilbert. Para entender su funcionamiento, se debe entender antes el de la celda simple (figura 1.1).

En una celda de Gilbert se pueden distinguir dos etapas. La primera, la etapa de ganancia o transconductancia, hace uso de la transconductancia de entrada de Q1 para obtener ganancia de conversión al usar la señal de *RF* para modular la corriente de drenador.

Los transistores Q2 y Q3 hacen posible la segunda etapa, usualmente denominada “de *switching*”, guiados por la señal de *OL*. Lo que busca esta etapa es cambiar alternativamente el estado de los transistores entre ‘*on*’ y ‘*off*’ creando lo que efectivamente sería una onda cuadrada de frecuencia *OL*. Al pasar la corriente de drenador de Q1 por estos transistores, lo que se está haciendo en esencia es multiplicar la señal de *RF* por ± 1 , consiguiendo a la salida diversas componentes a distintas frecuencias, que es lo que permite mover la señal original de una frecuencia a otra. Finalmente se dirige la señal resultante por las salidas de *FI*, donde un filtro se encargará de quedarse con la frecuencia deseada. [3]

Una ventaja de este tipo de mezclador es el hecho de que no se exige una alta linealidad a la señal de *OL*, ya que su función únicamente va a ser permutar. En cambio, es la señal de *RF* la que deberá aportar la linealidad.

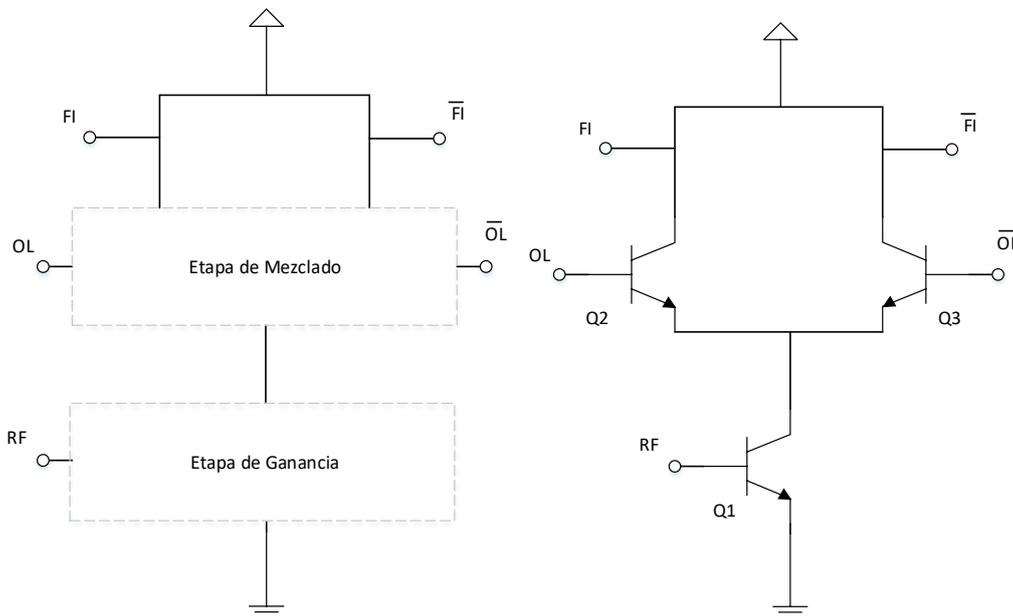


Figura 1.1. Izq. Esquema de bloques de una celda de Gilbert. Der. Esquema de una celda de Gilbert.

Sin embargo, esta configuración tiene un problema, y es que el aislamiento a la salida no es el mejor, lo que lleva a la aparición de un gran nivel de *OL* en las puertas de *FI*. Es aquí donde aparece la doble celda de Gilbert, cuya configuración se basa en, efectivamente, hacer uso de una celda adicional.

En esta nueva celda, igual a la anterior pero cambiando la polaridad de las señales de entrada, lo que se consigue es una salida igual pero con la componente de OL de distinto signo a la primera celda. Al unir las salidas correctamente, estas componentes se anulan entre sí, reduciendo en gran medida los espurios a la salida de FI .

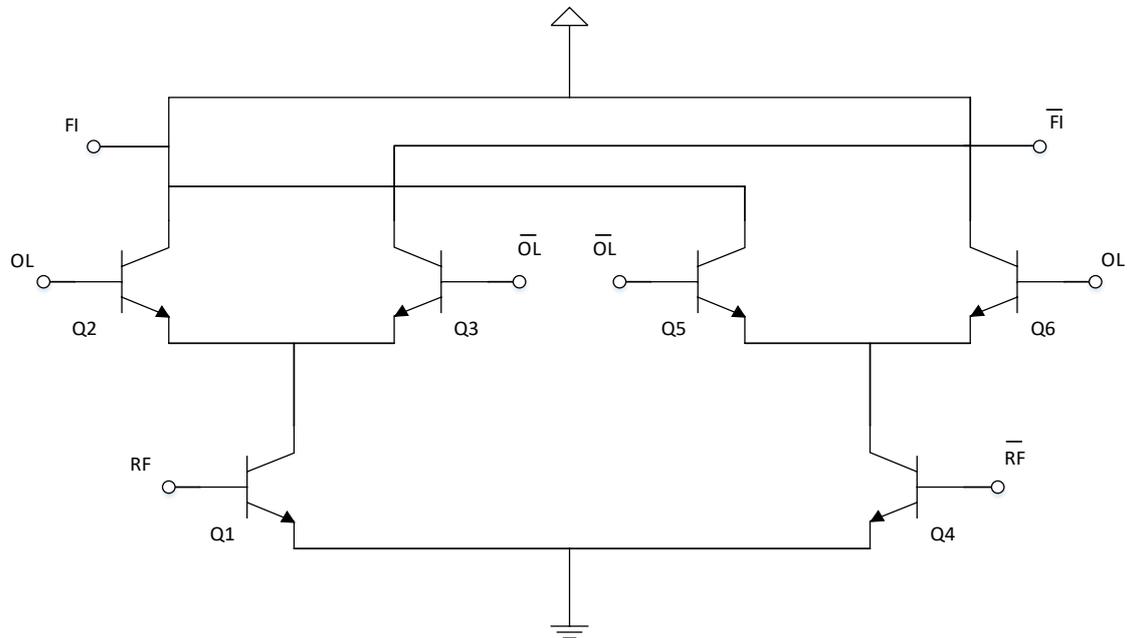


Figura 1.2. Esquema básico de una doble celda de Gilbert.

A la hora de hacer referencia a los diversos elementos a lo largo del trabajo, se van a usar ciertas convenciones. Q2, Q3, Q5 y Q6 serán “transistores de OL ”, Q1 y Q4 serán “transistores de RF ”. Cuando se hagan referencias a las “entradas de RF ”, se estará refiriendo a las puertas de Q1 y Q4, y lo mismo con “entradas de OL ” respecto a las puertas de Q2, Q3, Q5 y Q6.

1.10.2. Balun activo en asimétrico

Una vez decidido que se iba a usar un mezclador en doble celda de Gilbert, apareció una nueva complicación. EL mezclador en doble celda de Gilbert posee muchas ventajas a la hora de obtener la señal de FI , pero estas ventajas vienen con ciertas necesidades. En concreto, y como se ha comentado anteriormente, no solo hacen falta una señal de RF y una de OL , sino que es necesario poseer \overline{RF} y \overline{OL} . Para obtenerlas hay diversas maneras, pero la más evidente en este caso es mediante el uso de un balun, en concreto un balun activo.

Los balun activos son, en términos básicos, amplificadores lineales con dos salidas de misma amplitud que difieren 180° una de la otra. Se suelen usar para obtener el desfase necesario para mezcladores balanceados (como en este caso) o para otros circuitos que precisan de entradas balanceadas. Su menor tamaño en general respecto a los balun pasivos los hacen muy útiles en circuitos integrados, y es mayormente por estas razones por las que se decidió usar esta arquitectura.

Sin embargo, este balun también tiene sus problemas. La baja resistencia drenador a surtidor complica su funcionamiento como fuente de corriente, lo que acaba implicando un peor

comportamiento. Esto produce que muchas veces el desbalance y el desfase de estos balun sea peor, su impedancia y respuesta en frecuencia varíen en cada salida, y que su ancho de banda y respuesta en ganancia limiten la del mezclador por completo.

El funcionamiento de estos balun se basa en la propiedad de los transistores en régimen amplificador por la cual, idealmente, la señal en el drenador y en el surtidor tiene un desfase de 180° . La realidad es que esto solo ocurre a bajas frecuencias, y a medida que se aumenta este desfase comienza a reducirse. Como resultado extra, la ganancia en tensión también sufre variaciones, lo que aumenta el desbalance entre las salidas.

La arquitectura final elegida para el balun fue una de las más básicas, basada en una celda de Gilbert simple. Para ello se dispusieron dos transistores en espejo en surtidor común, lo que permitiría amplificación a la vez que obtener el desfase de 180° deseado. En la figura 1.3 se puede observar una configuración básica.

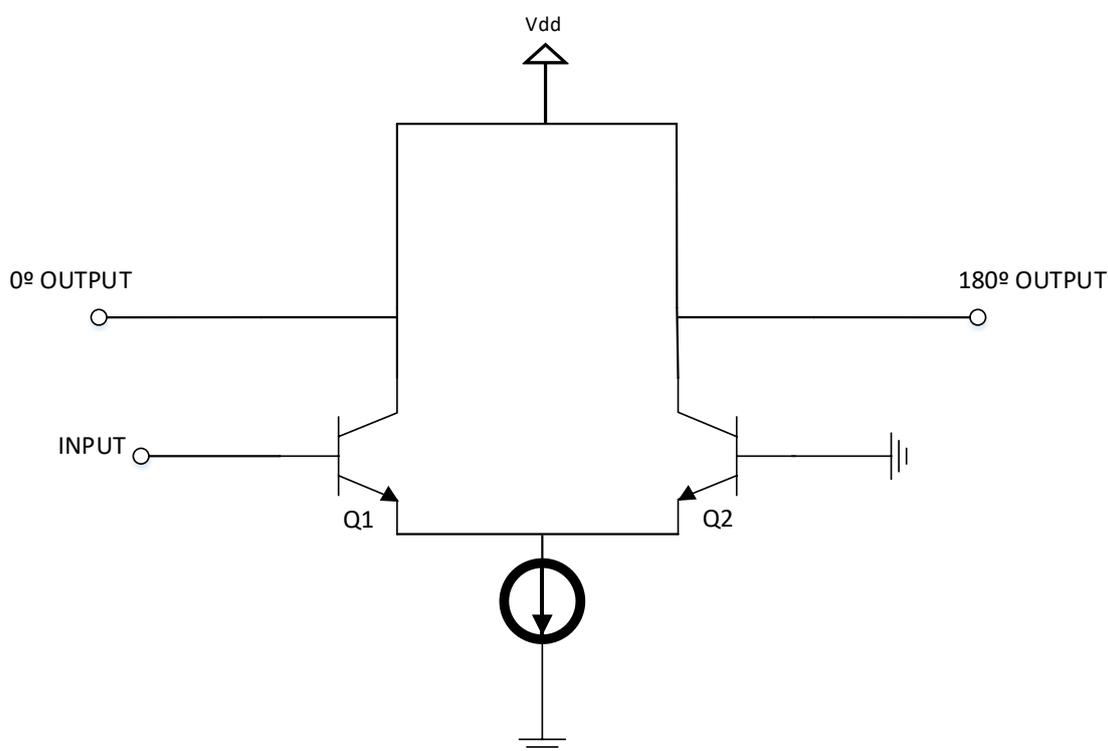


Figura 1.3. Esquemático básico de un balun activo en asimétrico.

Una vez conocidos los límites a los que se va a enfrentar este trabajo, la tecnología que va a utilizar y la arquitectura que se usará en los diversos subcircuitos, solo queda comenzar a realizar el diseño. Para ello, se hará uso de la herramienta ADS [10], un software de diseño especializado en circuitos *RF*, microondas y aplicaciones digitales de alta velocidad. En el siguiente capítulo se ahondará en este desarrollo, centrándose independientemente en cada uno de los diferentes subcircuitos del *down converter*, desde el punto de vista puramente eléctrico. Así mismo se comentarán los diversos problemas a los que hubo que enfrentarse y como se solucionaron, y se mostrarán los resultados finales de cada parte.

Capítulo 2: Diseño eléctrico

En este apartado se explicará el proceso que se ha llevado a cabo a la hora de diseñar las diversas partes del circuito, así como se especificarán las condiciones iniciales que se tomaron.

En el desarrollo eléctrico del circuito se han de diferenciar cuatro subcircuitos principales:

- El balun de RF
- El balun de OL
- El mezclador en doble celda de Gilbert
- El divisor de potencia de OL

En la figura 2.1 se puede observar un diagrama de bloques sencillo en el que se muestra como se interconectarían los diversos subcircuitos.

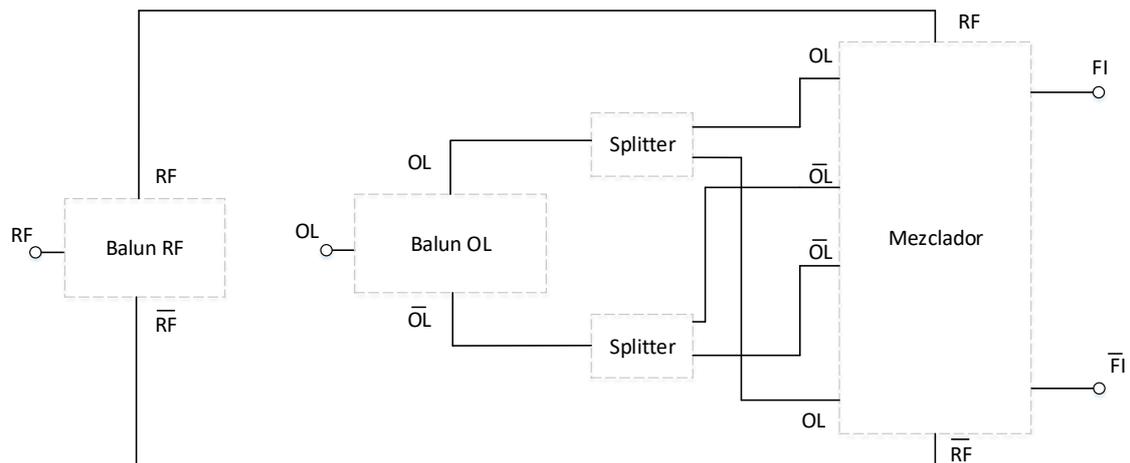


Figura 2.1. Diagrama de bloques del *Down Converter*.

Aunque a la hora de explicarlos aquí se tratará cada uno de manera independiente, lo cierto es que su desarrollo se llevó a cabo de manera relativamente simultánea. Las razones de esto partían de la necesidad de ciertos parámetros cruzados entre uno y otro para continuar el diseño, así como que se debían tener en cuenta sus dimensiones. Esto era bastante relevante, ya que de base se necesitaban incluir muchos elementos en el chip, con lo que olvidar este hecho podía acabar con un chip demasiado grande.

2.1.1. Estudio DC transistor

El primer paso antes de entrar a diseñar los circuitos concretos consistió en un estudio en DC del transistor, que permitiese contemplar los diversos puntos de trabajo disponibles una vez incluidos los límites que nos imponía la calificación espacial.

Ciertos límites: Por razones de pérdidas y por asegurar un mínimo, las líneas nunca se diseñaran menores de $10\mu m$, lo que establece que las máximas corrientes en los siguientes metales, suponiendo el peor caso, sean las siguientes.

Metal	Derated Value (mA/ μm)	Maximun Value (mA)
IN	9	90
IN+TIN	16.2*	162*
BE	7.125	71.25
TE	4.05	40.5

* Se debe tener en cuenta que estos valores dependen realmente de la anchura y no seguirán una progresión lineal con ella. Sin embargo, estos son los mínimos.

Por otro lado, se tiene un límite de V_{DS} a los 1.275V, así como un límite de potencia disipada de $0.208\text{mW}/\mu\text{m}$, que depende directamente del tamaño del transistor.

De esta manera, al representar la corriente de drenador en función de la V_{GS} junto con los límites impuestos, se obtuvo una gráfica similar a la figura 2.2.

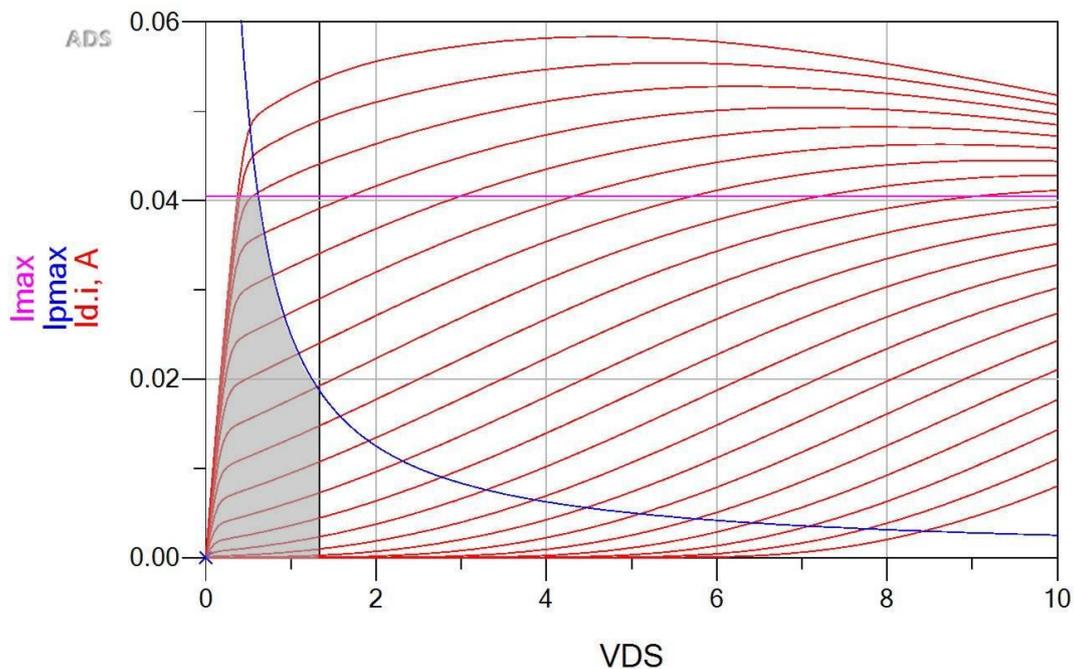


Figura 2.2. En rojo, corriente de drenador para un transistor de $wu=20\mu\text{m}$ y 6 dedos. Las diversas curvas corresponden a una V_{GS} que varía de -1 a 0V con un paso de 0.05V. En azul, corriente máxima en función del límite de potencia y V_{DS} . En negro se representa el límite de V_{DS} marcado por los *maximum ratings*. En fucsia, la corriente máxima para el peor caso de una línea de $10\mu\text{m}$ en TE. La parte sombreada en gris cubre los posibles puntos de trabajo.

Se observa por tanto lo restrictivos que pueden llegar a ser estos límites, dejando apenas una pequeña zona en la que elegir el punto de trabajo. Donde antes se tenía toda una gráfica para decidir cómo trabajaría el transistor, ahora apenas queda algo más de un 10% de la misma. Esto

por tanto impide en muchas ocasiones elegir el punto de trabajo más eficiente y obliga a llegar a un compromiso.

Aunque esta grafica esta mostrada para un tamaño concreto, lo cierto es que, como las limitaciones dependen del tamaño linealmente, el introducir cambios en el tamaño apenas modifica el área disponible.

Con esto, ya se poseía la información necesaria para empezar a diseñar los circuitos. La elección de tamaño y punto de trabajo en cada uno vendrá dada tanto por la función del transistor como por su posición y rendimiento. Las únicas directrices y/o límites que se tendrían en cuenta para esta decisión serían las siguientes.

- La anchura máxima de dedo será de $75\mu m$, ya que el fabricante no asegura modelo eléctrico para valores mayores.
- El número de dedos máximo será de 8, ya que el fabricante no asegura modelo eléctrico para valores mayores.
- El punto de trabajo debe intentar minimizar el consumo, pues el límite térmico no solo depende de la potencia consumida por cada transistor sino de muchos otros elementos que no se pueden calcular actualmente. Por lo tanto, cuanto más margen se posea mejor.

En cuanto al tamaño, se buscaban tamaños pequeños que permitieran reducir el consumo. Sin embargo, al igual que el punto de trabajo, más adelante durante el diseño de cada circuito se eligieron los valores que ofrecían mejor comportamiento. Al fin y al cabo, este es un simple estudio aislado, y durante el desarrollo independiente de cada circuito se tomaron decisiones que obligaron a reconsiderar el punto de trabajo y/o el tamaño.

2.2. Diseño Balun

Aunque cada balun se diseñó de manera separada, realmente ambos diseños bebieron uno del otro, ya que al trabajar en una frecuencia muy similar su única diferencia real iba a ser la potencia de trabajo. Y habiéndose planteado que la potencia máxima iba a estar en torno a los 0dBm, este parámetro tampoco iba a suponer un elemento tan determinante en el diseño. Por lo tanto, ambos balun se engloban dentro de una misma sección, aunque cada uno con un apartado propio, explicando las divergencias que se encontraron durante el diseño de cada uno de ellos.

2.2.1. Balun de RF

A la hora de diseñar el balun de RF aparecieron ciertas complicaciones. La primera se evidenció en las primeras iteraciones del diseño.

Debido a los límites impuestos por la calificación espacial, técnicas más clásicas de discernir el punto de polarización ideal se mostraban inviables, lo que llevo a determinar el punto de trabajo, así como el tamaño de los transistores, de manera experimental.

Tras unas pruebas básicas, se optó por transistores de 6 dedos y $15\mu m$ de anchura de dedo, y por un punto de polarización como el siguiente:

V_{DS}	V_{GS}	I_D
1.245V	-0.55V	2.96mA

Usando para ello unas tensiones de alimentación de $V_{DD}=1.6V$ y $V_{GG}=-0.2V$, y $R=60\Omega$ como resistencia en surtidor común. Por supuesto, una vez elegido el punto de polarización, se chequeó que no se excedieran los maximun ratings.

I_{DS}	Max I_{DS} (para $w=10\mu m$)*
2.96mA	40.5mA
V_{GD}	Rango V_{GD}
-1.59V	-7 a 0.8V
V_{GS}	Rango V_{GS}
-0.55V	-4 a 0.8V
V_{DS}	Max V_{DS}
1.245V	1.275V
P_{diss}	Max P_{diss} (para $wu=15\mu m$ y $nd=6$)
3.69mW	15.21mW

Como valores de potencia de entrada iniciales, se pensó en usar -30dBm, por ser un valor relativamente estándar de encontrar tras el LNA. Con el punto de polarización antes mencionado y esta condición inicial, se realizó una simulación a fin de obtener unos valores preliminares. Aquí apareció el segundo gran problema. Como se puede observar en la siguiente tabla, el desbalance inicial entre las salidas era tremendamente alto, casi 7dB. Mientras tanto el desfase, aunque menos perjudicado, se alejaba más de 20º del valor deseado.

Desfase	Desbalance
158.174º	6.773dB

Si bien es cierto que esto era solo una simulación inicial y que no se esperaban unas señales perfectas, el desfase extra y sobre todo el gran desbalance supusieron un serio golpe, ya que se esperaba que la arquitectura se comportara mejor. Evidentemente no era así, y su naturaleza desequilibrada perjudicaba seriamente su salida.

Aun así, se decidió continuar para explorar hasta qué punto se podían corregir estas deficiencias mediante una buena adaptación. En el peor caso, siempre quedaba la opción de realizarlo en dos etapas.

Y fue durante este proceso cuando se descubrió la tercera gran complicación: en el diseño de las redes de adaptación, y más adelante durante el añadido de elementos como Ts o líneas, se observaron ciertos fenómenos extraños. Picos de potencia, valores para los que la parte real de la impedancia de entrada se hacía negativa, rápidamente corregida tras unos retoques, y una interdependencia importante entre entrada y salida hicieron sonar las alarmas sobre la estabilidad del transistor.

Por lo tanto, se decidió comprobar la estabilidad del circuito haciendo uso del parámetro μ , descubriendo la amarga realidad. El circuito era inestable en la banda de trabajo, lo que obligaba a realizar cambios y añadir elementos que ayudaran a la estabilización. Sin embargo, para hacer las cosas de manera correcta, se decidió hacer un estudio la estabilidad del transistor usando de nuevo el criterio μ .

Tras hacer un diseño amplificador sencillo, polarizado en la zona de saturación y con unas redes de polarización básicas, se calculó μ y μ' . El resultado fue bastante impactante. Resultó que el transistor era potencialmente inestable para casi la mitad de su banda. Y aunque el límite variaba en función de la polarización, para un caso habitual, el valor para el cual se estabilizaba estaba en torno a los 75.5GHz En la figura 2.3 se pueden observar los valores de μ y μ' para una polarización de $V_{dd} = 1.2V$ y $V_{gg} = -0.1V$.

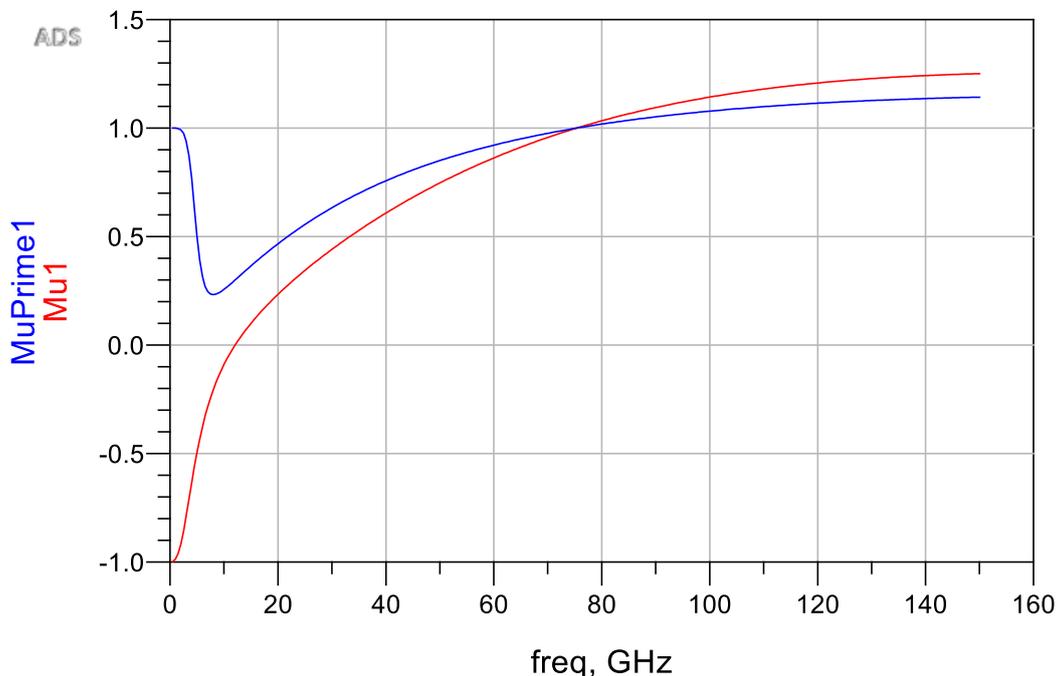


Figura 2.3. Valores de μ y μ' para una polarización de $V_{DD} = 1.2V$ y $V_{GG} = -0.1V$. El punto en el que el transistor se vuelve estable coincide exactamente con los 75.5GHz

Ante esa revelación no quedaba otra opción que tomar medidas correctoras. Por lo tanto, se buscaron diversas formas de estabilizar circuitos, desde el uso de la degeneración en surtidor a redes más grandes. Dado el hecho de que ya se tenían líneas que hacían las veces de

inductancias en los surtidores de los transistores, se planteó el uso de redes de estabilización RC en paralelo.

Lo que se busca con estas redes es, por un lado, compensar la parte real negativa de la impedancia de entrada con la resistencia y, por otro lado, crear un corto virtual a la frecuencia inestable. En este caso había un problema grave, y es que dentro de las frecuencias inestables se encontraban las frecuencias de trabajo deseadas. Por lo tanto, ciertas pérdidas debidas a la red de estabilización se hacen inevitables, aunque se pretende diseñarlas buscando minimizar dichas pérdidas a la vez que se consigue una estabilidad incondicional.

Debido a que el punto ideal para una red de estabilización es el más cercano a los nodos inestables, que en este caso estaba en los puertos del transistor, el añadir las redes de estabilización produciría un cambio en la impedancia de entrada. Al desplazar por completo los coeficientes de reflexión, las anteriores redes de adaptación quedarían invalidadas. Viendo que este cambio afectaba tan profundamente a los circuitos, se decidió rediseñarles de cero, añadiendo en primer lugar las redes de estabilización.

Como no se conocían los nodos inestables, ya que los polos tienden a reflejarse por todo el circuito, se tuvo que recurrir al ensayo error sumado a la intuición. De esta manera se añadió una red a la entrada de ambos transistores, mejorando en gran medida su respuesta, aunque no llegaba a evitar por completo que μ fuera menor que 1 en todo el rango de trabajo. Se hicieron nuevas pruebas, y la respuesta adecuada se encontró al añadir otra red a la salida. Esto finalmente permitió eliminar por completo cualquier nodo inestable, aunque introdujo las pérdidas ya previstas. [5]

Es importante mencionar que, como en toda red RC a altas frecuencias, se ha de tener sumo cuidado de no crear resonancias en las redes. Las líneas que conectan los elementos de la red se comportan como inductancias lo que, si llegan a ser de una longitud concreta, puede crear una resonancia con la capacidad y de esta manera introducir nodos inestables. Esto ocurrió más de una vez durante el diseño, desestabilizando de nuevo el transistor y obligando a ser tremendamente cuidadoso con las longitudes.

En esta reconfiguración también se modificó el tamaño del transistor, así como su punto de polarización. Debido a los efectos de la inestabilidad, una vez estabilizado el transistor el comportamiento del balun cambió, lo que hizo necesario encontrar otro punto y tamaño que permitiera un funcionamiento adecuado. De esta manera, se terminó con un transistor de 6 dedos al igual que antes, pero cuya anchura era de $20 \mu m$. El punto de polarización elegido en esta nueva configuración fue el siguiente:

V_{DS}	V_{GS}	I_D
1.05V	-0.4V	13.7mA

Para obtener este punto se usaron unas alimentaciones de $V_{DD}=2.4V$, $V_{GG}=0.9V$ y una resistencia de surtidor de 50Ω .

De nuevo, se comprobó que no se excedían los *maximun ratings*.

I_{DS}	Max I_{DS} (para $w=10\mu m$)*
13.7mA	40.5mA
V_{GD}	Rango V_{GD}
-1.46V	-7 a 0.8V
V_{GS}	Rango V_{GS}
-0.4V	-4 a 0.8V
V_{DS}	Max V_{DS}
1.05V	1.275V
P_{diss}	Max P_{diss} (para $wu=20\mu m$ y $nd=6$)
14.39mW	20.8mW

*Se ha elegido para la capa más limitante, que en este caso es la capa TE, con $4.05mA/\mu m$.

Ahora con las redes por defecto se obtienen unos 5dB de desbalance de base, y el desfase se aleja de nuevo los 180° , quedándose sobre los 160° . En esto no se han detectado cambios notables, más allá de una ligera mejora en el desbalance.

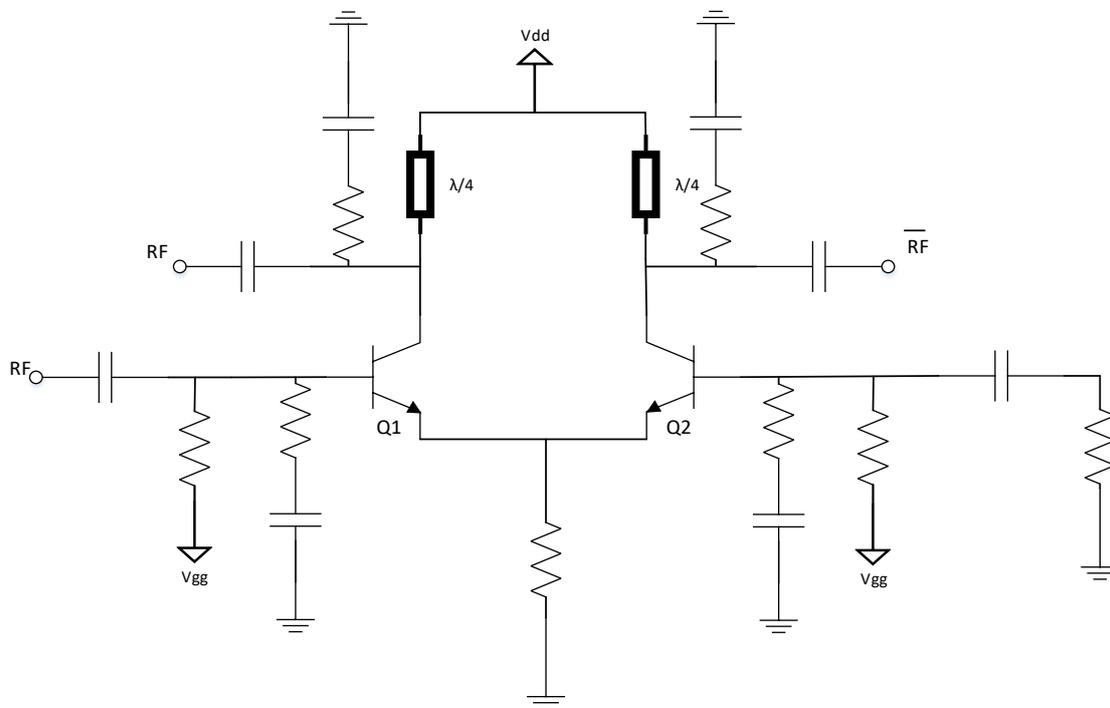


Figura 2.4. Esquemático inicial del balun de RF con las redes de estabilización.

A la hora de diseñar las redes de polarización, se aprovechó en la entrada el hecho de que se trabajaba con CMOS. Al ser la corriente en puerta prácticamente cero, se permite hacer uso de

resistencias altas para aislar sin que ello aumente el consumo. En concreto se hizo uso de una resistencia de $1k\Omega$ para aislar la alimentación de puerta. Respecto al condensador de choque, se decidió que se utilizaría también en la red de adaptación para ofrecer un grado de libertad extra y poder obtener un mejor ancho de banda. Para la polarización de salida no fue tan fácil, ya que usar resistencias aumentaría el consumo en gran medida, lo que obligó a usar líneas $\lambda/4$. En este sustrato, para 40GHz, esto se corresponde con líneas de $700\mu m$.

Las redes de adaptación se buscaron de la manera clásica, es decir, moviendo el coeficiente de reflexión hacia el centro de la carta de Smith. En el caso de la entrada se estaba adaptando a 50Ω , con lo que los movimientos eran los usuales y se consiguió adaptar fácilmente con una red LLC en configuración T. Para la adaptación de salida se usó una red LCC en configuración T, aprovechando el condensador para que hiciera de desacoplo. En este momento ya se disponía de un mezclador relativamente desarrollado, lo que permitió buscar la adaptación a la impedancia de entrada del mismo, concretamente $5.25+j10.23\Omega$. La adaptación óptima fue algo más complicada de encontrar en este caso, ya que al necesitar adaptar a una impedancia compleja los movimientos en la carta de Smith no respondían de manera usual.

La decisión de usar configuración T en vez de π vino derivó sobre todo del diseño y tamaño del *layout*. En concreto, el gran tamaño de las vías suponía un problema a la hora de distribuir los elementos, lo que hacía a la configuración T más atractiva por solo usar una rama a tierra. Y si bien es cierto que en la configuración π ambas ramas podrían usar la misma vía, ya se tenía una rama extra a tierra con la red de estabilización, por lo que para evitar interconexiones innecesarias y pudiendo optar por una opción más sencilla, se eligió la configuración T.

Un detalle importante que se apreció durante la adaptación fue que la retroalimentación que se detectaba anteriormente, había desaparecido, lo cual mostraba que los problemas anteriores venían por no haber tenido en cuenta la posible inestabilidad del transistor. El no tener esta retroalimentación hizo mucho más sencillo el trabajo, permitiendo adaptar a la entrada y a la salida de manera relativamente independiente. También se apreció en gran medida al ir sustituyendo/añadiendo elementos reales. En la primera iteración, a veces incluir una línea un poco más larga de lo normal o una T a la entrada cambiaba la adaptación de salida, lo que complicaba enormemente el encontrar valores adecuados. Ahora, tras solucionar el problema que causaba esto, el proceso de diseño se hizo mucho más agradable.

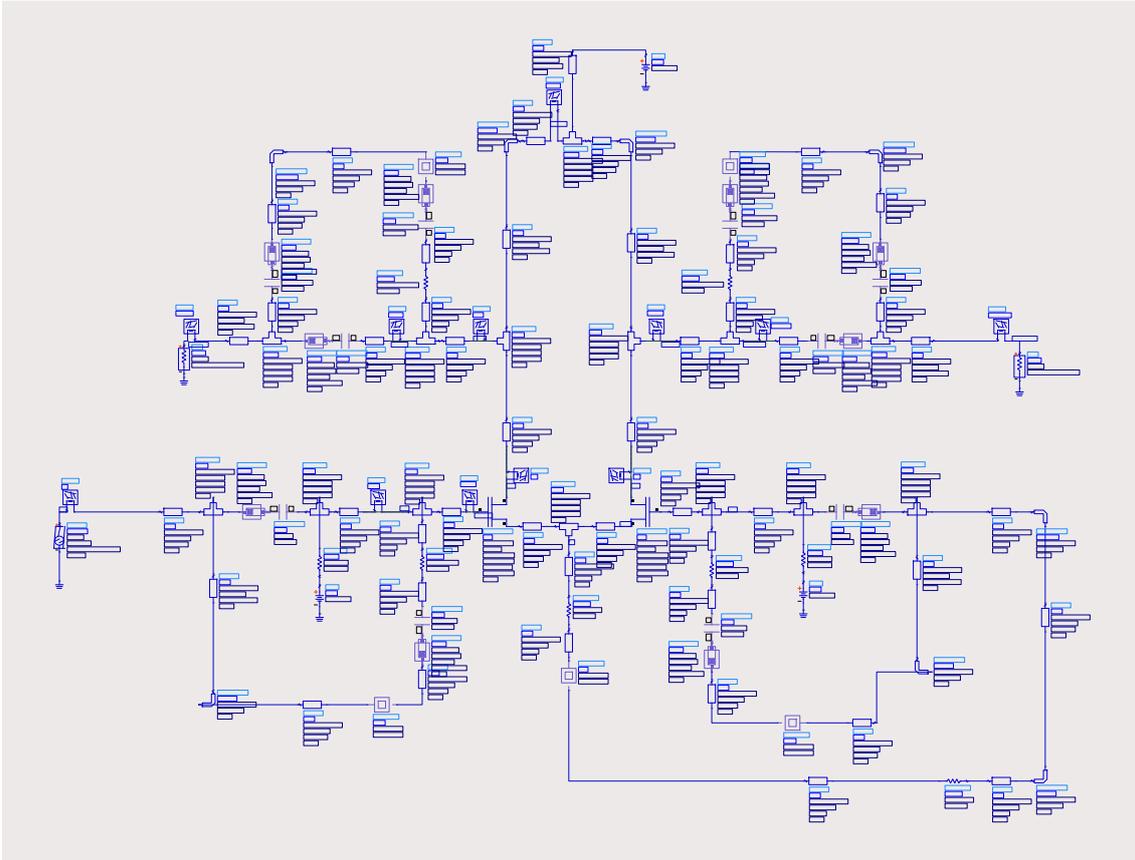


Figura 2.5. Esquemático final de la última versión del balun de RF.

De esta manera se obtuvieron los siguientes resultados finales:

Desfase	Desbalance	Ganancia
179.56°	-4.11dB	-2.75dB

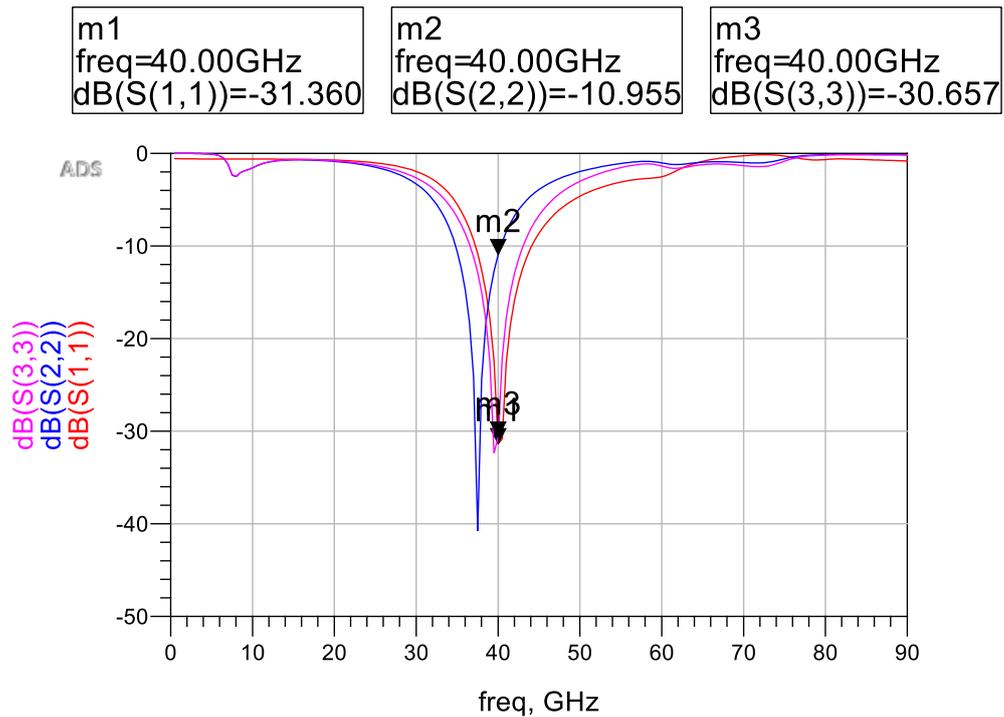


Figura 2.6. Adaptación de entrada y salida del Balun de RF.

Consumo DC	63mW
-------------------	------

Ancho de banda

	<i>BW</i> _{-20dB}
S_{11}	[39.3-41.2] GHz
S_{22}	*
S_{33}	[38.8-40.7] GHz

* Al ser el más castigado por la desadaptación forzada solo tendría hasta 40.3GHz por debajo de -10dB. Más adelante se profundiza en esto.

Punto de compresión 1dB

En un circuito activo, la salida tiende a seguir una respuesta lineal con la entrada. Sin embargo, a medida que el nivel de potencia de entrada aumenta, llega un punto en el que la potencia de salida no aumenta linealmente con él. En otras palabras, la potencia de salida comienza a saturar.

El P_{1dB} hace referencia a dicho fenómeno, en concreto a la potencia a la cual la ganancia ha caído 1dB respecto a su curva teórica. Este parámetro tiene por tanto dos definiciones, a la entrada y a la salida. Para este caso en concreto se ha preferido definir a la entrada, y se ha realizado el estudio tanto en el centro como en los extremos del ancho de banda (eligiendo el más restrictivo de los dos definidos anteriormente).

$P_{1dB_{IN}}$	8dBm
----------------	------

Una vez obtenidos los resultados finales, se debe hacer mención a dos problemas graves

a) La baja ganancia: A medida que se fue desarrollando el balun, se apreció que la ganancia resultaba bastante baja en general, siendo casi imposible conseguir ganancia positiva. Esto difería en gran medida con las primeras iteraciones antes de descubrir la inestabilidad, donde se podían conseguir fácilmente entre 3 y 6 dB de ganancia. La razón de esto venía por dos motivos.

En primer lugar, es evidente que los efectos de retroalimentación que se producían antes llegaban a aumentar artificialmente la salida. Ahora que estos efectos no estaban, la ganancia volvía a comportarse normalmente. En segundo lugar estaban las redes de estabilización. Estas redes, aunque muy efectivas en su labor de anular efectos inestables, introducían pérdidas de base que el transistor debía compensar, reduciendo la ganancia total. Por poner un ejemplo, en la entrada a puerta, la red de estabilización introducía 4.3dB de pérdidas, mientras que a la salida no bajaban de 2.3dB. Simplemente por la introducción de estas dos redes se introducían 6.5dB de pérdidas, lo que evidentemente tenía un efecto directo en la ganancia aparente del transistor.

b) La imposibilidad de corregir el desbalance y el desfase: Aunque inicialmente los resultados en este campo no fueron nada adecuados, realmente se esperaba poder corregirlos mediante la adaptación. No fue así lamentablemente, apenas reduciendo el desbalance alrededor de 1dB, mientras que el desfase indeseado se redujo en unos 5°, quedando 15° por encima de los 180.

Sin embargo, aunque el desbalance fue un caso perdido, el desfase sí que se pudo corregir mediante las redes de adaptación. Como la razón de estas diferencias en las salidas se debían a la asimetría del balun, se buscó hacer las salidas asimétricas de manera que compensaran la fase. Así se desadaptaron las salidas ligeramente obteniendo, de manera artificial, un desfase de 180°. Como la puerta 2 estaba 4dB por encima de la puerta 3, se decidió que la mayor parte de la desadaptación recayera en la puerta 2, buscando castigar más a la que mejor salida tenía.

2.2.2. Balun de *OL*

Aunque en un principio se pensó en diseñar el balun de *OL* de cero, al finalizar el balun de *RF* la opción más evidente fue modificarlo para que funcionara a 37GHz en vez de a 40GHz, a la vez que se le preparaba para que trabajara a mayor potencia.

La potencia de trabajo inicial elegida fue -3dBm, ya que se buscaba que en el mezclador llegaran -6dBm y los *splitter* en las salidas del balun introducirían 3dB de pérdidas como mínimo. Por lo tanto, lo primero que se hizo fue observar el comportamiento del balun de *RF* ya diseñado a 37GHz y a esta nueva potencia de trabajo.

El resultado aportó pocos cambios en el comportamiento. El desbalance se mantuvo en 4.3dB, el desfase se mantuvo en 178°. Evidentemente la adaptación cambió, influenciada tanto por el cambio de frecuencia como por la variación en impedancia al haber un aumento en potencia. Pero, aunque se redujo en gran medida, se mantuvo por debajo de los -10dB, lo cual era más de lo que se esperaba. Tras contemplar los cambios en su conjunto, todo indicaba que con unos

pocos cambios en las redes de adaptación se podría modificar el balun para trabajar a 37GHz y a -3dBm.

Como en DC no iba a haber cambios, los *maximun ratings* se seguían cumpliendo al igual que antes, con lo que no hizo falta comprobarles, a excepción de uno, la potencia disipada. La potencia disipada tiene que ver no solo con la potencia en DC, si no con la potencia de entrada y salida. Como en *RF* se estaba trabajando a -30dBm, tenerlo en cuenta en ese caso se consideró irrelevante. Sin embargo, aquí la potencia era algo mayor, con lo que convenía comprobarlo. Un rápido cálculo determinó que harían falta más de 10dBm de entrada para que comenzara a ser relevante, aunque se tuvo en cuenta la cifra.

Sí que se observó, tras hacer un estudio en estabilidad, que apareció un nodo inestable a 65GHz. La solución fue bastante sencilla. Un aumento de resistencia de 25 a 50Ω en la red de estabilización de entrada eliminó dicho polo y volvió el balun incondicionalmente estable.

Tras esto, en entrada lo único que hubo que hacer fue modificar las redes de adaptación lo necesario para adaptar a 50Ω. En salida fue algo distinto. En este caso el balun iba a estar conectado a la entrada *OL* del mezclador, con lo que la impedancia era distinta a la que observaba el balun de *RF*, en concreto $17+2.5j\Omega$. Por otro lado, entre el balun y el mezclador iba a haber un *splitter* que permitiría obtener dos señales de *OL* y \overline{OL} . Esto, respecto del balun de *OL*, lo que implicaba era que desde la salida se iban a ver dos impedancias de $17+2.5j\Omega$ en paralelo. Por tanto, la impedancia equivalente que realmente vería era $8.5+1.25j\Omega$. Es esta por tanto la impedancia a la cual se iba a adaptar a la salida.

Para ello se optó por una red LLC en T, usando como en otras ocasiones el condensador en serie como el de desacoplo. Las resistencias y líneas de choque se dejaron igual que antes. La razón por la cual las líneas $\lambda/4$ no se modificaron fue que el aislamiento era suficiente con $700\mu m$, y elevarlo a $750\mu m$ ($\lambda/4$ para 37GHz) se consideró un aumento de tamaño innecesario.

Sí que se debe comentar que el efecto de trabajar a mayor potencia afectó al proceso de diseño. No solo se tuvo el cambio en la impedancia de entrada, sino que en varias ocasiones se hizo complicado el encontrar una buena adaptación que mantuviera el desbalance y el desfase en unos valores adecuados.

Aun a pesar de ello, se consiguió un resultado adecuado y en línea con el balun de *RF*. Aunque al igual que su predecesor el desbalance era bastante mayor de lo deseado, el desfase se consiguió mantener, a la vez que se conseguía una buena adaptación y un buen aislamiento entre los puertos de salida. Así mismo se mejoró la salida en más de 1dB.

Resultados

Desfase	Desbalance	Ganancia
180.01°	-4.07dB	-1.63dB

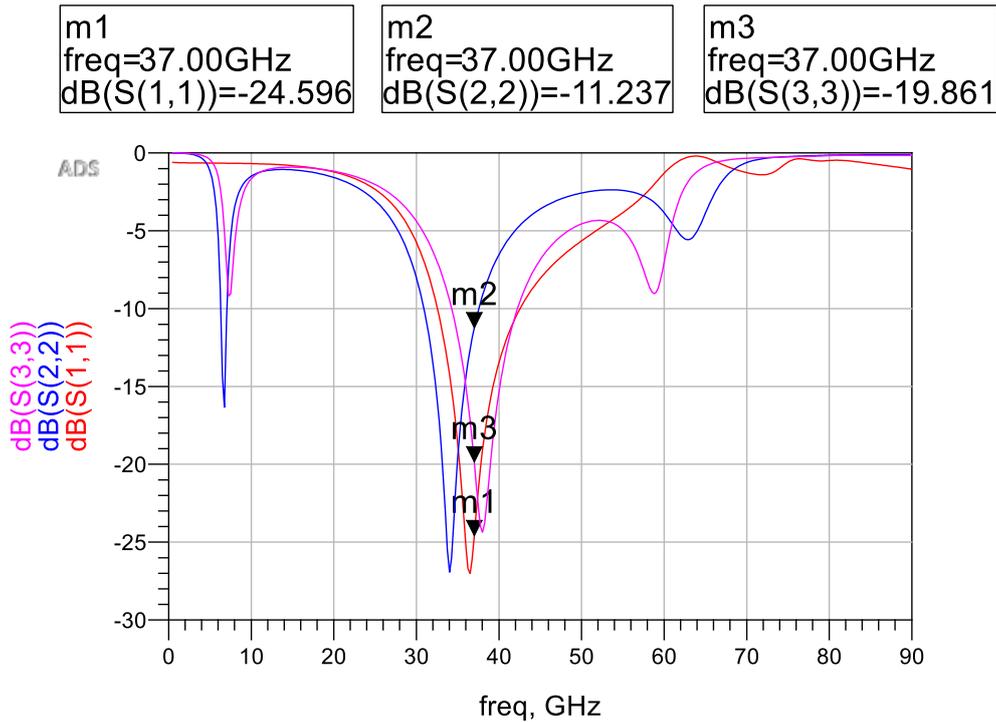


Figura 2.7. Adaptación de entrada y salida para el balun de *OL*.

Consumo DC	63mW
-------------------	------

Punto de compresión 1dB

Al igual que en el balun de *RF*, se muestra el punto de compresión 1dB para la entrada.

$P_{1dB_{IN}}$	8dBm
----------------	------

Una vez explicado el balun de *OL*, se procederá a explicar un elemento directamente relacionado con él, el *splitter* o divisor de potencia.

2.3. Diseño Splitter

La idea inicial del *splitter* se basó en un divisor *wilkinson*. Aunque el diseño de este elemento es muy sencillo y hacer un boceto inicial no supuso demasiada complicación, lo cierto es que la impedancia que se tenía que adaptar desde el balun de *OL*, el paralelo de $17+j2.5\Omega$ ($8.5+j1.25\Omega$), era bastante problemática. Por un lado no era real, lo que implicaría introducir algún elemento que compensara esta parte imaginaria. Esto era algo relativamente sencillo ya que, al ser una parte imaginaria tan reducida, con un condensador relativamente pequeño se podía compensar. Por el otro, la parte real era muy baja, con lo que para conseguir una impedancia intrínseca de 12Ω ($\sqrt{17 * 8.5} = 12\Omega$) iba a hacer falta una gran anchura. Esta de hecho se probó irrealizable cuando pruebas iniciales indicaron que haría falta una línea de $700\mu m$, algo completamente inviable.

Tras varios intentos fallidos se optó por una solución que, si bien no era ideal, conseguía obtener la adaptación adecuada sin suponer graves desperfectos. Al realizar varias pruebas se observó de manera empírica que líneas $\lambda/2$ daban una muy buena adaptación. Aunque no se estaba completamente seguro de las razones de ello, es muy posible que se debiera a que transformaban la alta impedancia observada en las líneas, casi un CA, en una muy baja, más cercana a un cortocircuito y a la deseada. Efectivamente, con apenas un poco de ajuste en las longitudes se consiguieron unos niveles de adaptación en torno a los -16dB.

El problema ahora radicaba en la diferencia de distancias entre las dos salidas del balun. Y es que conseguir que la longitud de ambos *splitter* fuera la misma era algo casi imposible de realizar, lo que chocaba de lleno con el hecho de que debía mantenerse un desfase de 180° entre ambas puertas. Debido a esto, mientras que uno de los divisores pudo hacerse de longitud $\lambda/2$ sin demasiados problemas, el otro tuvo que ajustarse a un múltiplo de $\lambda/2$, en concreto $3\lambda/2$, para así mantener de esta forma el desfase de 180° entre las salidas del balun. Sin embargo, esto traía consigo cuestiones adicionales.

La más relevante derivaba de que, debido a que cada *splitter* era de diferente longitud, cada uno introducía unas pérdidas distintas. Pero, mientras que esto en principio sería un problema, en este caso se utilizó como una manera de corregir parte del desbalance de base que ya existía. Así, se conectó el divisor más corto, y por tanto el de menos pérdidas, a la salida de \overline{OL} , mientras que el más largo se conectaría a OL .

Aunque debido a la longitud de las líneas, ahora al llegar al mezclador ya no serían técnicamente \overline{OL} y OL , sino que cada una llegaría desfasada 180° respecto a la salida del balun, efectivamente invirtiendo las entradas de OL en el mezclador. Sin embargo, gracias a la simetría de la arquitectura esto no supuso ningún problema en el resultado final, aunque sí que, debido a que las líneas no eran ideales, apareció un ligero desfase extra.

Por otro lado, esta solución introducía más pérdidas de las debidas. Como se debía ajustar las distancias a un múltiplo de $\lambda/2$, las distancias no eran las reales, sino que se tuvieron que aumentar artificialmente para llegar a conseguir esos valores. Para reducir estos efectos se aumentó la anchura de las líneas a $30 \mu m$, pero la necesidad de usar puentes de aire (cuya anchura máxima debido a cuestiones de fragilidad era de $20 \mu m$) así como cuestiones de espacio llevó a reducir la anchura hasta los $20 \mu m$.

Algo que si se mantuvo de su origen *wilkinson* fue la resistencia en paralelo que permitía aislar ambas salidas. Teniendo en cuenta la impedancia a adaptar, la resistencia que se usó originalmente de 34Ω , de manera que pudiera ser vista desde cada rama como una de 17Ω . Ahora bien, tras los problemas encontrados por la impedancia intrínseca de las líneas, se realizó una optimización, encontrando mejores resultados para 100Ω . En el caso del *splitter* de $3\lambda/2$, debido a la alta longitud y los efectos parásitos asociados a ello se halló que era mejor una impedancia de 80Ω . En ambos casos se consiguió mejorar ampliamente el aislamiento entre salidas.

A continuación, se resumen los parámetros S para ambos *splitter* a 37GHz, así como el desfase extra exacto que introducían.

Splitter de $\lambda/2$

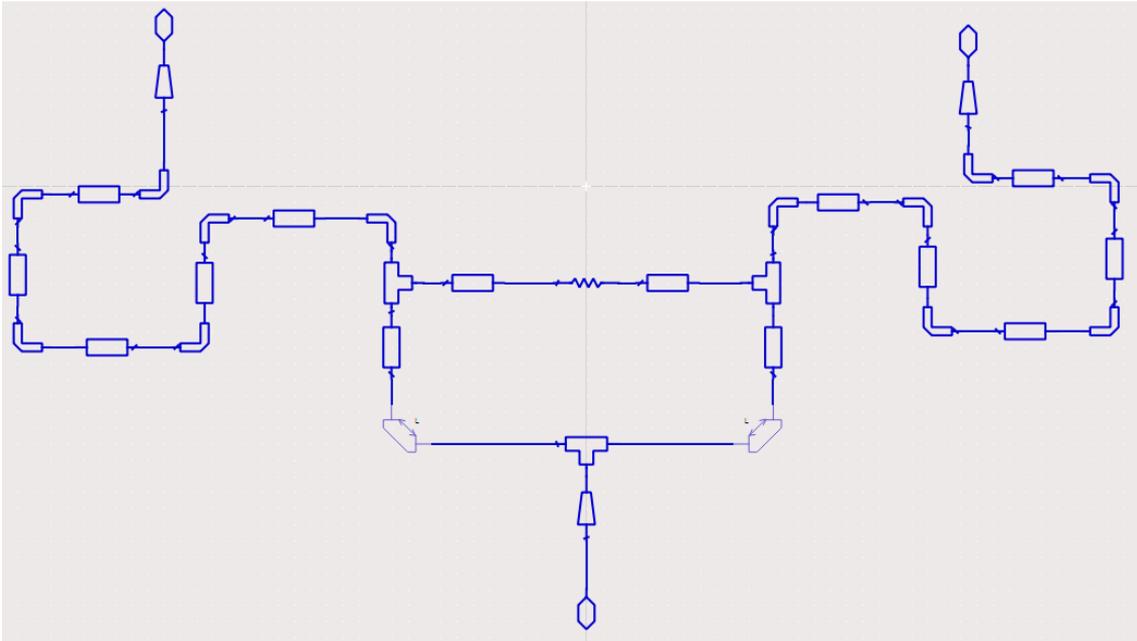
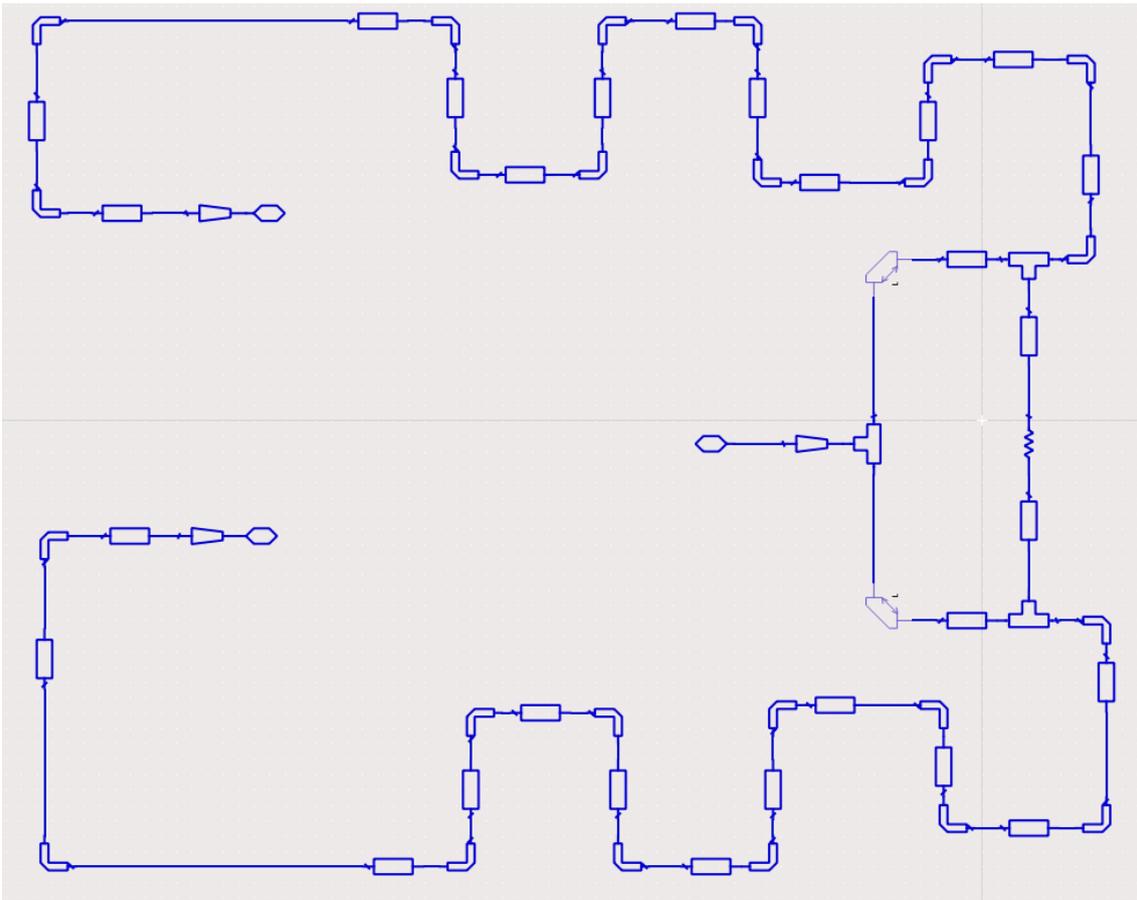


Figura 2.8. Esquemático del *splitter* de $\lambda/2$.

$ S_{11} $	$ S_{21} $	$ S_{31} $
-21.5dB	-3.8dB	-3.8dB
$ S_{12} $	$ S_{22} $	$ S_{32} $
-3.8dB	-28.1dB	-22.3dB
$ S_{13} $	$ S_{23} $	$ S_{33} $
-3.8dB	-22.3dB	-28.1dB

Splitter de $3\lambda/2$ Figura 2.9. Esquemático del *splitter* de $3\lambda/2$.

$ S_{11} $	$ S_{21} $	$ S_{31} $
-14dB	-5.1dB	-5.1dB
$ S_{12} $	$ S_{22} $	$ S_{32} $
-5.1dB	-16.9dB	-23.4dB
$ S_{13} $	$ S_{32} $	$ S_{33} $
-5.1dB	-23.4dB	-16.9dB

Sí que se debería comentar un pico de adaptación en 25GHz que, aunque se verá afectado por la adaptación de salida del balun de OL, es suficientemente profundo como para que pueda tener un efecto real en la adaptación. Sin embargo no debería ser muy problemático ya que los productos de intermodulación que caen en dicha frecuencia son de muy alto nivel (en concreto, 9).

Como conclusión y comparando ambos *splitter*, se puede observar que mientras que el de $\lambda/2$ tiene unos resultados bastante adecuados, el de $3\lambda/2$ es menos idóneo. Esto evidentemente es debido a que la longitud comienza a ser bastante considerable, acumulándose múltiples efectos parásitos que perjudican la salida.

2.4. Diseño del Mezclador

A la hora de diseñar el mezclador, se comenzó a plantear unos prototipos iniciales a vez que se desarrollaban los balun. Sin embargo, tras descubrir la naturaleza potencialmente inestable del transistor, se desechó el trabajo realizado y se comenzó a desarrollar uno nuevo fijándose en la estabilidad desde el inicio.

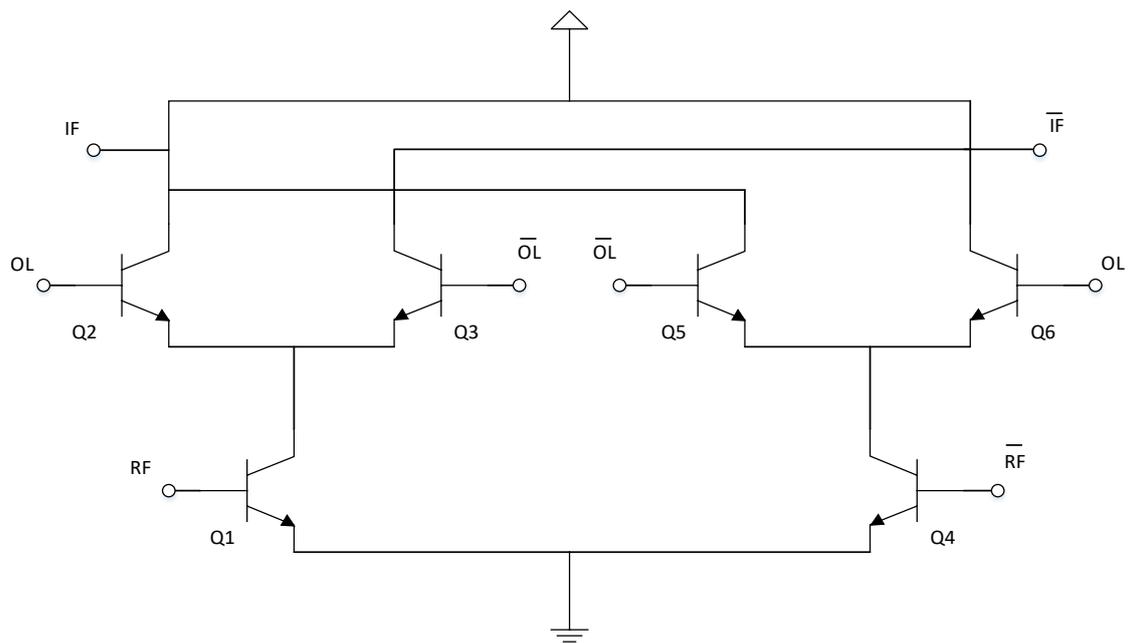


Figura 2.10. Esquema de un mezclador en doble celda de Gilbert.

El punto de trabajo se eligió de manera algo arbitraria, buscando principalmente que Q1 y Q4 trabajaran en régimen de saturación. Como únicas directrices se buscó un punto con una baja corriente para que la figura de ruido no se viera demasiado afectada, aparte de evidentemente los *maximun ratings*. El punto de polarización en los transistores de OL importaba menos, ya que en principio su función iba a ser conmutar. Por simplificar, y como los puntos de Q1 y Q4 ya cumplían todos los límites, se buscó uno similar buscando únicamente como condición que la corriente de los mismos fuera aproximadamente la mitad de la elegida para Q1 y Q4.

	V_{DS}	V_{GS}	I_D	w_u	n_{bd}
Q1, Q4	1.08	-0.55	7.42mA	$30\mu m$	8
Q2, Q3, Q5, Q6	1.16	-0.58	3.71mA	$30\mu m$	6

Al igual que en los diseños anteriores, se comprobó que los valores no superaran los *maximun ratings*.

$I_{DS1,4}$	Max I_{DS} (para $w=10\mu m$)*
7.42mA	
$I_{DS2,3,5,6}$	
3.71mA	40.5mA
$V_{GD1,4}$	Rango V_{GD}
-1.63V	
$V_{GD2,3,5,6}$	
-1.74V	-7 a 0.8V
$V_{GS1,4}$	Rango V_{GS}
-0.55V	
$V_{GS2,3,5,6}$	
-0.58V	-4 a 0.8V
$V_{DS1,4}$	Max V_{DS}
1.08V	
$V_{DS2,3,5,6}$	
1.16V	1.275V
$P_{diss1,4}$	Max $P_{diss1,4}$ (para $wu=30\mu m$ y $nd=8$)
4.39mW	
$P_{diss2,3,5,6}$	Max $P_{diss2,3,5,6}$ (para $wu=30\mu m$ y $nd=6$)
8.2mW	
	30.42

*Se ha elegido para la capa más limitante, que en este caso es la capa TE, con $4.05\text{mA}/\mu\text{m}$.

En este estado tan primario del circuito, antes de añadir redes de estabilización y con las redes de polarización básicas, solo se puede chequear que la salida este correctamente desfasada, ya que al no haber adaptación el nivel de señal no era relevante. Efectivamente, se pudo comprobar que el comportamiento sin lugar a dudas era ideal.

Desfase	Desbalance
-180°	$8.5 \cdot 10^{-9}$ dB

Una vez comprobado esto, se realizó un ajuste para observar si se podría encontrar un tamaño que, al menos a simple vista, ofreciera más ganancia o mejores resultados, ya que para la función que hacían estos transistores eran relativamente grandes. No fue así en este caso, con lo que se mantuvo la anchura y en número de dedos. Por otro lado, se hizo lo mismo con el punto de polarización.

A la hora de estabilizar el mezclador apareció una complejidad que no se tuvo con los baluns anteriores. Anteriormente, para obtener las frecuencias problemáticas y observar si el circuito era incondicionalmente inestable se había utilizado el criterio μ . Sin embargo, este es un criterio lineal, lo que implica que no se puede usar en circuitos no lineales como un mezclador

Por lo tanto, la única manera de asegurar que las redes de estabilización que se pretendían introducir hicieran su trabajo era mediante el uso de la herramienta Stan [11]. Como esta herramienta necesitaba al circuito en sus condiciones de trabajo finales (o al menos lo más parecidas posibles), se adaptó artificialmente (esto es, ajustando la impedancia de las fuentes para que coincidieran con la conjugada a la entrada de los transistores) para poder llegar a sacar unas conclusiones preliminares.

En un inicio, se situaron redes a la entrada de RF y a la entrada de OL , pero seguían apareciendo polos inestables. Por esto lo que se decidió añadir un par de redes más a la salida de FI , consiguiendo lo que se buscaba.

Pero, como se ha comentado, el Stan hace un estudio del circuito que se le ofrece. En estos casos estaba incompleto (faltándole múltiples elementos reales), con lo que más adelante se producirían cambios en las redes de estabilización. Quizás el más notable fue el hecho de que, tras analizarlo mejor y después de añadir varios elementos reales, se observó que las redes de estabilización en ambas entradas apenas influían a la estabilidad, lo que permitió eliminarlas, mejorando la respuesta general. Sin embargo, más adelante aparecería un nodo inestable, posiblemente debido a alguna realimentación, que no se pudo eliminar ni aun volviendo a añadir estas redes. La solución vino gracias a un estudio en el que se buscaron los puertos de los transistores en los que se reflejaban los nodos inestables, lo que sumado a la intuición permitió encontrar que con una red en los drenadores de OL se conseguía la inestabilidad incondicional deseada.

La polarización se hizo de manera similar a los casos anteriores. A la entrada resistencias de choque de $1k\Omega$ en las puertas de los transistores, y condensadores de choque de $1pF$. A la salida la situación cambió un poco. Al estar prácticamente en banda base ($3GHz$), el uso de líneas $\lambda/4$ estaba descartado, lo que llevó a necesitar usar bobinas.

Aunque inicialmente se buscaron redes de adaptación, al final se deshecho esa idea, decidiendo en su lugar usar las redes de salida de los balun como redes de adaptación intermedias. Respecto

a la adaptación de salida de *FI*, se decidió esperar a tener más información, ya que actualmente no se podía obtener la impedancia de salida.

Sí que apareció un fenómeno que podría ser problemático a largo plazo. A pesar del uso de una doble celda de Gilbert en la salida aparecía potencia de *OL* que llegaba a niveles similares a los de *FI*. En concreto, las frecuencias problemáticas eran *OL* (con unos niveles de hasta -8dBc) y *2OL* (con niveles de -22dBc). Aunque no se estaba seguro de porque no se llegaban a cancelar, la asimetría en los caminos hacia *FI* era muy posible la causante de ello, haciendo que las componentes de *OL* llegaran desfasadas y no se anularan por completo. Esta asimetría se debía al diseño del *layout* por la necesidad de que los caminos no se superpusieran, lo que obligaba a doblar las líneas y hacía necesario usar un puente de aire. Más adelante, en el capítulo 3, se profundizará sobre esta cuestión.

Para solucionar este problema, se consideró añadir un filtro a la salida que eliminara dichos armónicos, así como cualquier componente extra que pudiera aparecer. Como en esta parte del circuito se estaba trabajando en IF el diseño del filtro fue muy sencillo, ya que las frecuencias problemáticas estaban muy lejos de la deseada. El filtro final diseñado, un simple paso bajo LC a 21GHz, funcionó perfectamente, dejando la salida limpia y con los espurios a -36dBc y a -55dBc para *OL* y *2OL* respectivamente.

A continuación, se muestran los resultados finales.

Desfase	Desbalance	Ganancia
181.738°	-0.025dB	5.22dB (con-9dBm de <i>OL</i>)

Consumo DC	35mW
------------	------

Ancho de banda 3dB

A la hora de analizar en ancho de banda de un mezclador existen varias opciones, cada una de ellas interesante dependiendo de la función para la que se vaya a usar el *down converter*.

En ocasiones lo que llegará será una señal completa con un cierto ancho de banda, la cual se pretende bajar en frecuencia de manera directa. Para emular este caso lo que se ha hecho es realizar un barrido en la frecuencia de *RF* dejando fija *OL*. De esta manera se ha obtenido el siguiente ancho de banda. Esta simulación tiene el problema de que se ve modificada por el ancho de banda de salida, el cual se desconoce. Sin embargo, sigue siendo interesante para hacerse una idea del rango en el que se trabaja.

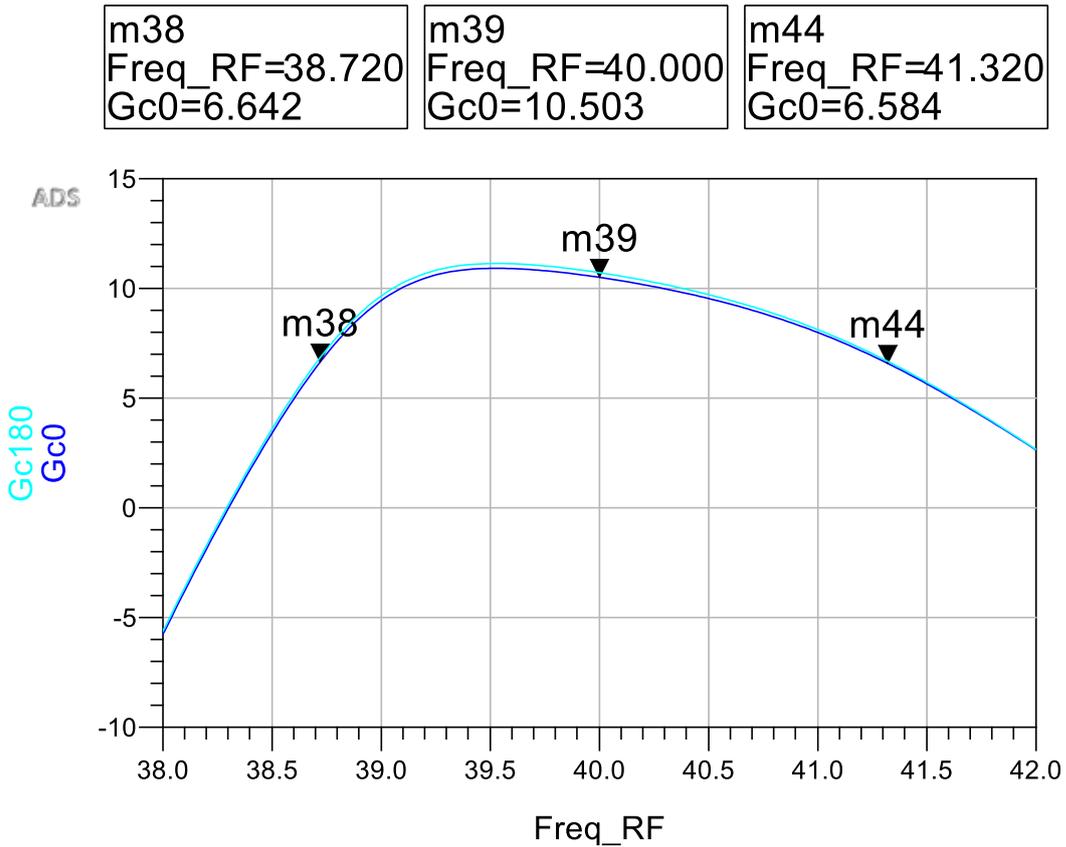


Figura 2.11. Ancho de banda 3dB suponiendo un sistema sin canales. Gc0 hace referencia a la ganancia vista desde la salida FI , mientras que Gc180 es la ganancia vista desde \overline{FI} .

BW_{3dB}	2.6GHz
------------------------------	--------

En otras circunstancias, puede que el satélite disponga de diversos canales de recepción. En este caso a la señal recibida, que llegará a RF , se le asignará un canal y se la bajará a la frecuencia del mismo. Para ello haría falta de un OL que se ajuste en función del canal proporcionado. Por tanto, para este estudio se ha variado OL con RF fijo, y se ha observado a que frecuencias la ganancia caía 3dB.

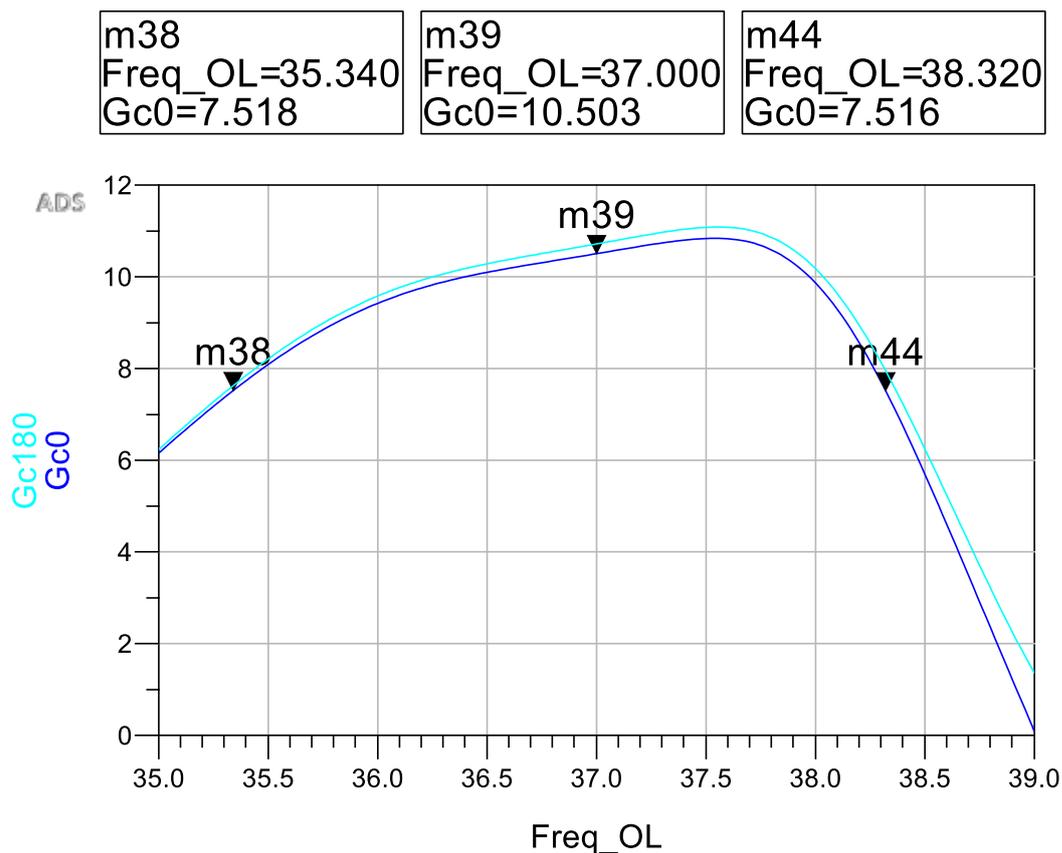


Figura 2.12. Ancho de banda 3dB suponiendo un sistema con canales. Al igual que antes Gc0 hace referencia a la ganancia vista desde la salida FI , mientras que Gc180 es la ganancia vista desde \overline{FI} .

BW_{3dB}	2.9GHz
------------------------------	--------

Se observa un ancho de banda muy amplio, sobre todo para las aplicaciones para las que se quiere usar este *down converter*, donde unos pocos MHz serían suficientes.

P1dB

Para este caso, al igual que en el balun de RF, se ofrece el P_{1dB} desde la entrada. A su vez, se estudia tanto en el centro del ancho de banda como en los extremos del mismo.

Frecuencia	$P_{1dB_{IN}}$
38.7GHz	-15.5dBm
40GHz	-13dBm
41.3GHz	-10.5dBm

Máxima OL

En todo mezclador hay un valor de OL para el cual la ganancia comienza a caer. En este caso ese valor es 3.7dBm, para el cual ya se ha perdido 1dB de ganancia.

Espurios

En general los niveles de espurios en salida son bastante bajos, aparte de los anteriormente mencionados a las frecuencias de OL y $2OL$. Como ya se comentó, se solucionaron con un filtro paso bajo obteniendo los siguientes valores. Los espurios obtenidos están dentro de los típicos márgenes que se exigen para modulación QPSK, que es la que generalmente se usa para comunicaciones satélite, con lo que se consideran adecuados.

	Espurios
OL	-36dBc
$2OL$	-55dBc

m1
freq=3.000GHz
Spectrum_IF1=-24.776

m3
freq=37.00GHz
Spectrum_IF1=-62.785

m2
freq=74.00GHz
Spectrum_IF1=-81.209

m4
freq=3.000GHz
Spectrum_IF2=-24.803

m5
freq=37.00GHz
Spectrum_IF2=-75.528

m6
freq=74.00GHz
Spectrum_IF2=-79.792

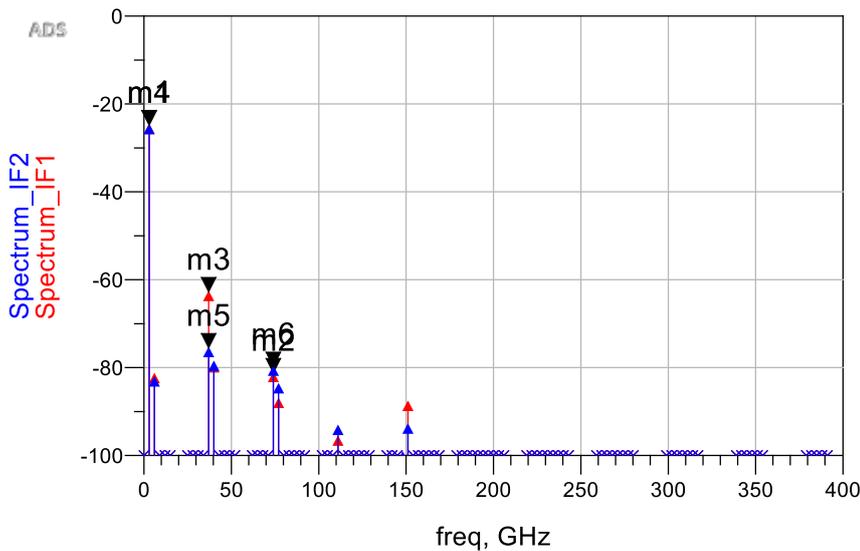


Figura 2.13. Niveles de potencia, mostrando los espurios más problemáticos.

TOI (Third Order Intermodulation)

El TOI es una figura de mérito asociada con la intermodulación de tercer orden y que, aunque en realidad es un concepto matemático más que un fenómeno físico, es un buen indicador de la linealidad del dispositivo electrónico en cuestión. Al igual que ocurre con el P_{1dB} , se puede definir tanto a la entrada como a la salida. En este caso se ha elegido la última.

A su vez, se ha calculado en ambas bandas laterales, suponiendo un ancho de banda de 100MHz para plantear un caso limite. Las señales introducidas para el estudio fueron una de 40.1GHz y otra de 40.2GHz. El resultado final fue bastante aceptable, quedando un TOI bastante alto para los rangos de trabajo que se plantean. A continuación, se ofrecen tanto el IMD (InterModulation Distortion) para una entrada de -30dBm como el TOI a la salida.

	IMD_(-30dBm)	TOI_{out}
Banda lateral superior	-81dBm	-1.762dBm
Banda lateral inferior	-73dBm	-1.87dBm

Como conclusiones, se debe hablar de la buena respuesta general del mezclador. Donde los balun no llegaban a aportar ganancia y sufrían de desfase adicional y un desbalance a la salida grave, el mezclador ofrece una respuesta casi ideal y además consigue ganancia. Por supuesto la razón primordial para esto es la asimetría que sufren los balun en contraste con una simetría perfecta por el lado del mezclador. Esta robustez de la arquitectura se hizo notar a lo largo de todo el diseño. Aun solo con el esqueleto, las salidas ya mantenían muy buen desfase y desbalance. Y a medida que se fueron añadiendo elementos, lo cierto es que apenas se apreció desviación. Finalmente, una vez incorporados todos los elementos reales y líneas, el resultado siguió siendo gratamente bueno.

A todo esto, hay que sumarle un ancho de banda bastante notable de 2GHz y unos espurios bastante adecuados, 36dB por debajo de la portadora en el peor caso. Respecto al P1dB y al TOI, aunque mucho más restrictivo el primero, sigue siendo bastante adecuado para los niveles de potencia que se esperan.

Un detalle que se debería comentar tras los estudios realizados es el hecho de que no haya mínima *OL* de mezcla. Normalmente, la mayoría de mezcladores tienen una mínima potencia de *OL* para la cual el mezclador ofrece un nivel de salida adecuado. A valores menores de este valor, la mezcla no se produce y no hay nada más allá de ruido a la frecuencia deseada. Pero es este caso no es así, y la salida de *FI* sigue una curva casi lineal de pendiente 1 con la potencia de *OL*.

A pesar de todo, en conjunto se puede decir que el mezclador tiene una buena respuesta en general. Por supuesto esto sigue siendo una simulación eléctrica, y quedará ver cómo se comporta en EM antes de sacar conclusiones finales.

Capítulo 3: Simulación Electromagnética

Una vez los diseños eléctricos funcionan dentro de unos márgenes aceptables (a pesar de que el desbalance de los balun fuera poco satisfactorio), el siguiente paso es realizar una simulación electromagnética.

Para conocer el comportamiento de un circuito, la única manera es realizar mediciones del mismo una vez construido y medido. Sin embargo, para llegar a ese punto hace falta realizar simulaciones que permitan prever que resultados se van a obtener. Así, las simulaciones eléctricas ofrecen una primera aproximación de lo que va a ocurrir, pero siguen siendo muy ideales en comparación con la complejidad del mundo real. Para poder ser más concreto y acercarse a unos valores más certeros es necesario por tanto incluir nuevos efectos, y el análisis electromagnético permite esto mismo.

El análisis electromagnético es una herramienta tremendamente útil en el diseño de circuitos de *RF*. Pero cuando las frecuencias de trabajo comienzan a estar en el rango de las microondas y las longitudes de las líneas comiencen a ser del orden de la longitud de onda, este análisis resulta fundamental. A estas frecuencias ya no se pueden despreciar fenómenos como la presencia de parásitos, la propagación de ondas a lo largo del sustrato o los acoplos entre elementos, y la segura aparición de uno o más de ellos puede llevar al deterioro o deriva de la respuesta original.

Para poder determinar el alcance de estos efectos, se hará uso de la herramienta de simulación de *Momentun* incorporada en ADS [10]. Pero para lograr obtener un resultado fiable y preciso con este método, se deben tomar ciertas consideraciones.

En primer lugar, los rangos de frecuencia de simulación deben ser amplios llegando idealmente al 3^{er} armónico como mínimo. Lamentablemente, en este caso esto no fue posible dado que el simulador comenzaba a tener problemas a partir de los 90GHz, ya que las distancias entre los puertos del *layout* comenzaban a ser eléctricamente muy grandes y el simulador podía dar resultados poco realistas.

Por otro lado, se debe elegir un mallado lo suficientemente fino de la superficie del *layout*. Esto sin embargo tiene una contrapartida, y es que el tiempo de simulación aumenta rápidamente a mayor mallado. Por lo tanto, encontrar un compromiso entre ambos es esencial. Este mallado debe venir definido en función de una frecuencia, que puede ser la máxima a la que se va a realizar la simulación o una predefinida. En este caso concreto se encontró que con un mallado de 30celdas por λ a la frecuencia máxima (90GHz) y la inclusión de efectos de borde, la simulación era lo suficientemente precisa. A la vez conseguía mantener en un punto aceptable en los tiempos de simulación, aun siendo largos.

Respecto al diseño de *layout*, una herramienta con la que hubo que familiarizarse fue el DRC (*Design Rule Check*). Esta herramienta compara las diversas distancias entre los elementos del

circuito, así como otras propiedades de los mismos, y las contrasta con una base de datos interna, avisando de aquellas que incumplen los mínimos impuestos por los fabricantes. En los diseños iniciales fue cuando más hubo que enfrentarse a esta herramienta, pero una vez comprendidos su funcionamiento y límites, no hubo apenas problemas de diseño en las siguientes iteraciones del *layout*.

En los siguientes apartados se mostrarán tanto el *layout* inicial de los diversos subcircuitos simulados eléctricamente en el capítulo anterior, así como el resultado final tras las modificaciones que se tuvieron que hacer. A su vez se irán explicando los motivos que llevaron a realizar los cambios, así como detallando ciertos fenómenos que o se detectaron muy tarde o no se pudieron solucionar.

3.1. Balun de RF

El *layout* que se observa en la figura 3.1 es una implementación directa del circuito eléctrico que se mostró en el capítulo anterior. Como ya se ha comentado, el desarrollo de los *layout* fue casi simultáneo con el desarrollo del circuito eléctrico, a fin de obtener resultados más fiables, así como asegurar que las distancias y valores que se estaban usando fueran realizables. Aun así, esta no era una versión final, ya que quedaba dar salida a las alimentaciones de puerta y determinar cómo se uniría el balun al mezclador. Mientras lo primero apenas tenía relevancia, lo segundo iba a implicar ciertos cambios.

Pero antes de enfrentarse a esos problemas lo que se hizo fue comparar una simulación EM preliminar del *layout* mostrado con los resultados eléctricos que se comentaron en el apartado anterior.

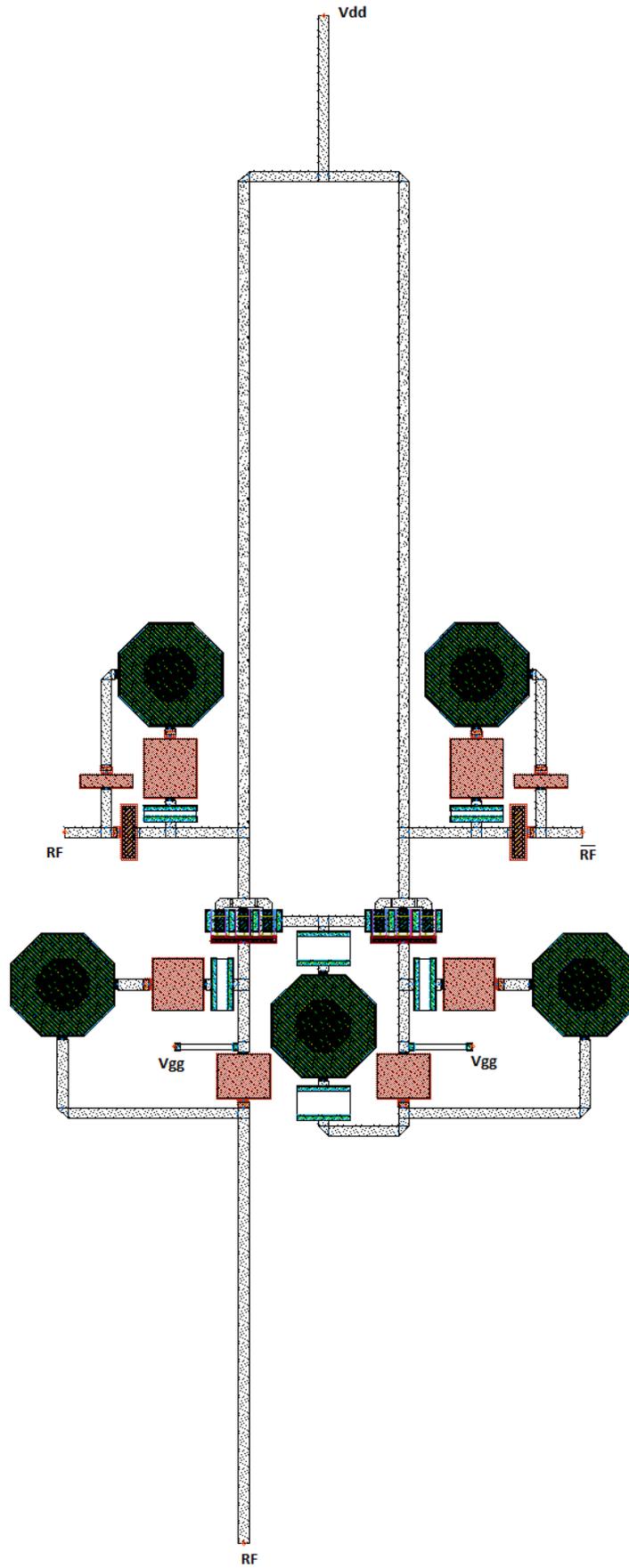


Figura 3.1. *Layout* inicial del Balun de RF.

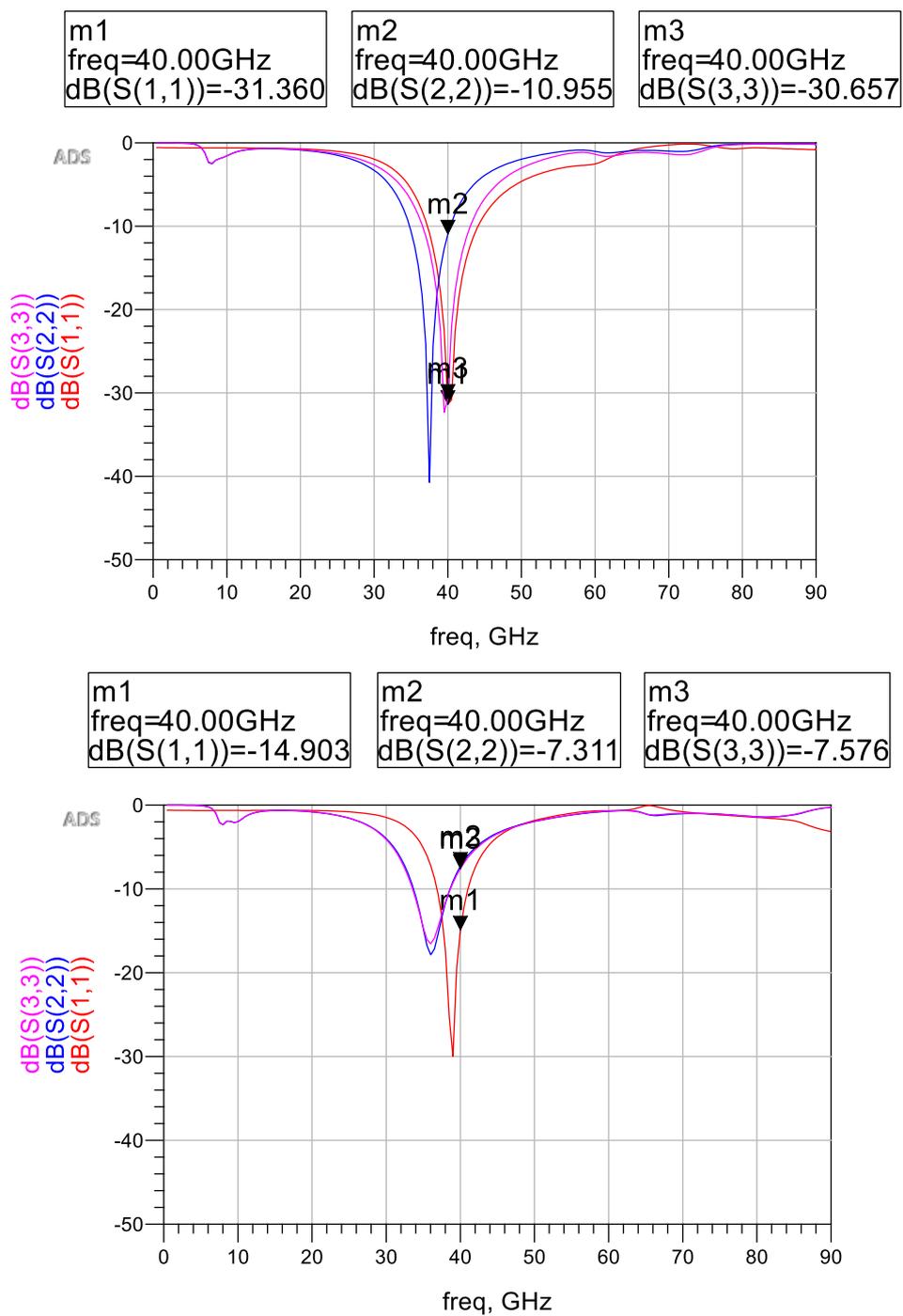


Figura 3.2. Comparación de adaptación de para las simulaciones eléctrica (superior) y EM (inferior).

Simulación	Desfase	Desbalance	Ganancia
Electromagnética	191.35°	-3.88dB	-5.08dB
Eléctrica	179.56°	-4.11dB	-2.75dB

Se puede observar a simple vista como se ha producido un desplazamiento bastante importante y asimétrico en las salidas, sobre todo para el S_{33} . De manera imprevista, la desadaptación artificial que se había incluido para corregir el desfase ha desaparecido y se ha reducido la adaptación en términos generales. En la entrada también se ha producido un desplazamiento a la izquierda, aunque bastante menor. Debido a las simulaciones tan completas que se hicieron en la simulación eléctrica, se pudieron eliminar los múltiples efectos debido a líneas y componentes no ideales, dejando únicamente como posibles causantes los efectos puramente electromagnéticos o de parásitos no bien modelizados. Tras observar el *layout* la intuición llevó a pensar que la razón debería estar en los acoplos, pues tanto en entrada como en salida las redes de adaptación y estabilización están muy cerca entre sí.

Todo esto llevó a un empeoramiento claro tanto en el desfase como en el desbalance. Pero es en la ganancia donde se observan más cambios. Aunque evidentemente parte de la reducción radica en la desadaptación de salida, había algo más. Se observó que a la entrada del transistor el nivel de señal pasaba de -35dBm a -39dBm, sin razón aparente. En su momento se pensó que la red de estabilización podía estar incluyendo más efectos en EM que se traducían en más pérdidas, pero la ejecución de ciertas simulaciones EM de los elementos por separado no mostraba una divergencia tan grave. No fue hasta mucho más adelante cuando se descubrieron las razones de esta diferencia.

Resulta que, debido a interacciones electromagnéticas entre los elementos cercanos a la puerta y aquellos conectados a ambos surtidores, la tensión y la corriente que circulaban por puerta se desfasaban de manera distinta. Esto hacía que la potencia vista justo en la puerta del transistor se viera perjudicada, al ser el producto resultante de tensión y corriente altamente imaginario. En la figura 3.3 se puede observar en detalle la zona problemática.

Sin embargo, aumentar las distancias entre los transistores (algo que podría reducir estos efectos nocivos) implicaba aumentar aún más el terrible desbalance del que se partía, así como obligaba a forzar aún más la asimetría entre salidas al introducir un desfase extra. Por lo tanto, se prefirió mantener este problema con los resultados que ofrecía (que dentro de no ser ideales eran aceptables) a empeorar el desbalance y las adaptaciones de salida.

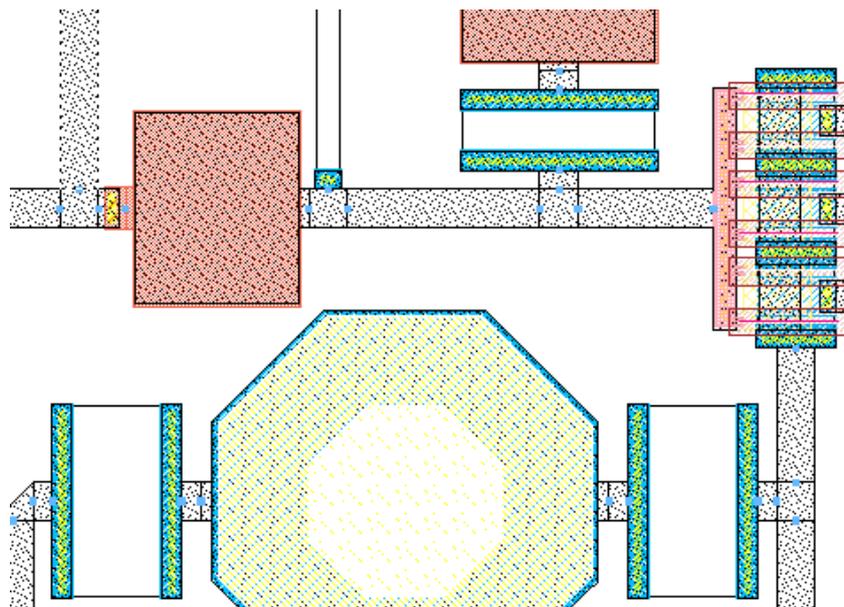


Figura 3.3. Sección del *layout* donde ocurrían las anomalías. La cercanía entre todos ellos, sobre todo con la vía, creaba el efecto indeseado.

Por tanto, se realizaron cambios buscando obtener unos resultados más similares a los del modelo eléctrico. Como las simulaciones tardaban bastante en finalizar (de 6 a 18 horas normalmente), la técnica que se utilizó consistía en explorar, en el circuito eléctrico, que variaciones, tanto de longitudes como de capacidades, eran las que producían cambios similares a los observados en la versión EM. Una vez identificados los elementos, se introducía un factor corrector, generalmente de forma empírica, que compensaría el desplazamiento extra sufrido por los acoplos.

Este método solía ser acertado pero, debido a que en ocasiones no se tenían en cuenta todos los fenómenos involucrados, muchas veces el resultado no era adecuado. Por ello, se planteó una nueva idea que permitiría tanto reducir tiempos de simulación como acotar aún más donde radicaban los problemas.

Esta técnica consistía en dividir el modelo EM del balun de *RF* en tres “sectores” para los cuales se crearía un modelo EM por separado, a fin de poder realizar modificaciones y simularlas más rápidamente así como determinar que partes podrían afectar más o menos al comportamiento final. Por otro lado, si se comparara con la simulación general se podrían obtener datos de que sectores se aproximaban más a su modelo eléctrico, dando un nuevo grado de libertad a la hora de mejorar el diseño.

Ahora bien, aunque la idea era prometedora y en ocasiones llegó a ser útil, se comprobó que la simulación por sectores y la simulación en bloque no ofrecían los mismos resultados. Las razones estaban en que, aunque los sectores se habían separado buscando que no hubiera interacciones entre ellos, lo cierto es que estos acoplos existían. Esto impedía que el método fuera fiable y se tuvo que descartar. Sin embargo, quedó como una herramienta interesante para descubrir efectos extraños entre los diversos sectores, como el mencionado anteriormente en el que las fases de tensión y corriente evolucionaban de manera distinta.

De esta manera, se volvió al anterior procedimiento, buscando realizar pequeños cambios para ajustar la adaptación de salida. No obstante, durante este proceso se comenzó a plantear la necesidad de crear las conexiones entre balun y mezclador. Y debido al problema que se comentó anteriormente durante el desarrollo de los *splitter*, encontrar una línea con una impedancia de menos de 10Ω era imposible (en concreto se necesitaba adaptar de 7.2Ω a 9Ω), lo que implicaba que las líneas, necesariamente largas, iban a tener un efecto importante en el coeficiente de reflexión.

Por lo tanto, se optó por eliminar las redes de adaptación de salida que se tenían, creando unas nuevas cuya longitud permitiera conectarlas con el mezclador a la vez que adaptaban. De esta manera, se planteó una red CLC en π pero, al igual que en el caso anterior de los *splitter*, se encontró el problema de que ambas entradas de *RF* no estaban a la misma distancia. Esto obligó a crear dos redes distintas que mantuvieran una distancia eléctrica similar para que las señales llegaran en fase. Ahora bien, como aún se tenía el problema del desfase adicional comentado en el capítulo anterior, se usó esta asimetría y diferencia de distancias para corregir el desfase deseado. Aun así, en una de las redes se hizo necesario hacer uso del doblado de líneas para conseguir la distancia requerida, como se puede observar en la figura 3.4.

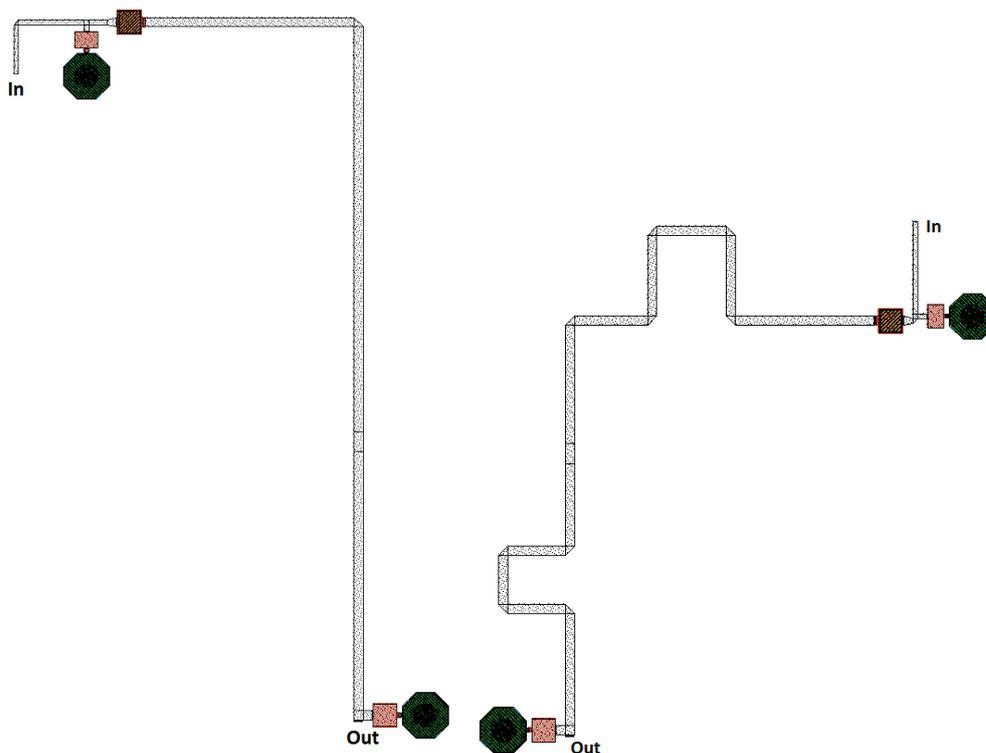


Figura 3.4. Redes de salida para el balun de *RF*. A la izquierda red de salida para *RF*. A la derecha red de salida para \overline{RF} .

Tras simularlas en EM y ver que apenas había discrepancia entre el modelo eléctrico y electromagnético, se unieron al balun dando los siguientes resultados.

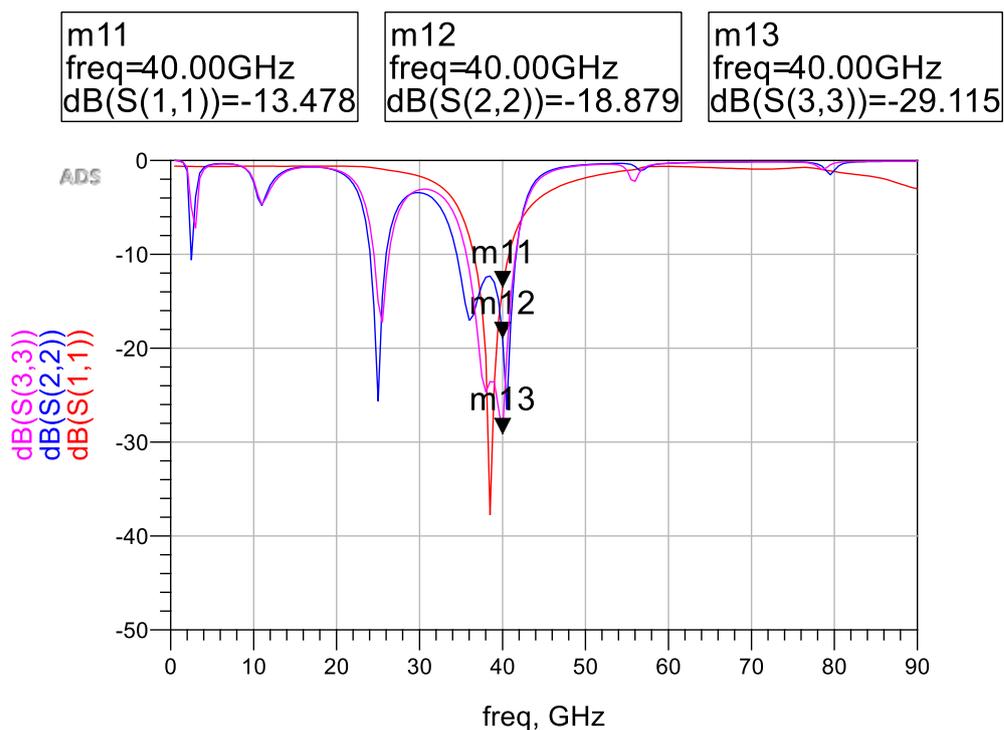


Figura 3.5. Adaptaciones de entrada y salida del Balun con las conexiones.

Desfase	Desbalance	Ganancia
184.7°	-3.5dB	-4.2dB

En general se aprecia que el sistema ha mejorado respecto a la anterior versión con la red de salida. La ganancia sigue siendo baja respecto a la simulación eléctrica original, pero teniendo en cuenta que las líneas de las redes de salida son de $2000\mu m$, se puede considerar aceptable.

Ancho de banda

Como se puede observar a primera vista, los resultados, aunque adecuados, no son tan buenos como los anteriores. Por ello el ancho de banda se ha obtenido para un valor de adaptación de -10dB

	BW_{-10dB}
S_{11}	[36.6-40.8] GHz
S_{22}	[39.6-41.6] GHz
S_{33}	[36.6-40.8] GHz

Se ve que el ancho de banda se mantiene más o menos en el rango de frecuencia, aunque evidentemente con un límite bastante peor. La impedancia de entrada está algo desplazada a la

derecha y aceptaría mejora, mientras que las impedancias de salida son bastante anchas gracias a las redes de salida diseñadas.

Punto de compresión 1dB

Al igual que en el capítulo anterior, se muestra a la entrada.

P_{1dB}	8.5dBm
-----------	--------

No solo no ha empeorado, sino que ha mejorado en 0.5dB. Sin embargo, no supone una gran diferencia ya que la potencia de trabajo se mantendrá sobre los -20dBm como mucho.

3.2. Balun de OL

Como evidentemente se puede apreciar en la figura 3.6, el *layout* del balun de OL es muy similar al de RF, siendo algo lógico ya que el diseño original partió del mismo como se comentó en el capítulo 2. De la misma manera que en el apartado anterior, las conexiones de alimentación de puerta se dejaron para más adelante.

Se podría pensar que enfrentarse a este balun sería trivial una vez conocidos los problemas del balun de RF, y es cierto que varios de ellos se reconocieron inmediatamente. Sin embargo, debido a la ligera diferencia frecuencial y a la distinta potencia de trabajo, nuevos problemas aparecieron.

Simulación	Desfase	Desbalance	Ganancia
<i>Electromagnética</i>	185.7°	-2.86dB	-3.39dB
<i>Eléctrica</i>	180.01°	-4.07dB	-1.63dB

De estos problemas, el más notorio fue la aparición de nuevas inestabilidades. En la figura 3.7 se puede observar como el parámetro S11 se hacía positivo entre 61.5 y 63.2GHz. Las razones de esto, aunque no claras, posiblemente radicaban en acoplamientos inductivos en las redes de adaptación debidos a parásitos o a la cercanía entre la red de adaptación y estabilización.

Por otro lado, mientras el desfase aumenta ligeramente, el desbalance cae en unos 1.2 dB. Lamentablemente esto viene acompañado de una caída en ganancia notable.

Los resultados en sí mismos eran en su mayoría aceptables aun requiriendo de ciertos retoques. Pero mientras la inestabilidad a la entrada siguiera activa no se podían tener por fiables. Por ello, se procedió a buscar una manera de corregirla. Al ser tan ligera, se planteó que con una mejora en la adaptación de salida se podría corregir, ya que se debería seguramente a alguna desadaptación. Efectivamente, con un ligero cambio en los condensadores de salida este planteamiento fue correcto y la inestabilidad se subsanó, a la vez que se consiguieron adaptar adecuadamente las salidas.

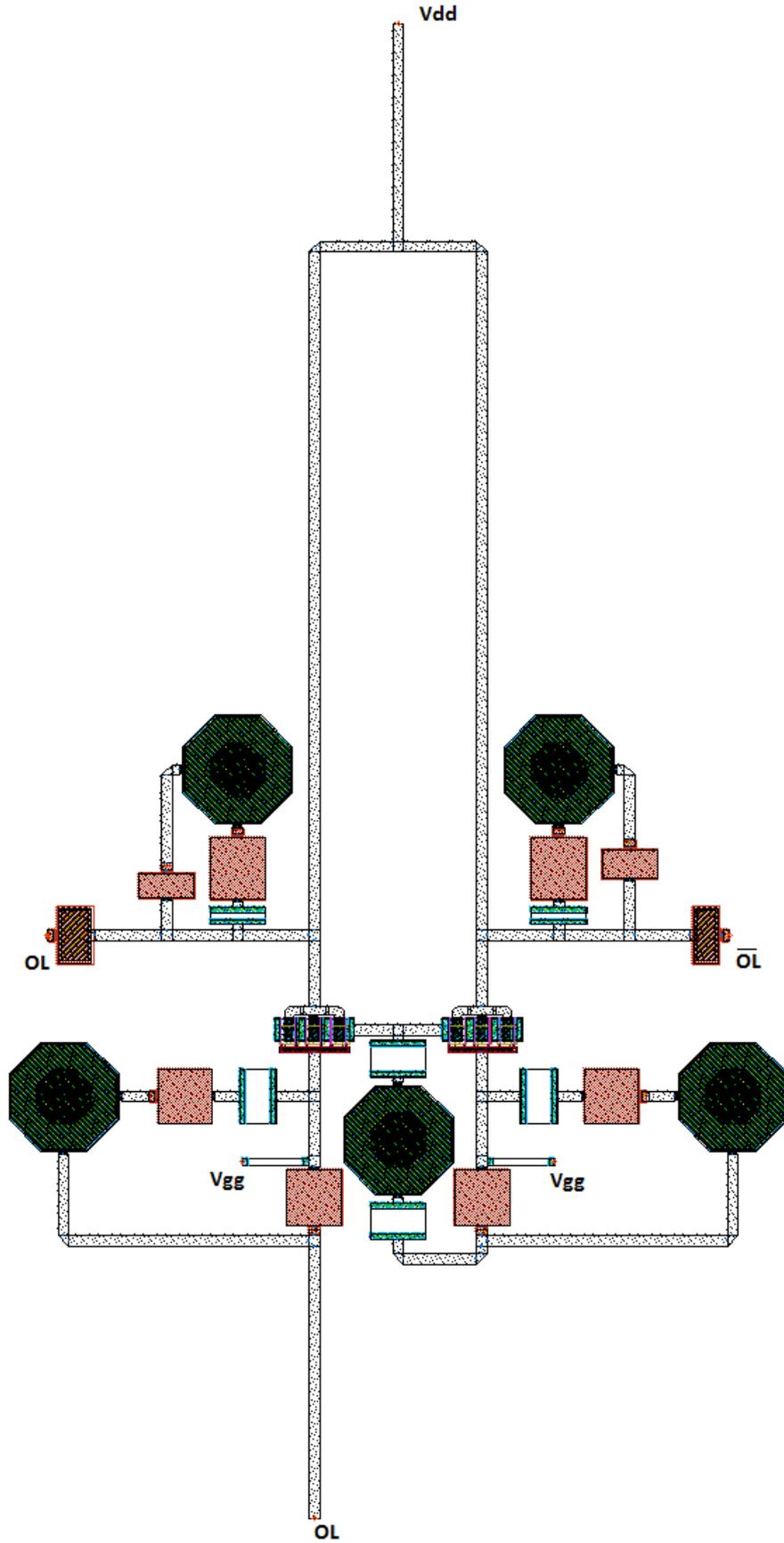


Figura 3.6. Layout final del balun de OL.

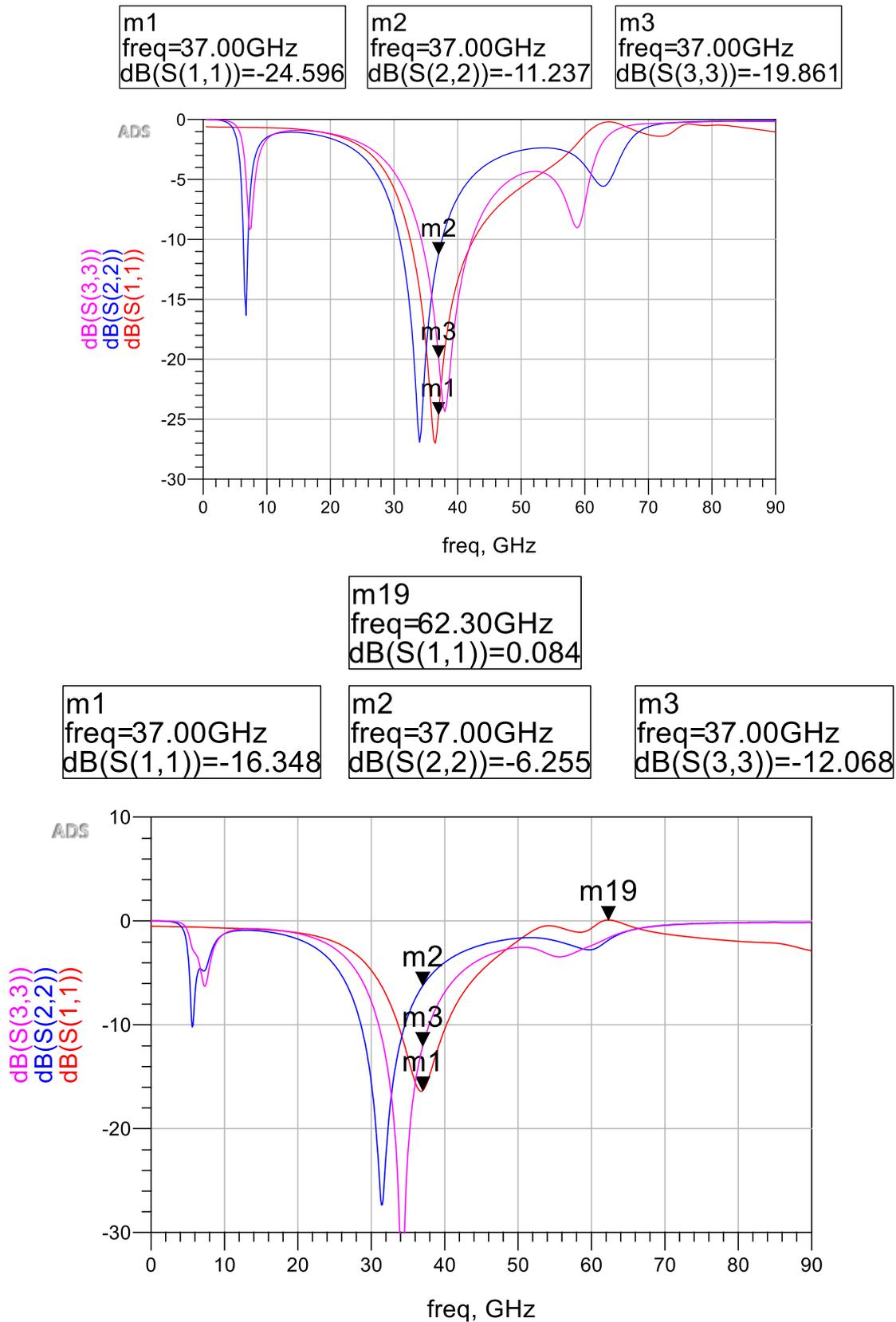


Figura 3.7. Comparación de adaptación de para las simulaciones eléctrica (superior) y EM (inferior) del balun de OL.

Asimismo, se detectó el problema mencionado en el capítulo anterior sobre la tensión y corriente desfasándose de manera distinta. Este efecto es el responsable de la caída tan fuerte

de la ganancia. La solución que se tomó fue la misma; convivir con él a cambio de no empeorar los resultados, ya que tenía la misma problemática de empeorar la asimetría entre salidas.

Aparte de estos problemas, no se observó nada nuevo ni que necesitara corrección, por lo que una vez subsanados los problemas encontrados se procedió a tomar los resultados finales.

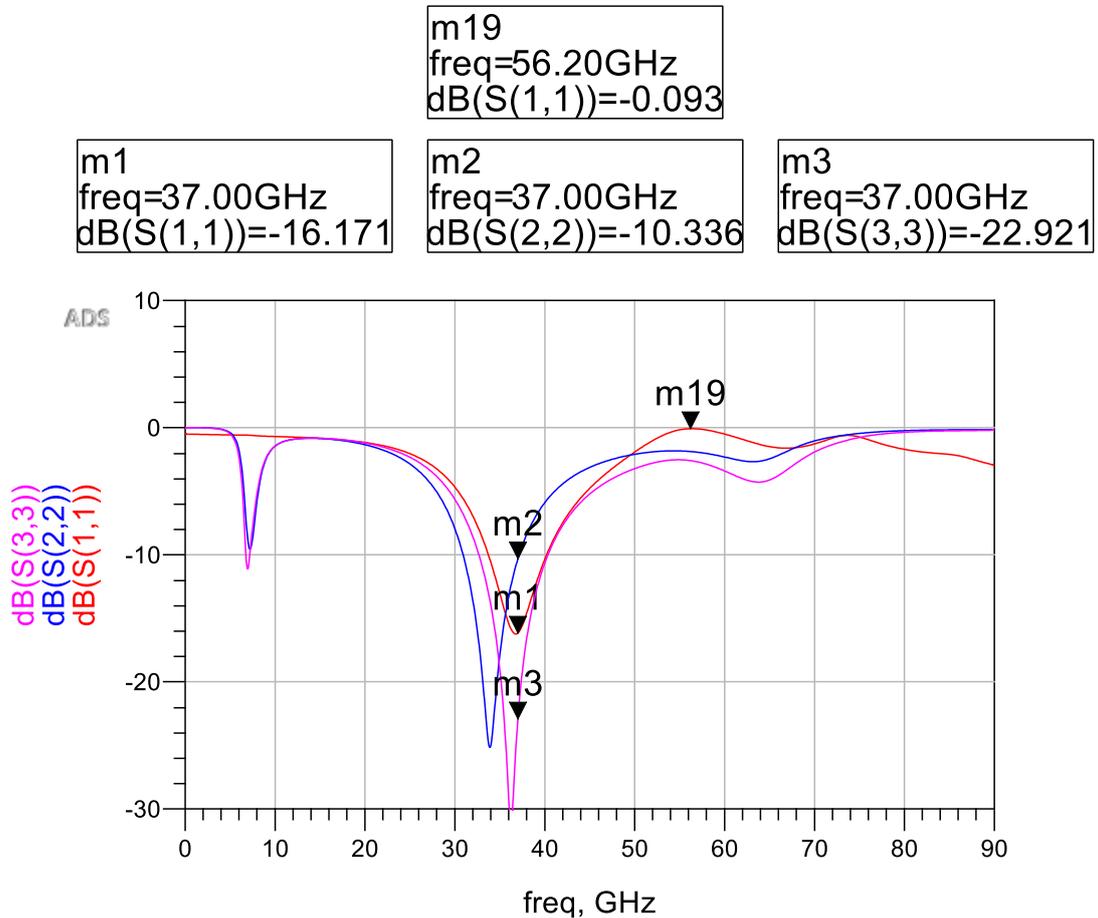


Figura 3.8. Resultados finales del balun de OL.

Desfase	Desbalance	Ganancia
176.8°	-3.7dB	-2.77dB

$P_{1dB_{IN}}$	7dBm
----------------	------

3.3. Splitter

Respecto a la simulación EM de los *splitter* no hubo muchos problemas. Las simulaciones iniciales demostraban un ligero desvío en frecuencia en la adaptación, así como una adaptación algo peor. Estos fenómenos eran más acusados en el *splitter* de longitud $3\lambda/2$ que en el de $\lambda/2$, lo que evidenciaba que era producto de efectos parásitos incluidos en el modelo EM y no en el eléctrico.

Una simple corrección de las longitudes permitió ajustarlo a unos valores similares a los anteriores. Aun así, ciertos efectos parásitos no se pudieron corregir, lo que llevó a tener una adaptación algo peor a la original.

A continuación, se muestran los parámetros S de cada uno de los *splitter* a 37GHz para la simulación eléctrica y electromagnética

Splitter $\lambda/2$

Simulación electromagnética

$ S_{11} $	$ S_{21} $	$ S_{31} $
-22.2dB	-3.8dB	-3.8dB
$ S_{12} $	$ S_{22} $	$ S_{32} $
-3.8dB	-10.6dB	-9.8dB
$ S_{13} $	$ S_{32} $	$ S_{33} $
-3.8dB	-9.8dB	-10.6dB

Simulación eléctrica

$ S_{11} $	$ S_{21} $	$ S_{31} $
-21.5dB	-3.8dB	-3.8dB
$ S_{12} $	$ S_{22} $	$ S_{32} $
-3.8dB	-28.1dB	-22.3dB
$ S_{13} $	$ S_{32} $	$ S_{33} $
-3.8dB	-22.3dB	-28.1dB

Splitter $3\lambda/2$

Simulación electromagnética

$ S_{11} $	$ S_{21} $	$ S_{31} $
-12dB	-5.3dB	-5.3dB
$ S_{12} $	$ S_{22} $	$ S_{32} $

-5.3dB	-9.1dB	-10.3dB
$ S_{13} $	$ S_{32} $	$ S_{33} $
-5.3dB	-10.3dB	-9.1dB

Simulación eléctrica

$ S_{11} $	$ S_{21} $	$ S_{31} $
-14dB	-5.1dB	-5.1dB
$ S_{12} $	$ S_{22} $	$ S_{32} $
-5.1dB	-16.9dB	-23.4dB
$ S_{13} $	$ S_{32} $	$ S_{33} $
-5.1dB	-23.4dB	-16.9dB

Comparándolo con los resultados de la simulación eléctrica se puede observar un empeoramiento generalizado en los parámetros S, lo cual es normal al incluir la simulación EM múltiples efectos adicionales que en general perjudican el comportamiento de los circuitos. Sin embargo, en términos de gran señal, los resultados se mantienen similares a los obtenidos en la simulación eléctrica, mejorándose incluso en el desfase adicional. El *layout* de cada divisor quedaría de la siguiente forma.

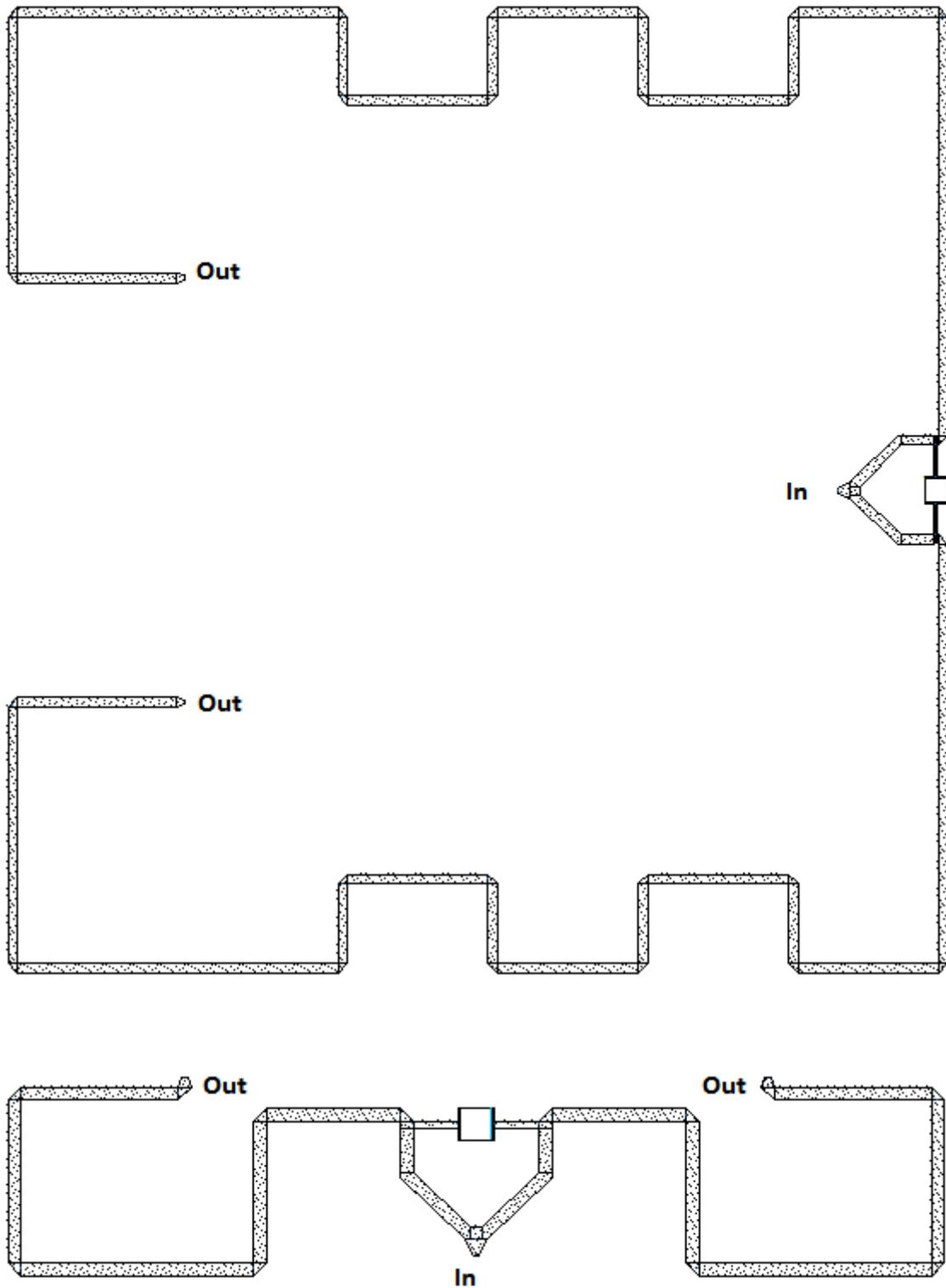


Figura 3.9. *Layouts* finales del *splitter* de $3\lambda/2$ (superior) y *splitter* de $\lambda/2$ (inferior).

3.4. Mezclador

El *layout* que se observa en la figura 3.10 es una implementación directa del circuito tratado en el apartado 2.4 del capítulo anterior. Dado que todavía había dudas sobre la disposición final de los diversos circuitos, tanto el filtro de salida como el condensador de desacoplo en *FI* se han

dejado de lado temporalmente en el *layout*. De todas formas, esto no llegará a afectar en gran medida al resultado final, ya que al estar trabajando en *FI* los problemas asociados a las interacciones electromagnéticas no deberían ser muy graves.

Una vez realizada la simulación, se procedió a analizar los resultados para observar diferencias con la simulación eléctrica, así como al estudio de los nuevos problemas derivados de fenómenos electromagnéticos. De esta manera los resultados obtenidos fueron los siguientes.

Simulación	Desfase	Desbalance	Ganancia
EM	179.402°	-0.023dB	-9.43dB (con -9dBm de <i>OL</i>)
Eléctrico	181.738°	-0.025dB	5.22dB (con -9dBm de <i>OL</i>)

Como se puede observar, tanto en desbalance como en desfase la salida es muy similar. Sin embargo, el problema aparece en la ganancia de conversión. De una simulación a otra ha pasado de tener una ganancia positiva de unos 5dB a tener casi 10dB de pérdidas. En circunstancias normales se esperaba una cierta caída en ganancia debida a desadaptaciones por fenómenos electromagnéticos, pero lo cierto es que esta caída era muy superior a lo esperado.

Para encontrar una razón, y posible solución, para esto, se realizó un estudio en general de todo el transistor. A continuación, se muestran los fenómenos encontrados.

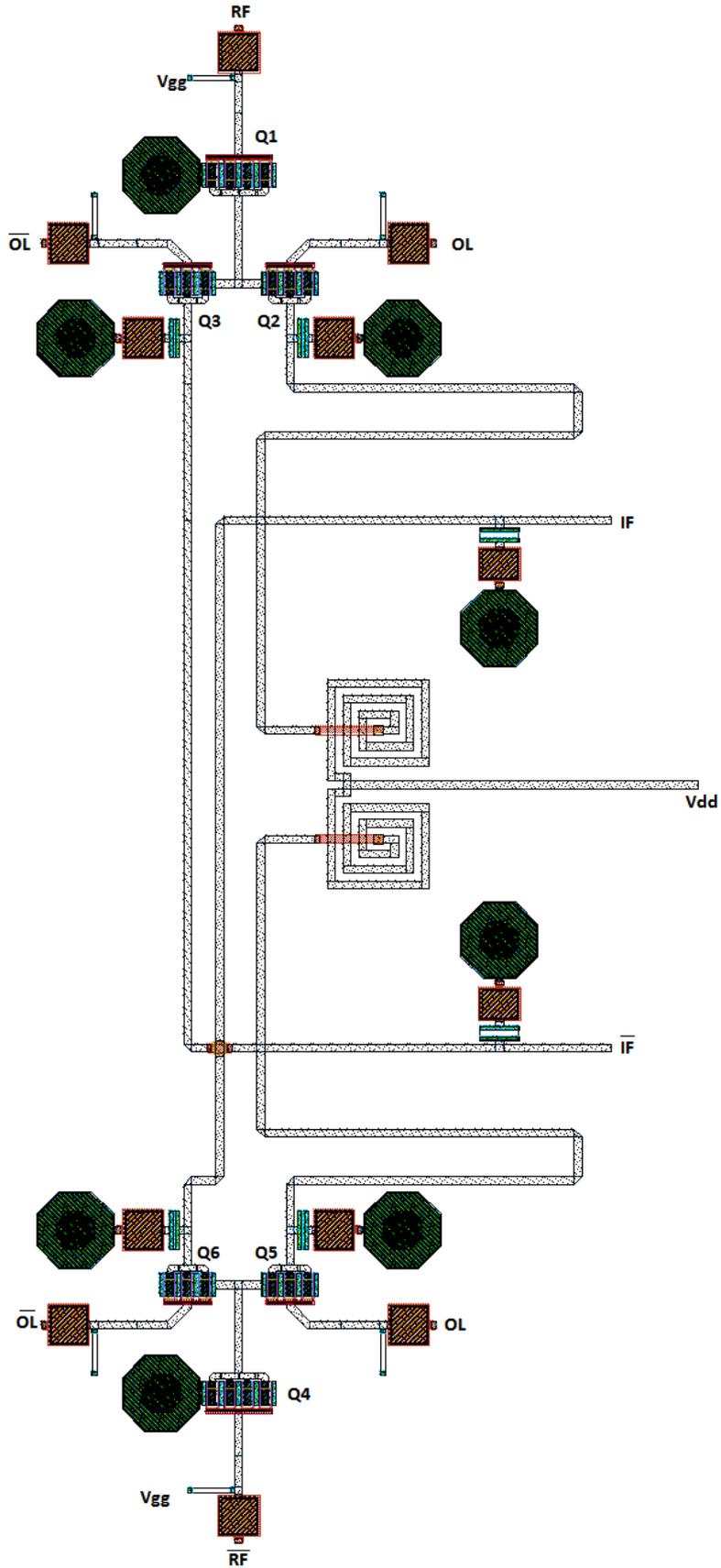


Figura 3.10. *Layout* inicial del mezclador.

En primer lugar, un hecho que se observó fue la asimetría de la impedancia en las diferentes entradas de OL . Aunque era cierto que el modelo era asimétrico a partir de los drenadores de OL , lo cierto es que en las simulaciones eléctricas apenas había variación en estas entradas. Intuyendo un efecto negativo de la vías de surtidor de $Q1$ y $Q4$ similar al sufrido por los balun, se decidió invertir el transistor de manera que la vía ahora afectara a \overline{OL} en vez de a OL .

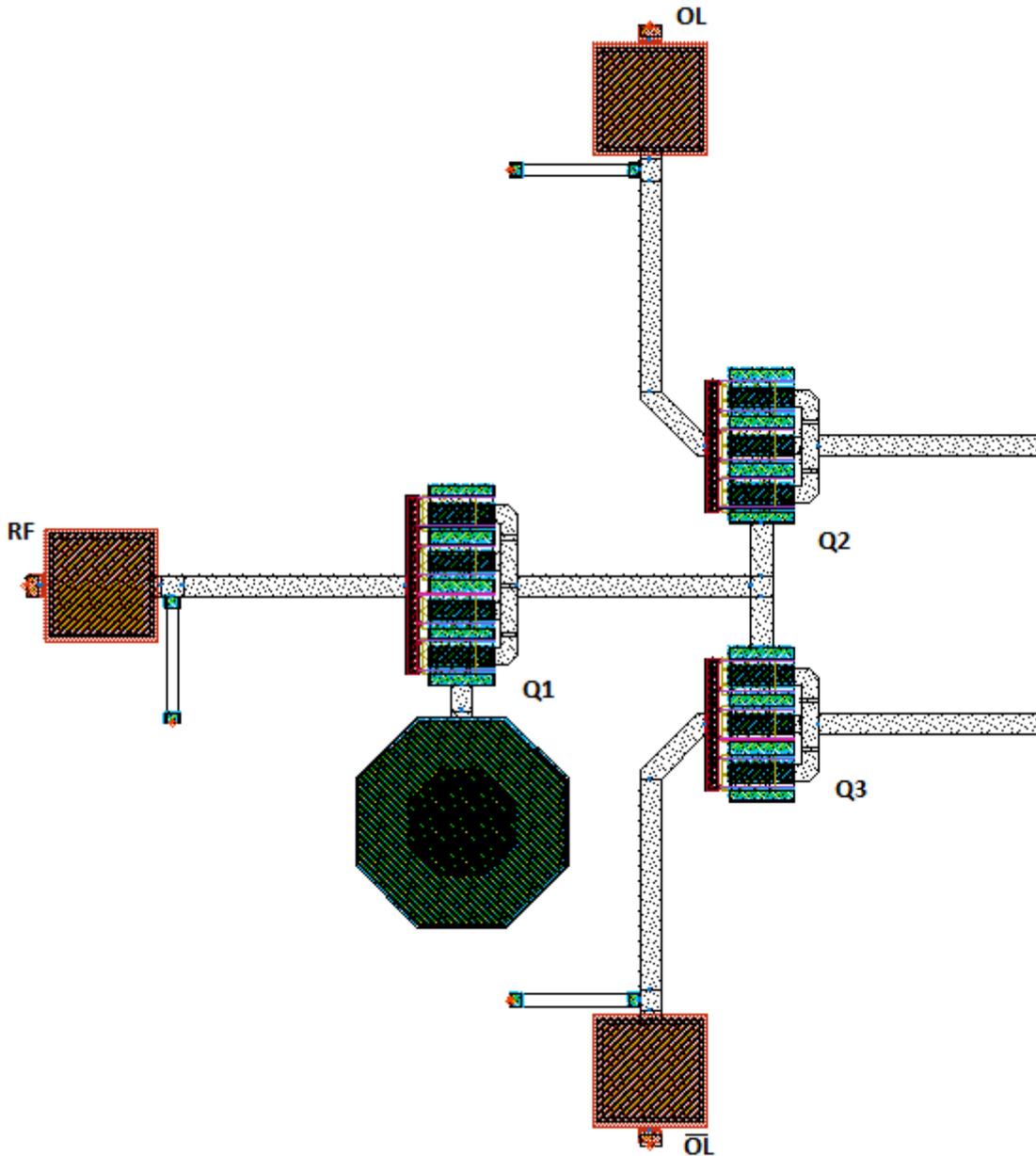


Figura 3.11. Sección de *layout* donde se encontró la asimetría en OL . Se puede observar como la vía de surtidor de $Q1$ está muy cerca de la entrada a puerta de $Q3$, creando interacciones que modifican la impedancia de entrada.

El resultado determinó claramente que la vía era la causante de dicha anomalía, ya que era ahora la otra entrada la que se veía perjudicada. La cuestión radicaba en la complejidad de mover la vía, ya que la falta de espacio y los efectos inductivos de añadir líneas adicionales en el surtidor perjudicaban al resultado final. Por lo tanto, la solución tomada fue usar un transistor de doble vía, afectando por igual a las entradas de OL y eliminando la asimetría. Aunque con

esto se mantenía un efecto negativo en las entradas de *OL*, seguía ofreciendo mejores resultados que desplazar la vía, lo que hizo decantarse por esta opción. Aun así el efecto era grave, perdiendo casi 6dB desde las entradas de *OL* hasta las puertas de los transistores, lo cual efectivamente se traducía en pérdidas de la ganancia de conversión. La figura 3.4.3 presenta el cambio realizado en el *layout*.

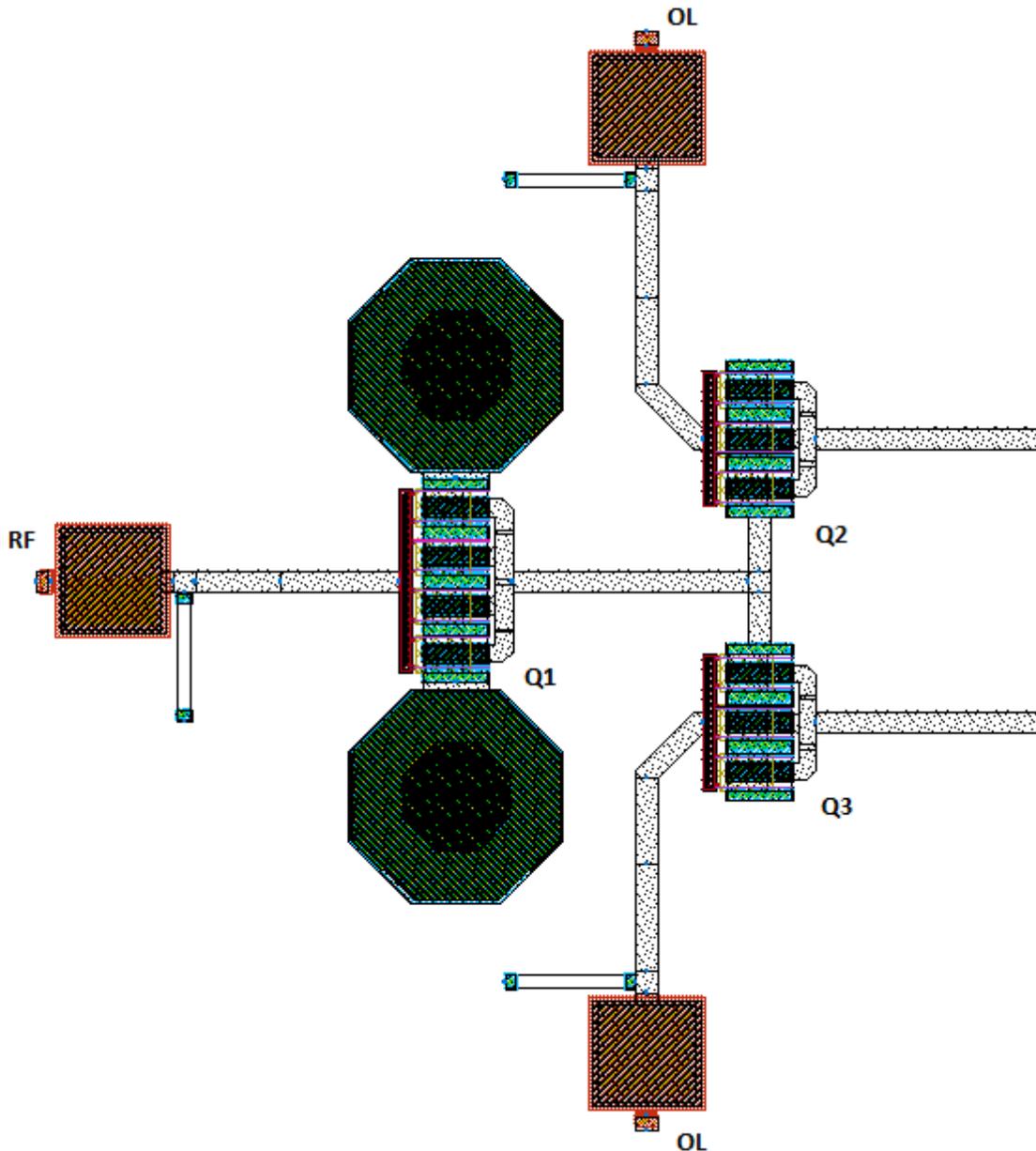


Figura 3.12. Solución al problema de asimetría. Al usar una doble vía el impacto en la impedancia que generan se equilibra, corrigiendo no la influencia, pero si la asimetría.

Como se comentó en el capítulo 2 apartado 4, uno de los problemas observado en el mezclador fue la alta potencia de *OL* vista a la salida de *FI*. Hay que recordar que para que las componentes espurias de *OL* se anulen hace falta una simetría perfecta entre los caminos de *FI*. El problema en este caso es que dicha simetría no era ideal, menos aún en EM.

Esta asimetría indeseada procedía de la diferencia entre caminos que partían de los drenadores de Q2, Q3, Q5 y Q6, en su mayoría debida a los acoplos producidos entre los diversos caminos y meandros que se tuvieron que hacer en las salidas de drenador para mantener una distancia similar para todos los caminos de FI . Con esto se consiguió mantener el desfase entre las salidas, pero a cambio evitó que se anularan completamente las componentes de OL . Sí que se ha de reconocer que se redujeron en gran medida, casi unos 20dB. Sin embargo al ser la señal de OL casi 30dB más potente que la señal de RF , las componentes espurias seguían estando 10dB por encima de FI .

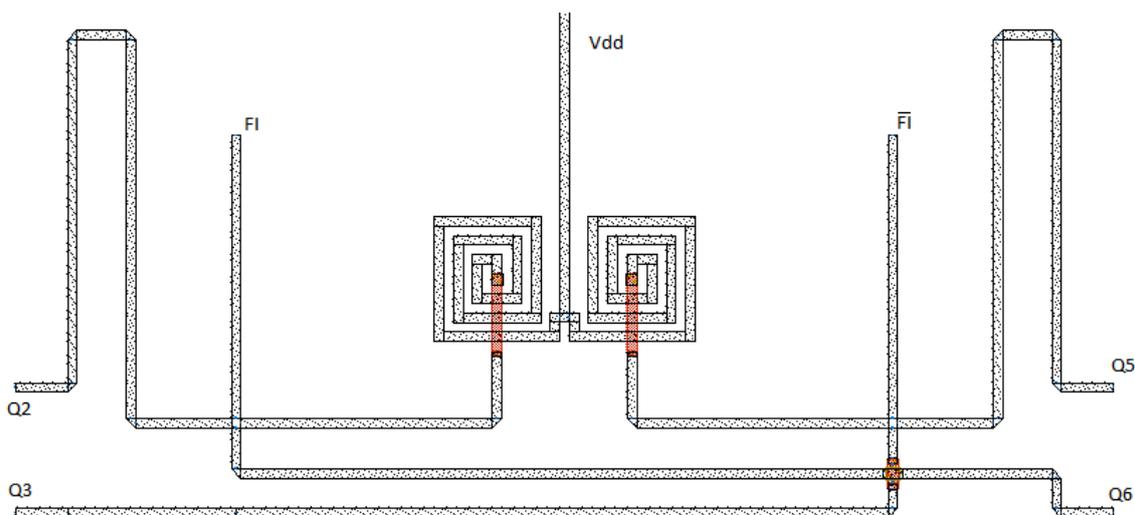


Figura 3.13. Caminos desde el mezclador hasta las salidas de FI . Se puede observar como los caminos de Q2 y Q5 tuvieron que doblarse para mantener la misma distancia con los de Q3 y Q6, así como la cercanía entre los caminos de Q3 y Q6.

Por lo demás no se encontraron otros fenómenos extraños. La caída en ganancia por lo tanto parecía responder a los efectos nocivos de las vías en la entrada de OL , ya que la adaptación era casi perfecta en dichas entradas. Por lo tanto no quedó otra opción más que subir la potencia de OL en 3dB para obtener unos resultados más aceptables.

Simulación	Desfase	Desbalance	Ganancia
EM	182.105°	0.085	-4.939 (con -6dBm de OL)

Consumo DC	35mW
------------	------

Se puede observar cómo, aunque en desfase y desbalance apenas hay diferencia, en ganancia sufre gravemente. Aun usando una mayor potencia de OL en la simulación EM la ganancia sigue unos 10dB por debajo de la simulación eléctrica.

Las razones de esto enlazan directamente con los comentarios anteriores. En primer lugar las vías que afectaban las entradas de OL modifican la impedancia de entrada en OL y \overline{OL} , lo que provoca una cierta desadaptación y perjudica la ganancia de conversión. En segundo lugar, la

asimetría provocada por los caminos distintos y los acoplos también producen que la impedancia observada en cada puerta de OL sea algo distinta, lo que se suma a la influencia anterior en la adaptación. Esta ligera asimetría también tiene influencia en las entradas de RF y \overline{RF} , pero su efecto es menor.

Ancho de banda 3dB

Como se comentó el capítulo anterior, el ancho de banda de un mezclador no es un valor absoluto, sino que viene definido por la función que vaya a hacer. A continuación, se compararán los resultados obtenidos en eléctrico con los obtenidos en EM para las dos opciones en las que se valora el ancho de banda, recordando brevemente en que consiste cada una de ellas.

La primera opción es la más evidente y sencilla. Se dispone de una señal una señal a la entrada del receptor a cierta frecuencia f con un determinado ancho de banda. El conversor lo único que hará será bajarla directamente, cayendo la nueva señal en la frecuencia $f - OL$. Para emular ese caso no hace falta más que realizar un barrido en RF . El resultado de este barrido será el ancho de banda del mezclador, aunque en parte se habrá visto influenciado por el ancho de banda de salida.

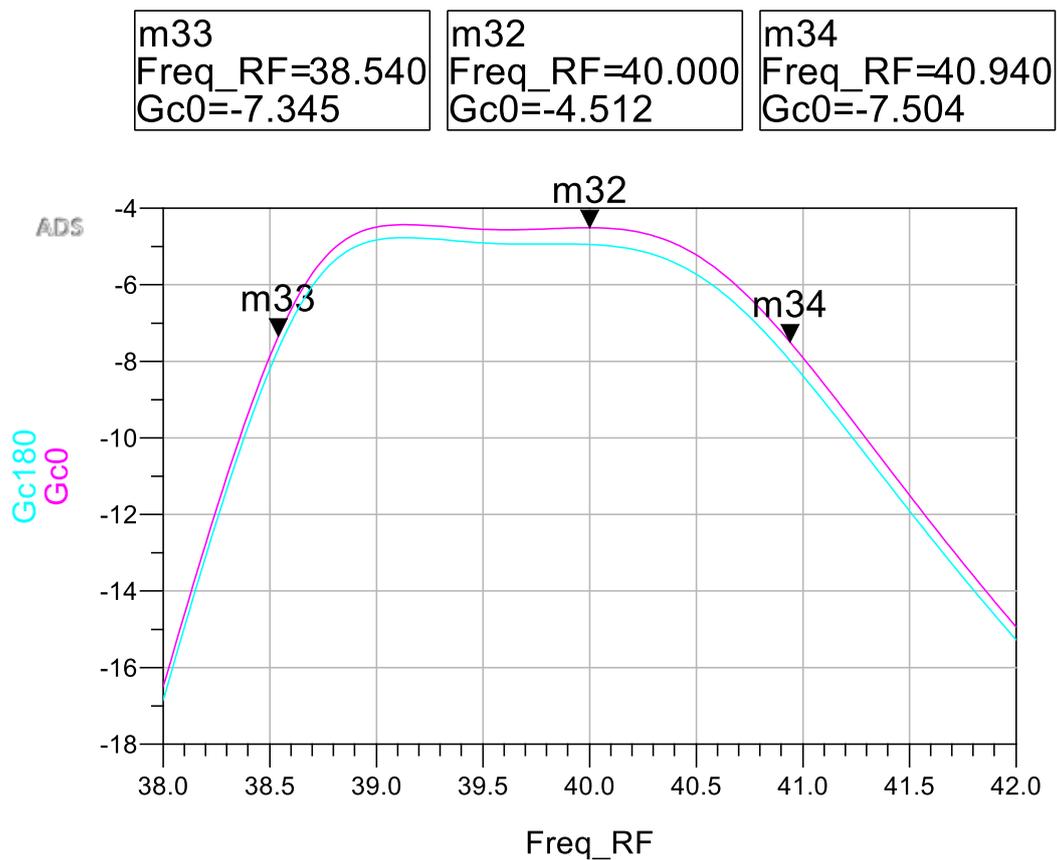


Figura 3.14. Ancho de banda del modelo EM suponiendo un sistema sin canales.

BW_{3dB}	2.4GHz
------------------------------	--------

Se observa un ligero desplazamiento del ancho de banda respecto a los resultados eléctricos, provocado sin duda por efectos parásitos y cuestiones electromagnéticas que modifican la respuesta en frecuencia. Sin embargo el ancho de banda en sí mismo se mantiene similar, perdiendo únicamente 200MHz. Se debe recordar que esta simulación tiene el problema de que se ve modificada por el ancho de banda de salida, el cual se desconoce.

La segunda opción es plantear un receptor por canales. De esta manera, la señal recibida, a frecuencia RF , se le asignará un canal al llegar al receptor. Para bajarla a dicho canal, la OL se ajustará en función del mismo. Para simular esto se realiza un barrido en OL , lo que ofrece el siguiente ancho de banda.

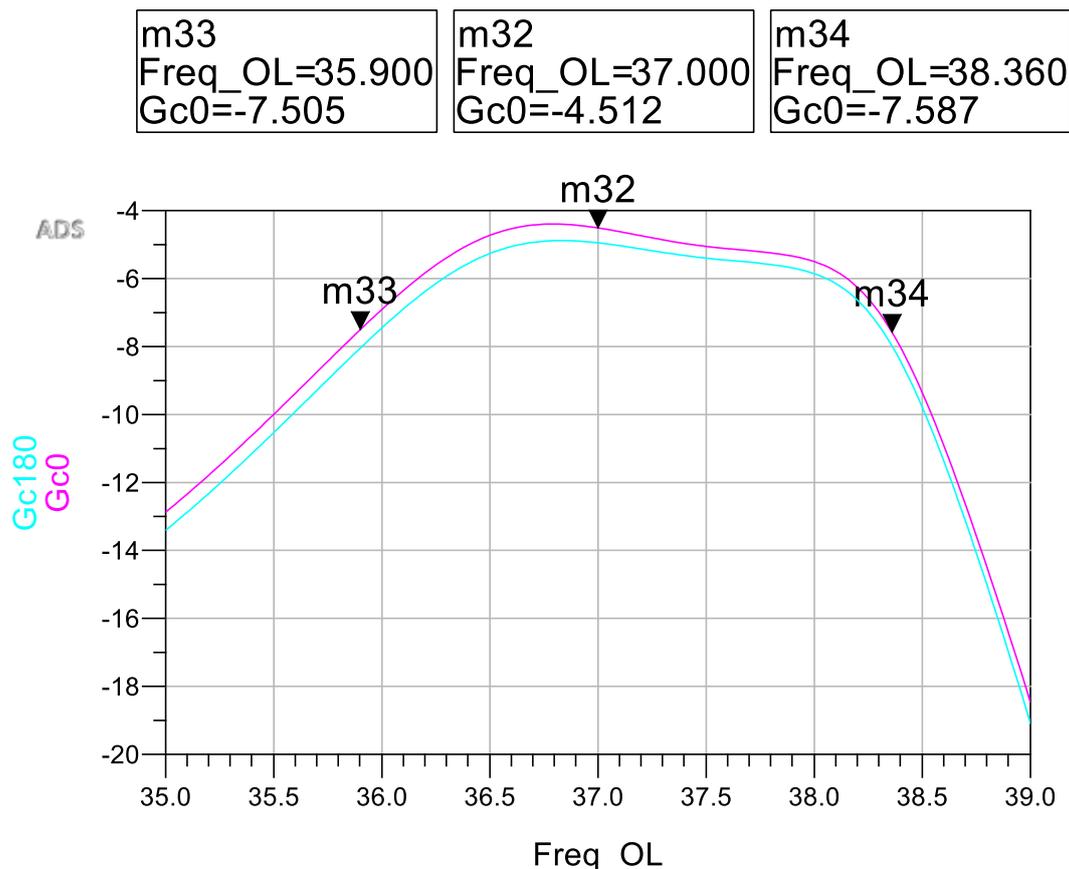


Figura 3.15. Ancho de banda del modelo EM suponiendo un sistema con canales.

BW_{3dB}	2.4GHz
------------	--------

Se observa un cierto empeoramiento del ancho de banda, cayendo unos 500MHz. Sin embargo sigue siendo un ancho de banda más que adecuado para comunicaciones satélite.

Punto de compresión 1dB

Al igual que en el capítulo 2 se calcula el centro y en extremos del ancho de banda.

Frecuencia	$P_{1dB_{IN}}$
38.7GHz	-5.5dBm
40GHz	-4.5dBm
41.3GHz	-4dBm

Los resultados han mejorado bastante respecto a la simulación eléctrica, pero tienen sentido si se tiene en cuenta la caída tan grave en ganancia que ha sufrido el mezclador, ya que ahora es necesario inyectar mucha más potencia para saturar el mezclador.

Máxima OL

En todo mezclador hay un valor de OL para el cual la ganancia comienza a caer. En este caso ese valor es 6dBm, para el cual ya se ha perdido 1dB de ganancia. Ha mejorado bastante respecto a la simulación eléctrica, pero al igual que con el P_{1dB} esto es en gran parte debido a la caída de ganancia.

Espurios

Como se ha comentado antes, el filtro de salida se ha dejado fuera de la simulación EM, simulándose de manera eléctrica. Sin embargo, al estar trabajando en FI se puede suponer que no habrá tanta diferencia en su desempeño. Ahora, el tercer armónico de OL ha llegado al mismo nivel que el 2º, pero sigue estando muy por debajo de la señal de interés.

	Espurios	Espurios (EM)
OL	-43.6dBc	-36.1dBc
$2OL$	-37.9dBc	-28.9dBc
$3OL$	-70.94dBc	-31.539dBc

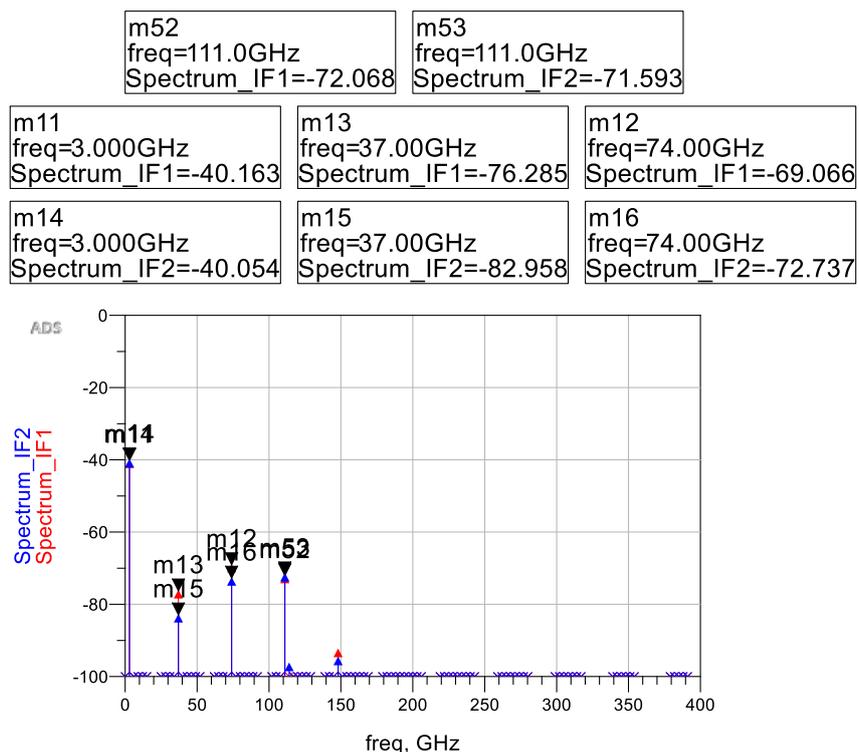


Figura 3.16. Niveles de potencia, mostrando los espurios más problemáticos en cada puerta de FI , siendo Spectrum_IF1 el espectro en la salida de FI , y Spectrum_IF2 el espectro en la salida de \overline{FI}

Se observa que hay un cierto empeoramiento, fruto en gran parte de la asimetría aparecida en EM que impide la eliminación correcta de las señales de OL y sus armónicos. Sin embargo, siguen manteniéndose en los márgenes exigidos para comunicaciones QPSK.

TOI (Third Order Intermodulation)

Al igual que antes se calculó el TOI a la salida para ambas bandas laterales con un ancho de banda de 100MHz. De nuevo, la potencia de entrada para el IMD es de -30dBm.

	$IMD_{(-30dBm)}$	$IMD_{(-30dBm)} (EM)$	TOI_{Out}	$TOI_{Out} (EM)$
Banda lateral superior	-81dBm	-103.75dBm	-1.762dBm	-5dBm
Banda lateral inferior	-79dBm	-103.6dBm	-1.87dBm	-4.86dBm

Se aprecia una mejora sustancial en el IMD, pero, curiosamente, un empeoramiento grave del TOI. Las razones de esto vienen directamente relacionadas con el cambio de ganancia de una simulación a otra. Donde antes había ganancia positiva, ahora hay negativa, encontrándose casi 10dB de diferencia entre una y otra. Esto hace que el TOI se vea perjudicado aun siendo la distorsión de intermodulación más de 20dB mejor.

Finalmente, en la siguiente figura se muestra el *layout* final, dejando de lado el filtro de salida y las líneas de DC tal y como se comentó al inicio del apartado. Debido a la búsqueda de una mejor

eficiencia en el uso del espacio se redujeron las líneas de *FI*, comprimiendo el tamaño total del circuito, como se puede observar si se compara con el *layout* original.

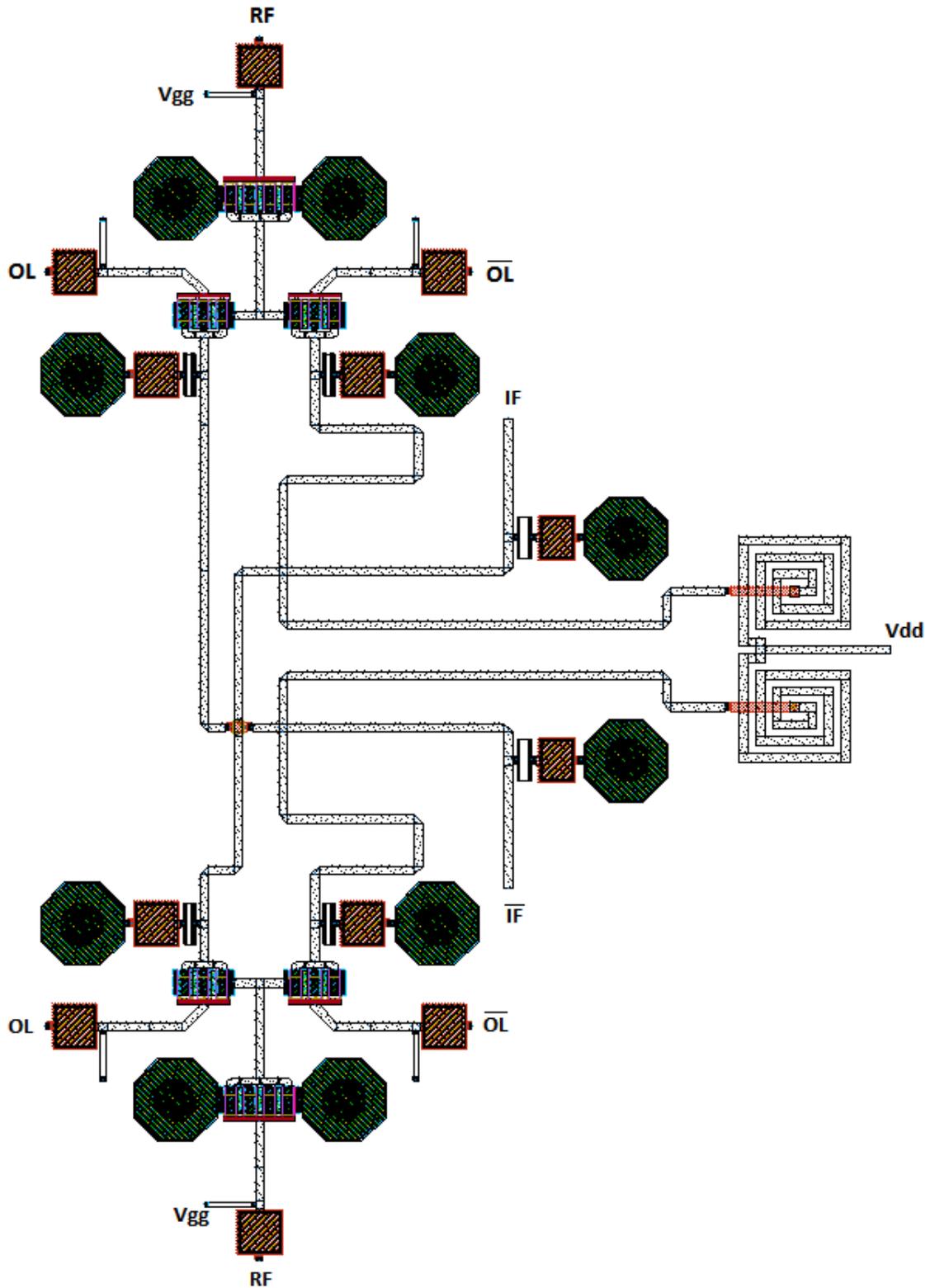


Figura 3.17. *Layout* final del mezclador.

3.4.1. Estudio adicional: Respuesta frente desbalance y desfase en la entrada

Hasta ahora se había trabajado con el mezclador en condiciones ideales. Las señales que le llegaban estaban perfectamente balanceadas y desfasadas, y su respuesta por tanto era asimismo perfectamente desfasada y balanceada. Sin embargo, los baluns diseñados, debido a su asimetría, no ofrecían señales ni perfectamente desfasadas, ni menos aun perfectamente balanceadas. Por tanto, se decidió realizar un estudio con el modelo EM del mezclador que tuviera en cuenta estos fenómenos. De esta manera se realizaron, de manera separada, cuatro pruebas en las que se modificaba la fase y amplitud de las señales de entrada. Lo que se buscaba con esto era observar las respuestas a la salida para poder identificar qué tipo de efectos se podrían esperar una vez se unificaran todos los elementos. Para valorar los resultados los valores que se observaron fueron la ganancia de conversión, así como el desbalance y el desfase entre las salidas de FI .

Estos análisis se hicieron con una potencia de RF de -30dBm y una potencia de OL de -6dBm , y lo que se observó fue la variación de los resultados entre los límites usados en el análisis.

Desfase de OL

Para emular un desfase indeseado en las entradas de OL , se varió la fase a las entradas de \overline{OL} entre -10 y 10° . Los resultados obtenidos mostraron una variación mínima en ganancia de conversión, de apenas 0.05dB , apreciándose claramente que está rectificando sin problemas. De la misma forma se registró apenas una variación de 0.26dB entre las salidas de FI , así como una variación en la fase de apenas 0.1° . Curiosamente si la señal de \overline{OL} llegara más adelantada de lo debido, el desfase en la salida se acercaría más a los 180° deseados.

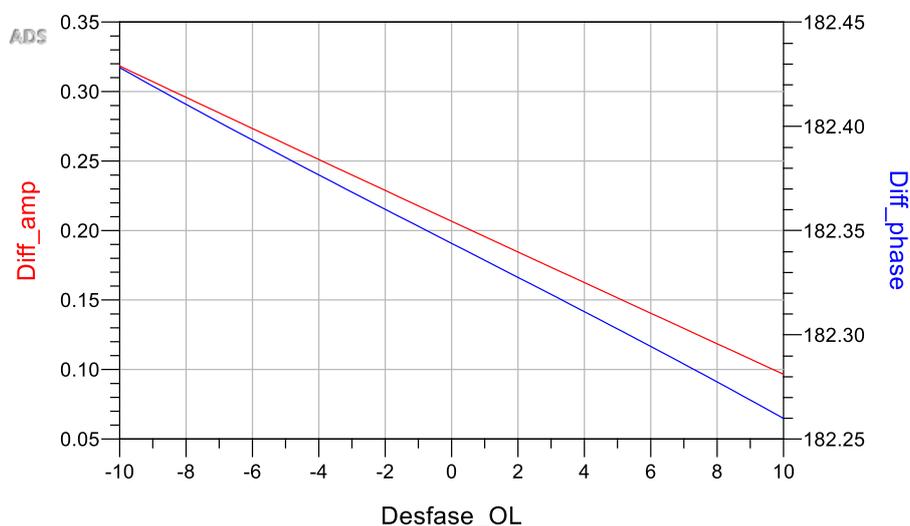


Figura 3.18. Evolución del desfase y el desbalance entre salidas tras aplicar un desfase extra a la entrada de \overline{OL} .

Desfase de RF

Igual que para OL , el estudio se realiza modificando la diferencia de fases entre -10 y 10° , pero esta vez en la entrada de \overline{RF} . Desde el punto de vista de la ganancia de conversión, la variación es baja, de alrededor de 0.33dB , con una variación casi lineal. En cuanto al desbalance de salida, la variación es aún más baja que en el supuesto anterior, apenas llegando a 0.1dB . Por último,

respecto al desfase de salida, la variación es casi la misma al supuesto anterior. Esto podría parecer extraño ya que se podría pensar que las salidas de FI deberían verse más perjudicadas por una entrada más desfasada, pero realmente encaja con las primeras pruebas que indicaban que el mezclador era muy robusto.

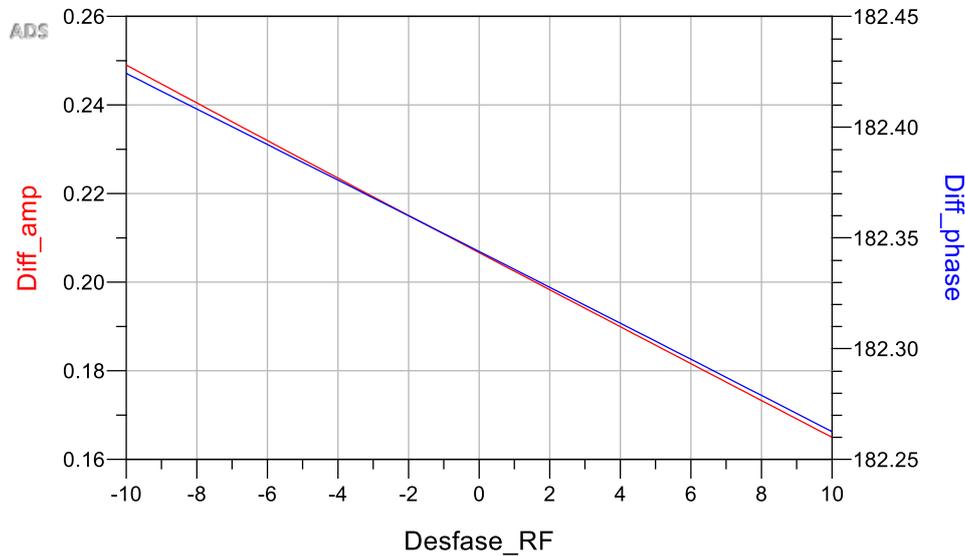


Figura 3.19. Evolución del desfase y el desbalance entre salidas tras aplicar un desfase extra a la entrada de RF .

Desbalance de OL

Como de base se sufrían unas diferencias graves debidas a la asimetría de los balun, se planteó disminuir la potencia de entrada de OL entre 0 a 5dB. Los resultados obtenidos mostraron que era en la ganancia de conversión donde más grave se percibía el efecto, perdiendo 2.6dB para 5dB de desbalance a la entrada, siguiendo una pendiente lineal. Aparte de esto, en la salida la potencia apenas varió, con un cambio mínimo de 0.13dB, mientras que en el desfase se apreció un cambio más fuerte que en las pruebas anteriores, llegando a variar casi 2.5°.

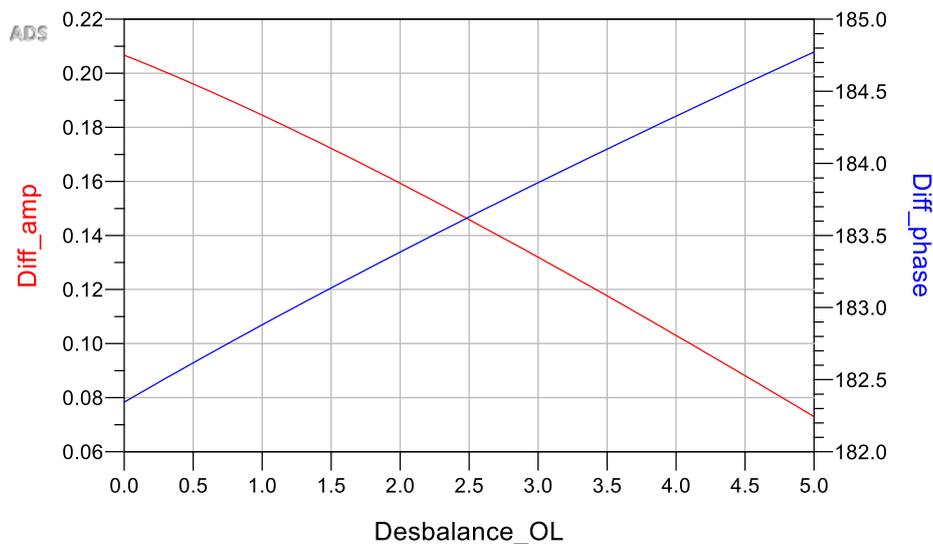


Figura 3.20. Evolución del desfase y el desbalance entre salidas tras introducir una diferencia de potencia a la entrada de OL .

Desbalance de RF

De la misma forma que en el apartado anterior, el estudio se realizó reduciendo \overline{RF} entre 0 y 5dB. Y, de la misma forma que antes, fue en la ganancia de conversión donde se apreció un cambio notable, perdiendo casi 1.9dB a los 5dB de diferencia siguiendo una curva lineal. Respecto al desbalance de salida la diferencia apenas supera los 0.04dB, lo que de nuevo indica la robustez del mezclador, mientras que el desfase adicional entre salidas apenas llega a 0.9°.

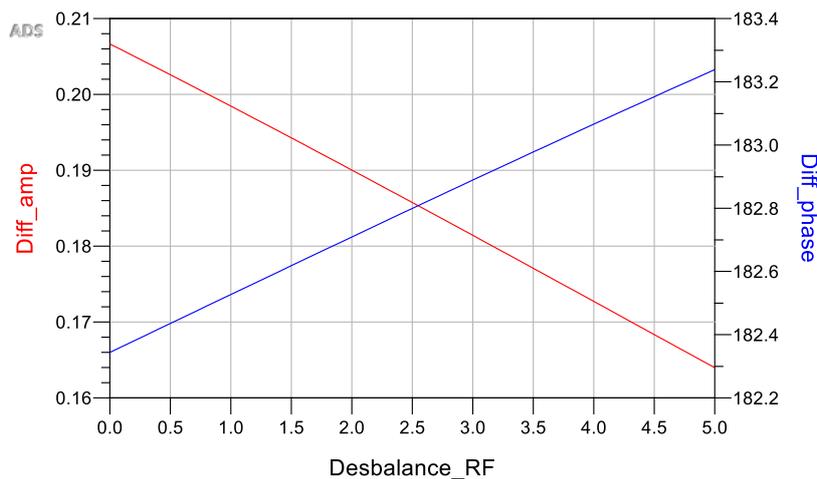


Figura 3.21. Evolución del desfase y el desbalance entre salidas tras introducir una diferencia de potencia a la entrada de \overline{RF} .

Conclusiones del estudio

Tras el análisis de los barridos finales se ha observado que en general el mezclador es muy robusto y resistente tanto a variaciones de fase y señal de la entrada, sobre todo a las de fase. Y en el caso de las de amplitud, solo se traducen en una bajada de la ganancia de conversión, la cual ni siquiera se corresponde con el desbalance introducido, sino que es bastante menor.

Esto se deberá sobre todo a que la configuración es muy simétrica y a que las señales entran en simétrico, al contrario que en los baluns. De esta manera, si se consiguen mantener un margen de simetría en las entradas del mezclador, se podrá asegurar que el resultado será adecuado.

3.5. Simulación conjunta preliminar

Antes de entrar en una simulación completa de todos los elementos reales, se realizó una simulación preliminar haciendo uso de los diversos modelos EM mostrados anteriormente, conectándoles entre sí de manera ideal. Un problema de las simulaciones EM es que se comportan como una caja negra, siendo imposible acceder a las señales que circulan por el interior del circuito. Por ello, al realizar una simulación intermedia se podrá acceder a valores como las señales entre los diversos elementos, lo que permitirá entender mejor que pasa dentro de ellos y comprender de donde proceden los problemas que seguramente aparecerán, permitiendo incluso su corrección.

El primer problema encontrado fue la clara falta de aislamiento entre los distintos circuitos. Señales de OL aparecían en el balun de RF , y viceversa. Mientras que en el segundo caso esto

era bastante irrelevante dado el bajo nivel de la señal de *RF*, en el primero podía suponer un problema, ya que la señal de *OL* indeseada superaba en 10dB a la entrada de *RF*. Estos nuevos espurios de mayor potencia podían llegar a modificar las impedancias de entrada y salida, generando desadaptaciones, y como llegaban hasta las entradas del mezclador, los nuevos productos de intermodulación generados podían llegar a afectar al IP3 y a los espurios.

Un fenómeno directamente derivado de este inconveniente fue el encontrar niveles de DC a la entrada de *RF* del mezclador, algo aparentemente imposible al haber condensadores de desacoplo. La razón de ello radica en que parte de la señal de *OL* que aparecía a la entrada del balun de *RF* acababa llegando a la entrada de *RF* del mezclador, mezclándose con parte de sí misma que venía de las entradas de *OL*, lo que creaba niveles de DC. Esto también ocurría en las entradas de *OL*, pero los bajos niveles de señal de *RF* hacían el nivel de DC resultante ínfimo.

Por supuesto, el efecto que se veía en las diversas entradas en las que la corriente y tensión se desfasaban de manera desigual seguía ocurriendo, siendo más perjudicial en ciertos puntos como las entradas de *RF*.

Otro grave problema apreciado fue unas pérdidas mucho mayores de las esperadas en *OL*, lo que reducía en gran medida la ganancia de conversión. Estas fueron debidas mayormente al efecto ya explicado en el apartado anterior por el cual tensión y corriente se desfasaban de manera independiente. Solo en el balun se llegan a perder 4.5dB a la entrada, que luego en el mezclador empeoran en unos 7-8dB. Evidentemente debido a esto la salida ha caído respecto a los valores esperados anteriormente, necesitando de 5dBm de *OL* (11dB más que antes, quedando a un valor bastante cercano a la potencia *OL* máxima) para obtener una salida incluso más baja que en la simulación anterior (en torno a 3dB). No se aumentó más la potencia de *OL* debido a que para más de 5dBm la ganancia de conversión comenzaba a saturar.

Y aunque a todas estas pérdidas adicionales se les puede seguir la pista encontrando la razón de las mismas, (en concreto la asimetría del circuito y los efectos de las vías en las entradas de drenador) no dejan de ser problemas graves que perjudican en gran medida el comportamiento del *down converter*. Sin embargo, como ya se ha visto en los capítulos anteriores, la mayoría de ellas no tenían solución aparente o solventarlas implicaba un resultado peor del original. Por lo tanto, viendo que la señal seguía saliendo bien balanceada y desfasada (algo más de lo debido en este último caso), se mantuvo esta configuración. A continuación, se muestran los resultados preliminares de los que se dispuso.

Desfase	Desbalance	Ganancia
187°	-0.02dB	-5dB (con 5dBm de <i>OL</i>)

Una vez comprobado que el circuito se comportaba dentro de unos rangos aceptables, y aunque se podía intentar mejorar, se decidió simular el layout al completo, así como añadir los retoques finales como las líneas de alimentación o los *pads*. Todo esto se tratará en el siguiente capítulo.

Capítulo 4: *Layout* final, conexiones y resultados

Este capítulo se organiza en tres subapartados. En el primero se explicará el *layout* completo del *down converter* y las últimas modificaciones que se hicieron, así como un esquema de la distribución de los pines y un esquema eléctrico. En el segundo se hará un estudio de estabilidad usando la herramienta Stan [11], ya mencionada en otros capítulos anteriores. En el tercero y último se mostrarán los resultados finales del circuito.

4.1. *Layout* final y configuración de pines

Tras observar que el *layout* en general funcionaba, solo quedaba darle los últimos retoques así como añadir los últimos elementos tales como los filtros de salida de *FI*, los *pad* de entrada y salida y las líneas de alimentación. Los primeros no fueron un problema y de hecho se comportaron como se esperaba aun desajustándose ligeramente. Respecto a los *pad*, se eligió una distribución compatible con medición en puntas de $150\mu\text{m}$, utilizando una configuración *ground-signal-ground* para las entradas y salidas de señal, mientras que para DC se usarían *pads* simples. En el caso de aquellos de entrada de señal, se hizo necesario aumentar la distancia de las líneas a fin de poder conectar los balun a los *pad*, lo que obligó a readaptar. No obstante, en ambos casos se pudieron ajustar las inductancias extra mediante un condensador.

Respecto a la alimentación del *down converter*, se decidió unificar las tensiones de drenador de los tres subcircuitos en una única a 3.5V. Esto se hizo así debido a que las fuentes de alimentación disponibles eran a 2.5V y a 3.5V. Al necesitar 2.4V para alimentar a los balun, se decidió usar la de 3.5V para así tener cierto margen, sobre todo teniendo en cuenta parte de la tensión caerá en las líneas de conexión. Para las tensiones de puerta se separaron en cuatro *pads*, dos de 0.9V para los balun, y otras dos de 0.5V y -0.55V para alimentar las puertas de los transistores de *OL* y *RF* del mezclador. Fue durante el desarrollo de las líneas de alimentación de este subcircuito cuando se apreció un grave problema. A pesar de que se buscó realizar un aislamiento adecuado en radiofrecuencia mediante el uso de altas impedancias, el simple hecho de que estuvieran conectados por una capa de metal afectaba a la salida, empeorando gravemente a la ganancia de conversión (aún más si cabe). A esto se le sumaba la asimetría que introducían estas líneas, algo que ya se había observado anteriormente que afectaba gravemente al circuito, introduciendo un desbalance con el que no se contaba.

Por lo tanto, aquello que se consideraba que iba a ser más inocuo fue lo que más afectó al comportamiento final del circuito. Sin embargo, al haber sido descubierto tan tarde no se pudo corregir completamente, teniendo que dejarlo para futuras iteraciones del *down converter*.

Sí que es cierto que parte de dicho desbalance y desfase se pudo compensar añadiendo condensadores en serie de 5pF en las salidas de *FI*. No obstante, debido a limitaciones de tamaño no se pudieron incluir en el circuito, con lo que deberán ser añadidas una vez el circuito este montado en placa.

Por otro lado, y aunque el aislamiento en DC es bastante bueno, se planteó añadir condensadores de aislamiento en los *pad* de alimentación, pero la falta de espacio acabó imposibilitando esta opción. Sin embargo, las puntas de alimentación incorporan un espacio para añadir condensadores de aislamiento adicionales, con lo que esto no debería ser un problema.

La configuración final de los pines quedaría por tanto de la siguiente forma. Las medidas se muestran en mm hasta el centro de los *pad*.

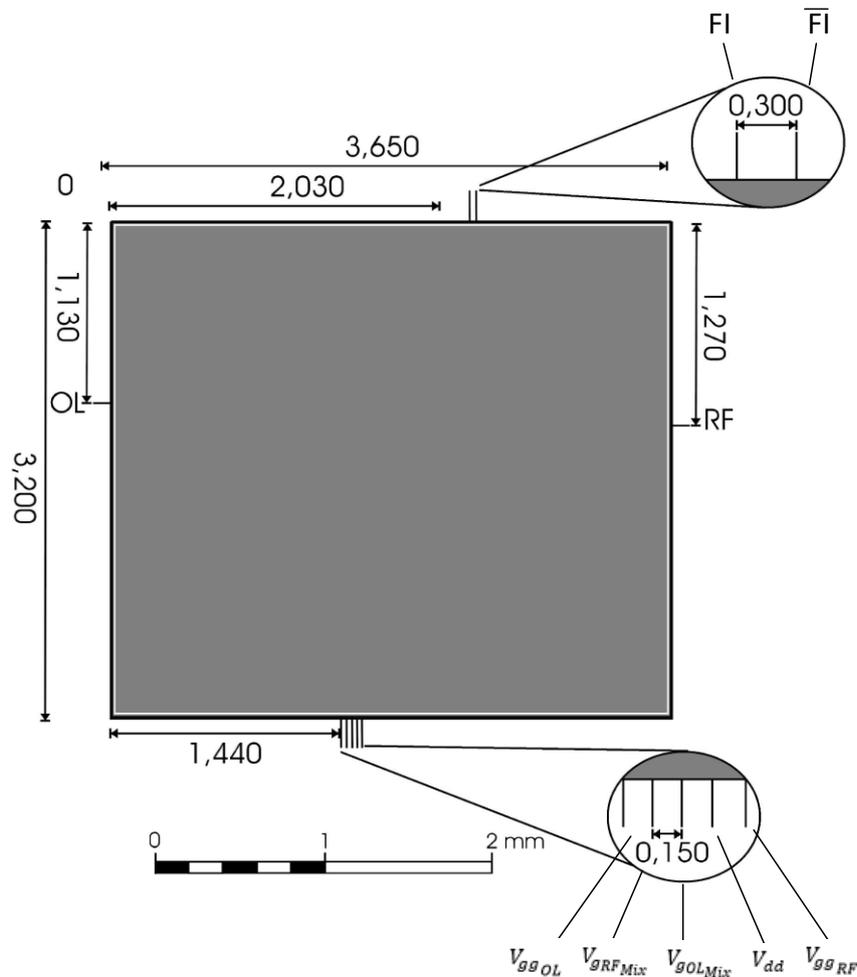


Figura 4.1. Configuración de los pines. La distancia entre salidas de *FI* es de 0.3mm, mientras que la distancia entre salidas de DC es de 0.15mm.

Por otro lado, ya se ha comentado que se necesitó algunos condensadores que estuvieran fuera del chip, con lo que el esquemático eléctrico debería seguir una configuración similar a la siguiente.

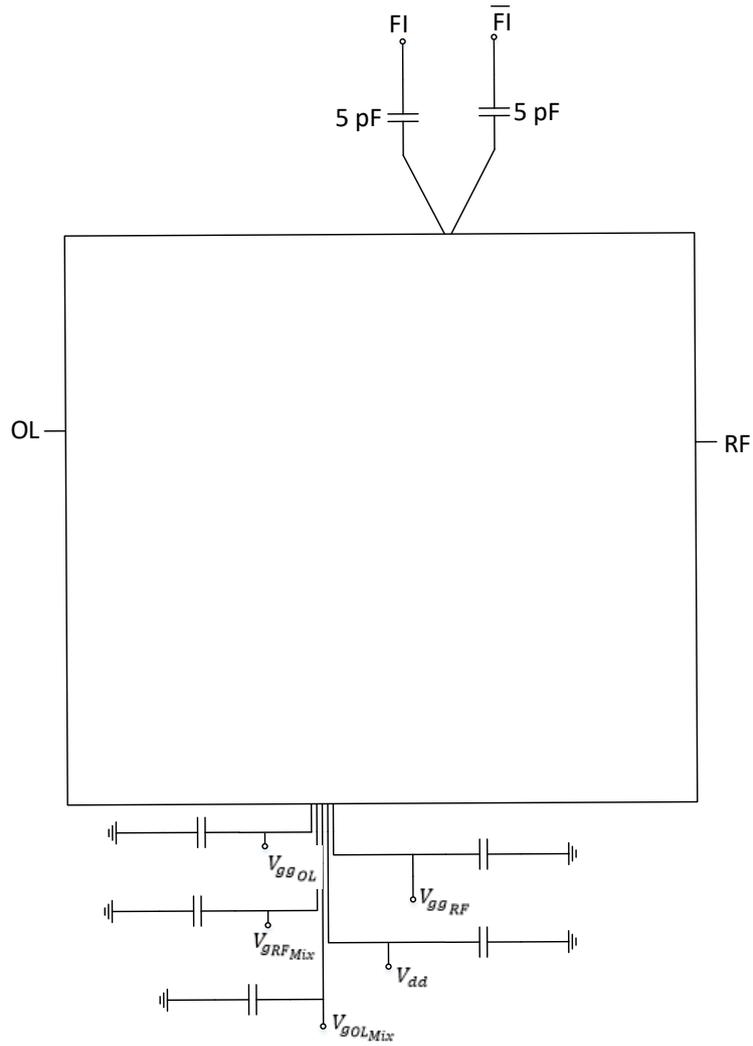


Figura 4.2. Esquemático eléctrico del chip.

Por último se muestra el *layout* final del circuito, incluyendo modificaciones debidas a circunstancias en las que se profundiza en el siguiente apartado.

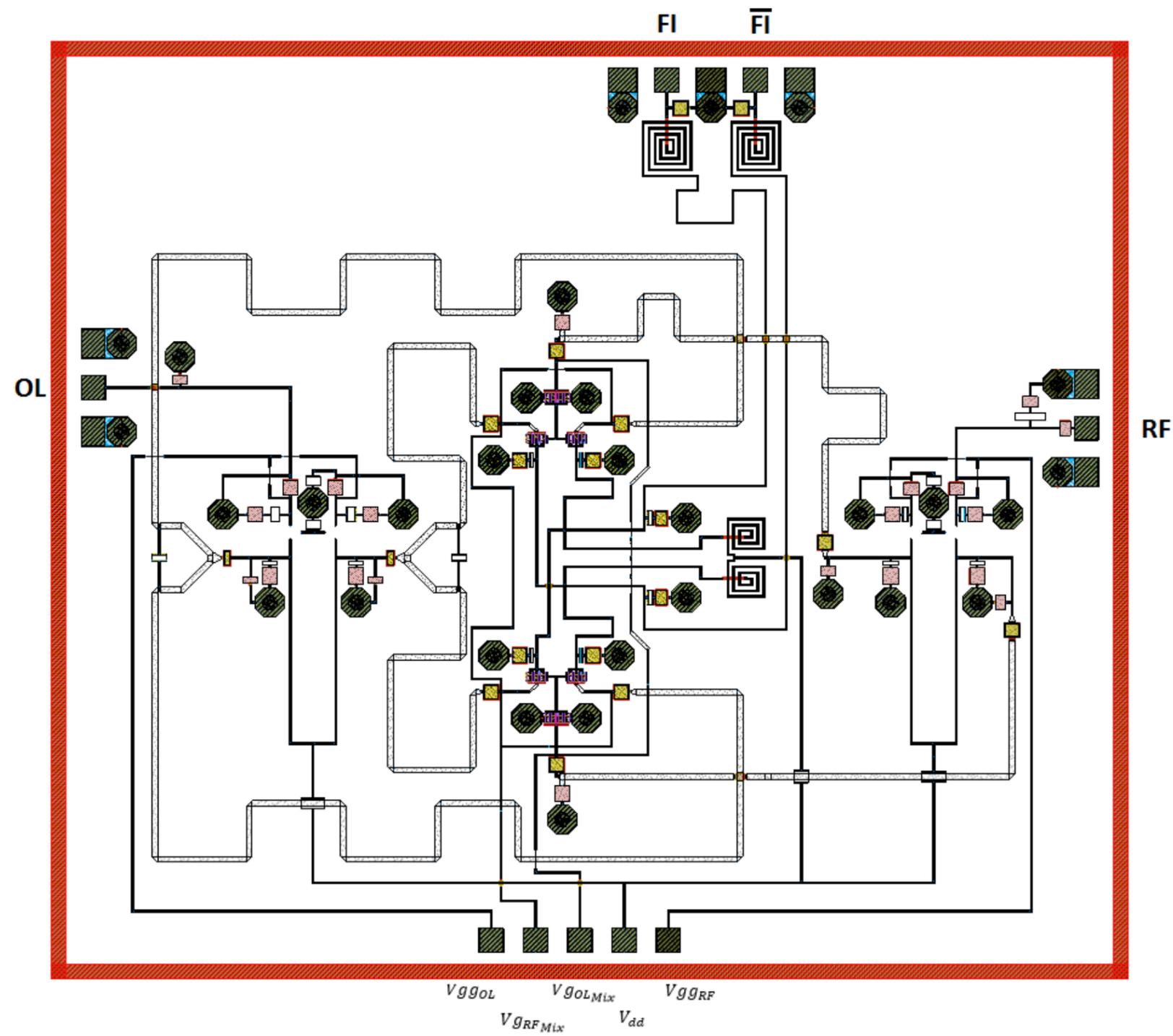


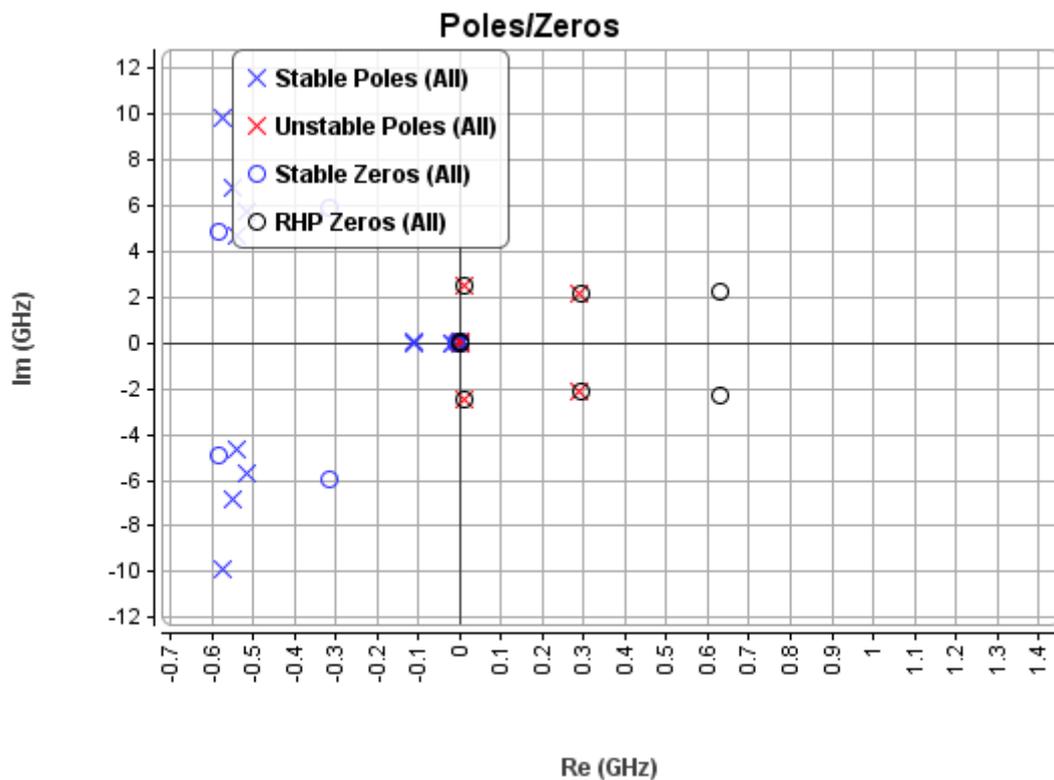
Figura 4.3. Layout final del down converter.

4.2. Estudio de estabilidad

Como último paso para finalizar el estudio del circuito, se realizó un análisis en estabilidad a fin de comprobar si realmente se habían conseguido eliminar todas las posibles fuentes de inestabilidad. Para ello se utilizó la herramienta Stan [11], ya antes mencionada.

Lo cierto es que este análisis se había ido realizando con cada subcircuito por separado, a fin de poder encontrar nodos inestables fruto de cambios recientes y modificarles en consecuencia. Hasta el momento la mayoría de análisis habían resultado incondicionalmente estables, y aquellos que no habían sido corregidos o los polos que mostraban realmente se acabarían anulando con un cero. Sin embargo, al combinar todos los elementos en un único *layout* cabía la posibilidad de que apareciera alguna realimentación inesperada que causara nuevos nodos inestables. Con lo cual, se hizo un estudio en pequeña señal explorando todos los nodos posibles del circuito, centrándose en aquellos más cercanos al transistor.

Los resultados indicaron que el circuito era potencialmente inestable. En concreto, se encontraron polos a 20MHz, 2.13GHz, 2.48GHz y 80GHz. Quizás los más graves eran los de 2.13GHz y 80GHz, ya que los demás aparecían con un cero casi sobre ellos, indicando una posible anulación. Y en concreto, el más dañino podría ser el primero, pues aparecía en el drenador de Q2, ya en zona de *FI*. Sin embargo, los otros dos no se podían minusvalorar, ya que con que una perturbación apareciera a esas frecuencias el comportamiento del circuito podría desplomarse. En la figura 4.4 se muestran los polos inestables encontrados.



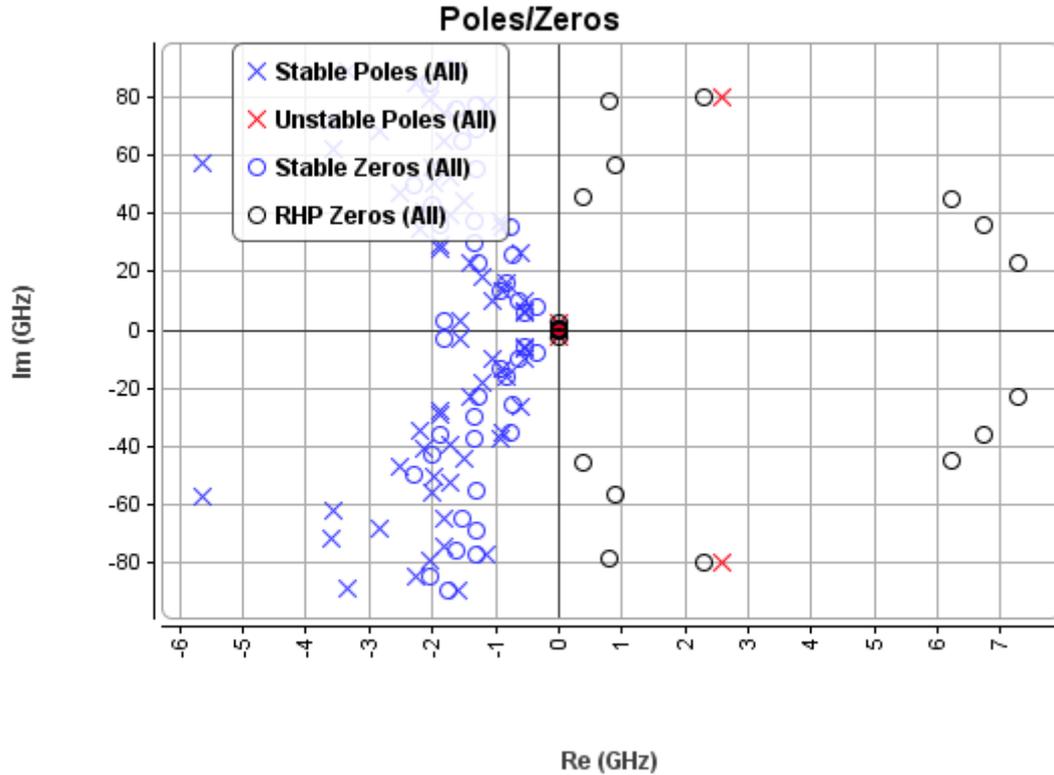


Figura 4.4. Estudio de estabilidad mediante Stan en dos puntos del circuito. Superior: Drenador de Q2 del mezclador. Inferior: Puerta de Q5 del mezclador.

Por lo tanto, se intentó buscar puntos que fueran sensibles desde el exterior, de manera que añadiendo algún condensador de fuga se pudiera eliminar aunque fuera alguno de los polos inestables. Tras varias pruebas, se encontró que añadiendo una red de estabilización RC en la entrada del balun de RF se lograba eliminar por completo los dos polos más preocupantes. En la figura 4.4 se puede observar como se ha corregido parte de la inestabilidad en dichos puntos, asegurándose tras un análisis a fondo del circuito que no seguían replicados en ningún lugar. Nótese que, aunque ahora no aparezcan en estos puntos el polo a 20MHz, sigue apareciendo en otros.

No obstante, siguieron quedando otros dos a 20MHz y a 2.48GHz, para los cuales se efectuaron de nuevo pruebas para intentar corregirles. Lamentablemente, dicha búsqueda fue infructuosa, no pudiéndose encontrar más puntos sensibles, lo que obligaba a entrar dentro del circuito a estabilizar. Sin embargo, eso es un trabajo muy extenso cuyo tiempo de realización excede al del que se disponía, con lo que no queda más que dejarlo para líneas futuras.

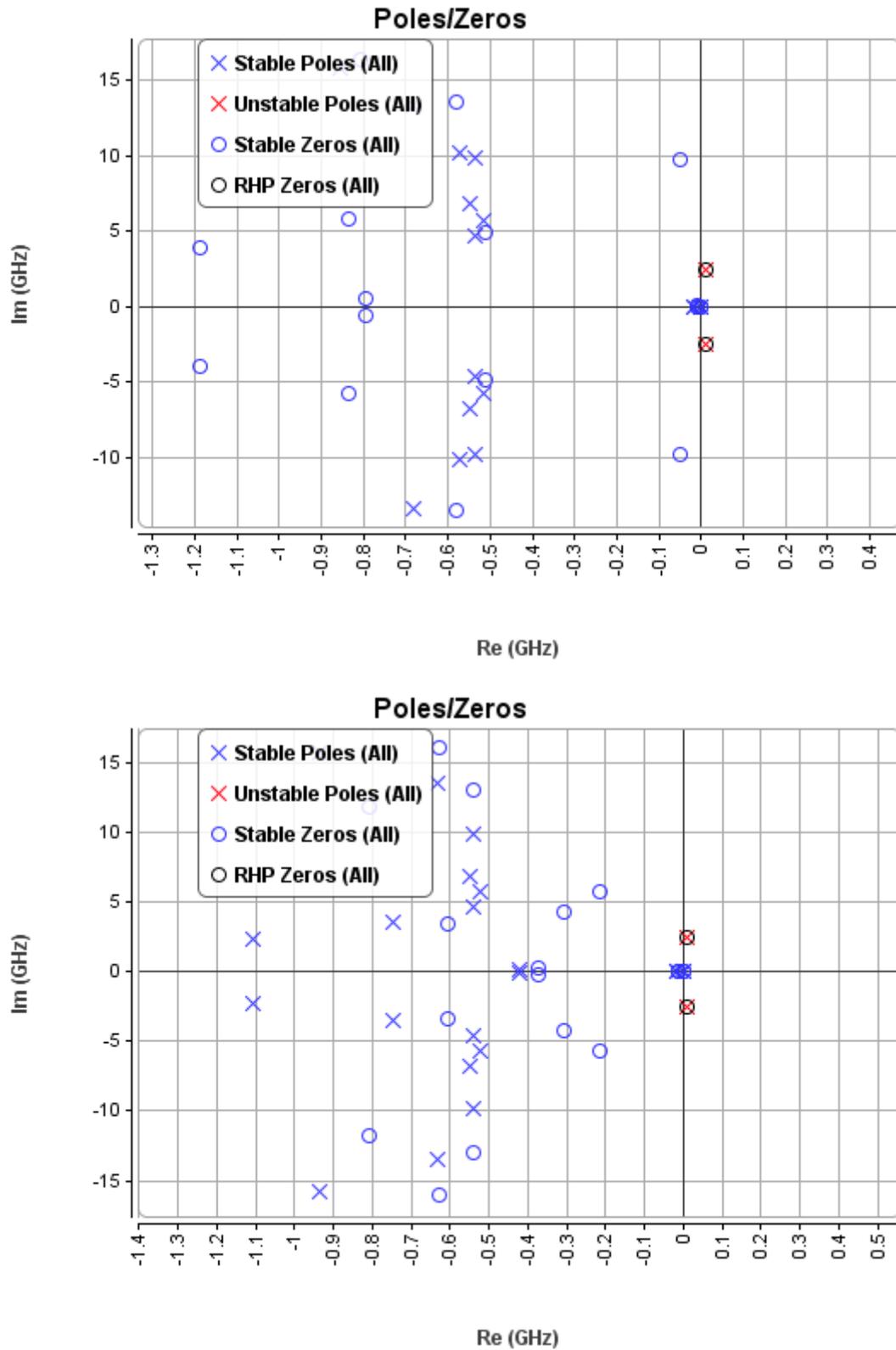


Figura 4.5. Estudio de estabilidad mediante Stan en dos puntos del circuito, esta vez con la red de estabilización adicional. Superior: Drenador de Q2 del mezclador. Inferior: Puerta de Q5 del mezclador.

4.3. Resultados finales

Tras añadir los últimos elementos y corregir la estabilidad dentro de lo posible, los resultados finales quedaron de la siguiente forma. Estos resultados se han obtenido usando una potencia de RF de -30dBm y una potencia de OL de 6dBm .

Desfase	Desbalance	Ganancia
186.7°	1.22dB	-17.7dB

Se puede observar el deterioro entre las salidas de FI que produjo la introducción de las líneas de DC. Donde antes el desbalance era casi ideal, ahora superaba el dB. El desfase no se alejó tanto de la simulación preliminar que se hizo, pero fue en la ganancia de conversión donde se notó el mayor cambio, cayendo en casi 13dB.

Consumo DC	231mW
------------	-------

Al necesitar hacer uso de una fuente de 3.5V, el consumo aumentó en gran medida. Sin embargo, es un valor más que adecuado para un circuito que hace tantas funciones.

Ancho de banda 3dB

Al igual que se ha hecho en los anteriores capítulos, se define el ancho de banda de dos maneras distintas, en función de la función que vaya a hacer el convertidor.

Si lo único que se pretende reducir la frecuencia de una señal en $OL\text{GHz}$, independientemente de su ancho de banda o su frecuencia central, no hará falta más que hacer un barrido en RF para emular dicha situación. De esta manera el ancho de banda obtenido se observa en la figura 4.6.

m9 Freq_RF=38.200 Gc180=-21.659	m6 Freq_RF=40.000 Gc180=-18.604	m16 Freq_RF=40.600 Gc180=-20.717
m5 Freq_RF=38.700 Gc0=-19.713	m7 Freq_RF=40.000 Gc0=-16.724	m8 Freq_RF=40.700 Gc0=-19.591

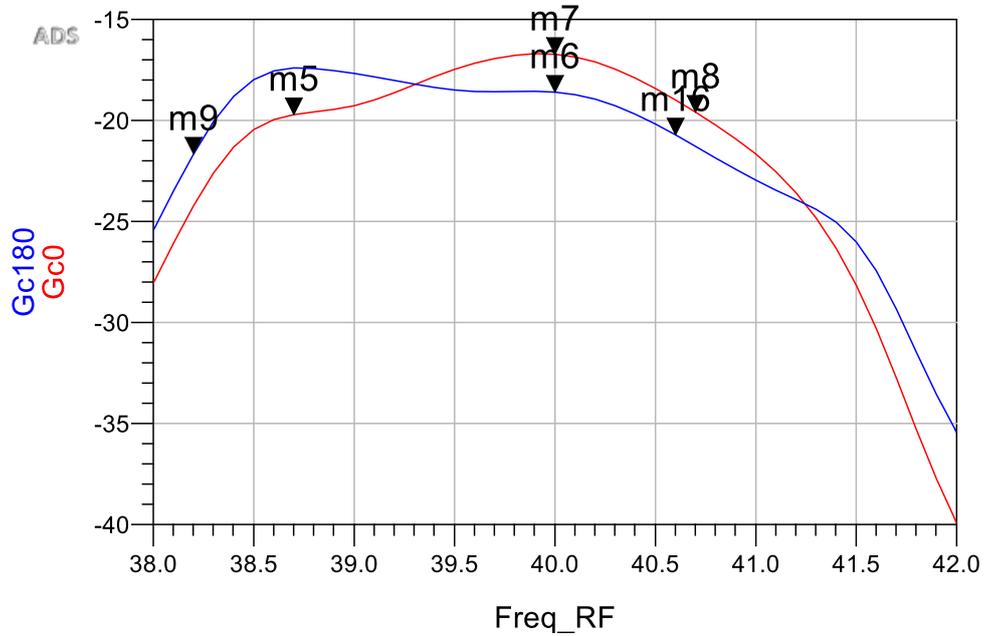


Figura 4.6. Ancho de banda del modelo EM suponiendo un sistema sin canales.

BW_{3dB}	2GHz
------------	------

Si en cambio se pretende emular un receptor por canales, lo que se necesita es barrer en *OL*. Así se simulará el efecto por el cual la señal recibida baja a una frecuencia u otra en función del canal asignado.

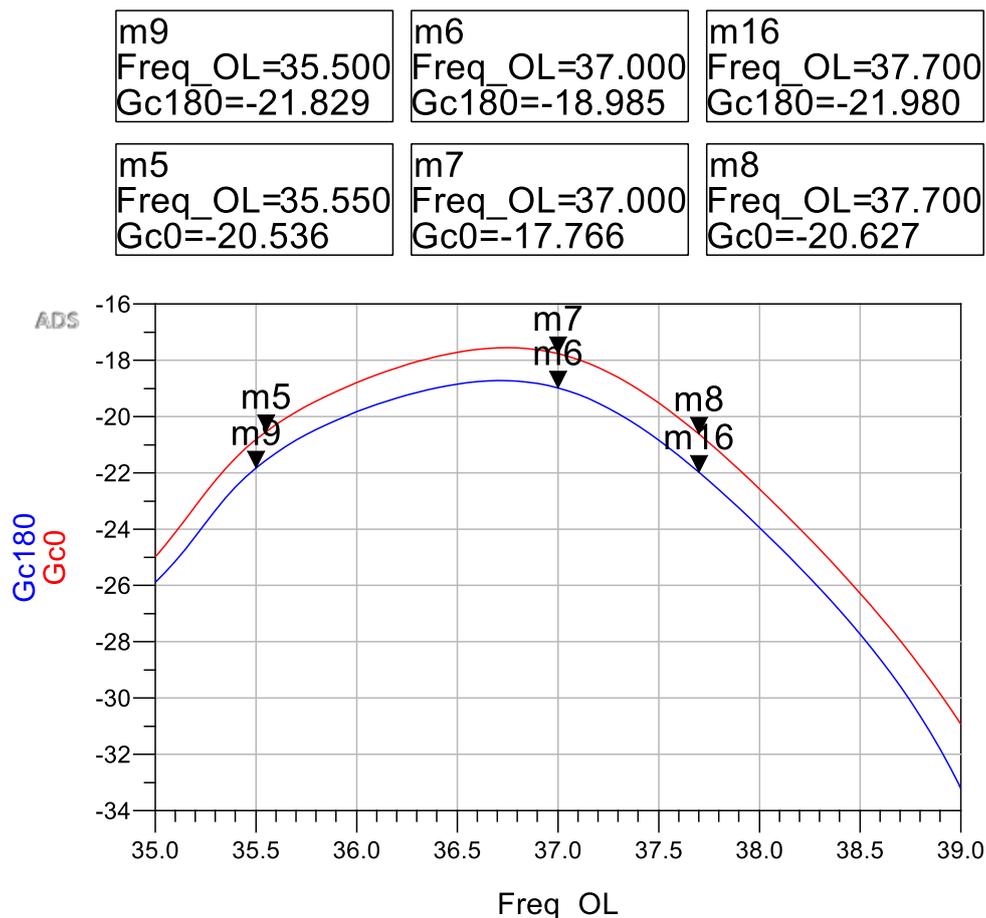


Figura 4.6. Ancho de banda del modelo EM suponiendo un sistema sin canales.

BW_{3dB}	2.15GHz
------------	---------

Se observa un cierto deterioro en el ancho de banda para ambos supuestos, algo razonable tras los diversos problemas encontrados, aunque se mantienen en un margen más que amplio en base a los usos que se le pretende dar.

P1dB

Frecuencia	P_{1dBIN}
39.3GHz	5.2dBm
40GHz	5.4dBm
40.7GHz	5dBm

De nuevo la comparación con los resultados anteriores presenta una gran mejora, pero de nuevo se ha de resaltar que la comparación ya no es fiable, pues la ganancia de conversión ha caído de nuevo.

Máxima OL

La máxima OL para la cual ya ha perdido 1dB de ganancia es de 10dBm. Al igual que con el P_{1dB} , esto puede parecer una mejora respecto al valor anterior, pero no es así ya que debido a las pérdidas adicionales en la ganancia de conversión es necesario introducir mucha más potencia de OL para que empiece a saturar.

Espurios

En esta ocasión el filtro de salida ya forma parte del *layout*, con lo que esta modelizado electromagnéticamente. Por lo tanto, es normal que sus características hayan sufrido, aunque en general el filtrado que realiza se mantiene casi igual. Es la grave caída de ganancia de conversión la que empeora los resultados, ya que donde antes esos niveles de espurios se consideraban mínimos, ahora se encuentran mucho más cerca de los niveles de salida de lo debido. Por otro lado se puede apreciar que el tercer armónico de OL vuelve a ser despreciable respecto del fundamental y del segundo.

	Espurios	Espurios (EM)
OL	-22.4dBc	-26.6dBc
$2OL$	-32dBc	-33.1dBc

m10 freq=3.000GHz Spectrum_IF1=-47.766	m12 freq=37.00GHz Spectrum_IF1=-70.155	m11 freq=74.00GHz Spectrum_IF1=-79.789
--	--	--

m13 freq=3.000GHz Spectrum_IF2=-48.985	m14 freq=37.00GHz Spectrum_IF2=-75.591	m15 freq=74.00GHz Spectrum_IF2=-82.103
--	--	--

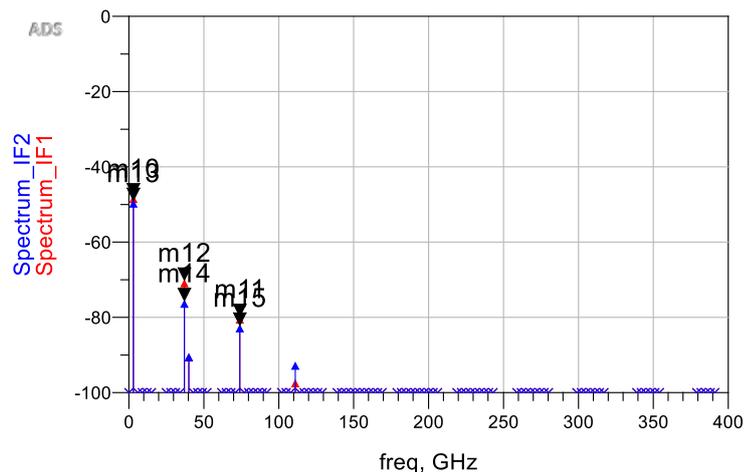


Figura 4.7. Niveles de potencia, mostrando los espurios más problemáticos.

TOI (Third Order Intermodulation)

Al igual que antes se calculó el TOI a la salida para ambas bandas laterales con un ancho de banda de 100MHz.

	IMD_(-30dBm)	TOI_{Out}
Banda lateral superior	-137.35dBm	-9.47dBm
Banda lateral inferior	-136.2dBm	-9.2dBm

De la misma manera que antes, el IMD mejora más que sustancialmente, pero en cambio el TOI cae de nuevo. Las razones son las mismas, la caída tan grave de la ganancia daña profundamente el TOI, pues es mucho más relevante el nivel de potencia de salida a la hora de su cálculo que la distorsión de intermodulación.

Capítulo 5: Líneas futuras

A lo largo de este trabajo se ha ido explicando el desarrollo de un *down converter* en banda Ka que cumpla los criterios de calificación espacial, obteniendo finalmente un circuito que, aunque necesitado de ciertas mejoras (sobre todo desde el punto de vista de estabilización), sus resultados entran dentro de unos márgenes correctos. Sin embargo, lo cierto es que el tiempo es limitado y un único trabajo no permite cubrir todo el desarrollo de un circuito tan complejo desde su diseño a su última versión de fabricación. Por lo tanto, aún quedarían estudios y modificaciones adicionales a realizar, ya sea para continuar con el circuito como para mejorarlo. A continuación, se muestran unas posibles líneas futuras para este diseño.

Un punto clave para el futuro sería conseguir lograr la fabricación del chip, de manera que se pudiera montar en una placa para medir los resultados. De esta forma, se podría observar hasta qué punto los resultados coinciden con los de la simulación electromagnética, obteniendo nuevas conclusiones que permitirían validar o no el circuito, y que serían útiles para el desarrollo de las siguientes versiones del circuito. Por otro lado, podría chequearse de manera segura que el circuito cumple correctamente las limitaciones por *derating*, así como asegurar que el criterio de temperatura *hot-spot* se cumple, algo que solo se puede asegurar al 100% mediante medidas del circuito físico.

Respecto a esta última cuestión, si al final el criterio de *hot-spot* se cumple, sería interesante buscar un punto de trabajo más eficiente. A la hora de elegir el punto de trabajo se aplicó un criterio conservador limitando la potencia al 65%, aunque la exigencia por el estándar europeo fuera del 80%. Esto se hizo así para garantizar no superar los límites de temperatura, con lo que si se acabaran cumpliendo se podría llegar a aumentar el rango de puntos de trabajo, permitiendo buscar alguno que ofrezca una mejor eficiencia.

Evidentemente, este circuito es una primera versión con todavía varios problemas a solucionar. Por lo que mientras se ordena la fabricación del chip y se realizan las medidas, se puede ir planteando una nueva versión del *down converter*. Como se ha visto a lo largo del trabajo, hay varios puntos con espacio a mejora, y una revisión del circuito podría ser interesante para corregir parte de esas deficiencias. A continuación, se ofrecen varias ideas de mejora del circuito.

- Una de las variables que desde un principio se detectó como más perjudiciales, fue el terrible desbalance de los *balun* debido a la asimetría de los mismos. En condiciones normales el desbalance varía entre 6 y 12 dB, y si se adaptan perfectamente en ambas puertas de salida el desfase no es de 180°, lo que obliga a incluir cierta desadaptación para conseguir dicho desfase, con la pérdida de potencia que eso implica. E incluso aun así el resultado deja que desear, con un alto desbalance entre puertas.

Por ello, si se planteara una nueva versión del circuito, sería interesante buscar una nueva arquitectura para los *balun* que evitara esa asimetría o que, como mínimo, aun siendo

asimétrica consiguiera resultados mejores en el desbalance de salida. Como extra sería interesante poder conseguir un buen desfase sin necesidad de introducir una desadaptación artificial. Evidentemente esto es un cambio muy importante respecto del circuito, ya que cambia partes fundamentales del mismo y prácticamente lo rehace desde cero. Sin embargo la mejora en la salida podría merecer la pena, pues como se ha visto el mezclador es bastante robusto, con lo que si se consiguen unas buenas señales de entrada para el mismo la eficiencia del *down converter* podría aumentar considerablemente.

- Hoy en día, gracias a su robustez, la codificación más utilizada en comunicación satélite es QPSK. Esta codificación consiste en emitir la información en dos señales distintas, I y Q , separadas 90° entre sí aprovechando de la perpendicularidad entre ambas para transmitir las como una señal única que porta el doble de información. A la hora de procesarlas en el receptor, estas señales se deben extraer de la original. En el caso de sistemas balanceados, que actualmente son la mayoría, se deben obtener I, Q, \bar{I} y \bar{Q} . Para ello, lo normal es incluir en los *down converter* un divisor de fase que permita esta operación. Lamentablemente, debido a la falta de tiempo y espacio, no se pudo añadir este componente al circuito. Por lo tanto, una línea posible para el futuro sería encontrar divisores de fase en monolítico que trabajen a 3GHz y no ocupen demasiado espacio, de manera que se pudieran incluir en la nueva versión del *down converter*.

Aparte de estos cambios, que implicarían una modificación del circuito más en profundidad, se plantean otros más sencillos que permitirían mejorar bastante el comportamiento sin llegar a alterar demasiado el *layout* del que se parte.

- Quizás uno de los problemas más serios fue el desbalance y desfase que aparecieron tras añadirse las líneas de alimentación. Esto fue descubierto muy tarde en el diseño, y por tanto no pudo corregirse adecuadamente, mejorándolo ligeramente con adaptación a la salida. Con lo cual, en una siguiente iteración del circuito sería interesante buscar maneras de mejorar esto.
- Uno de los problemas que se tuvo durante el diseño del circuito fue el de plantear un *splitter* de OL debido a la baja impedancia a adaptar y a la alta impedancia intrínseca de las líneas. Gracias a varias pruebas y aprovechando la propiedad de las líneas $\lambda/2$ se consiguió encontrar una solución provisional que adaptaba en mayor o menor medida. Pero esta opción, aunque útil y relativamente aceptable, sigue siendo mejorable. Por tanto, un paso significativo en la mejora del circuito implicaría buscar alguna manera de hacer que los *splitter* adaptaran de manera más precisa.
- A los problemas de adaptación del *splitter* se le ha de sumar uno nuevo: la desadaptación producida por los efectos EM. Debido a acoplos entre líneas, parásitos y las múltiples componentes indeseadas, la impedancia en las salidas de los balun cambian, creando una desadaptación entre balun y mezclador. Este efecto es más notorio en las salidas del balun de OL debido a la alta potencia de las señales que circulan por ellos, pero ocurre también en el balun de RF . Debido a la falta de tiempo, no se pudieron corregir antes de la finalización del trabajo. Sin embargo, supondría una gran mejora en el comportamiento final

del circuito si en un futuro se hicieran los ajustes necesarios en las redes de salida de los balun, ya que se reduciría el impacto nocivo que estos efectos tienen en la adaptación

- Otro de los problemas encontrados tras las simulaciones electromagnéticas fue la falta de aislamiento entre las entradas de *RF* y *OL* en el mezclador. Esto llevaba a niveles de DC en lugares en donde no debería haber, así como cambios en la impedancia de entrada debido a la potencia extra que aparecía en la puerta equivocada. Por lo tanto, encontrar una manera de corregir esta falta de aislamiento podría implicar una notable mejora en los niveles de señal.
- Debido a la inexperiencia en este campo, se comenzó a diseñar los circuitos sin analizar detalladamente la disposición de *layout*. Más adelante, cuando hubo que unirles, se hizo lo mejor posible, pero aun así el tamaño final fue bastante mayor del esperado. Solo hay que fijarse en el *layout* completo (figura 4.3) para ver que quedan muchos huecos libres que seguramente se podrían aprovechar mejor. Por lo tanto, un punto interesante a tratar en un futuro sería encontrar una mejor disposición de los diferentes elementos que aproveche mejor el espacio y reduzca saltos de línea, lo que a su vez permitirá reducir interferencias y mejorar el comportamiento final.
- Sin lugar a dudas, uno de los problemas más importantes de este circuito fue la estabilidad. No solo marcó todo el desarrollo, sino que en la última iteración aparecieron polos que fueron imposibles de eliminar mediante el exterior del circuito. Por lo tanto, es muy necesario hacer frente a este problema. Sin embargo, al igual que ocurrió durante el desarrollo del circuito, a medida que se hagan modificaciones en el mismo buscando corregir otros problemas, sus condiciones de estabilidad variarán. Por lo tanto, se hace necesario afrontar la estabilidad, pero si se pretende tratar alguna de las cuestiones anteriores, posiblemente se necesitará esperar hasta el final para enfrentarse a este problema.

Por último, hay que recordar que al comienzo de este proyecto se disponía de tres tecnologías distintas como posibles candidatas, eligiendo la D01MH, no tanto porque fuera la más viable, sino por falta de modelos adecuados. Con lo que un punto posible a explorar de manera paralela a este circuito sería el desarrollo de *down converters* en dichas u otras tecnologías, siempre que se consiga acceso a modelos 100% fiables. Así se podría determinar cuál es la más idónea para fabricar un *down converter* para ámbitos espaciales, que es lo que ante todo buscaba este trabajo.

Capítulo 6: Conclusiones

En este trabajo se ha desarrollado el proceso de diseño de un *down converter* en banda Ka de 40 a 3GHz orientado para usos en el ámbito espacial, en concreto para sistemas TT&C y satélites regenerativos. La principal motivación para esto es ofrecer ciertas garantías a la ESA a la hora de acceder a un catálogo de componentes, independientemente de la situación geopolítica. Por lo tanto, la tecnología a usar debía de proceder de una *foun dry* europea.

En primera instancia se tuvo que escoger que tecnología entre las tres disponibles se usaría para efectuar el diseño del *down converter*, siendo la elegida la tecnología D01MH de OMMIC. Tras tomar esta decisión, se efectuó un estudio desde el punto de vista teórico sobre todo lo que rodea a la calificación espacial, tomando nota de los *deratings* y límites a los que habría que someterse. A continuación, se exploraron diversas topologías para desarrollar el circuito. Tras informarse y leer varios *paper* se concluyó que la doble celda de Gilbert podría ser una de las más útiles y robustas a la frecuencia de trabajo. Sin embargo, esto obligó a utilizar baluns, los cuales se plantearon como celdas de Gilbert simples.

A continuación, comenzó el proceso de diseño teórico de las diversas partes del circuito a partir de los modelos ofrecidos por OMMIC, finalizando cada una de ellas con un análisis eléctrico. A partir de aquí se comenzó a ver los futuros problemas a los que habría que enfrentarse, siendo el más importante la inestabilidad intrínseca del transistor. No solo era un problema grave *per se*, sino que marcó por completo todo el diseño posterior. Las redes de estabilización afectaron gravemente la ganancia de los balun y del mezclador, introduciendo pérdidas adicionales y obligando a rehacerlas varias veces a lo largo del desarrollo de los circuitos, lo que a su vez implicaba ajustar las redes de adaptación. Por otro lado, los balun no eran para nada ideales, pues introducen un grave desbalance entre sus salidas imposible no se podía corregir. Además de todo esto, el divisor de potencia de *OL* no pudo ser adecuadamente adaptado debido a la alta impedancia intrínseca de las líneas, necesitando aumentar su longitud más de lo estrictamente necesario para conseguir unos niveles aceptables de adaptación. En cambio, el comportamiento del mezclador sí que se asemejó a lo que esperaba de su topología. Con todo, los resultados quedaron dentro de unos márgenes aceptables desde el punto de vista eléctrico.

No obstante, las simulaciones eléctricas no son suficiente para hacerse una idea aproximada de su comportamiento, ya que solo se sabrá con certeza una vez construido y medido. Para ello, se realizan simulaciones electromagnéticas para cada subcircuito, encontrando nuevos problemas e interacciones que perjudican de nuevo los resultados. Algunos se pueden corregir, pero otros, como el desfase independiente entre tensión y corriente de la señal, no ofrecen más opción que convivir con él, suponiendo una grave caída en la ganancia de conversión. Efectos parásitos en las líneas acentúan la asimetría en el mezclador, reduciendo la robustez de la configuración en doble celda de Gilbert y trayendo consigo espurios a *OL* y *2OL*. Esto parásitos, así como requerimientos del *layout*, también obligan a rehacer las redes de adaptación, en algunos casos desde cero. Además, la falta de aislamiento acaba con señales residuales en lugares indebidos. Aun así, esto no se traduce más que en una caída importante de la ganancia de conversión,

manteniéndose un desbalance y desfase similares a los anteriores. En consecuencia, un aumento en la potencia de OL permite reducir los efectos más nocivos.

Pero es en última instancia, con los cambios que se esperaba que fueran más inocuos, donde se producen los efectos más dañinos. Al añadir las líneas de alimentación, y a pesar del aislamiento, aparecen efectos que desequilibran el mezclador generando un desbalance importante y dañando el desfase entre las salidas. Y aunque se toman medidas para paliar este efecto, solo se consigue mejorar levemente el desbalance. Tras realizar un análisis en estabilidad aparecen más problemas en forma de polos inestables que antes, en los circuitos individuales, no aparecían. Y aunque se consigue eliminar uno de ellos gracias a una red de estabilización adicional, no se puede hacer nada más desde el exterior del circuito.

Por lo tanto, el resultado final es bastante peor de lo esperado, sobre todo desde el punto de vista de estabilidad con varios polos que, aun aparentemente cuasi-cancelados, no dejan de ser preocupantes. Los demás resultados tampoco son ideales, pero entran dentro de unos márgenes relativamente aceptables, con -18dB de ganancia de conversión, 1.2dB de desbalance y 7° de desfase entre las salidas de FI .

De esta manera, el circuito final sufre de varios problemas los cuales solo pueden ser corregidos haciendo un estudio en profundidad y modificando múltiples valores internos del mismo. Por lo cual, se establecen una serie de posibles líneas futuras que, en las siguientes iteraciones del circuito, podrían ayudar a corregir los múltiples problemas que le achacan.

Como conclusión final, el *down converter* obtenido es correcto dentro de unos límites, pero necesita de nuevas iteraciones para poder corregir los múltiples problemas que se han ido encontrando a lo largo de su diseño, siendo los más importantes la inestabilidad potencial y la el desbalance y desfase extra debido a las líneas de DC.

Bibliografía

- [1] ECSS Secretariat / ESA-ESTEC Requirements & Standards Division, 2011: OMMIC / Derating: ECSS-Q-ST-30-11C. *Rev 1: Space product assurance Derating - EEE components*. Documento oficial de la ECSS. Noordwijk, The Netherlands.
- [2] Ladbrooke, P., 1989: *MMIC Design: GaAs FETs and HEMTs*, Norwood, EEUU, Artech House
- [3] Maas, Stephen A., 1988: *Nonlinear Microwave and RF Circuits*, Londres, Reino Unido, Artech House.
- [4] Kononchuk, O., Nguyen, B., 2014: *Silicon-on-insulator (SOI) Technology: Manufacture and Applications*, Cambridge, Reino Unido, Woodhead Publishing
- [5] Suarez, A., 2009: *Analysis and Design of Autonomous Microwave Circuits*, Hoboken, Nueva Jersey, John Wiley & Sons
- [6] Yu Xiong, C., Dan Yu, W., Xin Yu, L., Zhi, J., 2013: Broad-band direct QPSK modulator/demodulator for wireless gigabit communication. *Chinese Science Bulletin*, 58: 427-432.
- [7] Otmame Bekkaoui, M.: 2017: Gilbert Cell Mixer Design in 65nm CMOS Technology. Published in: *2017 4th International Conference on Electrical and Electronic Engineering (ICEEE)*.
- [8] Ahmed, F., Furqan, M., Heinemann, B., and Stelzer, A., 2016: A SiGe-Based Broadband 140-170GHz Downconverter for High Resolution FMCW Radar Applications. En: *2016 IEEE MTT-S International Conference on Microwaves for Intelligent Mobility (ICMIM)*.
- [9] Shah, J., Prabhakar, N., 2017: Design of Single and Double Balanced Gilbert Cell Mixer using CMOS Processing Technology. *International Journal of Science Technology & Engineering*, 10: 403-408.

Software

- [10] Advanced Design System (Versión 2016.01) [software]. ©Keysight Technologies.
- [11] Stan (Versión 3.7) [software]. ©Maury Microwave.