

UNIVERSIDAD DE CANTABRIA
FACULTAD DE CIENCIAS

TESIS DOCTORAL

PRESENTADA POR

Antonio Tazón Puente

PARA OBTENER EL GRADO DE

DOCTOR EN CIENCIAS FISICAS

ESPECIALIDAD

ELECTRONICA

**ESTUDIO DEL COMPORTAMIENTO
NO LINEAL DE DISPOSITIVOS
ACTIVOS MICROONDAS**

SANTANDER, Junio de 1987

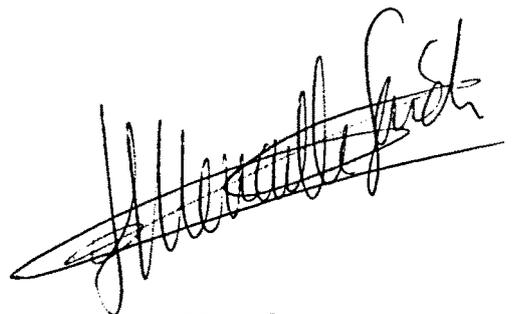
A Gema.

D. ANGEL MEDIAVILLA SANCHEZ, Profesor Titular de
Electrónica de la Facultad de Ciencias de la Universidad
de Cantabria

HACE CONSTAR:

Que el trabajo titulado "Estudio del comportamien
to no lineal de Dispositivos Activos Microondas", ha sido
realizado por D. ANTONIO TAZON PUENTE en el Departamento
de Electrónica de la Facultad de Ciencias de la Universidad
de Cantabria, bajo mi dirección, y que reúne las condiciones
exigidas a los trabajos de Doctorado.

Santander, Junio 1987

A handwritten signature in black ink, appearing to read 'A. Mediavilla Sánchez', written over a horizontal line.

A. Mediavilla Sánchez

Quiero expresar mi más sincero agradecimiento al Profesor D. ANGEL MEDIAVILLA SANCHEZ, Director de esta tesis, su ayuda y sus continuas sugerencias. Gracias a su magistral dirección ha sido posible llevar a buen término este trabajo.

Al Profesor D. Jose Luis García García quiero agradecer la oportunidad que me brindó y sus continuos apoyos en el desarrollo de este trabajo, así como mi sincero reconocimiento al guiar mis primeros pasos científicos.

Al Profesor D. Juan Obregón, Profesor de la Facultad de Ciencias de la Universidad de Limoges, quiero agradecer la oportunidad que me ofreció de utilizar los laboratorios de su Departamento, así como sus continuas sugerencias tanto en la parte teórica como experimental.

A todos los miembros del Departamento de Electricidad y Magnetismo, mi consideración, y en especial a D. Antonio Cordero Moguel por su ayuda desinteresada.

Finalmente a Guillermina López por su paciente y cuidadoso trabajo en el ordenador, y a Javier Torralvo por su esmerado trabajo de reproducción, mi consideración.

A handwritten signature in black ink, appearing to read 'Antonio Tazón', with a large, stylized flourish at the end.

Antonio Tazón

INDICE

CAPITULO I : INTRODUCCION GENERAL

CAPITULO II : MODELO FET

II-1.- INTRODUCCION	5
II-2.- ESTRUCTURAS FET	8
II-3.- PRINCIPIO DE OPERACION DE UN MESFET	18
II-3.1 - Operación de un MESFET sin Gate	19
II-3.2 - Operación de un MESFET con Gate	24
II-4.- MODELO GRAN SEÑAL DEL GaAs-MESFET	31
II-4.1 - Fuente I_{ds}	34
II-4.2 - Unión Schottky	39
II-4.3 - Efecto Breakdown	43
II-4.4 - Cálculo de los Parámetros de un GaAs-MESFET	46
II-5.- MODELIZACION FISICA	59
II-6.- RESULTADOS EXPERIMENTALES	63

CAPITULO III: ANALISIS NO LINEAL - BALANCE ARMONICO

III-1.- INTRODUCCION	79
III-2.- PRINCIPIO DEL METODO : CASOS AUTONOMO Y NO AUTONOMO	82
III-3.- PROBLEMA LINEAL	88

III-3.1 - Circuito Embeding	88
III-3.2 - Circuito de empaquetado	99
III-3.3 - Circuito lineal total	101
III-4.- DISPOSITIVO NO LINEAL	104
III-5.- BALANCE ARMONICO	106
III-6.- GRADIENTE ANALITICO	109
III-7.- SIMULACION	119
<u>CAPITULO IV : OPTIMIZACION NO LINEAL</u>	
IV-1.- INTRODUCCION	126
IV-2.- TECNICAS DE OPTIMIZACION POR SIMULACION	126
IV-3.- OPTIMIZACION EXPERIMENTAL. LOAD PULL	132
IV-4.- ANALISIS MATEMATICO DEL PROBLEMA	136
IV-4.1 - Formulaci3n General	136
IV-4.2 - Aplicaciones de la optimizaci3n	137
IV-5.- IMPLEMENTACION LINEAL	146
IV-5.1 - Concepci3n Oscilador	147
IV-5.2 - Concepci3n Amplificador	152
IV-6.- SIMULACION	153
IV-6.1 - Optimizaci3n de la m3xima potencia a3adida	153
IV-6.2 - Simulaci3n de un banco de Load-Pull	175

CAPITULO V : SIMULACION. RESULTADOS EXPERIMENTALES

V-1.- RESULTADOS EXPERIMENTALES Y SIMULACIONES	
A 10 GHz	180
V-1.1 - Comprobación de ganancia S21	180
V-1.2 - Amplificador a frecuencia fija	181
V-1.3 - Amplificador en banda 9-10 GHz	190
V-2.- OSCILADOR SINTONIZADO A VARACTOR	195
V-3.- AMPLIFICADOR/OSCILADOR A MAXIMA POTENCIA ANADIDA	201
V-3.1 - Optimización a máxima potencia añadida	201
V-3.2 - Implementación y análisis del circuito amplificador	212
V-3.3 - Oscilador	225
REFERENCIAS	230

CAPITULO I

INTRODUCCION GENERAL

A nadie se le oculta hoy en día la gran importancia que han adquirido las comunicaciones en la vida cotidiana del hombre, hasta el punto de que cualquier actividad bien sea laboral, familiar o de ocio tiene necesidad de utilizar algún sistema de comunicación.

Dentro de los sistemas de comunicación han adquirido gran importancia las aplicaciones en alta frecuencia (frecuencias de microondas) lo que conlleva un gran desarrollo en este tipo de tecnologías. Es por esto por lo que el diseñador necesita rodearse de herramientas eficaces, entre ellas el software de diseño potente, que le permita hacer frente a esta demanda.

Estas razones han hecho que se hayan desarrollado programas de análisis y optimización pequeña señal (COMPACT, TOUCHSTONE), pero las prestaciones que se exigen hoy en día de los dispositivos de microondas, las aplicaciones de potencia y la aparición de la tecnología monolítica, hacen necesario un conocimiento más preciso del comportamiento no lineal de los circuitos, lo que hace imprescindible el tratamiento de este tipo de dispositivos en gran señal.

Para resolver este problema han aparecido grandes programas temporales (SPICE, CIRCEC). Este tipo de programas presentan problemas de tiempo de cálculo a la hora de analizar el estado estacionario aunque, aún son imprescindibles cuando se trata de estudiar transitorios. También se han dado soluciones aproximadas basadas en las series de Volterra [46], [47] pero únicamente son útiles para resolver no linealidades débiles. Un punto de vista interesante es el tratamiento de circuitos no lineales a partir de la función descriptiva [48]; es una aproximación al primer armónico, muy útil en circuitos que son muy selectivos armónicamente, cosa que ocurre en muchos dispositivos de microondas. Otro grupo de métodos de análisis y optimización no lineal que se pueden clasificar como experimentales (medida de parámetros de scattering gran señal [78] y Load Pull), son métodos muy interesantes aunque también pierden información del contenido armónico.

En los últimos años han sido muchos los autores [45], [53], [54], [55], [56], [57], [77], [79] que han orientado sus esfuerzos a la resolución de circuitos no lineales por métodos de análisis de tipo híbrido, es decir, métodos que tratan las no linealidades de un

circuito en temporal y la parte lineal en frecuencial, comparando ambas. Estos métodos son muy eficientes cuando se trata de estudiar el funcionamiento de la malla no lineal en el estado estacionario y además son capaces de proporcionar información armónica del circuito.

El presente trabajo va a tratar precisamente de la resolución de mallas no lineales en el estado estacionario por medio de métodos híbridos.

Para resolver este tipo de circuitos es necesario conocer el comportamiento no lineal de los dispositivos activos que forman parte del mismo por lo que la modelización, especialmente del transistor FET, compone una parte importante del trabajo. Así, el capítulo II va a tratar precisamente de este problema. En primer lugar se justifica el gran auge que ha tomado el MESFET en los últimos tiempos, para pasar a continuación a hacer una breve descripción de su comportamiento físico. En sucesivos apartados se describen distintos modelos aparecidos en la literatura, así como los diferentes tratamientos que dan los autores a las no linealidades, proponiendo varios modelos analíticos de los cuales dos, con diferentes modificaciones, han sido incluidos en el programa de optimización. También trataremos la forma de medir los parámetros del modelo. La última parte del capítulo está dedicada a la medida experimental y posterior modelización de un transistor MESFET.

Conviene resaltar la importancia del proceso de modelización en el tratamiento de elementos no lineales, MESFET en este caso, debido a que un dispositivo bien modelado permite predecir, en cada situación, cual va a ser su comportamiento no lineal. Además, es la forma de conseguir información armónica del elemento no lineal. Este ha sido el motivo de que hayan sido muchos los autores [6], [7], [8], [12], [15], [18], [19], [28], [37], [40], [42], [49], [80], [81] que se han dedicado a resolver este problema.

En el capítulo III se hace un estudio de los distintos métodos de análisis no lineal para posteriormente pasar a describir el método del balance armónico. Este método ha ido desarrollándose en la década de los años 80 aunque sus bases se dieran a finales de la década anterior [51], [52].

Una vez que el método de análisis está perfectamente definido, se pasa a describir el circuito lineal que envuelve al dispositivo activo

de tres terminales. Es un circuito capaz de resolver la mayor parte de los problemas que se plantean con transistores y se da una formulación matricial compacta. Resuelto el problema lineal, se plantea la función error que se minimizará por el método de balance armónico.

Como se van a implementar dos métodos de resolución de la función error, sistema de ecuaciones y minimización con gradiente, se ha desarrollado la formulación que nos calcula el gradiente de forma analítica. En la última parte del capítulo se hace un estudio comparativo de las posibilidades y aplicabilidad de ambos métodos.

El capítulo IV se ocupa del estudio de la optimización no lineal pero desde un punto de vista diferente; en vez de optimizar el circuito lineal que rodea al elemento no lineal (FET en este caso), se optimizan las tensiones y corrientes en los terminales del transistor desprovisto de la envoltura lineal. Se ha descrito también el proceso de optimización experimental mediante un banco de Load-Pull. Como en el caso del análisis, con objeto de poder realizar el software de optimización, se ha desarrollado la correspondiente formulación matricial. La última parte del capítulo estará dedicada a comprobar los resultados del programa de optimización desarrollado. Para ello se ha tomado el modelo de un transistor de la literatura [7] y se han comparado resultados de optimización con resultados de análisis para la máxima potencia añadida en el transistor, cuando se tienen impedancias de generador y carga nulas, inyectando señal en ambas puertas. A continuación se ha hecho un estudio de un amplificador a frecuencia fija y el de un oscilador, siempre con el mismo transistor.

El capítulo V va a estar dedicado a resolver distintos circuitos no lineales, comparando los resultados de simulación con los obtenidos experimentalmente. La primera parte está dedicada a la obtención de la potencia de salida en función de la potencia de entrada de un transistor cargado por 50 ohmios para pasar a diseñar un amplificador a frecuencia fija con una red serie paralelo, resolviendo a continuación un amplificador en la banda 9 a 10 GHz. El transistor utilizado es un MGF-1802 medido experimentalmente en el capítulo II.

Posteriormente se ha hecho, con el mismo transistor, un estudio de un oscilador, entre 6 y 9 GHz aproximadamente, sintonizado con un diodo varactor. Se hará un completo estudio del comportamiento del circuito

en función de la capacidad del varactor.

El siguiente apartado está dedicado al análisis y diseño teórico y experimental de un amplificador y un oscilador. Previamente se ha hecho una optimización a la máxima potencia añadida pero minimizando su contenido armónico. Tanto en el caso amplificador como en el oscilador se comparan los resultados teóricos con los obtenidos experimentalmente.

CAPITULO II

MODELO FET

II-1.- INTRODUCCION

A pesar de que William Shockley en el año 1952 [1] introdujo el principio de funcionamiento del transistor a Efecto de Campo (FET), no es hasta 1970 cuando se empieza a hablar de la revolución del MESFET en los componentes de estado sólido de microondas, debido principalmente a la aparición del arseniuro de galio como un material con unas propiedades muy prometedoras. La movilidad de sus portadores de tipo N está en torno a los $8500 \text{ cm}^2/\text{V}/\text{s}$ contra los 1500 para los portadores tipo N en el silicio. El límite de velocidad de portadores es igualmente más elevada en el caso del GaAs y, además, se puede fabricar un semiconductor mucho más aislante porque, aunque sobre el GaAs es difícil de realizar estructuras del tipo Metal-Aislante-Semiconductor (MIS) (al contrario que en el Silicio), es relativamente sencillo hacer un contacto de tipo Schottky, es decir, unión Metal-Semiconductor (MES).

Es bien conocido que el transistor a efecto de campo de arseniuro de galio (GaAs-MESFET) consigue mejores condiciones de funcionamiento a bajo ruido y mejor ganancia a altas frecuencias (10GHz) [2], sin embargo durante la primera mitad de la década de los años 70 su desarrollo se restringe a nivel de laboratorio. Las razones son evidentes. Por un lado el arseniuro de galio es un material aún muy poco conocido, y necesita dos tipos de contactos: metálico en Source y Drain y schottky en Gate. Por otro lado, la anchura de gate necesaria tiene una longitud menor que la que la industria de la época es capaz de garantizar. Todo esto hace que el MESFET sea aún un dispositivo muy poco fiable [3].

Por tanto, hasta el año 1975 se puede observar un gran desarrollo de los transistores bipolares y diodos Impatt sobre todo en el dominio de las potencias elevadas. Los transistores bipolares son capaces de liberar 10W a 2GHz funcionando en clase C y, asimismo, hay amplificadores a diodo Impatt con una potencia de salida de 1W a 10GHz (aunque necesite una alimentación de cerca de 60W). Es en el año 1976 cuando aparecen en MSN y en IEEE Microwave Theory and Techniques [4],[5] números monográficos dedicados al MESFET.

En la actualidad el MESFET se utiliza, no sólo en aplicaciones de

pequeña señal y bajo ruido, sino que se utiliza cada día más en aplicaciones de gran señal tales como amplificadores de potencia de microondas, osciladores, mezcladores, multiplicadores y circuitos pulsados [6].

En el caso de osciladores o amplificadores de potencia, el FET tiene una eficiencia y un funcionamiento comparable e incluso superior al de cualquier otro dispositivo de estado sólido o fuentes TWT [7]. También es atractivo en el diseño de multiplicadores. Ello es debido a que el transistor a efecto de campo proporciona conversión de ganancia en un determinado ancho de banda además de mantener un buen aislamiento entrada-salida [8].

Mención aparte merece la aplicación del MESFET de GaAs en mezcladores de microondas. Las características de transferencia responden aproximadamente a una ley cuadrada, y su característica de ruido e intermodulación de tercer orden es menor que en los transistores bipolares y diodos Schottky. Pero la diferencia fundamental con los diodos Schottky, (los transistores bipolares quedan descartados por su limitación en frecuencia) es que los mezcladores a FET obtienen conversión de ganancia en lugar de pérdidas, lo que implica una menor necesidad de etapas amplificadoras bajo ruido en la cabeza del mezclador. Particularmente útil en la aplicación de mezcladores ancha banda en microondas es el Dual-Gate MESFET. En este dispositivo, una puerta se utiliza para la señal LO y la otra para la entrada de RF, pudiéndose también utilizar como oscilador-mezclador para aplicaciones comerciales bajo costo [9],[10].

Teniendo en cuenta lo dicho anteriormente, podemos concluir que el FET es hoy un dispositivo imprescindible en el diseño de circuitos activos de microondas. La razón de la persistencia de los diodos (Impatt y Gunn) en oscilación/amplificación y schottky en mezclado es que los diodos son elementos muy sencillos a la hora del diseño. Además, a frecuencias altas son capaces de conseguir potencias mayores (5w en la banda de 30-40 GHz para un diodo Impatt). Por último, y más importante, los diodos son capaces de alcanzar frecuencias muy superiores a las que en la actualidad puede alcanzar el transistor FET (hasta 1000GHz el diodo schottky). De todas formas, el transistor FET cada día alcanza cotas más elevadas tanto en frecuencia como en

potencia. En frecuencia es capaz actualmente de llegar a los 50Ghz aunque con una potencia muy baja y en potencia es capaz de dar 2.2W en la banda de 15 a 20Ghz y 300mW en la banda 20 a 26Ghz [11].

La utilización del transistor FET en potencia, como mezclador, y en la nueva tecnología monolítica, hace que cada día sea más necesario tener un conocimiento exhaustivo de su comportamiento. Ya no es válido el diseño a partir de los parámetros scattering pequeña señal haciendo retoques posteriores en el circuito: es necesario caracterizar el FET en gran señal. Para ello existen dos métodos: caracterización en potencia a partir de un banco de Load-pull o bien obtención de un modelo equivalente no lineal que responda adecuadamente al funcionamiento real del transistor.

Algunos autores [26], [27], [28], [29], deducen un modelo equivalente gran señal para el MESFET a partir del modelo pequeña señal considerando a este último como una aproximación de primer orden. Para ello se efectúa una serie de medidas de parámetros de scattering en una amplia gama de frecuencias para distintos puntos de polarización. A continuación, mediante un programa de optimización se ajustan, en cada punto de polarización, los parámetros del modelo, se estudia su variación con la polarización y se fijan, tomando el valor medio, aquellos que no varíen apreciablemente. En este punto se vuelve a optimizar, pero ahora con una serie de elementos fijos y se obtiene el resto de parámetros del modelo pequeña señal. Si ahora conseguimos para estos parámetros ecuaciones analíticas que sean capaces de seguir las características de continua del MESFET (aproximadamente cuasi-estática), habremos conseguido el modelo gran señal.

Otros autores [30], parten de las características estáticas, suponiendo posteriormente una variación sinusoidal en los terminales de tensión. Esto vuelve a ser una aproximación de primer orden (función descriptiva).

El presente capítulo se va a dedicar precisamente de la modelización de transistores MESFET. Para ello, vamos a hacer inicialmente un estudio cualitativo del funcionamiento físico de un MESFET, para pasar posteriormente a modelizar sus características estáticas de donde se pueden obtener las expresiones analíticas de las no linealidades. A continuación se estudiará el modelo pequeña señal

con objeto de obtener los valores de los elementos lineales, para llegar finalmente al modelo completo gran señal.

II-2.- ESTRUCTURAS FET

Un transistor a efecto de campo (FET) es un dispositivo semiconductor unipolar que puede ser descrito, en primera aproximación, como una immitancia de material semiconductor cuya sección esta modulada por una unión inversamente polarizada [3]. Esta unión tiene la misión de ser una puerta permanente (gate) que controla el paso de corriente a través de un semiconductor moderadamente dopado (canal) [10]. Basándose en este principio se pueden imaginar tres estructuras básicas de transistores a efecto de campo: una puerta aislada, una unión P-N y una barrera schottky [12].

En la figura II-1 se representa el esquema básico de un transistor a efecto de campo de puerta aislada (MOSFET).

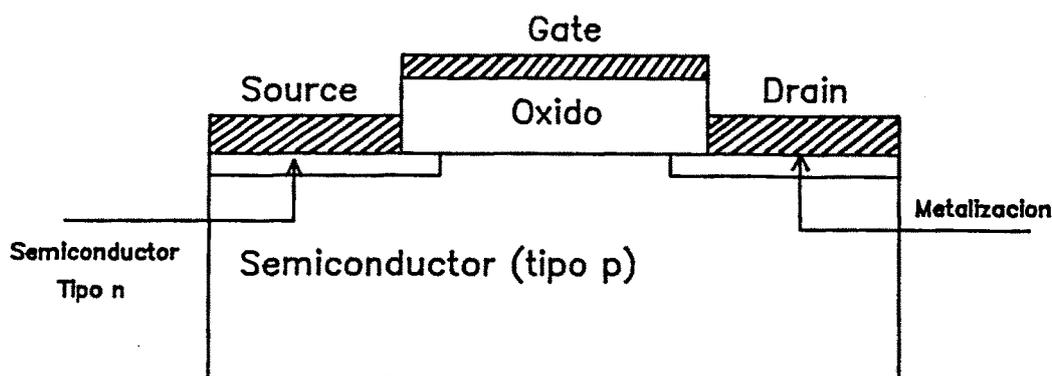


Fig.II-1 Transistor Metal-Oxido-Semiconductor(MOS)

Este tipo de transistores se fabrican fundamentalmente en silicio, aunque algunas veces se utilicen semiconductores compuestos.

El principal problema que presentan los transistores MESFET, problema que les inhabilita para su utilización en el dominio de las microondas, es la presencia de elementos parásitos; sobre todo una capacidad muy grande ligada al óxido que aísla la puerta: Esta capacidad degrada considerablemente su velocidad de respuesta. En

algunas ocasiones se utilizan semiconductores compuestos (Fosforo de Indio) para compensar en cierta medida este problema aprovechando las propiedades de transporte mas favorables de estos semiconductores.

La figura II-2 representa un transistor con puerta de unión P-N (JFET). Estos dispositivos estan fabricados generalmente en silicio y su utilización sobrepasa 1GHz de frecuencia.

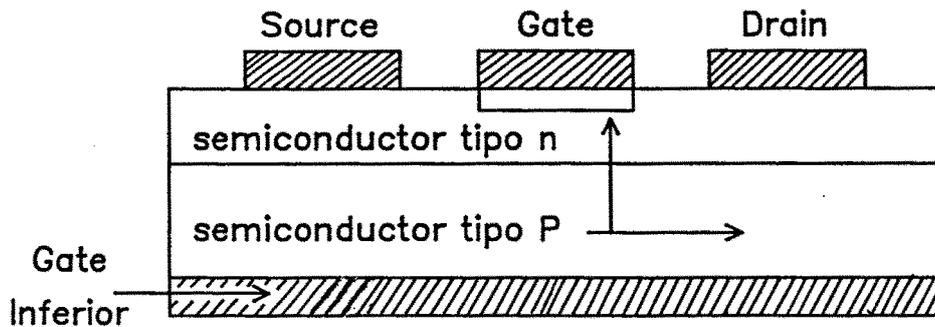


Fig.II-2 Transistor JFET

Esta limitación es debida principalmente a su propia estructura donde la corriente debe de estar confinada a la lámina conductora de tipo N, ya que la lámina inmediatamente inferior, (substrato) debe de ser aislante y la resistividad intrínseca del silicio no es lo suficientemente elevada para satisfacer esta condición. Se hace pues necesario tratar este material para aumentar la resistividad aunque esto representa un problema adicional puesto que el semiconductor tiene que soportar temperaturas superiores a 800°C , necesarios para realizar la difusión de puerta o el substrato de tipo N, lo que significa pérdidas de propiedades en el material. Hay tres soluciones tecnológicas para evitar estos problemas:

a) Utilizar tecnologías frías (implantación iónica y recocido pulsado) que permiten evitar el calentamiento del semiconductor.

b) Añadir una segunda puerta (Fig.II-2), opuesta a la primera, que permita despoblar de portadores la lámina inferior. Esta es la solución adoptada por la casi totalidad. El inconveniente radica en la aparición de una capacidad suplementaria que lo inhabilita para su utilización en

altas frecuencias.

c) Realizar la lámina semiconductor tipo N sobre materiales tales como el zafiro, que presentan una estructura cristalográfica comparable a la del silicio. Esta es la solución que se utiliza para la fabricación de circuitos monolíticos de silicio hasta 2GHz.

Conviene añadir que es posible construir JFET sobre arseniuro de galio, aunque las razones para que esta estructura no se haya desarrollado son, por un lado, la gran dificultad que existe para controlar con precisión las dimensiones en la difusión de puerta, y por otro, la imposibilidad de conseguir unas dimensiones tan pequeñas como las que son necesarias.

Si en lugar de una puerta difusa como en el JFET, se utiliza una puerta metálica directamente sobre el semiconductor (unión schottky), se obtiene la estructura MESFET. Esta técnica evita las altas temperaturas de la difusión y permite conseguir longitudes de puerta (dimensión en la dirección del flujo de electrones) que pueden llegar hasta $0.25\mu\text{m}$ para dispositivos trabajando a muy alta frecuencia.

Los primeros dispositivos MESFET fueron fabricados en silicio siendo capaces de alcanzar frecuencias tan altas como 20GHz. Además cabe pensar que estos transistores son muy útiles en amplificación de media potencia hasta la banda X. Pero para utilizar estos dispositivos a unas altas frecuencias Mead [13] sugirió sustituir el silicio por un semiconductor compuesto por arseniuro de galio (GaAs). El GaAs-MESFET presenta sustanciales mejoras en su funcionamiento con respecto al Si-MESFET [3],[5],[10]. Estas mejoras son debidas principalmente a las siguientes características:

a) El substrato semiaislante de GaAs sobre el que se crece la lámina activa tiene una resistividad intrínseca cinco veces mayor ($10^7\Omega/\text{cm}$). Esto permite solucionar el problema de aislamiento que presentan los transistores de silicio tanto JFET como MESFET.

b) La movilidad electrónica de GaAs es seis veces mayor, la velocidad de conducción dos veces mayor y el tiempo de tránsito es menor que en el silicio. Esto permite su utilización a más altas frecuencias con un menor ruido de fondo.

c) La colocación de la puerta directamente sobre el substrato permite eliminar prácticamente la capacidad de puerta.

En la actualidad existen GaAs-MESFET que presentan oscilación a frecuencias próximas a los 100GHz. No es extraño, por tanto, que este tipo de transistores hayan adquirido una gran supremacía en aplicaciones de bajo ruido, oscilación, amplificación de media potencia, mezcla y multiplicación hasta frecuencias de 40GHz.

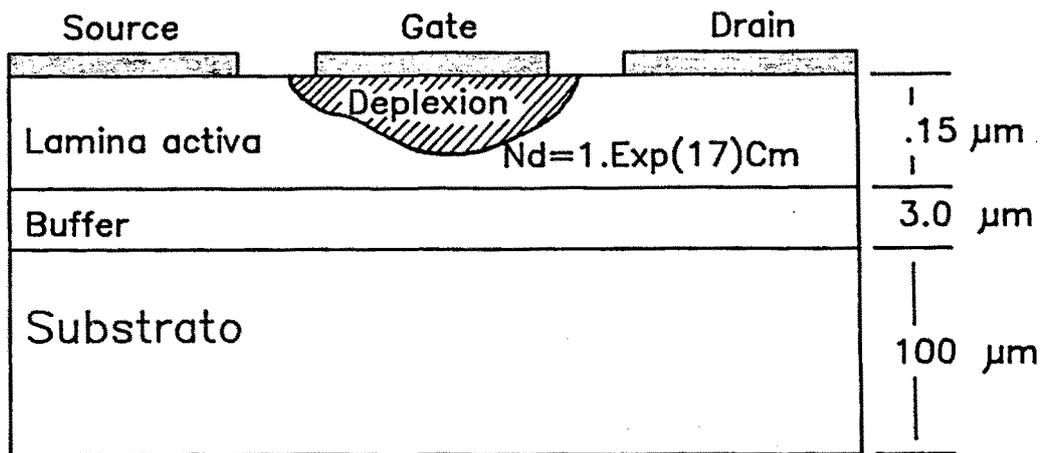


Fig.II-3 Esquema básico de un MESFET (dimensiones típicas)

En la figura II-3 se puede observar un esquema básico de un MESFET. La región activa es una lámina de 1000 a 2500Å moderadamente dopada, crecida sobre un substrato no dopado. El canal está situado bajo la zona de depleción y para los MESFET de arseniuro de galio se utiliza material de tipo N debido a su mayor movilidad; el nivel de dopado es de 10^{17} cm^{-3} . En la parte inmediatamente inferior al canal existe una lámina no dopada o buffer para evitar impurezas en la lámina activa durante el procesado del material. Las metalizaciones de drain y source son dos contactos óhmicos en los extremos del canal en los cuales se aplica una tensión DC que crea un campo eléctrico longitudinal. En operación normal, el campo eléctrico es lo suficientemente intenso como para acelerar los electrones hasta la velocidad de saturación, creandose una corriente electrónica desde la source a la drain. La gate forma una barrera schottky con el canal

formando, a cero voltios de alimentación una región de deplexión que se extiende a lo largo del canal. Al igual que el diodo, la región de deplexión tiene un efecto capacitivo. Cuando se varía la tensión entre la gate y la source se produce una modulación en la anchura de la zona de deplexión y por lo tanto en la anchura del canal: varía la corriente en el canal.

A lo largo del tiempo, se ha ido introduciendo multitud de cambios en la estructura básica del MESFET con objeto de mejorar su funcionamiento. El objetivo de estos cambios es optimizar una serie de parámetros del circuito que afectan principalmente a la ganancia y al ruido. Ya en 1972 Liechti et al. consiguen un GaAs-MESFET con bajo ruido en amplificación (3.5dB) y 6.6dB de ganancia asociada a 10GHz [14]. La mejoría de la figura de ruido se debe principalmente a: 1) alta pureza en el buffer situado entre el substrato y la lámina activa, 2) un alto nivel de dopado ($2.5 \times 10^{17} \text{ cm}^{-3}$) en la lámina activa de tipo N, 3) minimización de la resistencia óhmica del canal entre la gate y la source, 4) consecución de pequeñas longitudes de gate ($< 0.5 \mu\text{m}$) ya que al reducir la longitud de gate se mejoran tanto la ganancia como el ruido. El problema no es tan simple como le hemos expuesto en estos cuatro apartados. Cuando se reduce la longitud de gate, se reduce la capacidad gate source y se mejora la transconductancia, y a que ésta es proporcional la relación longitud-anchura de gate, pero aumenta la resistencia de gate al reducir su sección transversal lo cual tampoco es conveniente por lo que se hace necesario llegar a un compromiso.

Una de las soluciones tecnológicas más comunmente utilizada para reducir las resistencias de gate, de canal y de source es introducir la gate en un hueco en forma de surco (Fig.II-4) en una lámina activa estrecha.

Si la sección trarversal del surco tiene forma de U (fondo redondo), la longitud de la zona de deplexión es menor que la que tendría si fuese plano y el efecto es el de una gate de menor longitud que la que realmente tiene. Además, el espesor de material epitaxial entre la source y el canal es mayor por lo que disminuye la resistencia de source. Otra de las características es que la sección transversal de la gate tiene forma de T lo cual reduce la resistencia de gate. Otra forma de reducir la resistencia de gate es a través de múltiples

contactos pero a costa de incrementar la capacidad parásita (Fig.II-5).

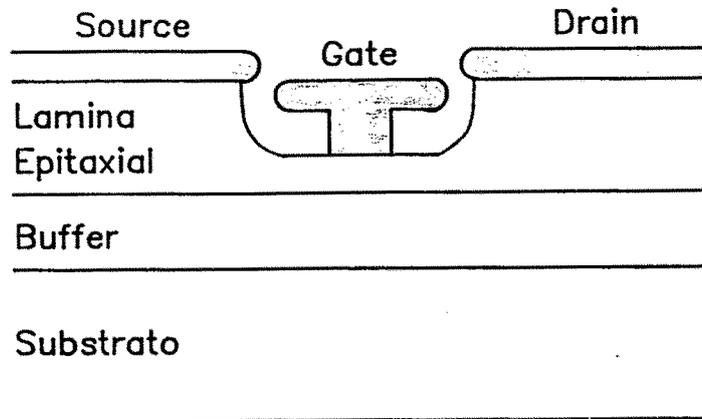


Fig.II-4 MESFET con la gate (en T) dentro de un surco

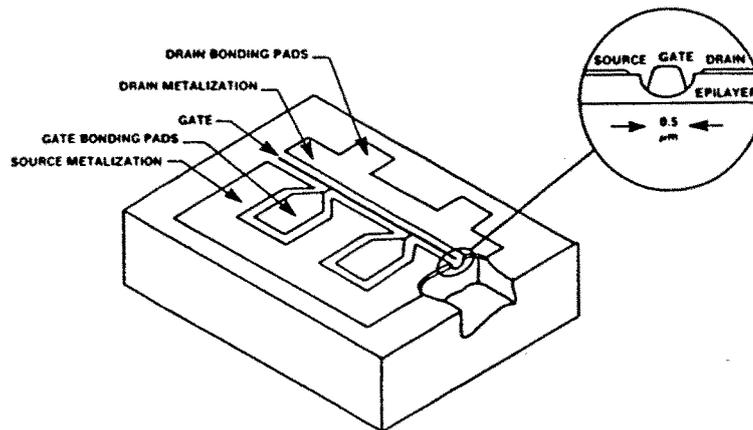


Fig.II-5 MESFET bajo ruido, pequeña señal [10]

Un aspecto importante en la fabricación de GaAs MESFET es el compromiso que debe existir entre costo, frecuencia de operación y aplicación proyectada. Se ha dicho anteriormente que para dispositivos bajo ruido es siempre deseable minimizar la longitud de gate. Sin embargo, estos dispositivos requieren una tecnología de fabricación más

depurada, y si a esto se añade su limitada fabricación, se tiene como resultado un alto costo.

Un dispositivo que merece especial atención es el GaAs-MESFET de doble gate (Fig.II-6).

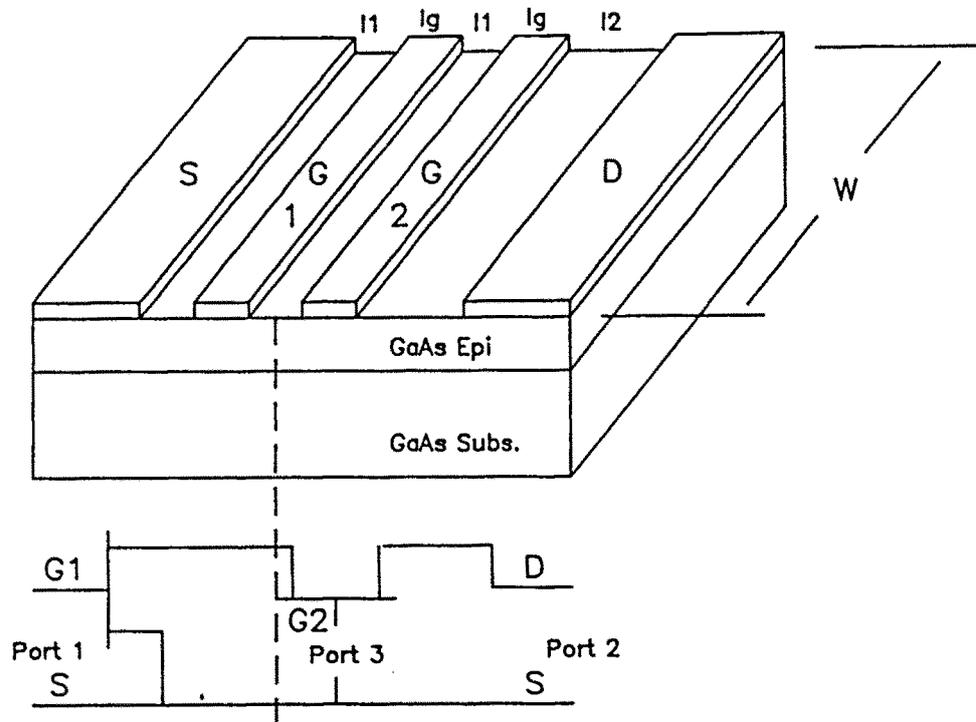


Fig.II-6 MESFET de doble puerta

Estos dispositivos pueden realizarse con bajo ruido y un amplio rango dinámico a frecuencias de microondas. Las principales ventajas de la estructura doble gate respecto a la de simple gate son [15],[18]:

1) Mayor variedad de funciones debido a la presencia de dos gates independientes.

2) Menor realimentación (mayor aislamiento) lo que hace que aumente la ganancia en potencia y la estabilidad.

La capacidad de realimentación de estos dispositivos de doble gate pueden ser del orden de 0.004pF mientras que en el MESFET de puerta simple es del orden de 0.02pF : esto hace que el aumento en ganancia sea

apreciable. Además, la ganancia R.F puede ser controlada en un ancho rango variando la alimentación DC de la segunda gate [16],[17], facultad que les hace muy útiles para diseñar amplificadores con control de ganancia (amplificadores en receptores y moduladores de portadoras de microondas) ya que su respuesta esta por debajo del nanosegundo.

Conviene resaltar por último, que el GaAs-MESFET no es un dispositivo limitado únicamente a amplificadores de ancho de banda, pequeña señal y bajo ruido, sino que ya en 1973 apareció el primer MESFET de potencia [12],[19]. Para diseñar un GaAs-MESFET de potencia hay que tener en cuenta las siguientes consideraciones:

a) Tiene que tener una anchura de gate suficiente para poder controlar una corriente de drain grande. Sin embargo únicamente se puede llegar hasta una cierta anchura pues a partir de ella la tensión a lo largo de la gate comienza a ser no uniforme. Un criterio práctico para calcular la máxima anchura de gate puede ser que dicha dimensión sea menor que $1/10$ de la longitud de onda de la línea de transmisión formada por los electrodos de source y gate. Por ejemplo la máxima anchura para una gate de $1\mu\text{m}$ de longitud deberá ser de $50\mu\text{m}$ en 10GHz [19]. Entonces, cuando se quiera conseguir una determinada anchura, para mantener la tensión de gate uniforme, deberemos de conectar en paralelo varias gates, cada una de ellas con anchura máxima (Fig.II-7).

Fukuta demostró experimentalmente (Fig.II-8) que la potencia de salida por unidad de ganancia P_u es proporcional a la anchura de gate total W_g hasta un cierto W_{gl} por encima del cual la potencia de salida es menor que la esperada. Por tanto, existe un límite práctico W_{gl} en la anchura total de gate.

b) Otra forma de incrementar la potencia de salida es diseñar una estructura FET con un voltaje breakdown entre drain y source alto. Esto se debe a que cuando se consigue aumentar dicha tensión, la alimentación drain-source V_{ds} puede ser mayor. Para conseguir este aumento de la tensión de breakdown se introducen regiones n^+ bajo los electrodos drain y source (Fig.II-7).

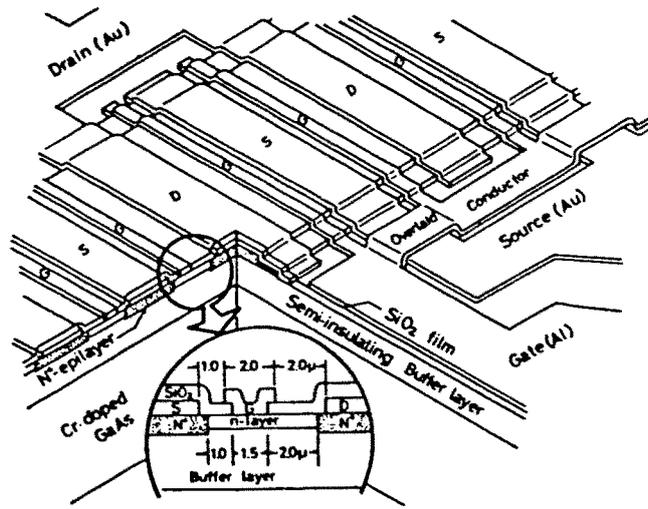


Fig.II-7 Vista en corte de un MESFET

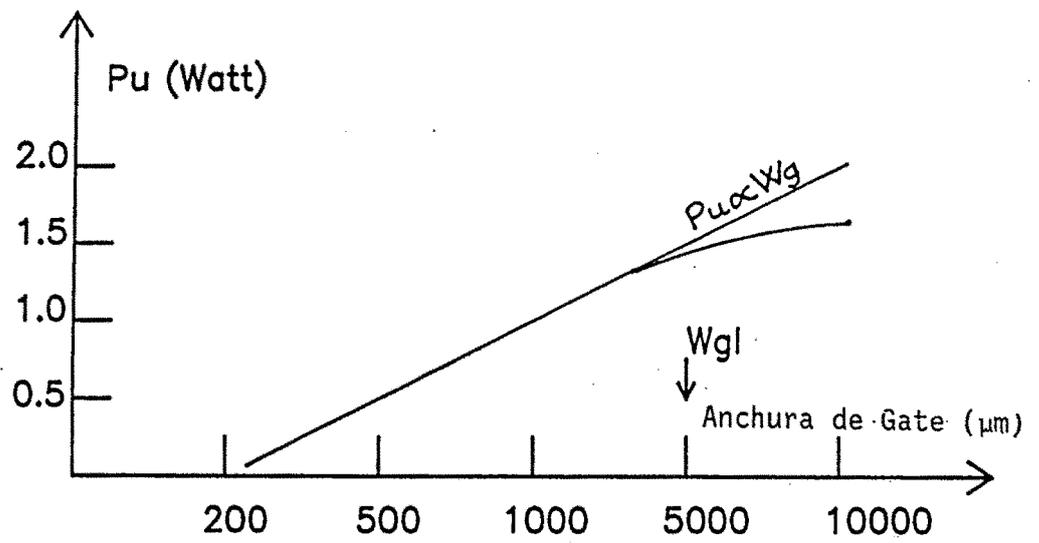


Fig.II-8 Potencia en función de la anchura de gate

c) Otro aspecto importante es conseguir un substrato semiaislante (buffer) de alta resistividad para aislar la lámina activa.

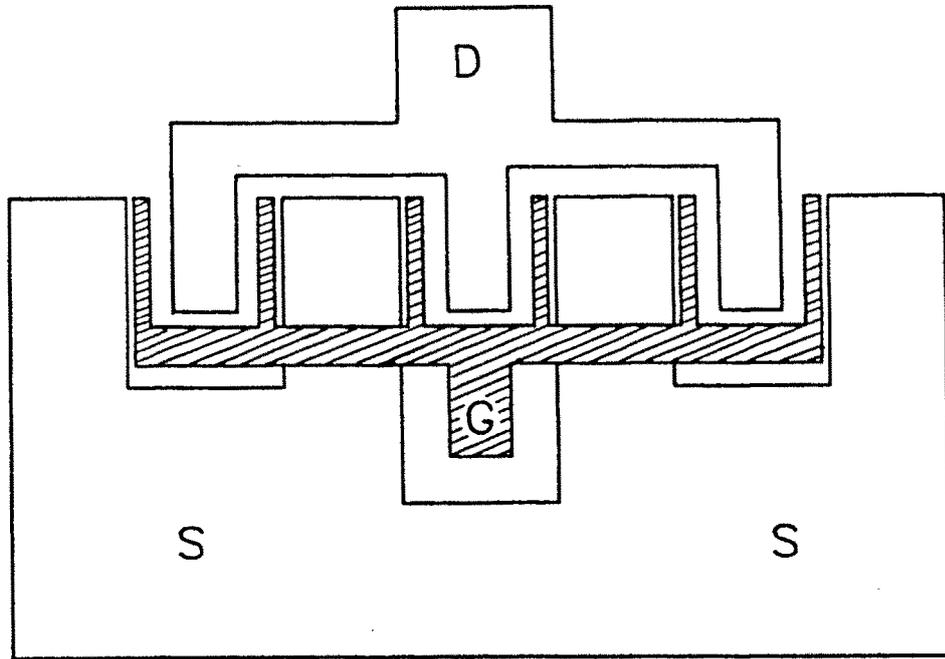


Fig.II-9 MESFET interdigital de potencia

Los MESFET de potencia se construyen con estructuras interdigitales (Fig.II-9), no sólo para conseguir uniones gate paralelas sino que además, al estar los dígitos de source unidos a la metalización total del chip, tienen una baja impedancia de conexión y proporciona un buen camino térmico para la disipación [20]. Una estructura que proporciona ciertas ventajas sobre la de la figura II-9 se puede observar en la figura II-10. La estructura interdigital de drain y source (Fig.II-10a) se localiza en la parte superior mientras que la gate, plateada para la disipación de calor, esta localizada en la parte inferior (Fig.II-10b).

Las ventajas de esta configuración son las siguientes: 1) la región activa esta unida íntimamente al disipador de calor: 2) permite una estructura interdigital en un solo lado ya que los contactos óhmicos de drain y source, y la gate estan localizadas en distintos lados de la

estructura: 3) reduce la resistencia parásita entre source y gate; y 4) facilita el proceso de alineamiento. La principal desventaja que proporciona esta estructura es que sus capacidades gate-drain y gate-source son mayores por lo que tiene una gran limitación en frecuencia.

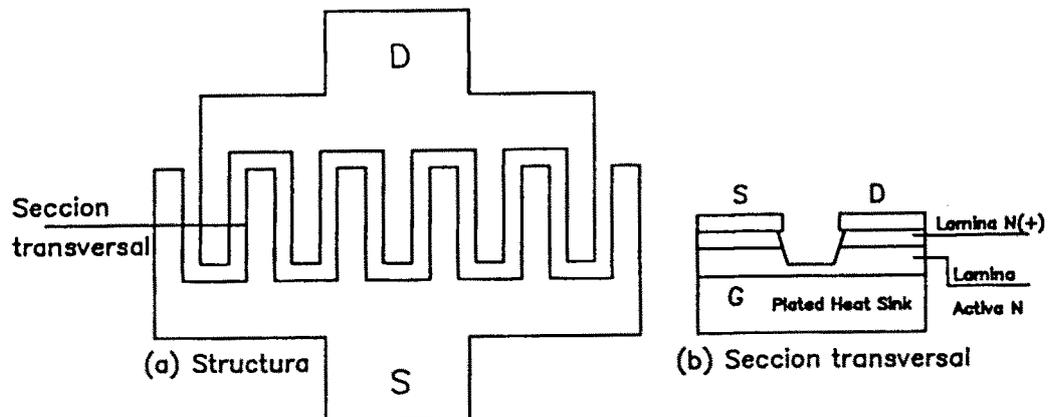


Fig.II-10 MESFET de potencia

Por último decir que se han investigado, además de las estructuras MESFET de Si y GaAs, estructuras de InP. El InP es un material que tiene una velocidad de arrastre máxima un 50% mayor que el GaAs, esto hace que tenga un mayor ancho de banda para la ganancia de corriente f_T (1.6 veces mayor) [21]. Sin embargo su frecuencia de oscilación máxima f_{max} es un 20% menor. Además presenta una capacidad gate-drain mayor y una resistencia de salida menor lo que hace que se degrade la ganancia. La figura de ruido del InP-MESFET es también superior.

II-3.- PRINCIPIO DE OPERACION DE UN MESFET

La estructura del MESFET es superficialmente igual a la del JFET y las características de drain de ambos dispositivos son cualitativamente similares. Una diferencia fundamental, vista en la sección anterior, reside en que el JFET tiene una unión P-N en la gate mientras que el MESFET tiene una unión Schottky. En el presente apartado se verá el

comportamiento cualitativo del Si y del GaAs cuando se les somete a un campo eléctrico, y a continuación el principio de operación de un MESFET.

II-3.1 - OPERACION DE UN MESFET SIN GATE

Supongamos que tenemos inicialmente una lámina de silicio de tipo N sobre un sustrato aislante también de silicio. En la superficie de la lámina conductora se hacen dos contactos óhmicos: source y drain (Fig.II-11).

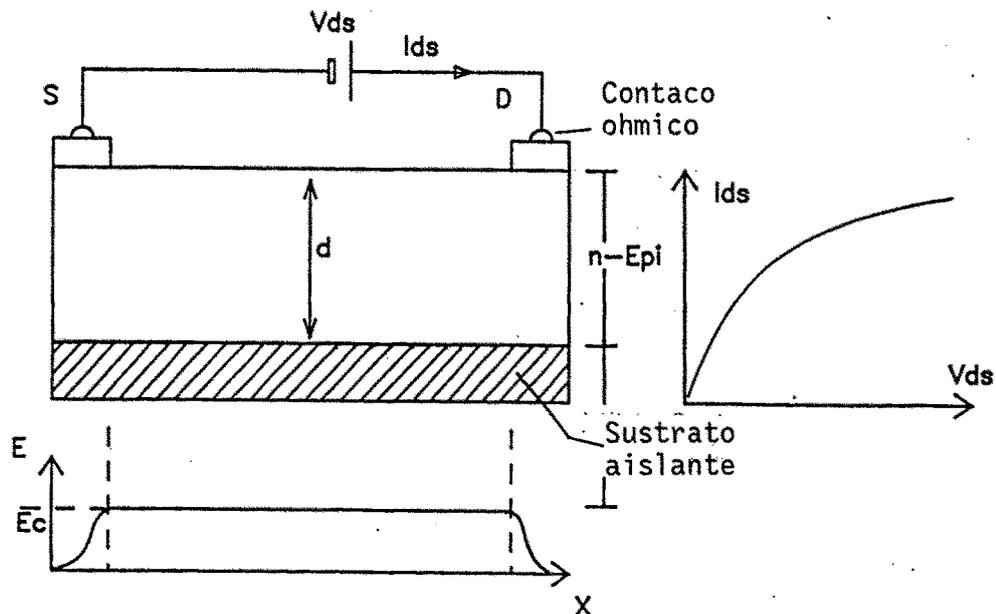


Fig.II-11 Si-MESFET sin gate

Realmente esta estructura puede ser un MESFET al cual le falta la gate y su característica corriente-tensión esta asimismo representada en la figura II-11. La estructura obtenida es totalmente similar a una resistencia: los electrones se desplazan de la source a la drain y, puesto que el sustrato soporte es aislante, la corriente circula por la lámina activa. Su amplitud viene dada por:

$$I_{ds} = V_{ds}/R \quad (II-1)$$

V_{ds} es la tensión drain-source y R es la resistencia igual a:

$$R = R_{ds} + 2R_c \quad (II-2)$$

R_c representa la resistencia de contacto de cada metalización con el semiconductor y R_{ds} es la resistencia de la lámina activa cuya expresión es:

$$R_{ds} = L_{sd}/(q \cdot n \cdot \mu_0 \cdot a \cdot z) \quad (II-3)$$

siendo:

L_{sd} : la distancia entre source y drain

n : la densidad de portadores libres supuesta uniforme en toda la lámina activa e igual a la densidad de donadores a $300^\circ K$ (N_d)

a : espesor de la lámina activa entre source y drain

z : la superficie de contacto

μ_0 : la movilidad de los electrones con campo nulo.

Cuando se aplica una pequeña tensión entre source y drain, la lámina de silicio actúa como una resistencia lineal y los resultados experimentales coinciden con los dados por las expresiones (II-2) y (II-3). Cuando se aumenta la tensión, la velocidad de arrastre de electrones ya no aumenta de forma lineal con el campo E (debido a colisiones con la red) (Fig.II-2).

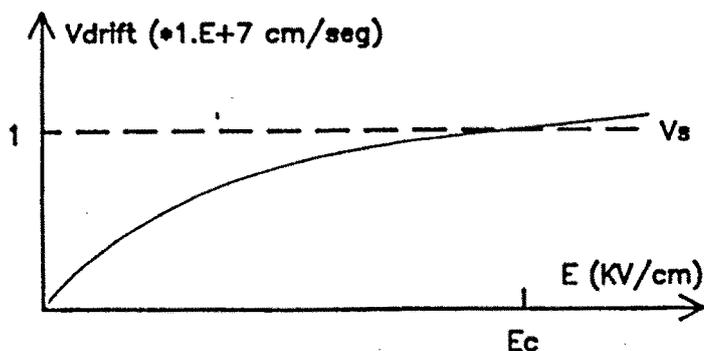


Fig.II-12 Velocidad electrónica de arrastre en el Si en función de campo eléctrico

Consecuentemente, la pendiente de la característica corriente-tensión disminuye respecto a la resistencia lineal inicial. Si se sigue aumentando la tensión, llega un momento en el que el campo eléctrico toma un valor E_c (campo crítico) para el que los electrones toman su velocidad saturada V_s . Para esta tensión de drain, la corriente que atraviesa el semiconductor comienza a saturarse.

En el caso del GaAs el análisis en la región de medio y alto campo es considerablemente más complicado. Ello es debido a su estructura multivalles y a la presencia en el material de electrones calientes [22],[23].

Cuando un semiconductor está en equilibrio térmico con la malla, el gas electrónico tiene entonces una función de distribución Maxwelliana y su energía media es $3KT/2$. Si se aplica un campo eléctrico débil, los portadores adquieren una energía suplementaria que intercambian con la malla a través de colisiones. La solución de la ecuación de Boltzmann consta entonces de una parte que corresponde a la distribución Maxwelliana para la temperatura de la malla y un pequeño término proporcional al campo eléctrico. Se considera que los portadores tienen aun la temperatura de la malla y el único efecto del campo eléctrico es determinar su velocidad de arrastre, mucho menor que la velocidad térmica.

Este mecanismo de intercambio de energía entre los electrones y la malla empieza a ser ineficiente cuando se aplican campos eléctricos altos: la energía de los portadores excede considerablemente el término de energía media térmica $3KT/2$. Se puede escribir la energía electrónica como $3KT_n/2$, donde T_n corresponde a una hipotética distribución Maxwelliana mayor que T . Estos portadores con temperatura $T_n > T$ se llaman electrones calientes y su efecto es muy importante en dispositivos de canal corto como es el caso del GaAs-MESFET.

Otro efecto característico del GaAs apuntado anteriormente es al existencia de movilidad diferencial negativa inherente a su estructura multivalle. La movilidad diferencial $dv/dE < 0$ (efecto Gunn) es una propiedad muy importante de cara a la construcción de dispositivos a resistencia negativa para la generación y amplificación de potencia. En la figura II-13 se pueden observar la estructura de bandas para el GaAs. En dicha figura se pueden destacar dos detalles muy importantes.

En primer lugar la energía del bandgap E_g es grande (mayor que en el caso del silicio) facilitando la formación de electrones calientes; además la diferencia de energía entre los dos valles inferiores es únicamente de 0.31eV mientras que en el silicio es del orden de 1eV [23].

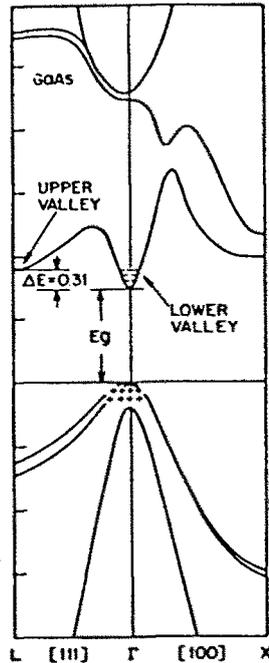


Fig.II-13 Estructura de bandas de energía en GaAs

Consideremos ahora que en el valle inferior los electrones tienen una masa efectiva m_1 y una movilidad μ_1 mientras que en el valle superior la masa efectiva es $m_2 > m_1$ y la movilidad $\mu_2 < \mu_1$. Para campos eléctricos poco intensos los electrones únicamente poblarán el valle inferior, pero a medida que incrementemos su valor, habrá electrones que adquieran la suficiente energía como para pasar al valle superior: éste empezará a llenarse antes de saturarse el valle inferior. Simplificando el modelo, podemos suponer que todos los electrones están en equilibrio térmico con una temperatura electrónica T_n . La razón entre la densidad de electrones pesados n_2 y electrones ligeros viene dada por [22]:

$$n_2/n_1 = \text{Cte.} \exp(-\Delta/KT_n) \quad (\text{II-4})$$

donde Δ es la energía entre valles ($\Delta = 0.36\text{eV}$ para el GaAs). La temperatura electrónica aumenta con el campo eléctrico

$$T - T_n \propto E \quad (\text{II-5})$$

de esta forma va incrementandose la población del valle superior. Si suponemos ahora que $\mu_2 \rightarrow 0$, la velocidad media electrónica viene dada por:

$$v = (n_1 \mu_1 + n_2 \mu_2) \cdot E / (n_1 + n_2) = \mu_1 \cdot E / (1 + n_2/n_1) \quad (\text{II-6})$$

Por lo tanto v decrecerá (zona Gunn) cuando n_2/n_1 crezca más rápidamente que el campo E , condición que se da en el arseniuro de galio debido a su rápido aumento de T_n y su relativamente pequeña energía intervalles.

Debido a esta estructura de bandas del GaAs la característica velocidad de arrastre-campo eléctrico toma la forma que se puede observar en la figura II-14. Dicha característica se puede suponer que es la resultante de componer las dos líneas a trazos largos, aunque un tratamiento más exacto necesitaría la solución de dos ecuaciones de Boltzman acopladas [22]. La figura II-14 presenta por tanto tres regiones esenciales: una región de campo débil ($E < E_{s1}$) que tiene movilidad constante ($R = \text{cte}$) y un comportamiento similar al del silicio, una región de campo intermedio ($E_{s1} < E < E_{s2}$) donde la velocidad crece inicialmente con una misma pendiente hasta alcanzar un máximo ($E_p = 4\text{kv/cm}$), para decrecer a continuación con una movilidad diferencial negativa o zona gunn. Una tercera zona o región de campo fuerte ($E > E_{s2}$) donde la movilidad es aproximadamente constante y velocidad saturada ($V_s = 10^7 \text{cm/seg}$). E_{s2} es del orden de 20kv/cm .

Finalmente conviene resaltar que para láminas delgadas fuertemente dopadas del tipo de las utilizadas en los FET donde la movilidad con campo nulo es del orden de $4000 \text{cm}^2/\text{v/s}$ en lugar de $8500 \text{cm}^2/\text{v/s}$, la importancia de la zona con movilidad diferencial negativa se reduce considerablemente. Esto hace que la curva de la figura II-14 se pueda aproximar por las dos rectas dibujadas con trazos cortos, donde se

considera una zona de movilidad constante ($E < E_{s1}$) y otra en la que la velocidad es constante ($E > E_{s2}$).

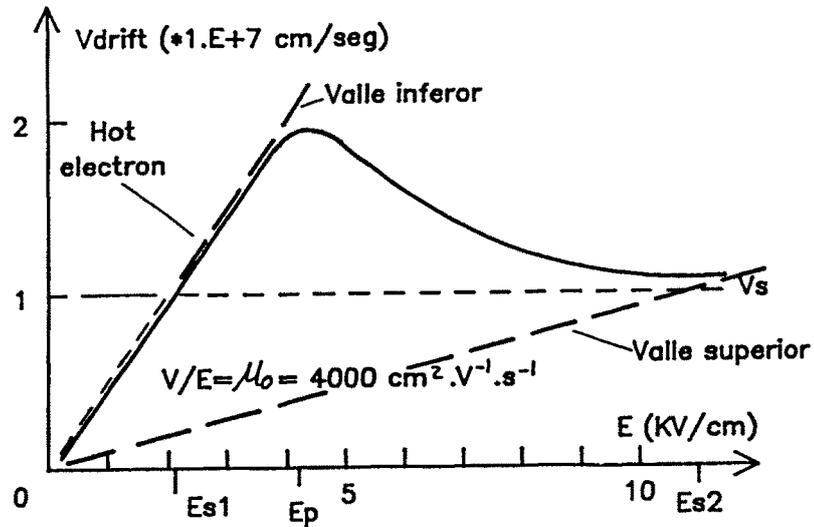


Fig.II-14 Velocidad de arrastre de electrones para el GaAs, función del campo eléctrico

II-3.2- OPERACION DE UN MESFET CON GATE

Si se añade un contacto metal-semiconductor (gate) entre source y drain, se crea una zona cuya característica principal es la ausencia de portadores libres (zona de deplexión), aún en ausencia de tensiones aplicadas en sus terminales.

Este comportamiento es independiente del tipo de semiconductor, tanto el Si como el GaAs tienen por tanto, un comportamiento similar en la región de bajo campo. El problema surge cuando la anchura de gate es pequeña y la intensidad del campo eléctrico en el canal es lo suficientemente grande. En este caso el MESFET de silicio y el de arseniuro de galio son diferentes. Vamos pues a considerar en primer lugar el funcionamiento del Si-MESFET para ver posteriormente el GaAs-MESFET en la región de alto campo.

Recogiendo el hilo del comienzo de este apartado, se puede decir que la zona de deplexión actúa como una región aislada que modula la sección transversal por donde circula el flujo de corriente electrónica

en la lámina activa. La altura de la zona de deplexión observada en la figura II-15a, depende de la tensión aplicada entre el semiconductor y la gate. La región situada bajo la zona de deplexión, dentro de la lámina activa, se denomina canal. En la figura II-15a la gate y la source están cortocircuitadas y se ha aplicado una pequeña tensión en drain. Bajo estas condiciones aumenta la zona de deplexión y el canal adquiere una altura "d" menor que la correspondiente a la de la figura II-11, como consecuencia de ello, la resistencia entre source y drain aumenta. La corriente I_{ds} que circula de drain a source viene dada por la expresión [12],[23]

$$I_{ds} = w \cdot q \cdot n(x) \cdot v(x) \cdot d(x) \quad (II-7)$$

donde:

w : es la longitud de gate

q : la carga del electrón

n : la densidad de electrones de conducción, igual a la de donadores
Nd

v : la velocidad electrónica de arrastre

d : la altura del canal

x : la coordenada en la dirección del arrastre de electrones.

Cuando se polariza inversamente la unión metal-semiconductor, la zona de deplexión comienza a crecer (Fig.II-15b) y la sección transversal del canal se hace más pequeña, esto implica que el decrecimiento de $d(x)$ debe de ser compensado con un aumento del campo eléctrico y velocidad electrónica con objeto de mantener constante la corriente en el canal. Si se aumenta la tensión de drain, los electrones alcanzan la velocidad límite V_s como se indica en la figura II-15b. El canal ha comprimido su sección y su altura bajo la gate es ahora do, el campo eléctrico alcanza su valor crítico E_c y la intensidad comienza a saturarse.

Incrementando la tensión de drain por encima de la saturación V_{sat} , la zona de deplexión crece en la dirección de drain y x_1 (punto donde los electrones alcanzan la velocidad límite) tiene un pequeño desplazamiento hacia la source (Fig.II-15c). Este desplazamiento hace que decrezca la tensión en el punto x_1 ; como consecuencia de esto la

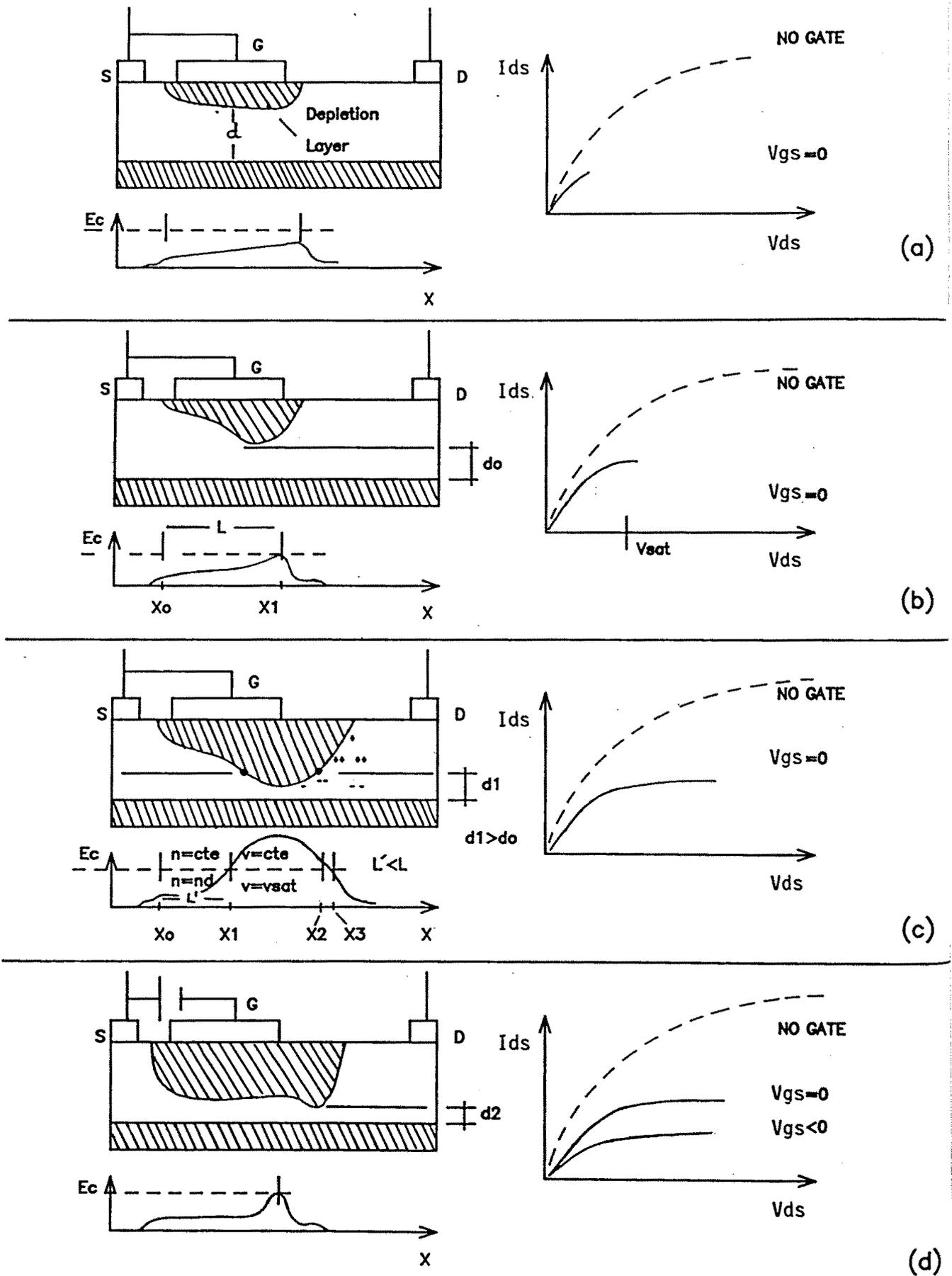


Fig.II-15 (a)-(c) Corriente controlada por la zona de deplexion bajo la gate cortocircuitada con la source. (d) funcionamiento cuando la gate se alimenta con una tension negativa.

sección trarversal d_1 aumenta ($d_1 > d_0$) y se inyecta mas corriente a la zona de velocidad limite. Esto hace que exista una pendiente positiva en la curva I_{ds} lo cual implica una resistencia finita drain-source mas allá de la corriente de saturación [24]. Este efecto es particularmente importante en MESFET de microondas con anchuras de gate pequeñas (efecto típico en GaAs-MESFET).

Desde el punto x_1 hacia la zona de drain, el potencial del canal aumenta, la zona de deplexión se hace mas grande y la sección transversal del canal disminuye ($d < d_1$). Cuando se satura la velocidad electrónica, el cambio en la sección transversal del canal debe de ser compensado por un cambio en la concentración de portadores para mantenerse la corriente constante, esto implica según la expresión (II-4), una acumulación electrónica entre x_1 y x_2 , donde d es menor que d_1 . En x_2 la sección transversal tiene de nuevo una altura d_1 (Fig.II-15c) y la carga espacial negativa cambia a carga espacial positiva para preservar la corriente constante. La acumulación de carga positiva se debe a la ausencia parcial de electrones. La velocidad electrónica permanece saturada entre x_2 y x_3 debido al campo añadido por la carga espacial negativa. Resumiendo, cuando se aplica una tensión de drain superior a V_{sat} , se forma una lámina dipolar que extiende la zona de deplexión hacia la zona de drain [24].

Cuando se aplica una tensión negativa en la gate (Fig.II-15d), la unión gate-canal esta polarizada inversamente y la región de deplexión aumenta ($d_2 < d_1$). Para pequeños valores de V_{ds} , el canal actua como una resistencia lineal (igual que cuando $V_{gs} = 0$), pero esta será mayor en este caso debido a que la sección transversal del canal útil para el flujo de corriente es menor. Cuando V_{ds} aumenta, se alcanza el campo crítico para intensidades menores que en el caso en que $V_{gs} = 0$ debido a la mayor resistencia del canal.

En el GaAs la curva velocidad de saturación-campo eléctrico es más complicada (Fig.II-14), esto hace que se complique asimismo el comportamiento del GaAs-MESFET en la región de alto campo. En la figura II-16 se puede observar el funcionamiento de un GaAs-MESFET en la región de saturación. La abertura más estrecha del canal esta situada al final de la gate por el lado de drain. La velocidad de arrastre tiene un pico en x_1 que disminuye hasta alcanzar el valor V_s en el

extremo de la gate. Para que se mantenga la continuidad de la corriente de acuerdo con la ecuación (II-7), se tiende a formar una acumulación de electrones pesados en esta región [12] causada por el estrechamiento de la sección transversal del canal, es decir, los electrones se mueven mas lentamente a medida que aumenta x . Exactamente lo opuesto ocurre entre x_2 y x_3 . La sección transversal del canal se va estrechando y los electrones se mueven cada vez mas rápidos provocando una estrecha lámina de depleción.

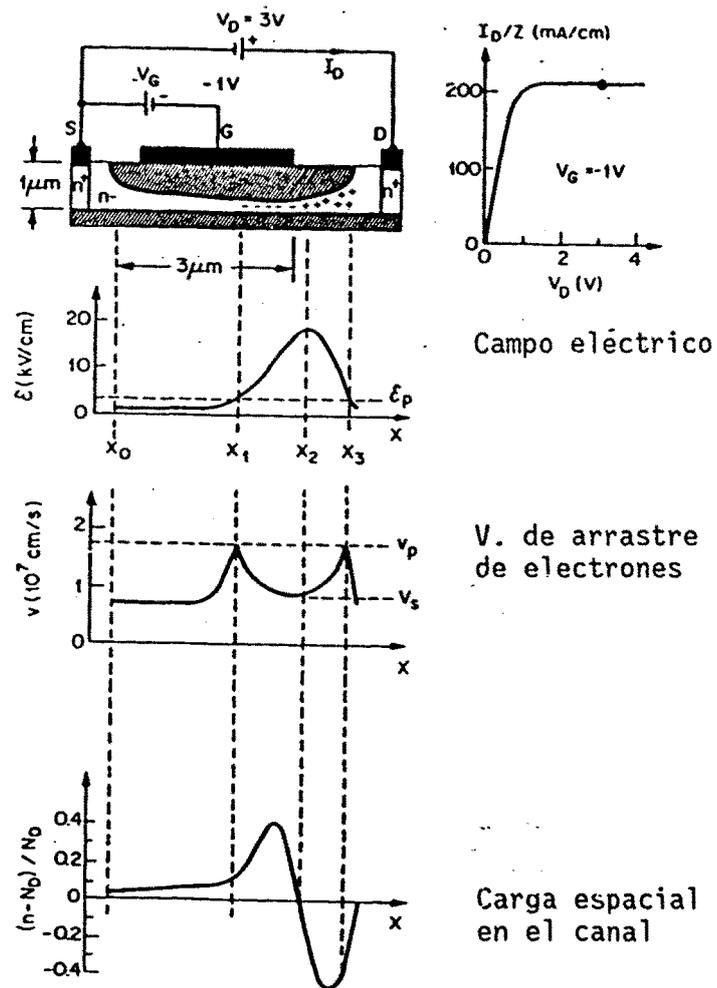


Fig.II-16 Sección transversal del canal, campo eléctrico, velocidad de arrastre, y distribución de carga espacial en el canal de un GaAs-MESFET que opera en la región de saturación en corriente

Las cargas en las láminas de acumulación y depleción son

prácticamente iguales y la mayor parte de la caída de la tensión de drain se produce en esta lámina dipolar.

Existe un efecto que aún no se ha mencionado que tiene lugar en la zona de mas alto campo en el extremo de la zona de deplexión entre gate y drain (Fig.II-17) conocido como efecto breakdown [31]. Esta corriente I_{dg} es debida a la generación de pares electrón-hueco. El comportamiento breakdown tiene su origen en la formación de la lámina dipolar, anteriormente mencionada, en la zona del canal al lado de drain. Esta lámina dipolar, absorbe parte de la citada tensión entre drain y gate facilitando la acumulación de campo en el extremo de la zona de deplexión e incrementando la caída de tensión total entre gate y drain hasta llegar a la ruptura o breakdown.

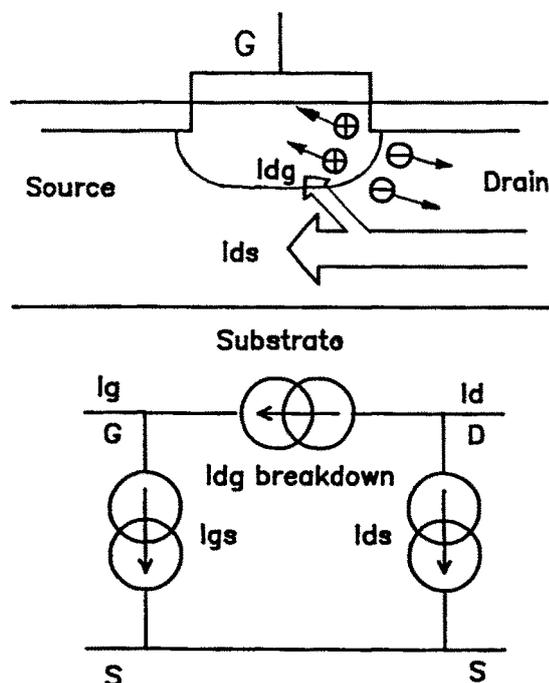


Fig.II-17 Efecto breakdown

La corriente breakdown I_{dg} desde el drain a la gate está indicada por la línea continua en la figura II-17. Otras corrientes que tienen lugar en un MESFET son: la corriente del canal I_{ds} entre drain y source y la corriente rectificadora I_{gs} entre gate y source aunque esta última existe únicamente cuando el MESFET opera bajo régimen de gran señal.

Se ha mencionado anteriormente que para longitudes de gate cortas,

hay electrones que no alcanzan el equilibrio de las condiciones de transporte en la región de alto campo del canal. En la figura II-18 se puede observar la situación de no equilibrio [12], [25].

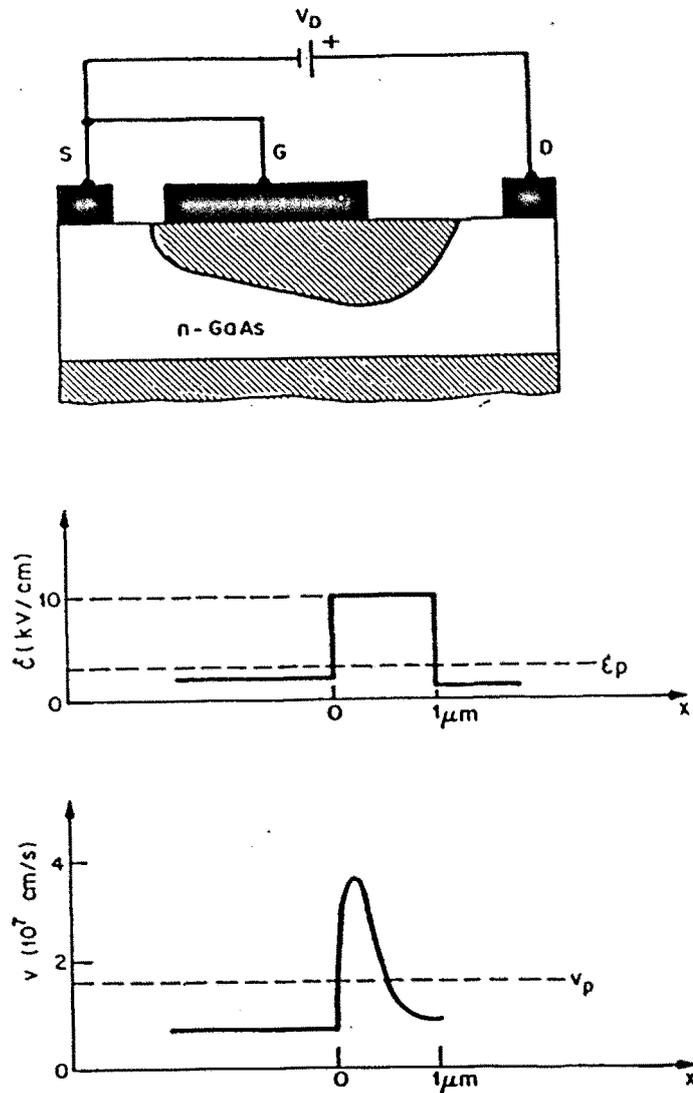


Fig.II-18 Velocidad "Overshoot" electrónica en la región de alto campo ($E > E_p$)

Cuando el valor del campo es menor que el valor de treshold E_p , los electrones permanecen en sus condiciones de equilibrio. Cuando entran en la región de alto campo ($E > E_p$) se aceleran y adquieren una gran velocidad dos veces por encima de la velocidad de pico de equilibrio v_p para tender otra vez a la velocidad de equilibrio cuando han transcurrido $0,6\mu\text{m}$. Este efecto tiene importancia únicamente en

dispositivos con una anchura de gate menor de $3\mu\text{m}$.

Hasta ahora se ha hecho una descripción cualitativa del funcionamiento del MESFET, pero esto es inadecuado para diseñar dispositivos. Se requiere por tanto un modelo cuantitativo que relacione los parámetros físicos del FET y sus dimensiones, con los parámetros discretos de un modelo equivalente. Es pues importante la determinación de todos los parámetros del circuito modelo y especialmente sus no linealidades. Este es el problema que vamos a abordar en sucesivos apartados.

II-4.- MODELO GRAN SEÑAL DEL GaAs-MESFET

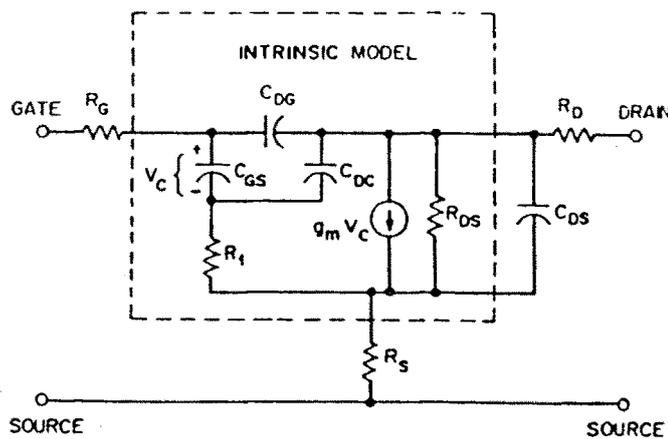


Fig.II-19 Circuito equivalente de un MESFET

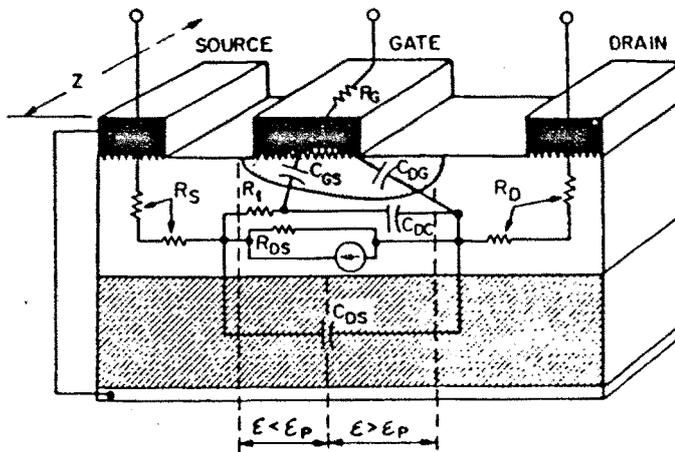


Fig.II-20 Origen físico de los elementos de un MESFET

En la figura II-19 se puede observar el circuito equivalente de elementos concentrados dado por Liechti [12] y que responde, en primera aproximación, al comportamiento físico de un MESFET, visto en apartados anteriores. La figura II-20 muestra el origen físico de estos elementos.

Un estudio detallado de la bibliografía relacionada con los modelos de transistores a efecto de campo [7], [8], [26], [27], [28], [30], [31], [32] pone de manifiesto que prácticamente, cada autor emplea un modelo distinto a base de incluir o eliminar elementos en modelos anteriores con el fin de mejorar la simulación de alguna característica, bien sea de las propiedades físicas del semiconductor o de las medidas experimentales, propia del dispositivo considerado.

A la hora de analizar u optimizar dispositivos con MESFET no parece razonable el planteamiento de un modelo muy complicado, entre otras cosas, porque las medidas experimentales no presentan la cantidad de fenómenos que se pretenden modelizar, puesto que muchos de ellos quedan enmascarados en los errores cometidos al realizar tales medidas.

El modelo completo que se va a caracterizar en el presente trabajo se puede observar en la figura II-21. Salvo las distintas alternativas a la hora de obtener las ecuaciones analíticas de los elementos no lineales, básicamente se trata del circuito propuesto por Materka et al. [7] y Obregon [32].

El circuito consta de diecisiete elementos los cuales se clasificarán en extrínsecos e intrínsecos según que sus valores dependan o no de las tensiones aplicadas al dispositivo. Esta posible dependencia procede de la naturaleza del fenómeno físico modelizado.

Clasificaremos como elementos extrínsecos a R_g , R_d , R_s , L_g , L_d , L_s , L_{pg} , L_{pd} , C_{pgs} , y C_{pds} . Algunos autores [26] clasifican los parámetros R_g , R_d , y R_s como intrínsecos aunque, debido a su poca dependencia con la polarización, se han incluido como parámetros extrínsecos. R_g representa la resistencia de la metalización de gate, R_d es la resistencia de metalización de drain juntamente con la resistencia drain-canal y R_s al igual que R_d representa la metalización de source más la resistencia source-canal. El resto de los elementos extrínsecos modelizan las características de paso bajo del conjunto y los hilos de conexión del chip.

En cuanto a los parámetros intrínsecos se pueden clasificar en tres bloques:

a) Un primer bloque que modela los efectos que sufre la corriente en la dirección drain-source. C_{ds} es la capacidad debida al substrato (Fig.II-19,20). I_{ds} representa la intensidad que atraviesa el canal y

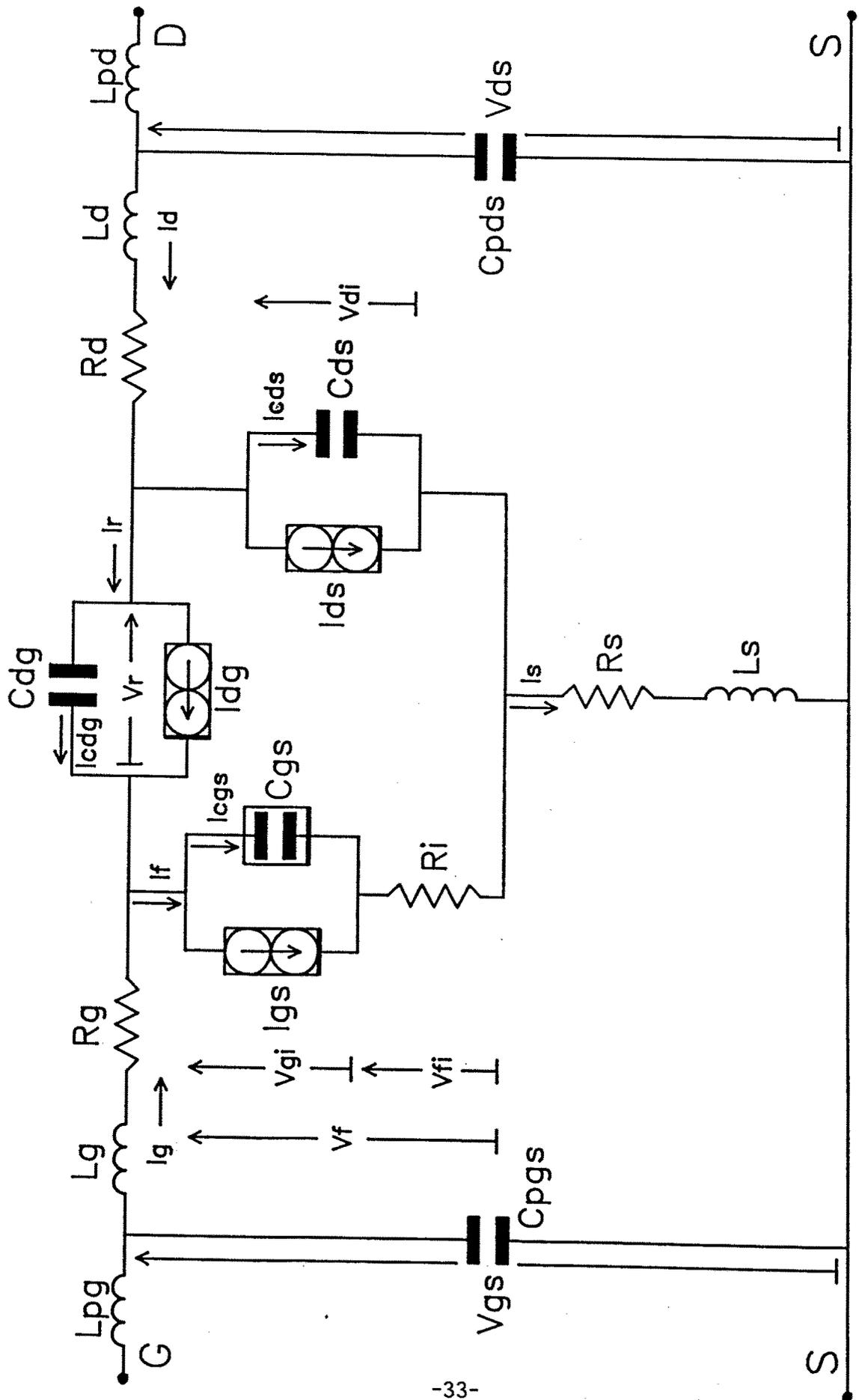


Fig. II-21 Modelo gran señal de un GaAs-MESFET

depende de las tensiones V_{gi} y V_{di} que son las que en definitiva modulan el dicho canal.

b) El segundo bloque corresponde a la corriente forward I_f y su conjunto representa un diodo schottky real [33]. I_{gs} es la fuente que representa la corriente en la unión gate-canal. C_{gs} es la capacidad equivalente gate-source y R_i es la resistencia de la parte ohmica del canal entre la región de deplexión de gate y drain.

c) Por último, el tercer bloque modela la intensidad reverse I_r , donde la fuente I_{dg} modela el efecto breakdown entre drain y gate y C_{dg} representa la capacidad parásita gate-drain.

A continuación vamos a estudiar el comportamiento y a calcular los parámetros del modelo de la figura II-21 considerando cuatro no linealidades: I_{ds} , I_{dg} , I_{gs} , C_{gs} . Estas tres corrientes, mas la capacidad, son las que tienen una influencia mas acusada en el comportamiento no lineal del GaAs-MESFET.

II-4.1- FUENTE I_{ds}

Se han dado diversas soluciones analíticas no lineales para modelizar la fuente de intensidad de drain I_{ds} . Todas ellas intentan reproducir lo más fielmente posible las curvas características DC del MESFET.

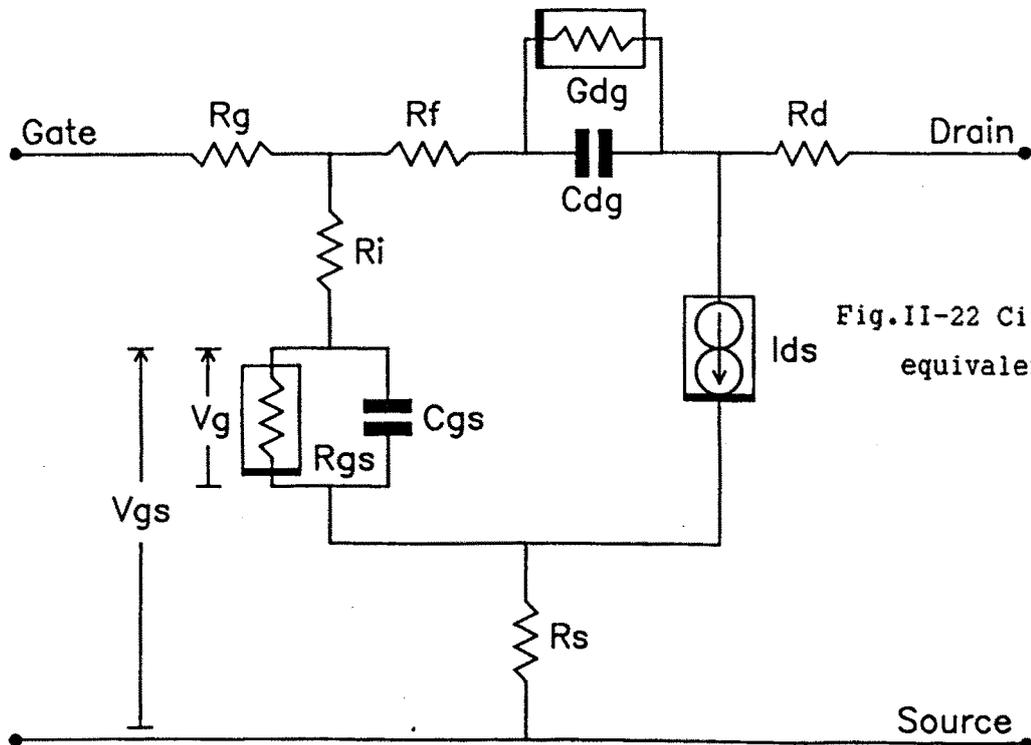


Fig.II-22 Circuito equivalente[8]

Gopinath et al. [8] parten en su trabajo del modelo equivalente de la figura II-22. Los valores de los parámetros se obtienen por medio de la medida de los parámetros de scattering pequeña señal y las características I_{ds} del dispositivo en función de V_{ds} tomando V_{gs} como parámetro vienen dadas en la figura II-23.

Para simular estas características se emplea una función de la forma :

$$I_{ds} = I_{dss} \cdot F_g(V_{gs}) \cdot F_d(V_{gs}, V_{ds}) \quad (II-10)$$

siendo

$$F_g(V_{gs}) = (1 - V_{gs}/V_p)^2 \quad (II-11)$$

$$F_d(V_{ds}) = (1 + V_{ds}/I_{dss}/R_{dso}) \quad (V_{ds} > V_{tan}) \quad (II-12a)$$

$$F_d(V_{gs}, V_{ds}) = 1 + V_{ds}/I_{dss}/R_{dso} - ((V_{tan} - V_{ds})/V_{tan})^2 \quad (V_{ds} < V_{tan}) \quad (II-12b)$$

V_{tan} sigue la parábola (línea de trazos) que pasa por el origen y por el punto (V_{dt}, I_{dt}) en la figura II-23.

$$I_{dt} = (I_{dss} + V_{dt}/R_{dso}) \quad (II-13)$$

$$V_{tan} = V_o \cdot [1 + (1 + 2 \cdot R_{dso} \cdot I_{dss}/V_o)^{-1/2}] \quad (II-14)$$

donde

$$V_o = (1 - V_{gs}/V_p)^2 \cdot V_{dt}^2 / (2 \cdot (I_{dss} \cdot R_{dso} + V_{dt})) \quad (II-15)$$

Los parámetros que aparecen en las relaciones (II-11) a (II-15) son:

V_p : Tensión de gate de pinchoff

R_{dso} : conductancia de salida cuando $V_{gs} = 0$

I_{dss} : corriente de saturación drain-source

Se puede observar que existen dos ecuaciones (II-12) para representar F_d según estemos en la zona $V_{ds} < V_{tan}$ donde las características son fuertemente no lineales respecto a V_{ds} o en $V_{ds} > V_{tan}$ donde se pueden considerar casi-lineales también respecto a V_{ds} . Por otra parte, las variables independientes utilizadas son V_{gs} y V_{ds} (Fig. II-22) en vez de utilizar V_{gi} y V_{di} que son las caídas de tensión de la unión schottky y la fuente I_{ds} directamente (Fig. II-21).

Tajima et al. [30] han propuesto un modelo de ecuación única para

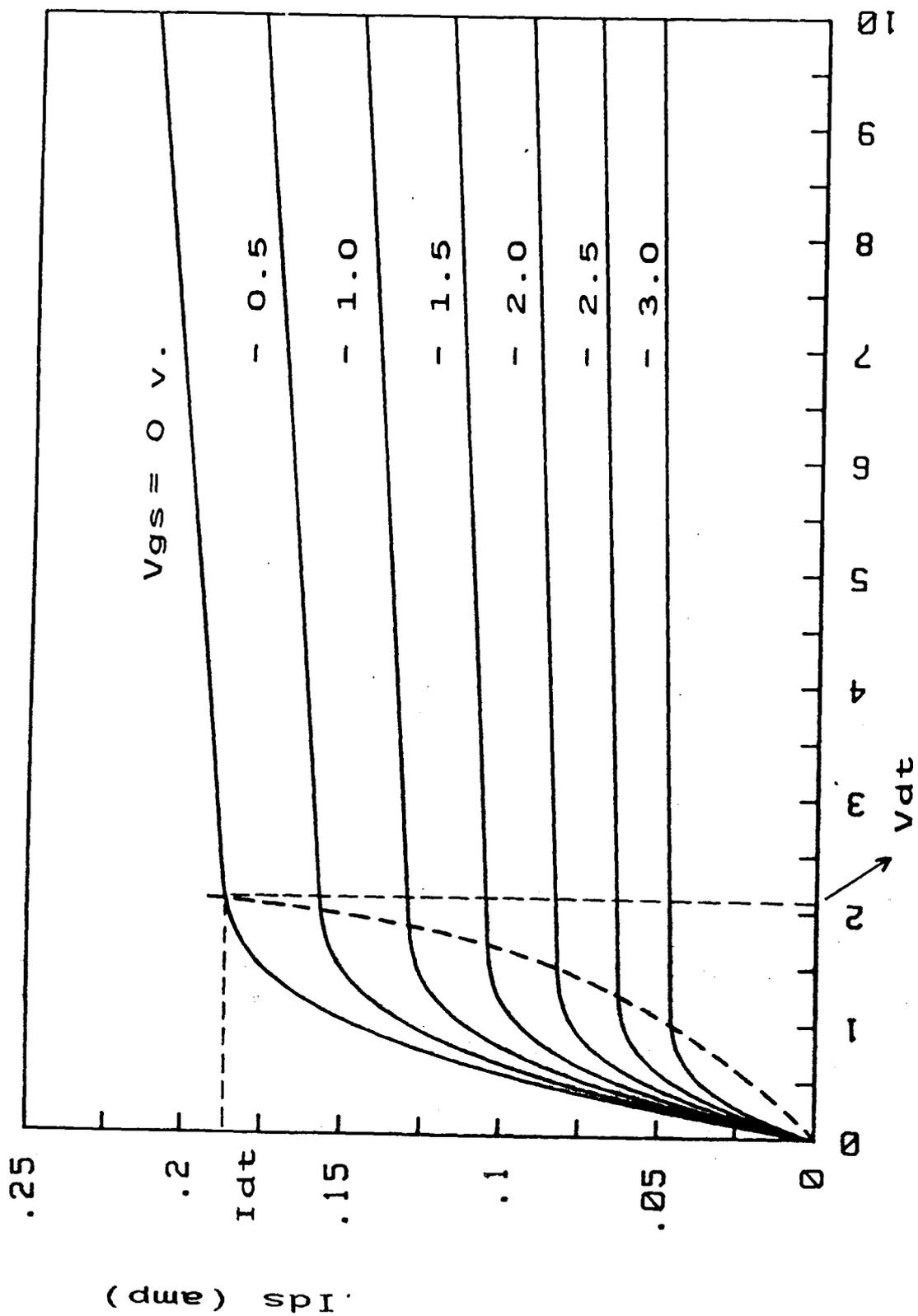


Fig. II-23 Características I_{ds} - V_{ds} [8]

V_{ds} (volt)

I_{ds} , función de V_{gi} , V_{di} . Posteriormente Obregon [32] modificó y completó el modelo de Tajima. Su expresión analítica viene dada por :

$$I_{ds} = I_{dss} \cdot F_g(V_{gi}, V_{di}) \cdot F_d(V_{gi}, V_{di}) \quad (II-16)$$

Cuyas funciones vienen expresadas como:

$$F_g = [V_{gin} - (1 - \exp(-M_{ss} \cdot V_{gin})) / M_{ss}] / K_{ss} \quad (II-17)$$

$$F_d = 1 - \exp[-V_{din} \cdot (1 + A_{ss} \cdot V_{din} + B_{ss} \cdot V_{din}^2)] \quad (II-18)$$

$$K_{ss} = 1 - [1 - \exp(-M_{ss})] / M_{ss}$$

$$V_{gin} = 1 + (V'_{gi} - V_{phi}) / V_p$$

(II-19)

$$V_{din} = V_{di} / V_{diss} / (1 + W_{ss} \cdot V_{gi} / V_p)$$

$$V_p = V_{po} + P_{ss} \cdot V_{di} + V_{phi}$$

Los parámetros a destacar son:

I_{dss} : corriente de saturación drain-source

V_{po} : valor opuesto a la tensión de pinchoff

$V'_{gi} = V_{gi}(t - \tau)$ siendo τ el tiempo de tránsito

En la figura II-24 se puede apreciar la representación de la fuente I_{ds} en función de V_{di} tomando V_{gi} como parámetro. Si comparamos con la figura II-23 podemos observar que este transistor tiene una I_{dss} mayor, lo cual nos hace pensar que las ecuaciones (II-16) a (II-19) responden a transistores con mayores niveles de intensidad de drain (mayor potencia de salida).

Materka et al. [7] han publicado en 1985 un modelo de fuente I_{ds} muy interesante. La ecuación de partida es idéntica a (II-16) pero F_g y F_d son dos ecuaciones simples. La expresión total viene dada por:

$$I_{ds} = I_{dss} \cdot (1 - V_{gi} / V_p)^\alpha \cdot \text{Tanh}[\alpha \cdot V_{di} / (V_{gi} - V_p)] \quad (II-20)$$

$$V_p = V_{po} + \gamma V_{di}$$

I_{dss} = es la corriente de saturación drain-source

V_{po} = es la tensión de pinchoff

α y γ = son parámetros de ajuste del modelo

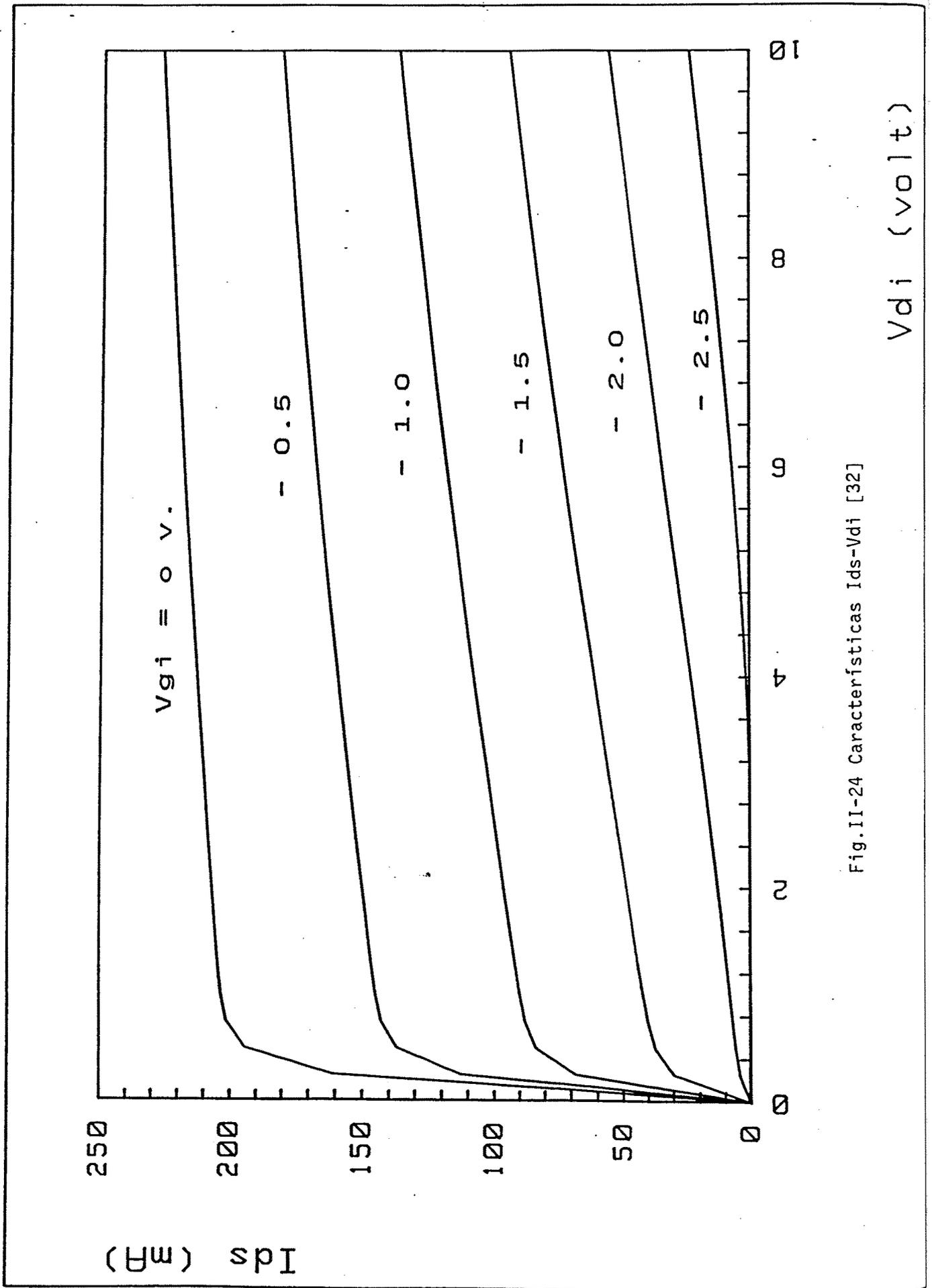


Fig. II-24 Características I_{ds} - V_{di} [32]

La función Tanh adquiere su mayor importancia en el tramo de curva donde su crecimiento es mayor (valores pequeños de V_{di}) y la expresión $(1-V_{gi}/V_p)^2$ tiene importancia en el tramo de variación lenta de I_{ds} . Esto es lógico debido a que cuando $V_{di} \gg$ la función Tanh $\rightarrow 1$. En la figura II-25 se pueden observar las curvas características de la ecuación (II-20) para un transistor GaAs-FET.

Por último diremos que existe otra aproximación que merece destacar [38] por haber sido implementada en el conocido programa de simulación SPICE [39], siguiendo el modelo desarrollado por Curtice [37].

$$I_{DS} = \beta \cdot (V_{GS} - V_t)^2 \cdot (1 + \Gamma \cdot V_{DS}) \cdot \tanh(\alpha \cdot V_{DS}) \quad (II-21)$$

donde:

V_t tensión de threshold

β parámetro de transconductancia

Γ parámetro de modulación de la longitud del canal

α parámetro de la función tangente hiperbólica

Como en los casos anteriores, se puede definir la corriente instantánea como

$$I_{ds}(t) = f[V_{gi}(t-\tau), V_{di}(t)]$$

siendo τ el tiempo de tránsito, considerado como un parámetro del modelo.

II-4.2 - UNION SCHOTTKY

Volviendo sobre la figura II-21 se puede observar dos elementos no lineales en paralelo: la fuente I_{gs} y la capacidad C_{gs} . Estos dos elementos junto con las resistencias serie R_g , R_i y R_s representan una unión schottky real [7], [8], [29], [33].

La ecuación no lineal de la capacidad gate-source viene dada por:

$$C_{gs} = C_{gso} (1 - V_{gi}/V_{bi})^{-\delta} \quad \text{para} \quad V_{gi} < K \cdot V_{bi} \quad (II-22a)$$

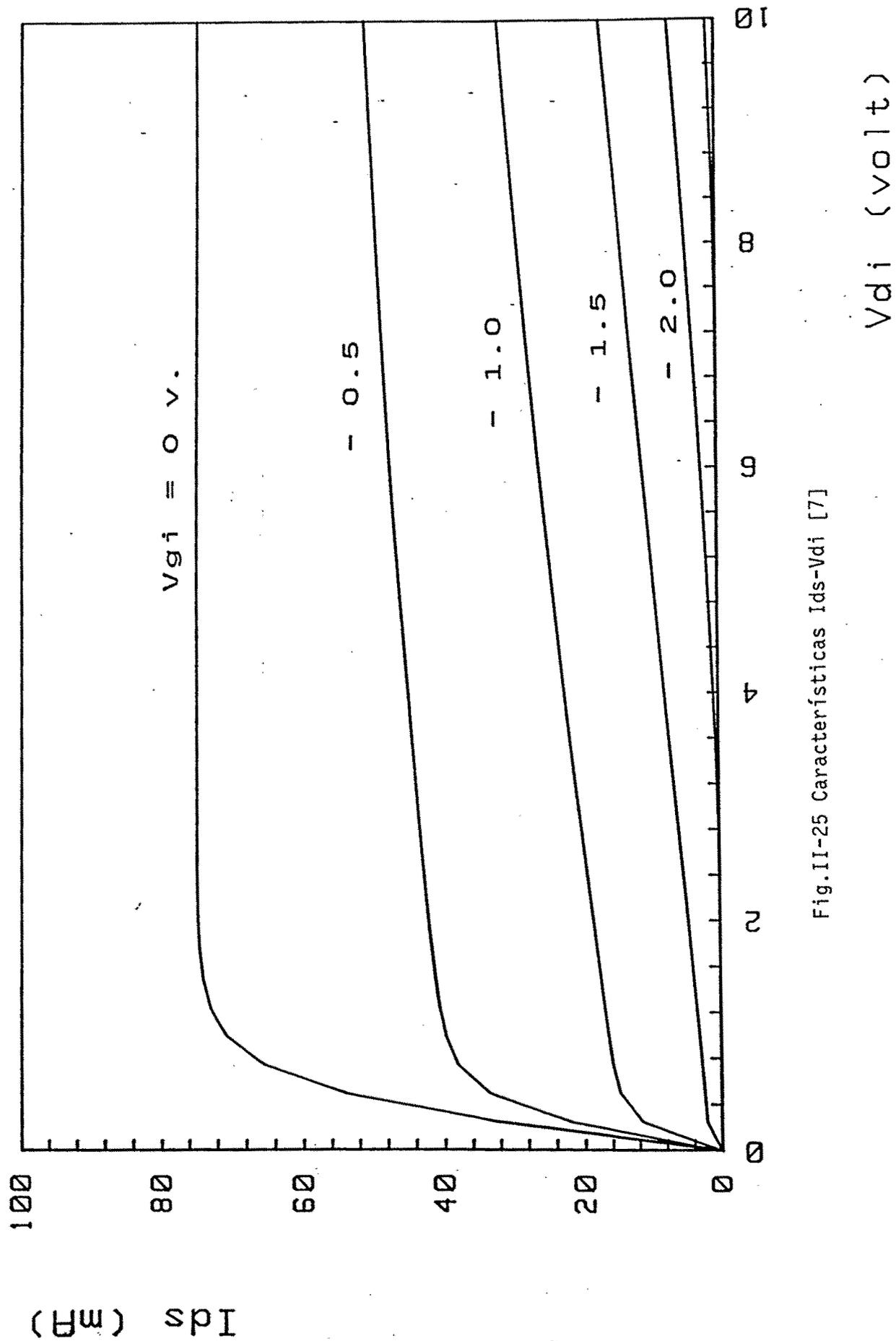


Fig.II-25 Características I_{ds} - V_{di} [7]

donde K es un parámetro del modelo.

La expresión (II-22a) crece rápidamente para valores de V_{gi} mayores que $K.V_{bi}$ lo cual representa un grave problema a la hora de utilizar del modelo en el ordenador. Lo que se ha hecho es aproximar la característica C_{gs} por una recta a partir del punto límite. La pendiente de la recta será el valor de la expresión (II-22a) en el punto $V_{gi} = K.V_{bi}$ y además deberá pasar por dicho punto. La expresión resultante viene dada por:

$$C_{gs} = C_{gs0}(1-k)^{\gamma-1} [\gamma \cdot V_{gi}/V_{bi} + 1 - k \cdot (1-\gamma)] \quad V_{gi} > K \cdot V_{bi} \quad (II-22b)$$

Los parámetros que aparecen en (II-22 a y b) son:

C_{gs0} : capacidad gate-source cuando $V_{gi}=0$

V_{bi} : potencial de contacto en gate

γ, k : parámetros que dependen del tipo de transistor

La figura II-26 representa la variación de la capacidad C_{gs} en función de V_{gi} . Los valores de los parámetros vienen dados en la literatura [7].

La fuente de corriente I_{gs} se representa por la ecuación exponencial típica de un diodo de unión dada por:

$$I_{gs} = I_{ns} \cdot [\exp(\alpha_s \cdot V_{gi}) - 1] \quad (II-23)$$

donde:

I_{ns} : es la corriente de saturación

α_s : es un parámetro que depende del diodo.

En la ecuación (II-23) se puede intuir un problema análogo al ocurrido con la capacidad C_{gs} , es decir, el término $\exp(\alpha_s \cdot v_{gi})$ se hace desmesuradamente grande al crecer V_{gi} lo cual crea problemas de convergencia en programación. Para solventarlo vamos a aproximar la ecuación (II-23) por una parábola a partir de una determinada cota superior M del producto $\alpha_s \cdot V_{gi}$, es decir:

$$P(V_{gi}) = \exp(M) \cdot [1 + (\alpha_s \cdot V_{gi} - M) + (\alpha_s \cdot V_{gi} - M)^2 / 2]; \quad \alpha_s \cdot V_{gi} > M \quad (II-24a)$$

$$P(V_{gi}) = \exp(\alpha_s \cdot V_{gi}) \quad ; \alpha_s \cdot V_{gi} \leq M \quad (II-24b)$$

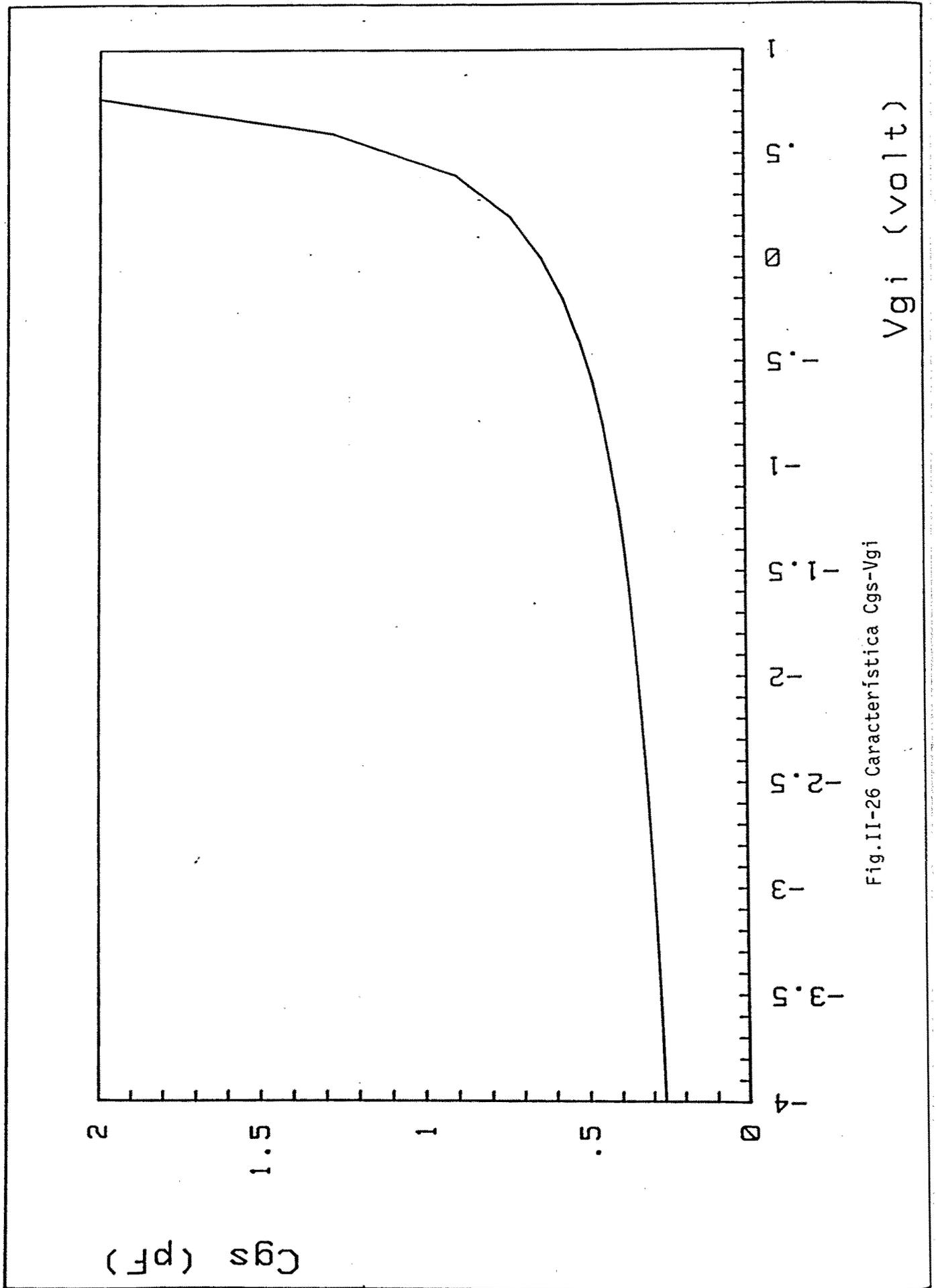


Fig. II-26 Característica C_{gs} - V_{gi}

Por tanto la expresión (II-23) queda definitivamente de la forma:

$$I_{gs} = I_{ns}[P(V_{gi})-1] \quad (II-25)$$

II-4.3- EFECTO BREAKDOWN

En la sección II-3 se ha discutido el efecto de avalancha o breakdown. Vamos ahora a modelizarlo aunque, al igual que ocurría con la fuente I_{ds} , existen en la literatura varios modelos de los cuales se discutirán únicamente los que hemos considerado mas significativos [7], [31], [32].

Tajima et al. [31], simulan la fuente de corriente I_{dg} mediante dos ecuaciones dependientes de los parámetros V_b (tensión breakdown) y R_b (resistencia serie) es decir:

$$I_{dg} = 0 \quad \text{para } V_r < V_b \quad (II-26a)$$

$$I_{dg} = (V_r - V_b) / R_b \quad \text{para } V_r \geq V_b \quad (II-26b)$$

A su vez, V_b y R_b son funciones lineales de la fuente de intensidad I_{ds} de la forma:

$$V_b = V_{bo} + R_1 \cdot I_{ds} \quad (II-27a)$$

$$R_b = R_{bo} + R_2 (I_{ds} / I_{dss}) \quad (II-27b)$$

conociendo los parámetros V_{bo} , R_{bo} , R_1 y R_2 se puede describir el efecto breakdown. En la figura II-27 se pueden observar las características de la corriente I_{dg} en función de V_{ds} tomando V_{gs} como parámetro y en la figura II-28 se representa la misma corriente I_{dg} pero en función de $V_{dg} = V_r$ tomando así mismo V_{gs} como parámetro. En esta última gráfica se observa como una vez que el FET se encuentra en pinchoff ($V_{g} \leq V_p$), la característica breakdown depende exclusivamente de la diferencia de tensión entre gate y drain.

Obregon [32] aproxima el efecto breakdown por una función exponencial de la forma:

$$I_{dg} = I_{nsr} \cdot [1 + I_{nsr} \cdot V_{di}^{\alpha_{sr}}]^{-\alpha_{sr}} \quad (II-28a)$$

$$\alpha_{sr} = [A_{sr} - B_{sr} \cdot V_{gi}] \quad (II-28b)$$

La expresión (II-28) es una función directa de las tensiones tomadas como independientes V_{gi} y V_{di} (fig.II-21) e introduce cinco parámetros: $Insr$, $Insro$, α_{sro} , Asr y Bsr . En la figura II-29 se puede observar las características obtenidas a partir de las ecuaciones (II-28) para un transistor MESFET.

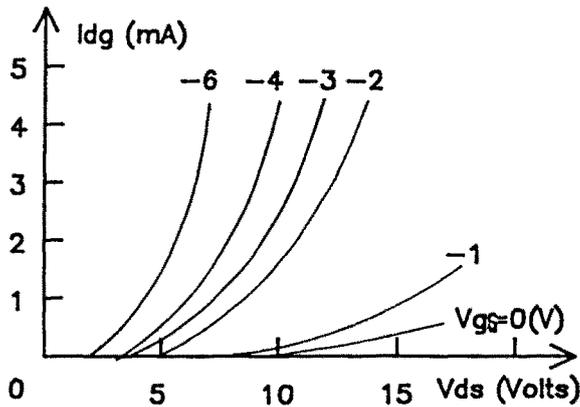


Fig.II-27 I_{dg} función de V_{ds}

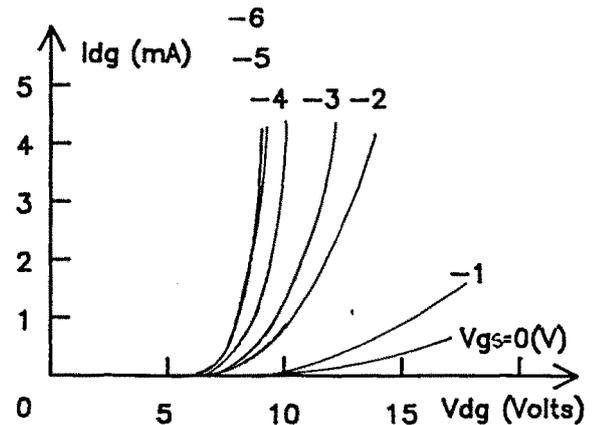


Fig.II-28 I_{dg} función de V_{dg}

Sin embargo, Materka et al [7] modelan el efecto breakdown mediante la característica de un diodo.

$$I_{dg} = Insr \cdot [\exp(\alpha_{sr} \cdot V_r) - 1] \quad (II-29)$$

La diferencia fundamental estriba en que los parámetros de la ecuación (II-29) son diferentes de los valores habituales de un diodo schottky.

Por analogía con la expresión (II-23) vamos a definir una cota superior Mr para el producto $\alpha_{sr} \cdot V_r$ a partir de la cual la expresión (II-29) se aproxima por una parábola. Nos queda:

$$Pr(V_r) = \exp(Mr) \cdot [1 + (\alpha_{sr} \cdot V_r - Mr) + (\alpha_{sr} \cdot V_r - Mr)^2 / 2]; \quad \alpha_{sr} \cdot V_r > Mr \quad (II-30a)$$

$$Pr(V_r) = \exp(\alpha_{sr} \cdot V_r) \quad ; \quad \alpha_{sr} \cdot V_r \leq Mr \quad (II-30b)$$

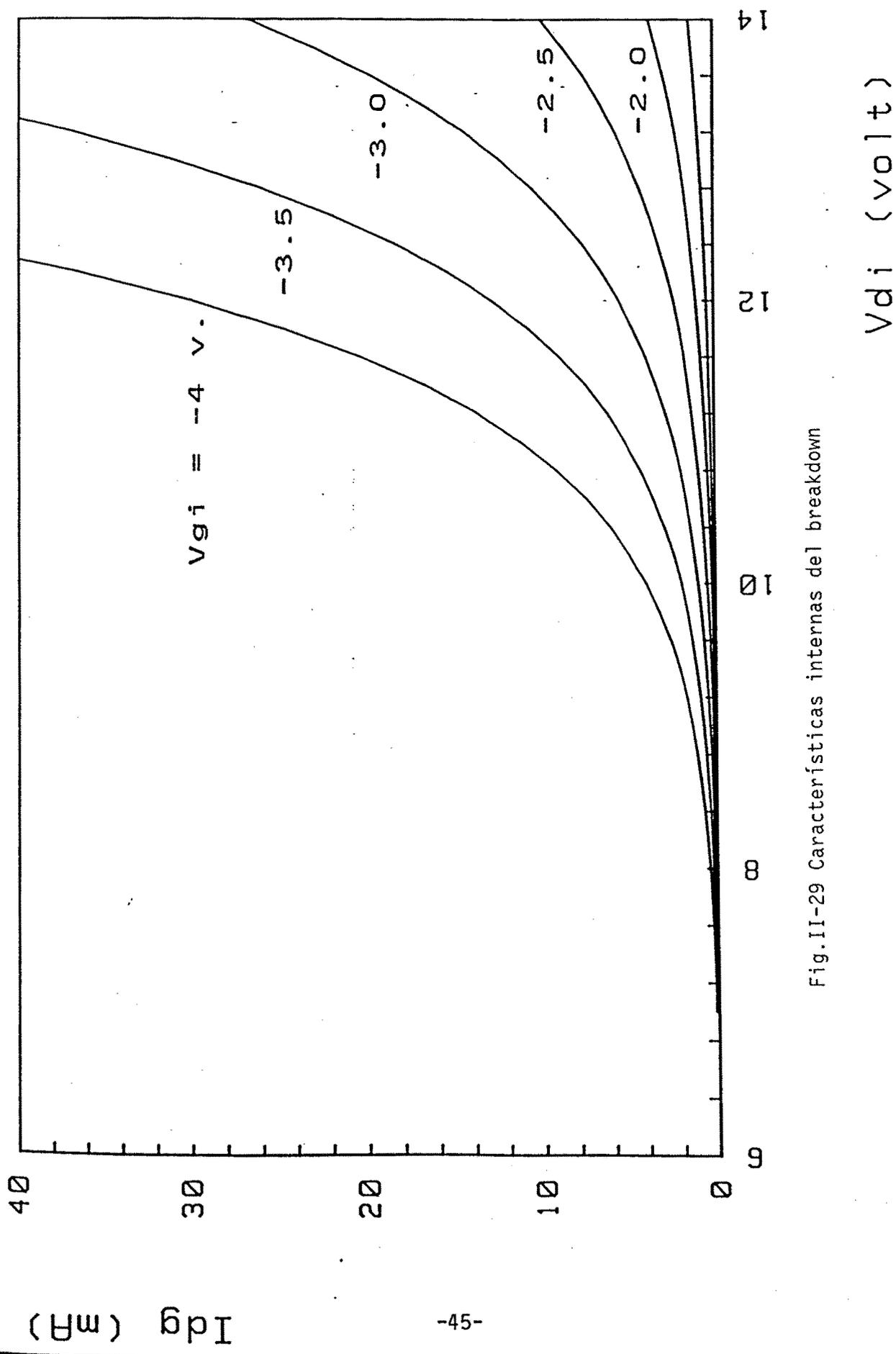


Fig. II-29 Características internas del breakdown

La ecuación (II-29) quedará expresada de la forma:

$$I_{dg} = I_{nsr} \cdot [Pr(V_r) - 1] \quad (II-31)$$

La ventaja de esta expresión respecto a (II-26) y (II-28) radica en el hecho de que únicamente introduce dos parámetros I_{nsr} y α_{sr} pero viene dada en función de V_r en vez de las tensiones independientes V_{gi} y V_{di} como ocurría con (II-28).

En la figura II-30 observamos la forma de la corriente I_{dg} en función de V_{ds} tomando V_{gs} como parámetro para los valores $M_r=40$, $\alpha_{sr}=1.28V^{-1}$ e $I_{nsr}=6.5nA$.

II-4.4 - CALCULO DE LOS PARAMETROS DE UN GaAs-MESFET

Hasta ahora lo que se ha hecho es describir el modelo gran señal de la figura II-21. De la observación de dicha figura se puede concluir que para cada tipo de transistor es necesario conocer trece elementos considerados como lineales además de los parámetros incluidos en los modelos de los elementos no lineales escogidos para describir nuestro dispositivo.

Algunos de estos parámetros se pueden obtener a partir de las medidas en continua mientras que otras necesitan de las curvas características o de medidas de parámetros de scattering en pequeña señal. En el presente apartado se va a seguir un proceso secuencial para calcular todos los elementos y parámetros del circuito hasta tenerlo totalmente caracterizado.

a) Calculo de R_s y R_d :

Vamos a calcular en primer lugar la resistencia de source R_s . Para ello se hace pasar una corriente continua por la unión gate-source manteniendo flotante el terminal de drain. El circuito equivalente que se obtiene es el de la figura II-31 ; mediante el amperímetro se puede conocer la intensidad I_g y midiendo la tensión V_{ds} se puede poner [7], [29]:

$$(R_s = \Delta V_{ds} / \Delta I_g) \text{ drain flotante} \quad (II-32)$$

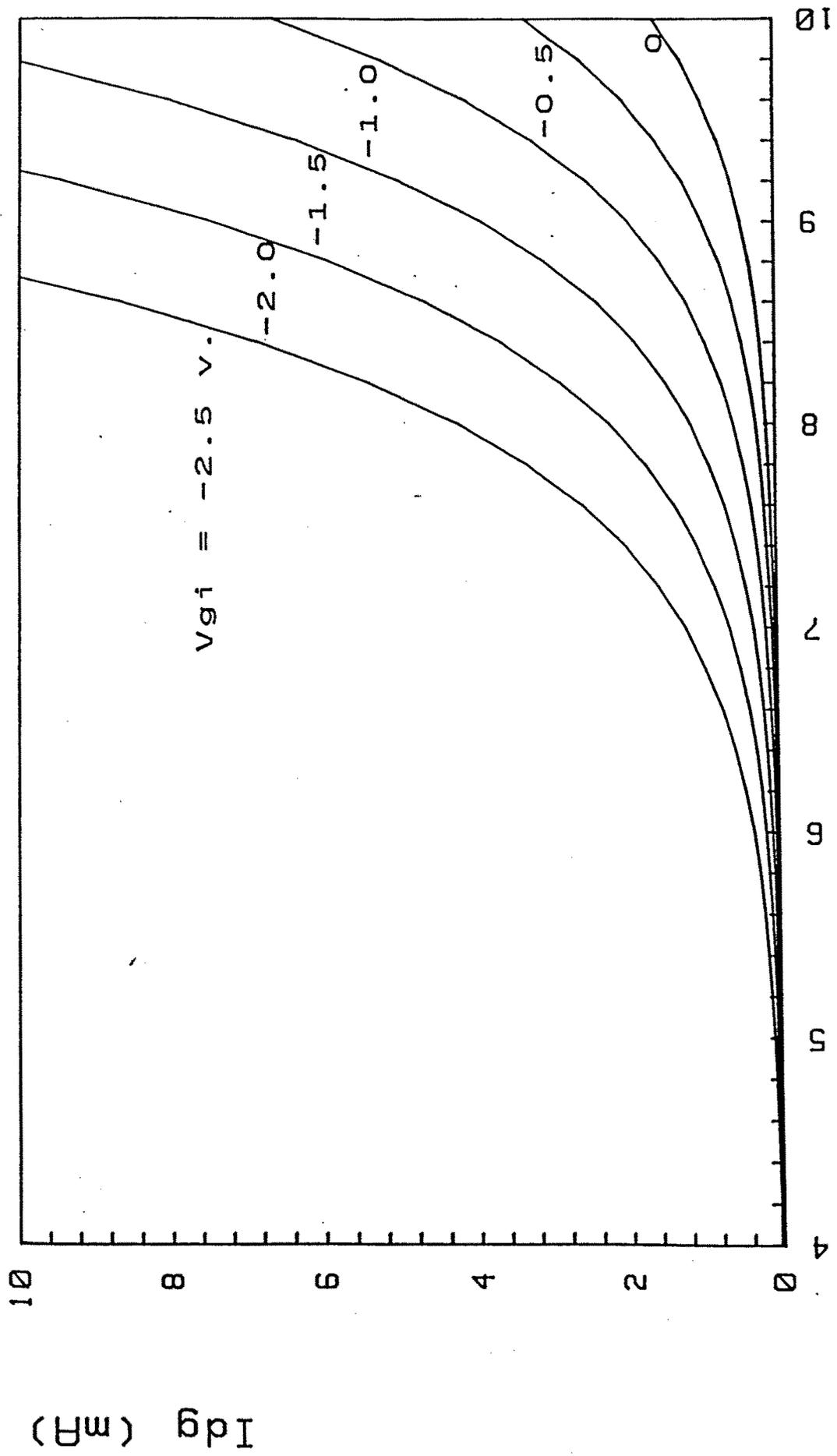


Fig. II-30 Características externas del breakdown

V_{ds} (volt)

El problema de esta medida radica en la estrecha dependencia de R_s con la corriente I_g por lo que se hace aconsejable hacer un amplio número de medidas para diferentes valores de I_g y tomar su valor medio.

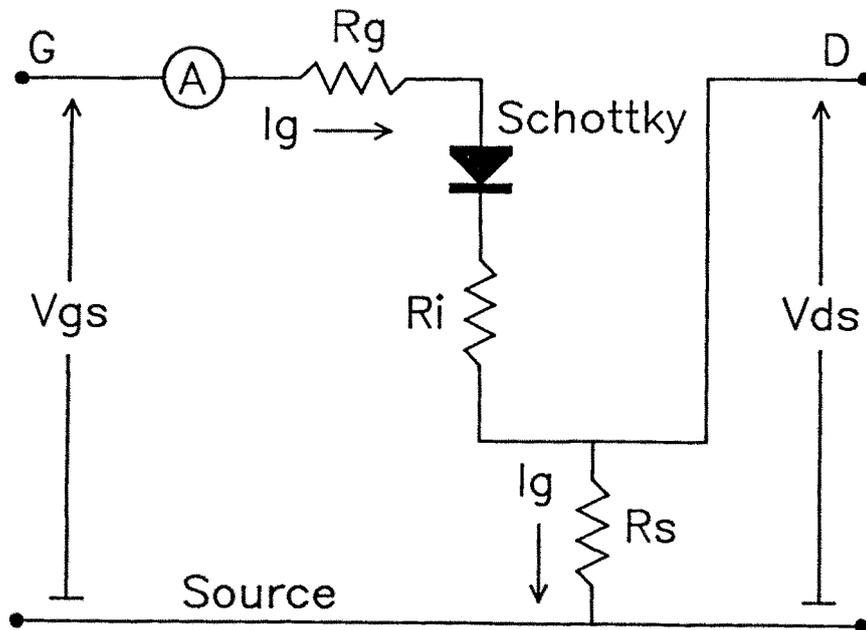


Fig.II-31 Circuito de medida de R_s

De forma análoga se puede medir R_d alimentando la unión drain-gate y midiendo la tensión drain-source manteniendo esta última flotante (Fig.II-32). Se tiene:

$$(R_d = \Delta V_{ds} / \Delta I_g)_{\text{source flotante}} \quad (\text{II-33})$$

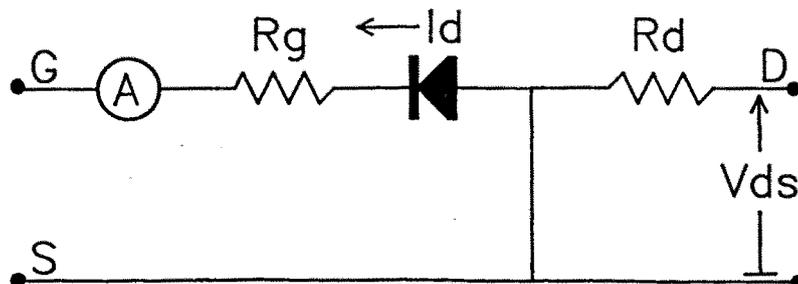


Fig.II-32 Circuito de medida de R_d

El problema de medida de R_d es análogo al de R_s por lo que también se necesitará un amplio número de medidas.

b) Unión schottky real: calculo de R_g , R_i , α_s y I_{ns} :

Al hablar de la medida de R_s , se ha puesto de manifiesto la dificultad de dicha medida debido a su dependencia con I_g (Fig.II-31). Este problema se ve agravado cuando se alimenta el terminal de drain ya que R_s varía también cuando se aplica una tensión en dicho terminal. Kurita et al. [33] demuestran esta variación, pudiendose además medir R_s y R_g junto con los parámetros de la unión schottky de la ecuación (II-25). Para ello vamos a utilizar el modelo de la figura II-33 en la que se puede apreciar estructura unilateral y además se ha separado la dependencia de I_{ds} con V_{gi} y V_{di} .

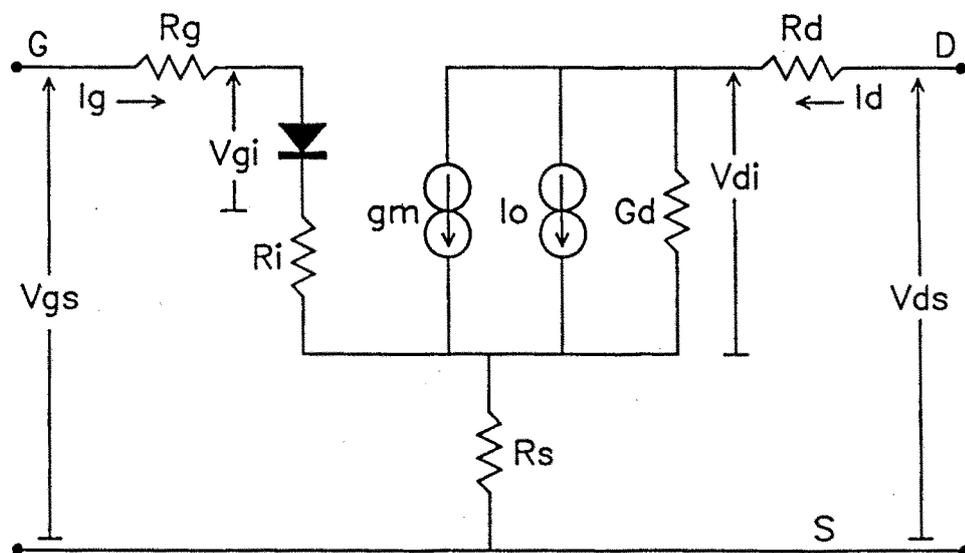


Fig.II-33 Modelo de MESFET unilateral

El hecho de no tener en cuenta el efecto breakdown se basa en que vamos a actuar en la zona de las curvas características en la cual I_{ds} es aproximadamente constante con V_{ds} , y por tanto aun no ha aparecido dicho efecto. Este valor de V_{ds} también nos va a permitir despreciar la componente de I_{ds} dependiente de V_{ds} .

Como primer paso se deja el terminal drain flotante y queda la característica de un diodo real de la forma:

$$V_{\text{diodo}} = V_{\text{gs}} = I_{\text{g}} \cdot R + (1/\alpha_{\text{s}}) \cdot \ln(I_{\text{g}}/I_{\text{ns}}) \quad (\text{II-34})$$

donde $R = R_{\text{g}} + R_{\text{i}} + R_{\text{s}}$.

Por otra parte, se construye experimentalmente la curva de la figura II-34, y cuando I_{g} es pequeña ($100\mu\text{A}$) se cumple:

$$I_{\text{g}} \cdot R \ll (1/\alpha_{\text{s}}) \cdot \ln(I_{\text{g}}/I_{\text{ns}}) \quad (\text{II-35})$$

estando además en la zona lineal de la gráfica logarítmica. Esto permite calcular $1/\alpha_{\text{s}}$ como pendiente de dicha recta, al mismo tiempo que se puede calcular el parámetro I_{ns} . De esta forma se conocen los dos parámetros de la unión schottky α_{s} e I_{ns} , ya que estos son independientes del punto de polarización.

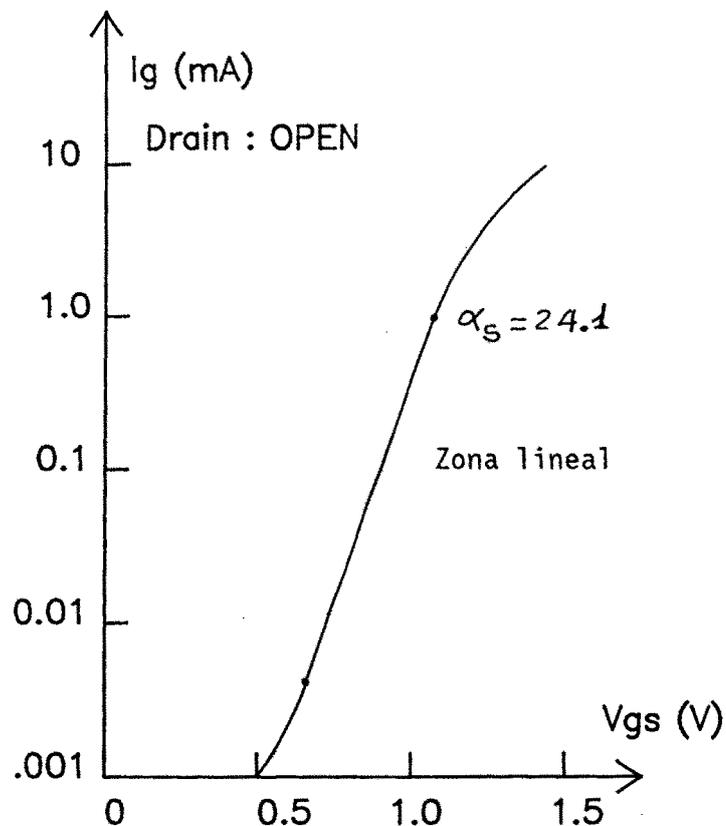


Fig.II-34 Característica $I_{\text{g}}-V_{\text{gs}}$ cuando no está alimentado el terminal de drain
Una vez conocidos α_{s} e I_{ns} , tomando puntos donde la curva deja de

ser lineal, se puede aplicar la ecuación (II-34) y tomando el valor de R_s de la ecuación (II-32) se puede calcular R_g [29] según la expresión (II-36).

$$R_g = (R - R_s) / 3 \quad (II-36)$$

El problema, ya apuntado anteriormente, es que R_s no depende únicamente de I_g sino que además es función de la alimentación del terminal drain, ya que R_s aumenta cuando hay tensión en dicho terminal. Esta es la razón que induce a efectuar el análisis cuando la tensión en el terminal drain hace que I_d este en la zona de saturación (dependencia con V_{di} despreciable). Entonces, teniendo en cuenta el circuito de la figura II-33, se puede escribir:

$$V_{gs} = V_{gi}(I_g) + I_g \cdot R' + [g_m \cdot V_{gi}(I_g) + I_o] \cdot R_s \quad (II-37)$$

$$I_d = I_o + g_m \cdot V_{gi}(I_g) \quad (II-38)$$

donde R' y R_s representan a R y R_s cuando el terminal drain está polarizado. I_o es la componente de I_d debida al valor escogido de V_{ds} .

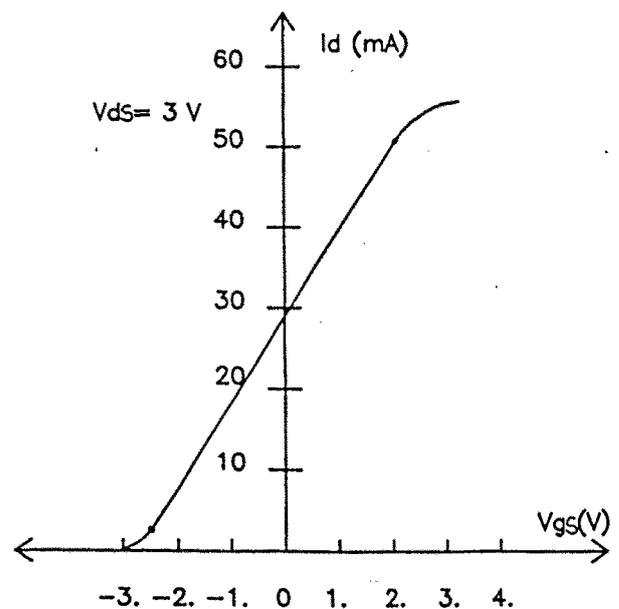
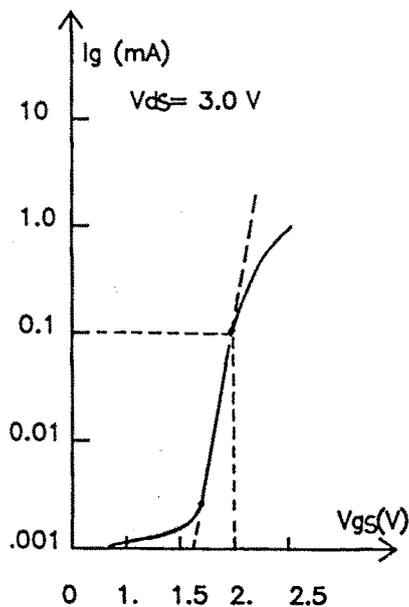


Fig. II-35 Característica I_g - V_{gs}
(alimentación en drain)

Fig. II-36 característica I_d - V_{gs}
($V_{ds} = 3$ volts)

El primer término de (II-37), dependiente de I_g , representa la

caída de tensión en la unión schottky, y por tanto es independiente del circuito de drain (unilateral); el segundo es la caída de tensión en las resistencias debida a I_g , y el tercer término representa la contribución a la caída de tensión en R_s de la intensidad I_d .

Visto esto, se constituyen las curvas experimentales de las figuras II-35 y II-36.

Cuando I_g es pequeña (zona lineal de la curva de la figura II-35) el término $I_g \cdot R'$ se puede desprestigiar en la expresión (II-37) y, despejando V_{gi} en (II-38), se puede poner:

$$V_{gs} = (1/g_m + R_s) \cdot I_d - I_o/g_m \quad (II-39)$$

Teniendo en cuenta la figura II-36 se pueden calcular los términos $(1/g_m + R_s)$ e (I_o/g_m) . Si ahora se combinan las curvas de las figuras II-34, 35, 36, quedan perfectamente determinados los parámetros g_m, I_o, R_s y R' . En efecto, una vez conocido R_s , de la ecuación (II-39) se pueden obtener ahora los términos $(1/g_m + R_s)$ e (I_o/g_m) . Como ya se han calculado g_m e I_o de la ecuación (II-38), se conoce inmediatamente $V_{gi}(I_g)$. Si se toma un valor de I_g sobre la zona lineal de la gráfica II-36, y aplicando (II-37), se puede calcular R' , y por tanto R_g :

$$R_g = (R' - R_s)/3 \quad (II-40)$$

Si además recordamos que $R_i = R' - R_g - R_s$ se conocen entonces todos los parámetros del diodo schottky real.

Kurita et al. [33] obtuvieron los siguientes valores:

$$I_{ns} = 1.14 \text{ pA} \quad \alpha_s = 24.1 \quad R = 18.5 \Omega$$

$$I_g = 100 \mu\text{A} \quad R_s = 21.9 \Omega \quad R' = 60 \Omega \quad I_o = 39.5 \text{ mA} \quad g_{mo} = 14.1 \text{ mmho}$$

Conviene resaltar de estos valores la gran diferencia que existe entre el cálculo de R con el terminal de drain flotante y R' cuando se aplica una tensión V_{ds} .

c) Parámetros del efecto breakdown:

En el efecto breakdown, el número de parámetros a calcular depende del modelo elegido. Ahora bien, si se consigue medir experimentalmente la corriente I_{dg} (a través de medidas en impulso), mediante simulación

con ordenador, se podrán obtener los parámetros del modelo escogido para I_{dg} .

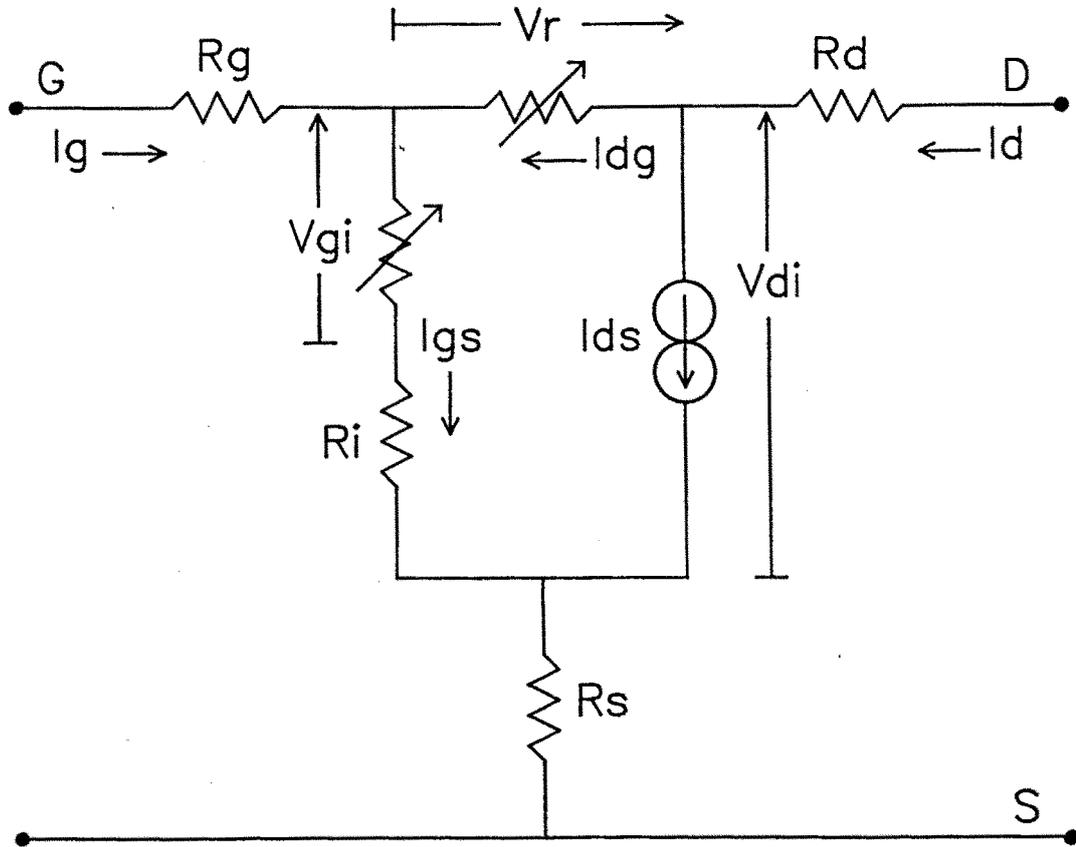


Fig.II-37 Modelo de continua de un GaAs-MESFET

En el modelo de continua de la figura II-37 la corriente breakdown I_{dg} fluye de drain a gate. Las relaciones entre corrientes son:

$$I_d = I_{ds} + I_{dg} \quad (II-41a)$$

$$I_g = I_{gs} - I_{dg} \quad (II-41b)$$

De las relaciones (II-41) se deduce inmediatamente que cuando la unión schottky está inversamente polarizada la corriente I_{gs} es nula: midiendo en gate se puede conocer la corriente I_{dg} . Por otra parte, como ya se conocen las resistencias R_d y R_g , se puede deducir la tensión V_r . Quiere esto decir, que podemos medir experimentalmente la corriente breakdown bien en función de V_{ds} como en el caso de la figura II-27, o de V_r como en las figuras II-28,29,30. A partir de aquí,

buscando por cualquier método de optimización una concordancia entre las curvas teóricas y las experimentales, se deducen los parámetros del modelo elegido para simular este efecto.

Conviene resaltar que si se elige el modelo de las ecuaciones (II-26) y (II-27), es necesario conocer previamente los parámetros de la corriente I_{ds} . Lo mismo ocurre cuando se elige el modelo de la ecuación (II-28) ya que depende de las tensiones internas V_{gi} y V_{di} . Sin embargo con la ecuación (II-31) esto no es necesario pues depende directamente de V_r .

d) Parámetros de la fuente I_{ds} :

Cuando se desea calcular los parámetros de la fuente de intensidad I_{ds} sin conocer previamente los de la corriente I_{dg} , se deben de hacer medidas experimentales pulsadas para valores de V_{ds} no muy elevados, es decir, antes de que se produzca el breakdown. El circuito a tener en cuenta en este caso es el de la figura II-38.

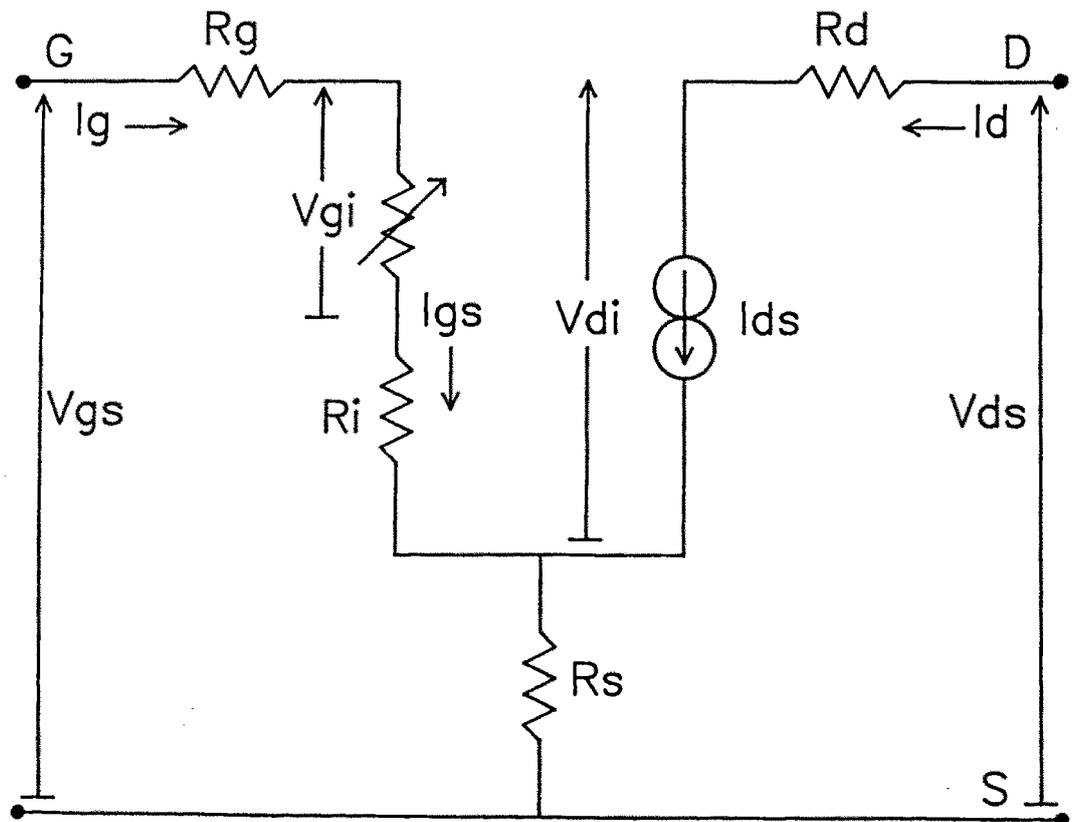


Fig.II-38 Modelo CC unilateral de un GaAs-MESFET

Si medimos I_d en función de V_{ds} , tomando V_{gs} como parámetro (Fig.II-39), y teniendo en cuenta que conocemos el resto de elementos del circuito de la figura II-38, se pueden determinar los parámetros de I_{ds} utilizando cualquier método de optimización convencional.

En el caso de que se conozca previamente I_{dg} , se pueden medir las curvas características para valores de V_{ds} que pueden llegar a la zona breakdown. Dichas curvas responderán en este caso al circuito de la figura II-37. En la figura II-40 podemos observar las curvas características obtenidas por Materka et al. [7], incluyendo el efecto breakdown.

e) Modelo pequeña señal:

Quedan aun por calcular todos los parámetros inductivos y capacitivos considerados como lineales, además de la capacidad no lineal C_{gs} (Fig.II-21). El cálculo experimental de estos elementos exige la medida de parámetros de scattering pequeña señal. El modelo equivalente a tener en cuenta es por tanto el de pequeña señal (Fig.II-41), del cual se deduce inmediatamente que los puntos de polarización deben de estar alejados del breakdown y la unión schottky polarizada en inverso [34],[35],[36].

Como se conocen las curvas características I_{ds} , podemos deducir, mediante las relaciones (II-8), los valores de g_m y G_d para cada punto de polarización. Midiendo entonces parámetros de scattering en una determinada banda de frecuencias (para una serie de puntos de polarización dados) se puede simular la característica C_{gs} (Fig.II-26), es decir sus parámetros C_{gs0}, V_{bi} , y k , junto con el resto de los elementos lineales del modelo.

$$g_m = \left(\frac{\partial I_{ds}}{\partial V_{gi}} \right) (V_{gs0}, V_{ds0}) \quad (II-42a)$$

$$G_{ds} = \left(\frac{\partial I_{ds}}{\partial V_{di}} \right) (V_{gs0}, V_{ds0}) \quad (II-42b)$$

siendo (V_{gs0}, V_{ds0}) el punto de polarización elegido. Naturalmente, el tiempo de retardo de los portadores τ se tiene en cuenta utilizando en el modelo linealizado g_m dado por:

$$g_m = g_m \cdot \exp(-j\omega\tau) \quad (II-43)$$

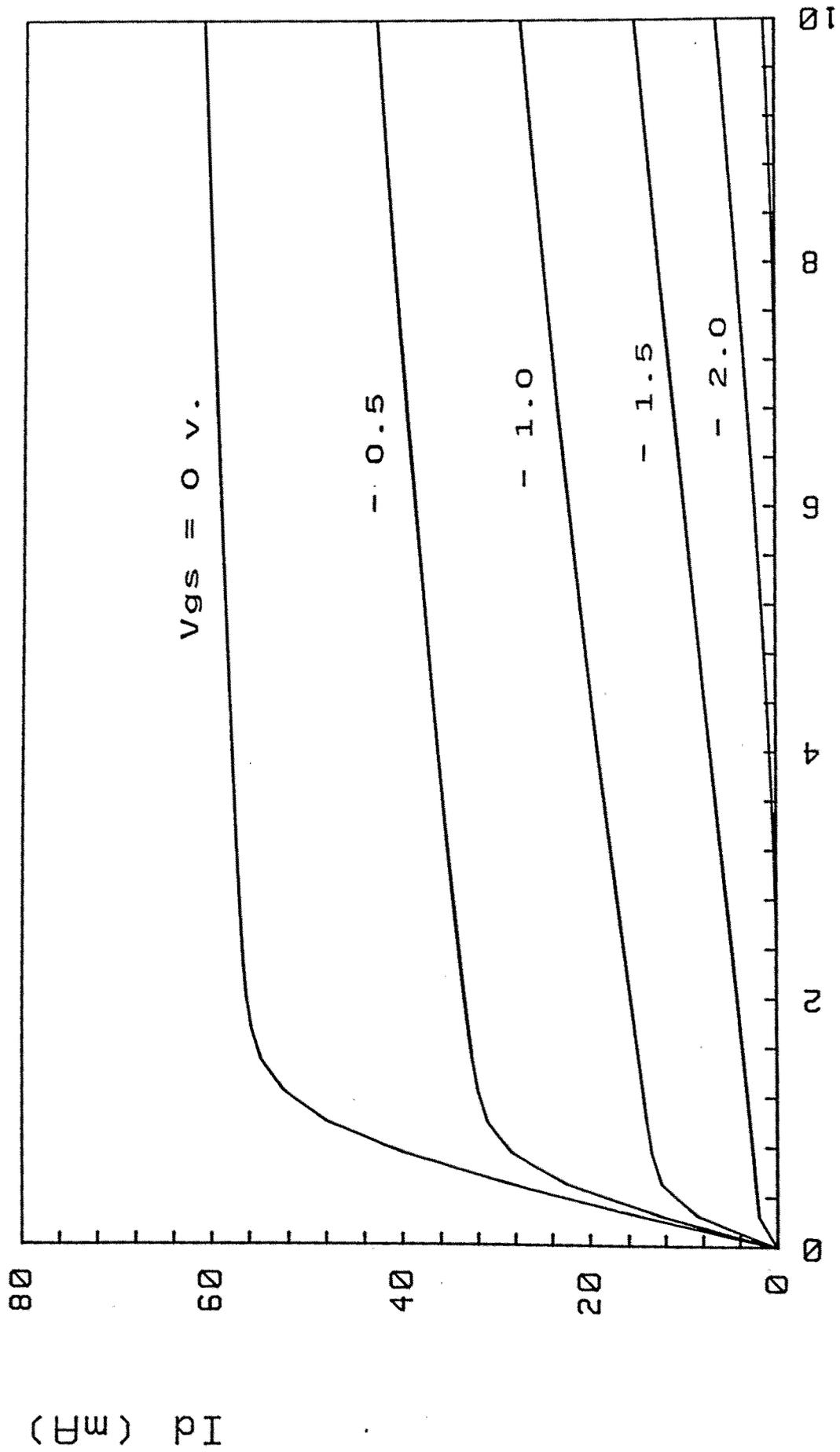


Fig.II-39 Características externas Dc sin efecto breakdown

V_{ds} (volt)

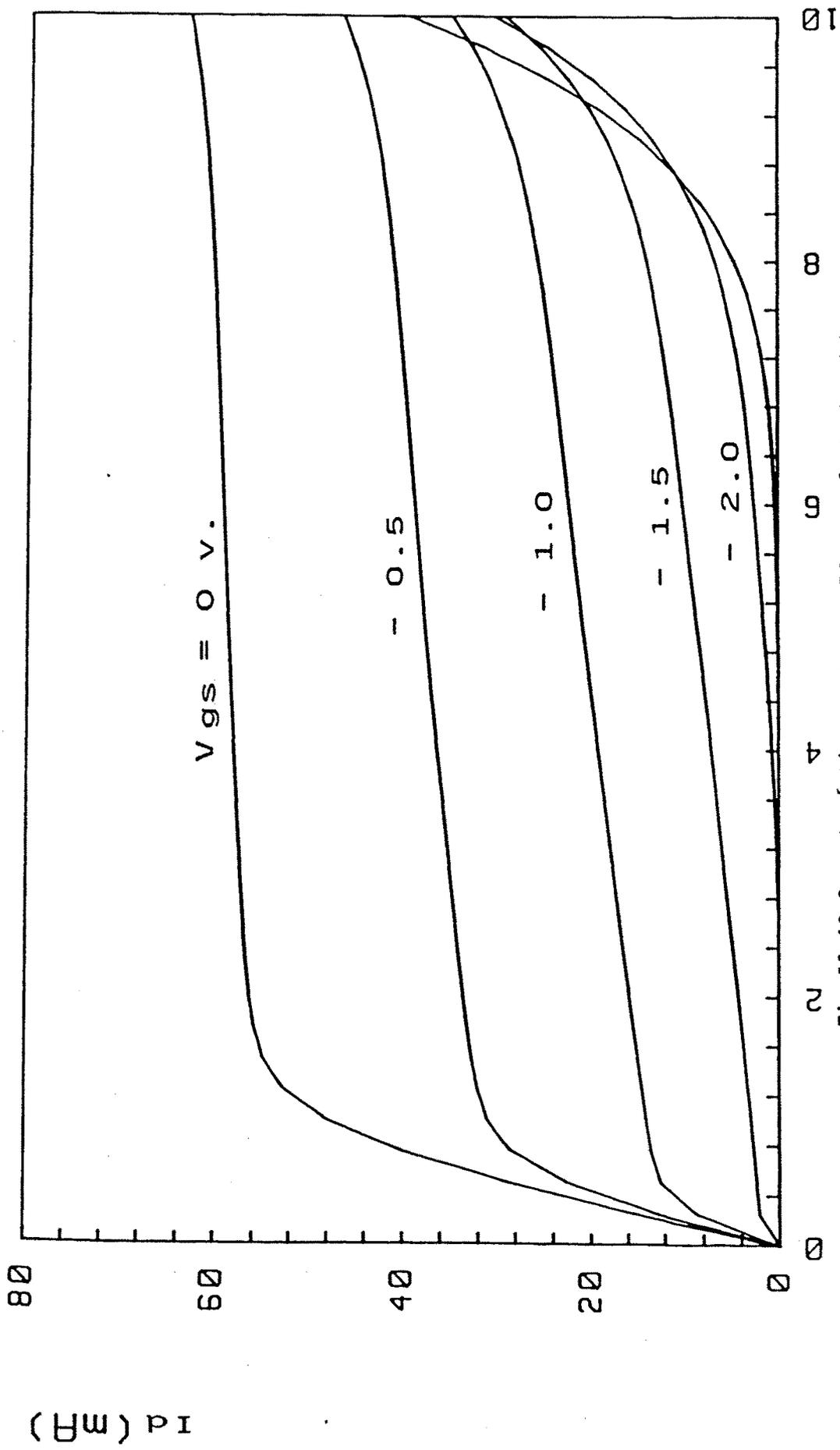


Fig.II-40 Características externas DC con efecto breakdown

V_{ds} (VOLT)

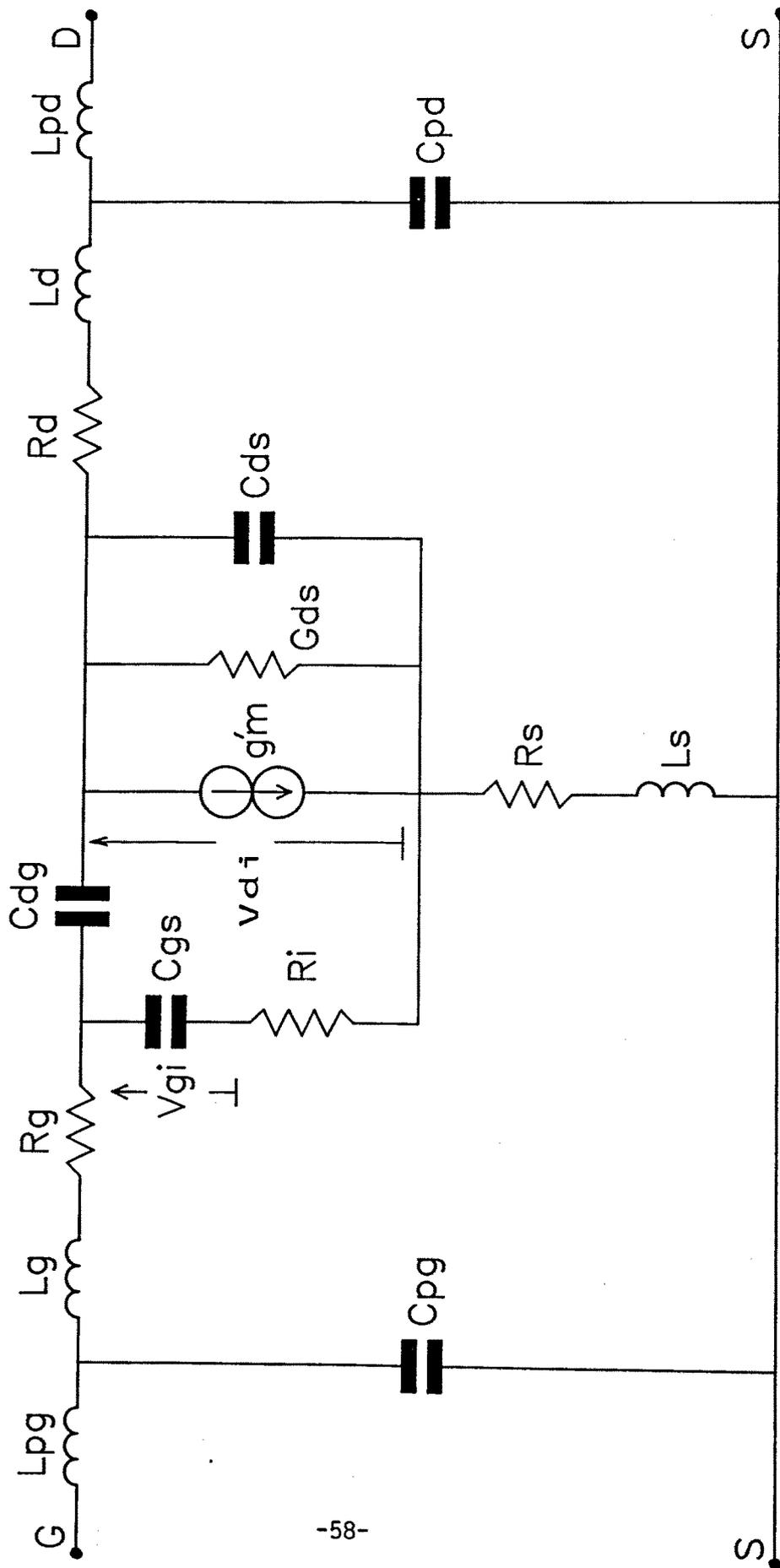


Fig.II-41 Circuito equivalente de un FET en pequeña señal

II-5.- MODELIZACION FISICA

Un interesante punto de vista en la modelización FET es el descrito por Madjar et al. [6], modelo utilizado posteriormente en la modelización de un Dual-Gate-MESFET [40]. La figura II-42 muestra el modelo intrínseco del MESFET junto con el resto de los elementos de la malla. Los diodos representan uniones schottky gate-source y gate-drain, los cuales se suponen ideales [6]. Rsd y Rss representan las resistencias de la lámina activa hasta los contactos metálicos en drain y source, mientras que Rsub representa las pérdidas en el sustrato.

El método de análisis no lineal del transistor proporciona soluciones analíticas aproximadas para las ecuaciones diferenciales del semiconductor, incorporando la geometría del dispositivo y los parámetros del material. El problema puede resumirse de la siguiente forma: dadas las tensiones instantáneas Vgs, Vds y sus derivadas temporales, se pueden calcular las corrientes instantáneas Id, Ig, Is.

El transporte de carga en un dispositivo MESFET está gobernado por una serie de ecuaciones [41],[42], que se pueden escribir como:

$$\nabla^2 \psi = - e \cdot (N_d - n) / \epsilon \quad (\text{II-44})$$

$$q \cdot (\partial n / \partial t) = \nabla \cdot \bar{J} \quad (\text{II-45})$$

$$\bar{J} = - e \cdot n \cdot \bar{v} + e \cdot \bar{D} \cdot \nabla n \quad (\text{II-46})$$

$$\bar{J}_t = \bar{J} + \epsilon \cdot (\partial \bar{E} / \partial t) \quad (\text{II-47})$$

Nd: concentración de donadores

e: carga del electrón

ϵ : permitividad dieléctrica

\bar{J} : densidad de corriente de conducción

\bar{E} : campo eléctrico

\bar{v} : velocidad media de transporte

Las incógnitas de las ecuaciones son la distribución instantánea de portadores n, el potencial eléctrico ψ y la densidad de corriente total \bar{J}_t . La resolución de este sistema de ecuaciones pasa por el conocimiento de las condiciones de contorno geométricas, las tensiones

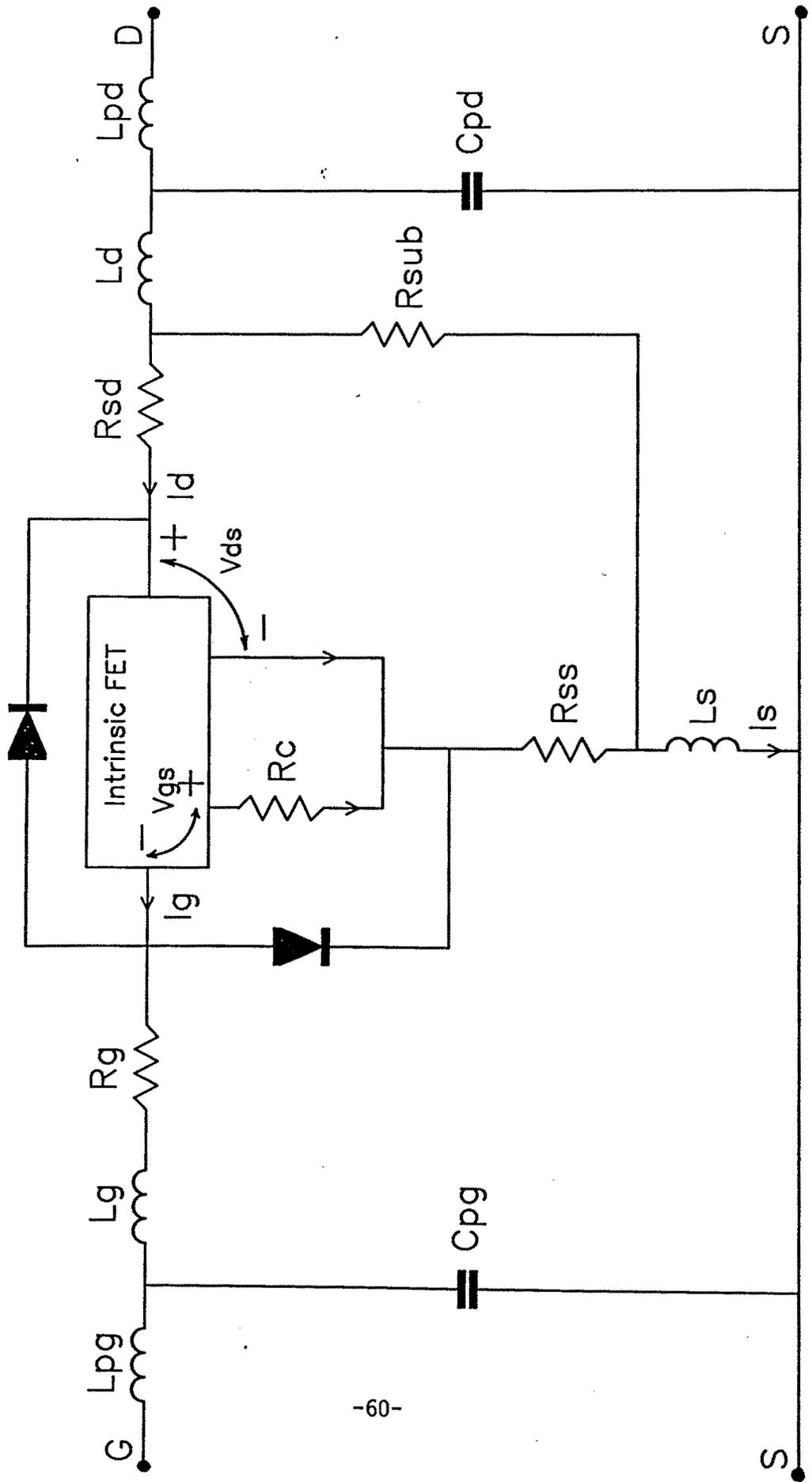


Fig.II-42 Modelo físico de un MESFET

externas aplicadas y la relación velocidad de portadores-campo eléctrico.

Madjar et al.[6] aproximan linealmente la característica $v(E)$ (línea de tramos cortos en Fig. II-14) de la forma [41] dada por la ecuación (II-48). En este caso, solo se considera la zona de canal debajo de la gate. La ecuación completa de $v(E)$, incluido la zona de movilidad negativa, fue dada por Yamaguchi et al. [42].

$$v(E) = \mu \cdot E \quad E \leq E_{pl} \quad (II-48a)$$

$$v(E) = v_s \quad E > E_{pl} \quad (II-48b)$$

Si conseguimos encontrar una expresión analítica para la densidad de portadores n , estaremos en disposición de deducir expresiones para la densidad de corriente y los campos. Para ello, la región activa bajo gate puede dividirse en tres secciones (Fig.II-43): Una región de depleción ($n=0$), una región de canal libre ($n=N_d$) y una región en la que n varía de 0 a N_d según la coordenada "y".

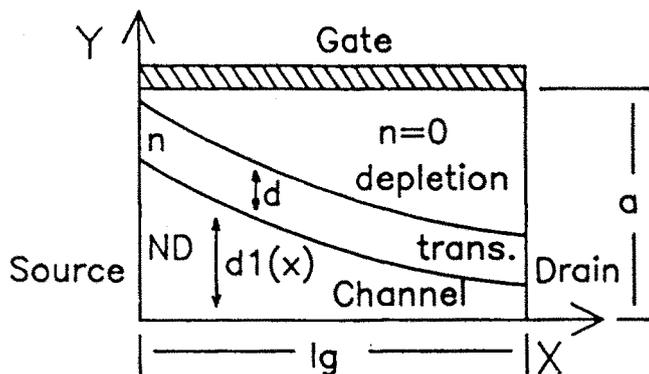


Fig.II-43 Región activa bajo la gate

La altura "d" de la zona de transición es del orden de 6 veces la longitud de Debye [6]. La altura del canal $d_1(x)$ varía fuertemente con V_{gs} pero débilmente con V_{ds} . La región de transición puede describirse [41] como:

$$n(x,y) = N_d [1 - \alpha(x - \Gamma)] \cdot [1 + \cos(\pi(y - d_1)/d)] / 2 \quad (II-49)$$

donde los parámetros α y Γ se deducen de las condiciones de contorno.

Conocida la función distribución de portadores, se pueden deducir la expresión para el campo eléctrico sin más que resolver las ecuaciones de Poisson y Laplace [6],[41]. Posteriormente, conocido el campo eléctrico se pueden calcular numéricamente las corrientes [41], aunque Madjar et al. [6] las resuelven analíticamente.

La corriente de desplazamiento viene dada por la expresión:

$$\bar{J}_{dis} = \epsilon \cdot (\partial \bar{E} / \partial t) \quad (II-50)$$

integrando sobre las condiciones de contorno de los electrodos. Pero, teniendo en cuenta que el campo eléctrico depende de V_{gs}, V_{ds} , la corriente de desplazamiento se podrá poner en función de las derivadas temporales de estas tensiones:

$$I_g = GVGS \cdot (dV_{gs}/dt) + GVDS \cdot (dV_{ds}/dt) \quad (II-51)$$

$$I_d = ICON + DVGS \cdot (dV_{gs}/dt) + DVDS \cdot (dV_{ds}/dt) \quad (II-52)$$

$$I_s = ICON + SVGS \cdot (dV_{gs}/dt) + SVDS \cdot (dV_{ds}/dt) \quad (II-53)$$

siendo ICON la corriente de conducción. El resto de los parámetros son coeficientes capacitivos no lineales que, junto con ICON, dependen de los valores instantáneos de V_{gs} y V_{ds} . Debido a la continuidad de la corriente, los coeficientes están relacionados de la forma:

$$SVGS = DVGS - GVGS \quad (II-54)$$

$$SVDS = DVDS - GVDS \quad (II-55)$$

Por otro lado, la resistencia de carga efectiva R_c , a través de la cual se carga y descarga la región de deplexión, es una función no lineal de V_{gs} y V_{ds} . El cálculo está basado en considerar la región activa bajo la gate como una línea de transmisión distribuida R-C. Teniendo en cuenta que la potencia disipada en la malla distribuida es igual a una malla equivalente que contenga a R_c y la capacidad total del canal podemos escribir:

$$R_c = \int_0^{l_g} (1 - C(x)/C_t)^2 \cdot R(x) \cdot dx \quad (II-56)$$

donde:

Ct: es la capacidad total del canal

C(x): es la capacidad en el canal entre \emptyset y x

R(x): es la resistencia de canal por unidad de longitud

Debido a que se conoce la relación entre la velocidad electrónica y el campo eléctrico, el tiempo de tránsito se conoce a partir de la distribución del campo eléctrico. El resto de los parámetros del circuito están suficientemente vistos en la figura II-21.

II-6.- RESULTADOS EXPERIMENTALES

Vamos a modelizar experimentalmente un transistor GaAs-MESFET de media potencia. Se trata de un MITSUBISHI MGF-1802 cuyas características dadas por el fabricante son:

Banda de frecuencias de utilización:	2-14GHz
Pout a 1 dB de compresión de ganancia:	22dBm a 12GHz
Ganancia asociada:	7dB
Eficiencia en Padd:	18%
Empaquetado:	metal/cerámico

El modelo que se va a utilizar es el de la figura II-21 y las ecuaciones corresponderán al modelo de Tajima modificado [30], [32] dadas en: (II-16,19) para la fuente no lineal I_{ds} , (II-22,23) para la unión schottky y (II-28) para el efecto breakdown.

El procedimiento de medida de continua en impulso empleado ha sido explicado ampliamente en el apartado II-4.4. En la gráfica de la figura II-44 hemos representado los resultados experimentales y la posterior simulación del modelo de la corriente I_d en función de V_{ds} tomando V_{gs} como parámetro correspondientes al circuito de la figura II-38. La tensión externa V_{ds} únicamente se ha medido hasta 5V con objeto de evitar el efecto breakdown que como veremos empieza a dejarse sentir a partir de $V_{ds}=7V$.

Si tenemos en cuenta que mediante los circuitos de las figuras II-31,33 podemos medir experimentalmente la unión schottky real, R_d y R_s , se deduce inmediatamente las curvas características de la fuente I_{ds} en función de V_{di} tomando V_{gi} como parámetro representadas en la gráfica de la figura II-45. En la figura II-46 se pueden observar los puntos

MGF-1802

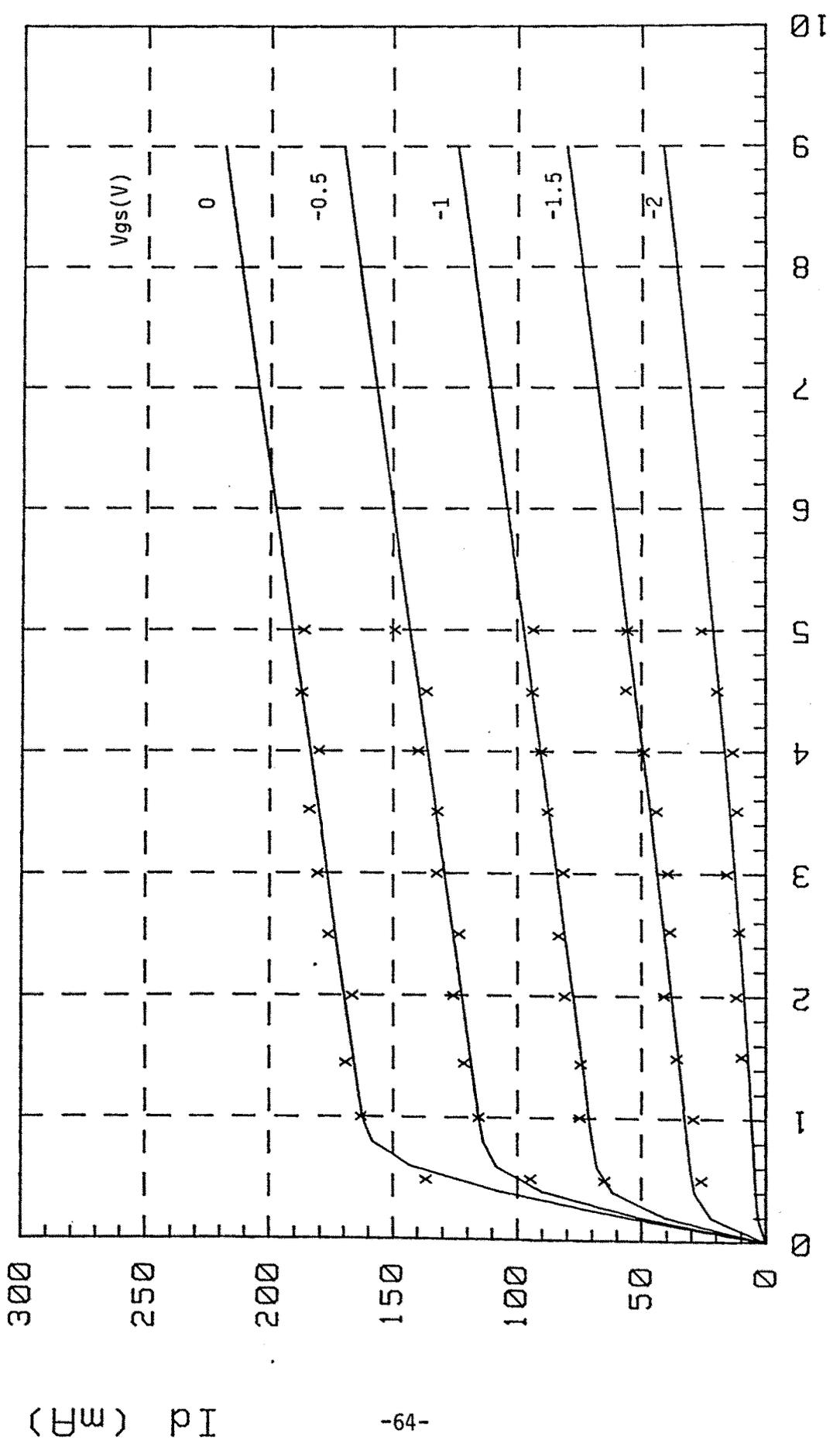


Fig.II-44 Curvas características externas sin breakdown

MGF-1802

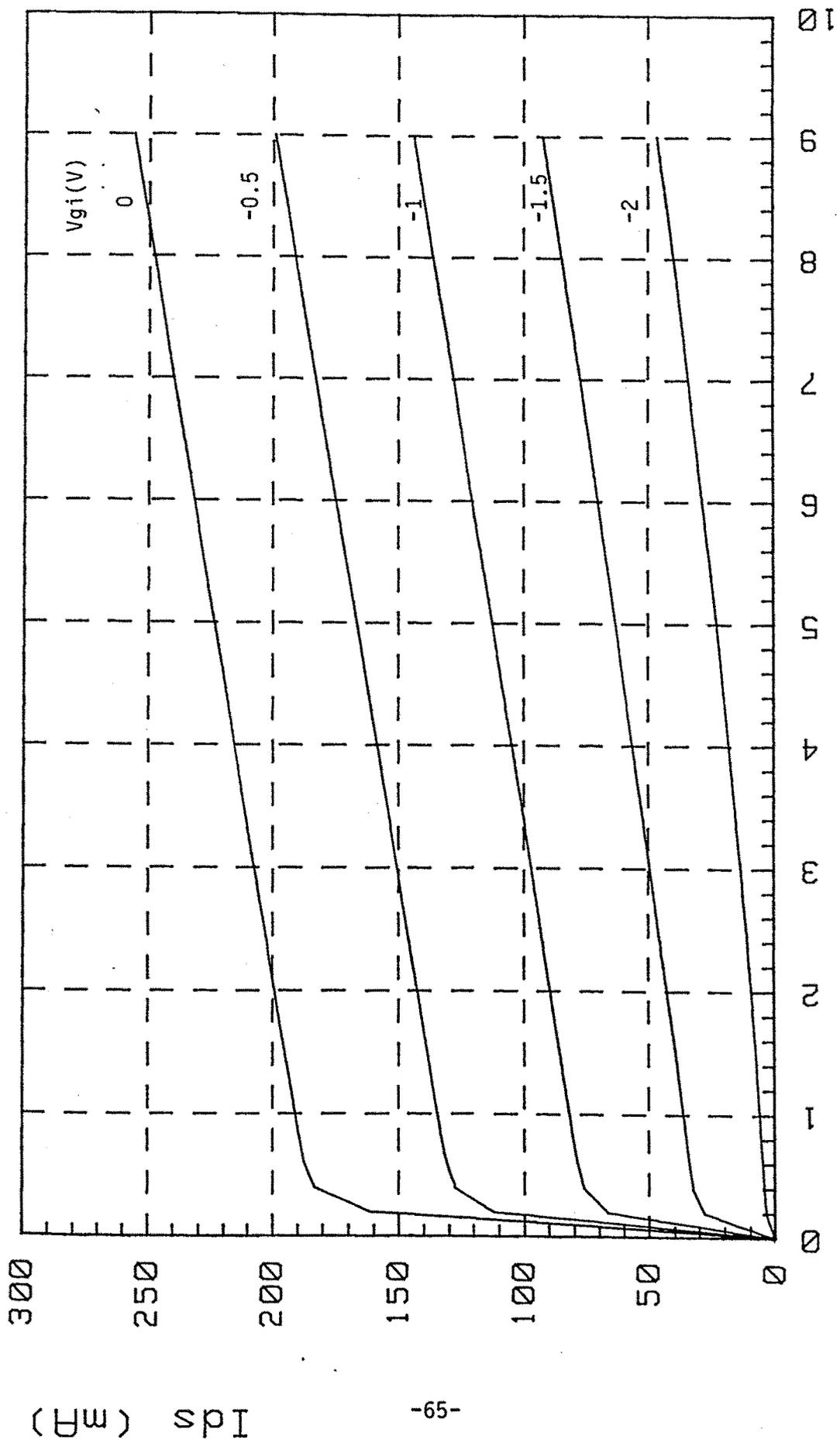


Fig. II-45 Curvas características internas

V_{di} (volt)

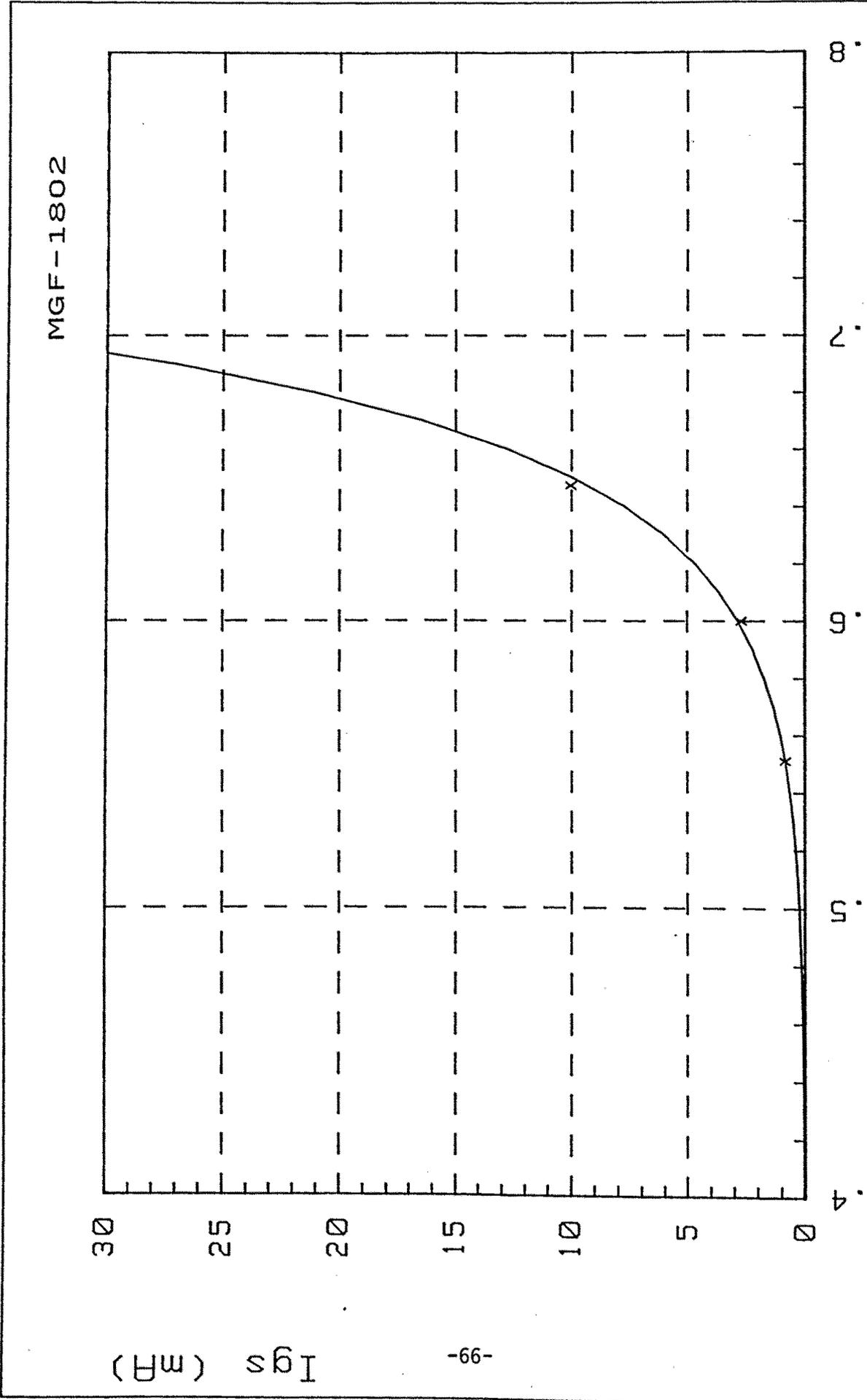


Fig. II-46 Fuente de corriente I_{gs}

experimentales de I_{gs} puesta en función de V_{gi} . Vemos que sigue perfectamente la característica de un diodo schottky.

Una vez que hemos medido I_{ds} , I_{gs} y las resistencias R_g , R_d y R_s , podemos medir la corriente I_{dg} (efecto breakdown). En la figura II-47 estan representados los puntos experimentales, teniendo en cuenta que para obtener las curvas de simulación se ha empleado la ecuación (II-28), la representación de I_{dg} se hace en función de V_{di} tomando V_{gi} como parámetro.

Una vez hechas las medidas en impulso de las características de continua de las fuentes de intensidad no lineales así como de las resistencias R_g , R_i , R_d y R_s nos quedan por obtener todos los elementos inductivos y capacitivos lineales así como la capacidad no lineal C_{gs} . Siguiendo el procedimiento descrito en el apartado e) de II-4.4, hemos representado en las figuras II-48 y II-49 las pendientes de la fuente de intensidad I_{ds} , es decir, los parámetros G_m y G_{ds} . Se puede observar que la representación se ha hecho en función de las tensiones externas pues nos va a interesar conocer sus valores en cada punto de polarización. El circuito de pequeña señal que vamos a utilizar es el de la figura II-41.

En las figuras II-50 a II-53 se ha representado los parámetros de scattering señal sobre carta de Smith para S_{11} y S_{22} y diagrama polar para S_{12} y S_{21} . Esta representación se ha hecho a partir del ajuste de los parámetros medidos experimentalmente en módulo y fase en función de la frecuencia y que podemos observar en las figuras II-54 a II-57. El punto de polarización exigido ha sido $V_{gs} = -1\text{ Volt}$ y $V_{ds} = 6\text{ Volts}$ y corresponde a la zona de comportamiento lineal de del transistor.

Para este punto de polarización y mediante un programa de simulación se han obtenido los siguientes valores:

$$\begin{array}{llll} V_{gs} = -1\text{ Volt} & I_g = 10^{-5}\text{ mA} & C_{gs} = 1.02\text{ pF} & G_m = 103\text{ m} \\ V_{ds} = 6\text{ Volt} & I_d = 104\text{ mA} & G_{gs} = \text{infinito} & G_{ds} = 7.71\text{ m} \end{array}$$

Si observamos los valores de G_m y G_{ds} vemos que estan de acuerdo con las gráficas de las figuras II-48 y II-49 para ese punto de polarización.

Teniendo en cuenta la ecuación (II-22), la curva que se obtiene

MGF-1802

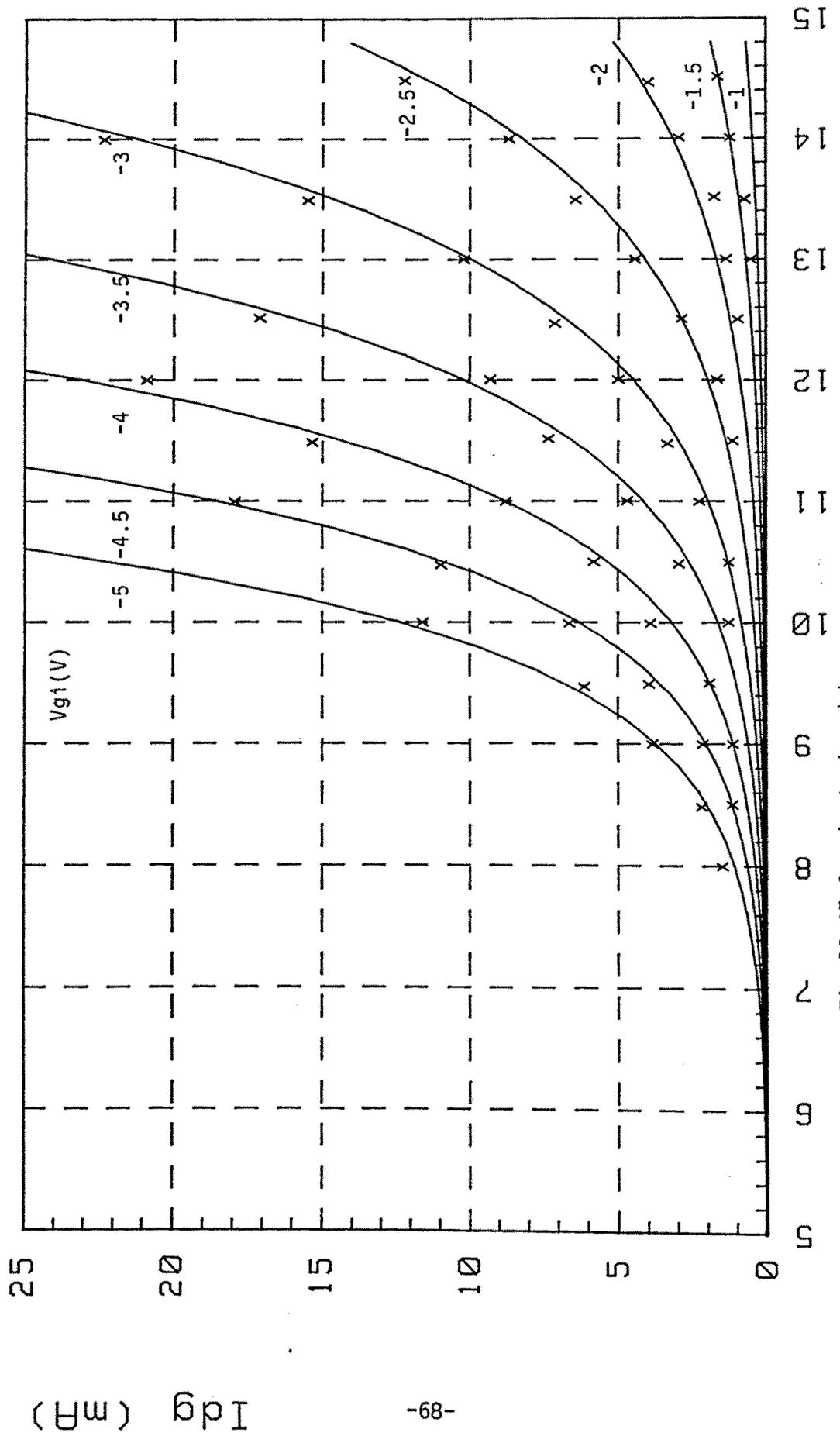


Fig. II-47 Corriente breakdown

V_{di} (Volts)

MGF-1802

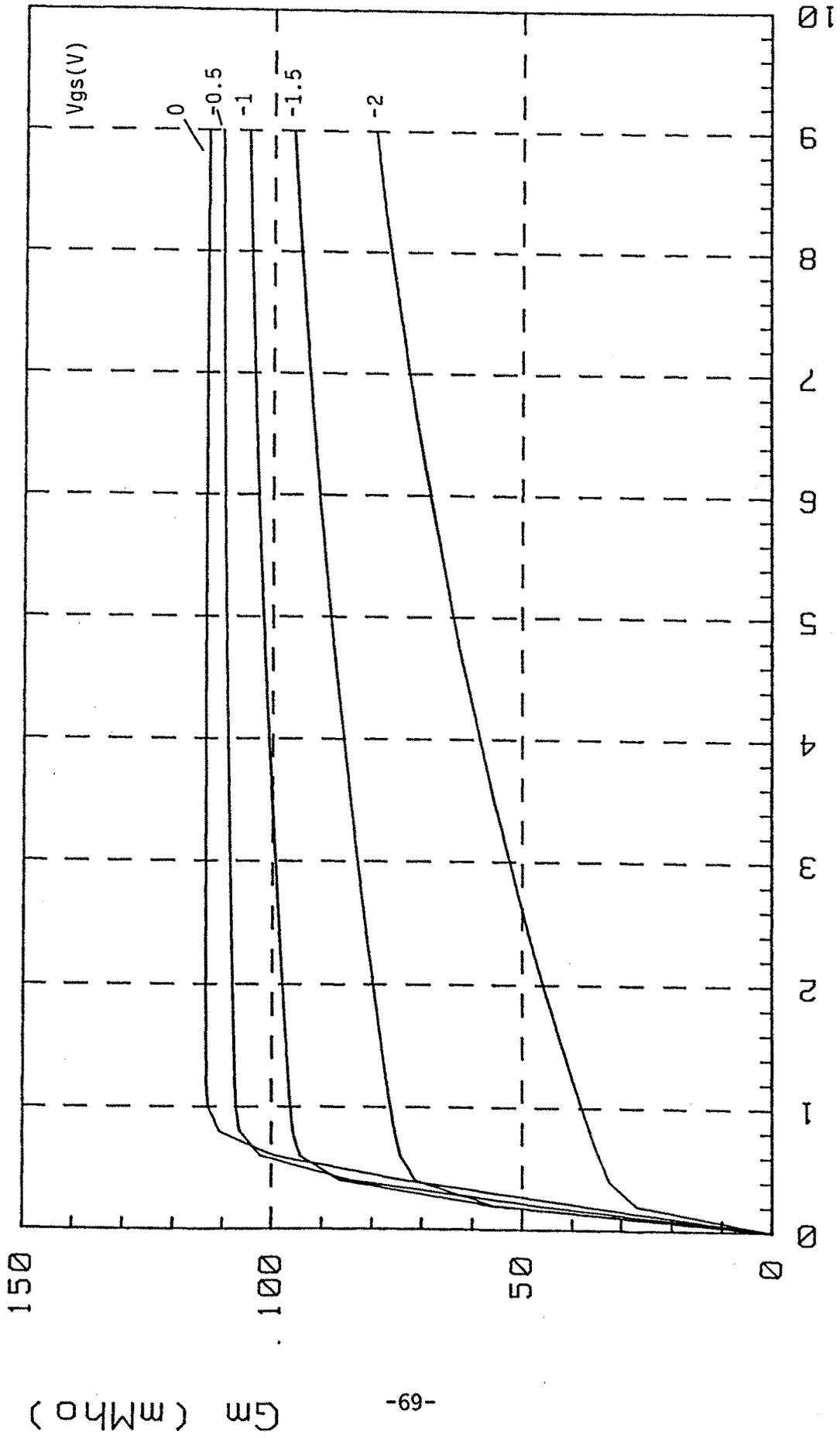


Fig.II-48 Transconductancia en función de V_{ds} tomando V_{gs} como parámetro.

V_{ds} (volt)

MGF-1802

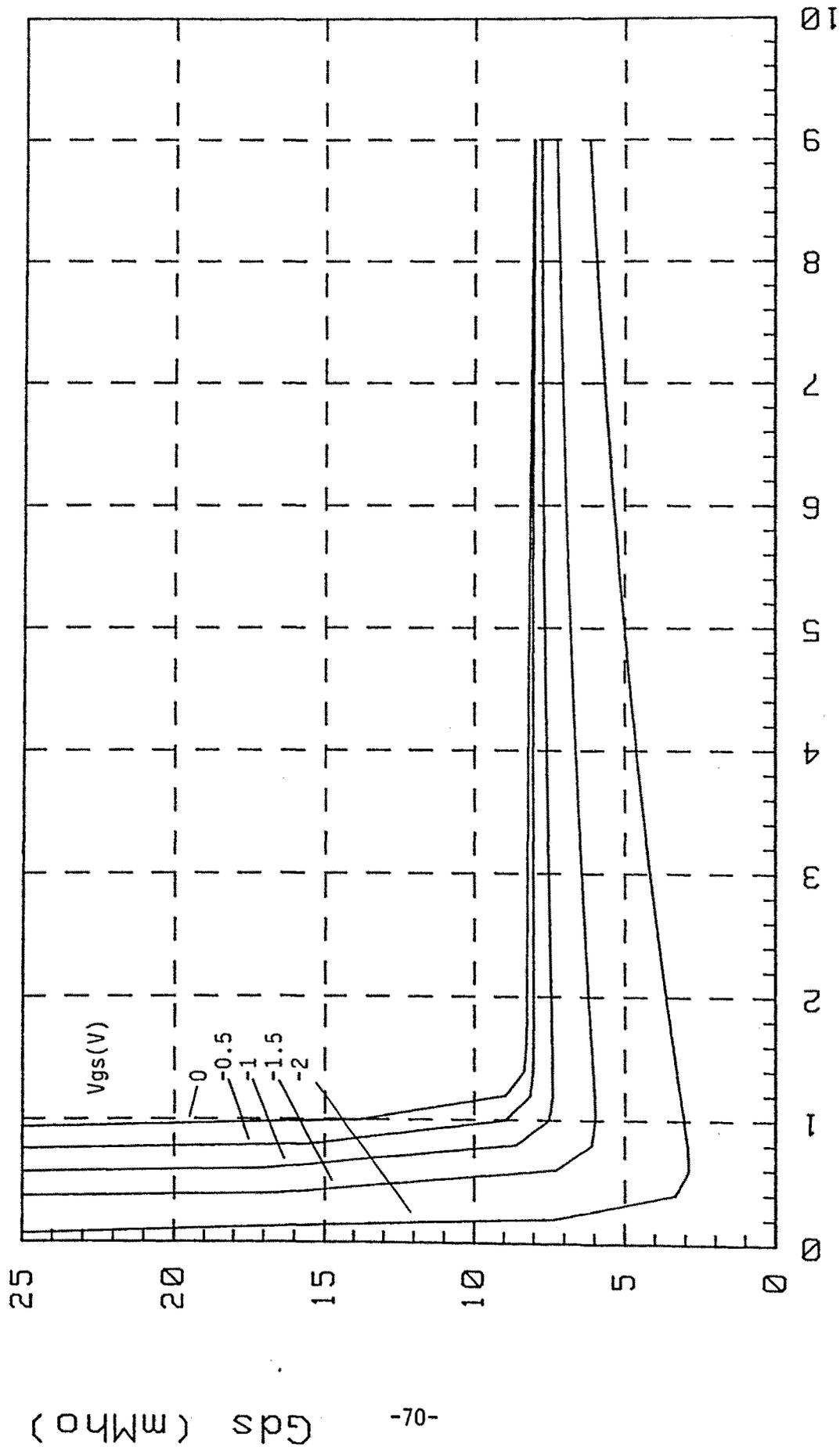


Fig.II-49 Conductancia G_{ds} en función de V_{ds} tomando V_{gs} como parámetro

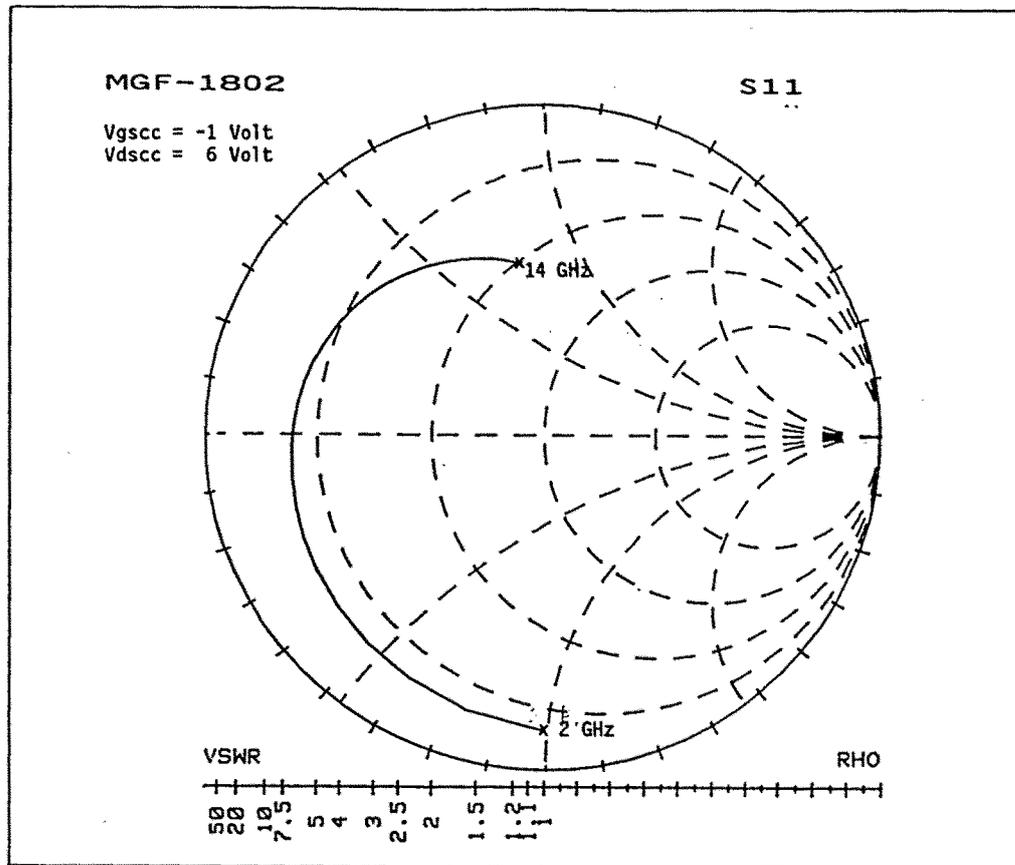


Fig.II-50 Parámetro S11

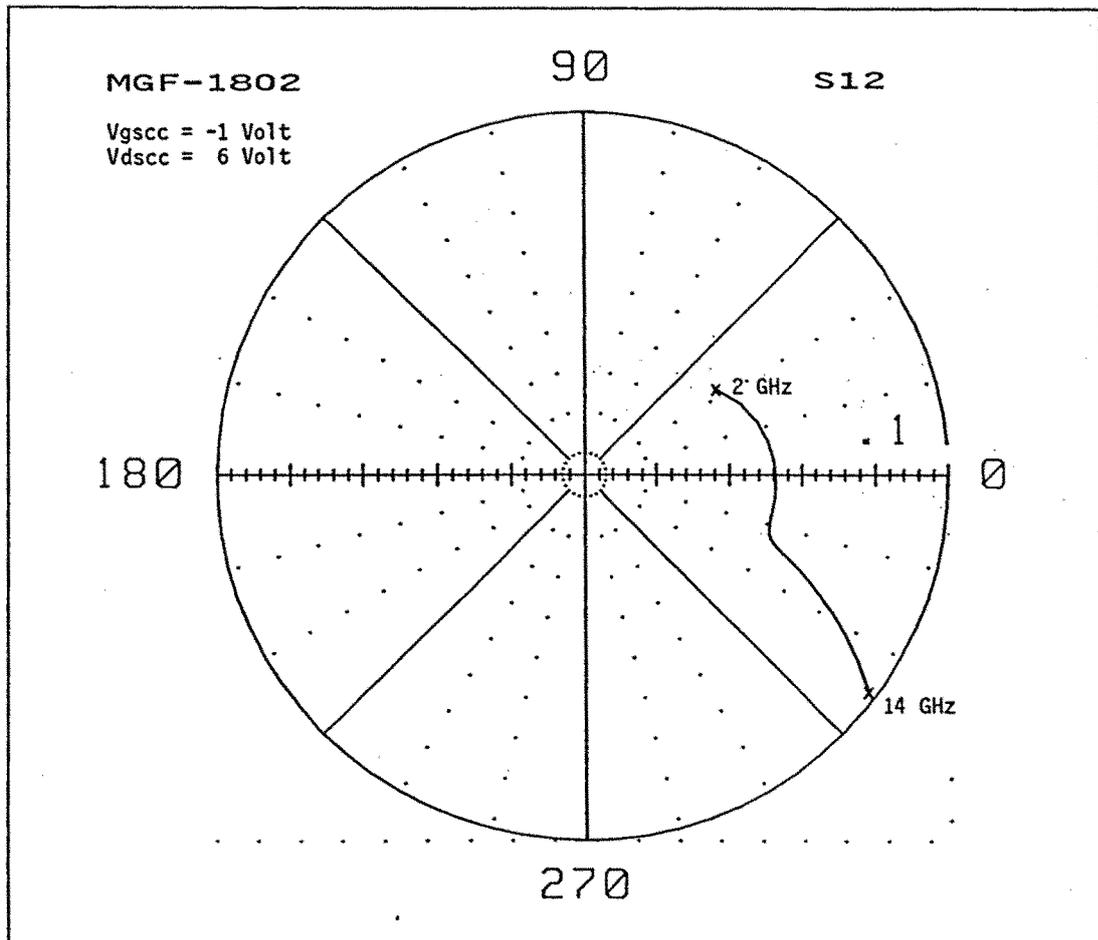


Fig.II-51 Parámetro S12

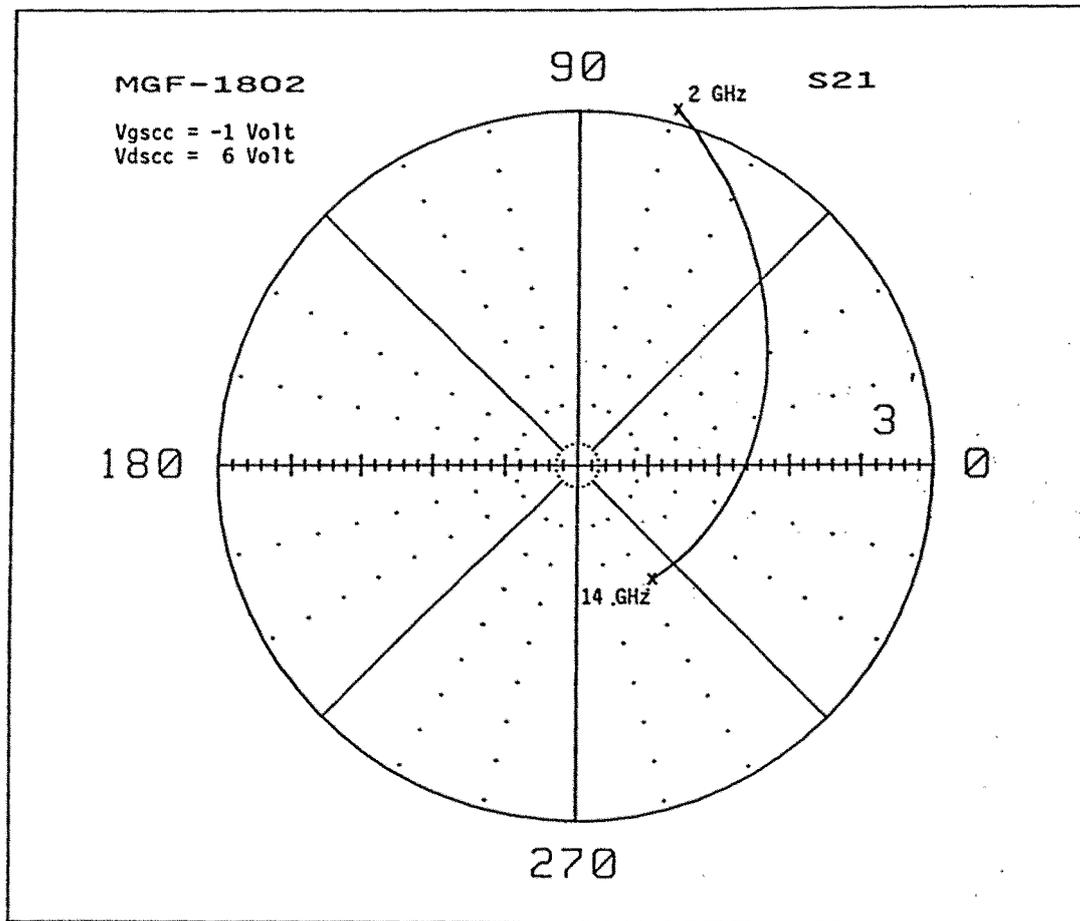


Fig.II-52 Parámetro S21

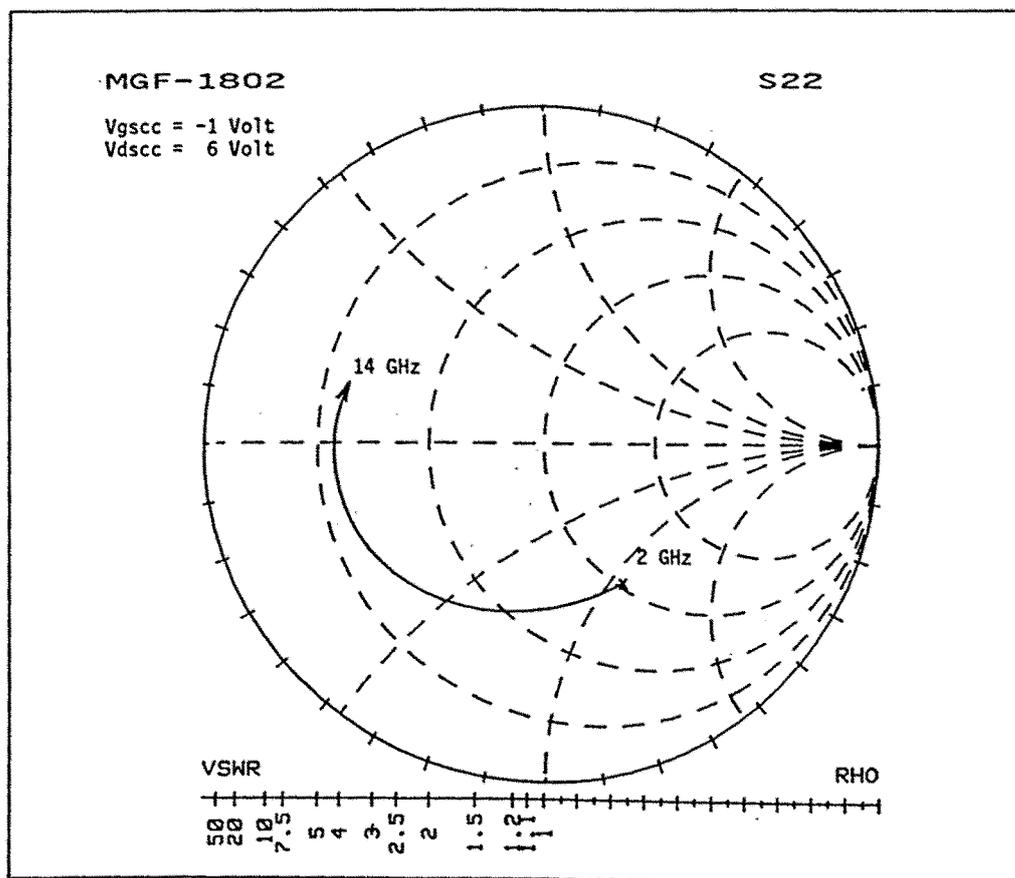


Fig.II-53 Parámetro S22

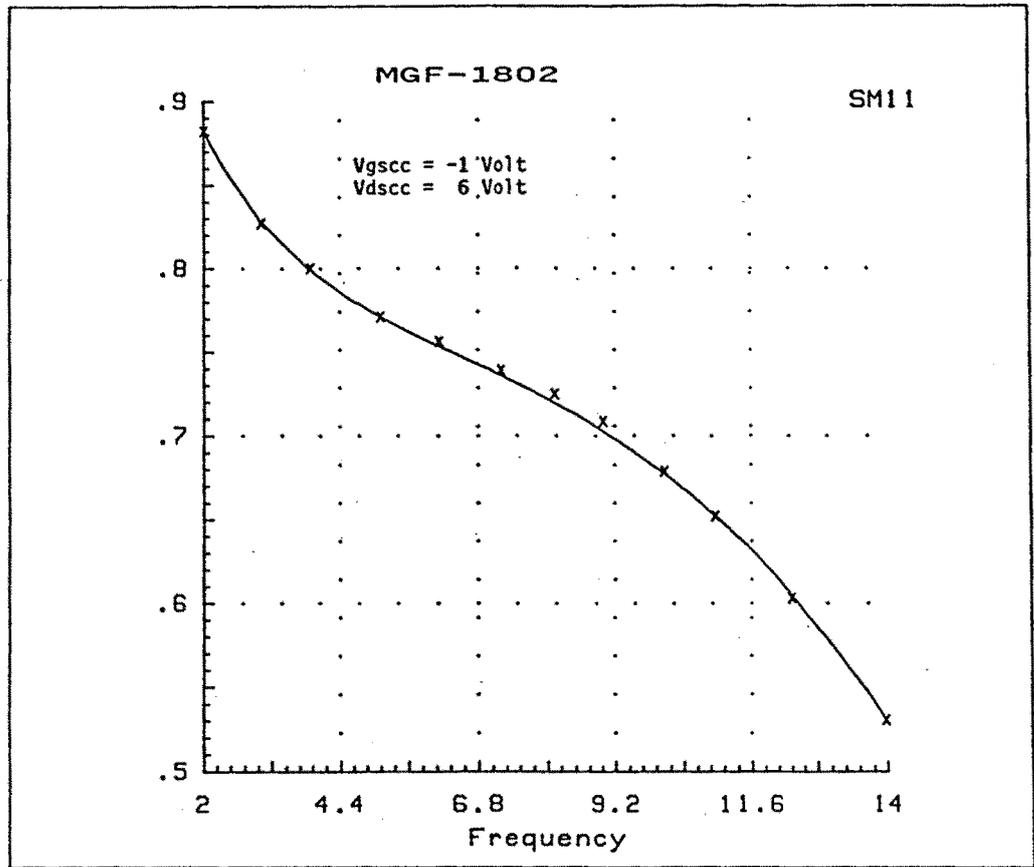


Fig.II-54a Ajuste del Parámetro S11: módulo

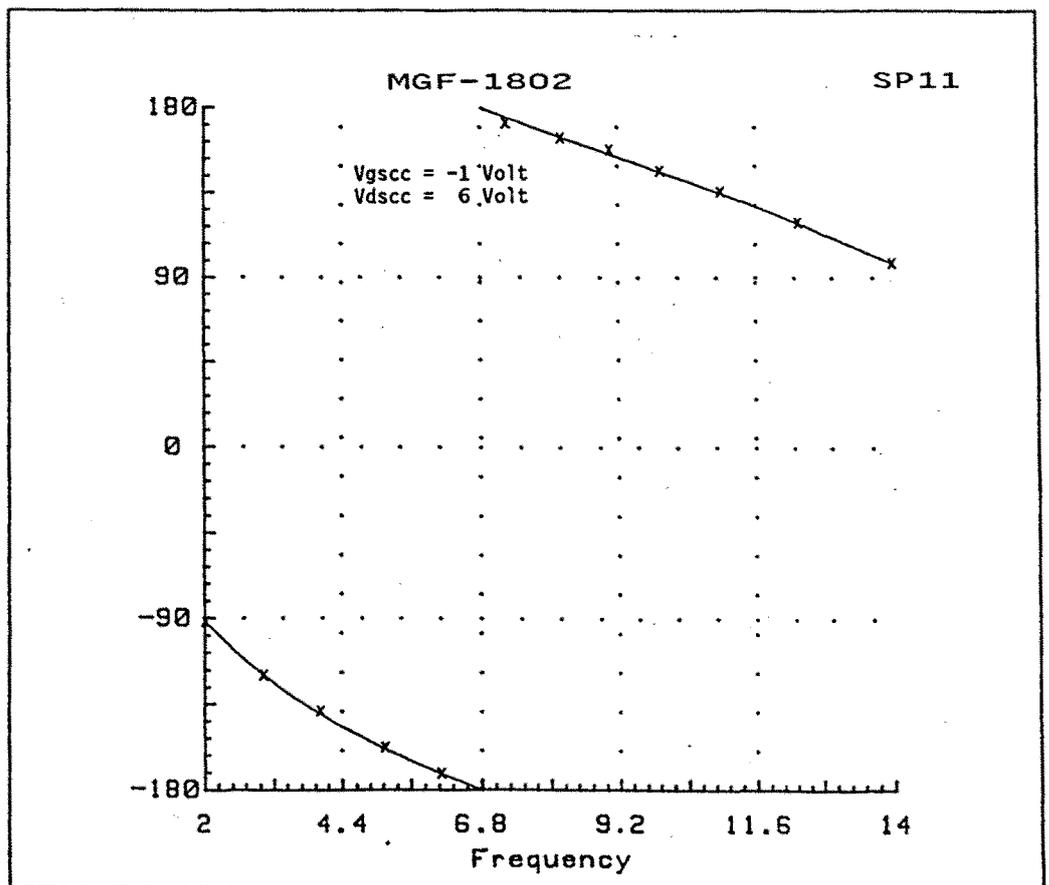


Fig.II-54b Ajuste del Parámetro S11: fase

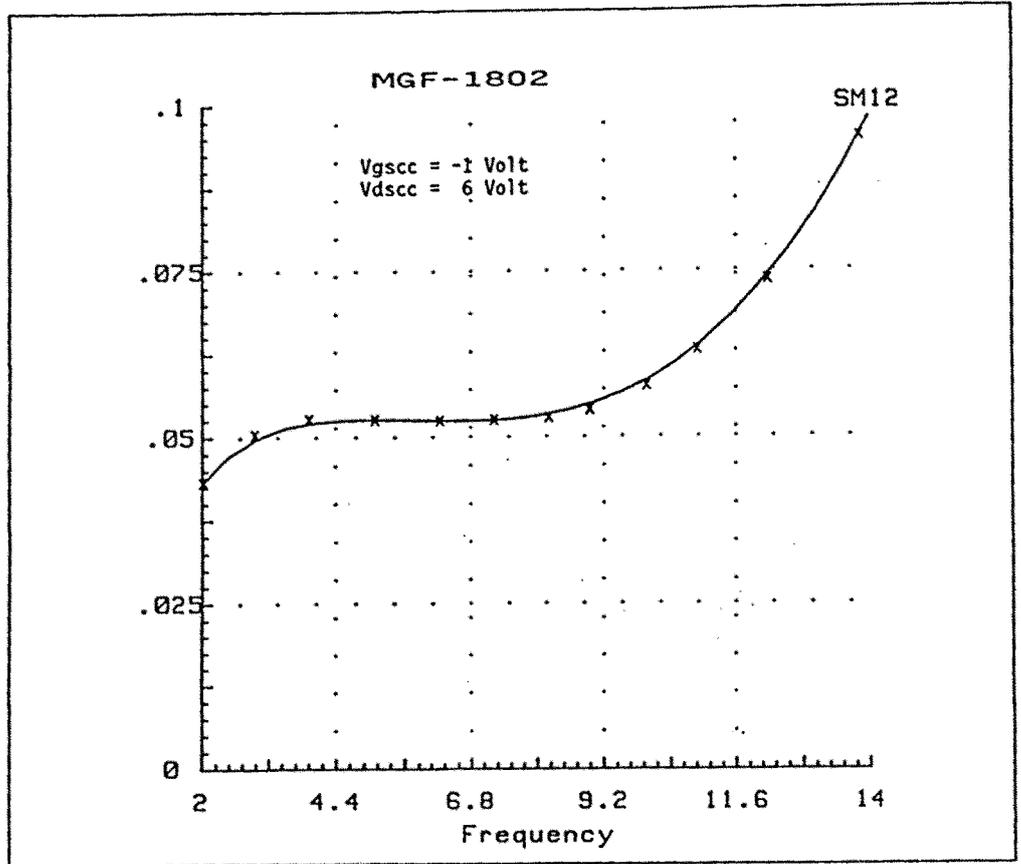


Fig.II-55a Ajuste del Parámetro S12: módulo

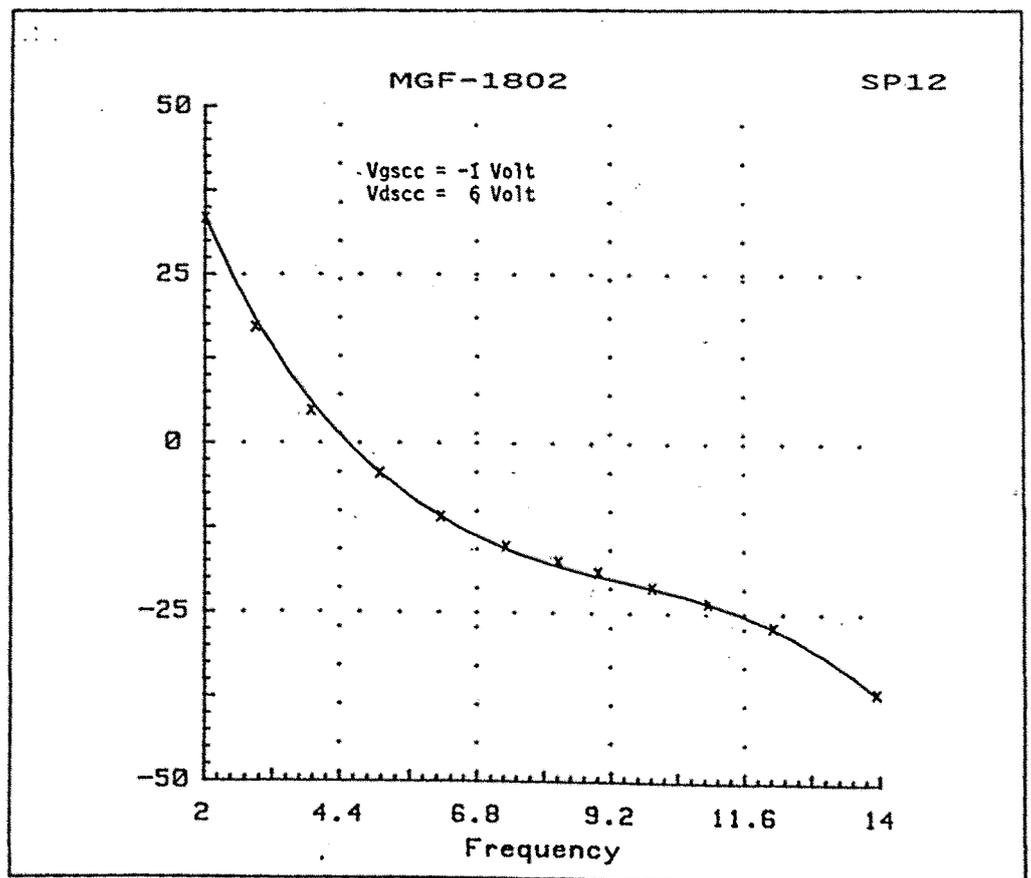


Fig.II-55b Ajuste del Parámetro S12: fase

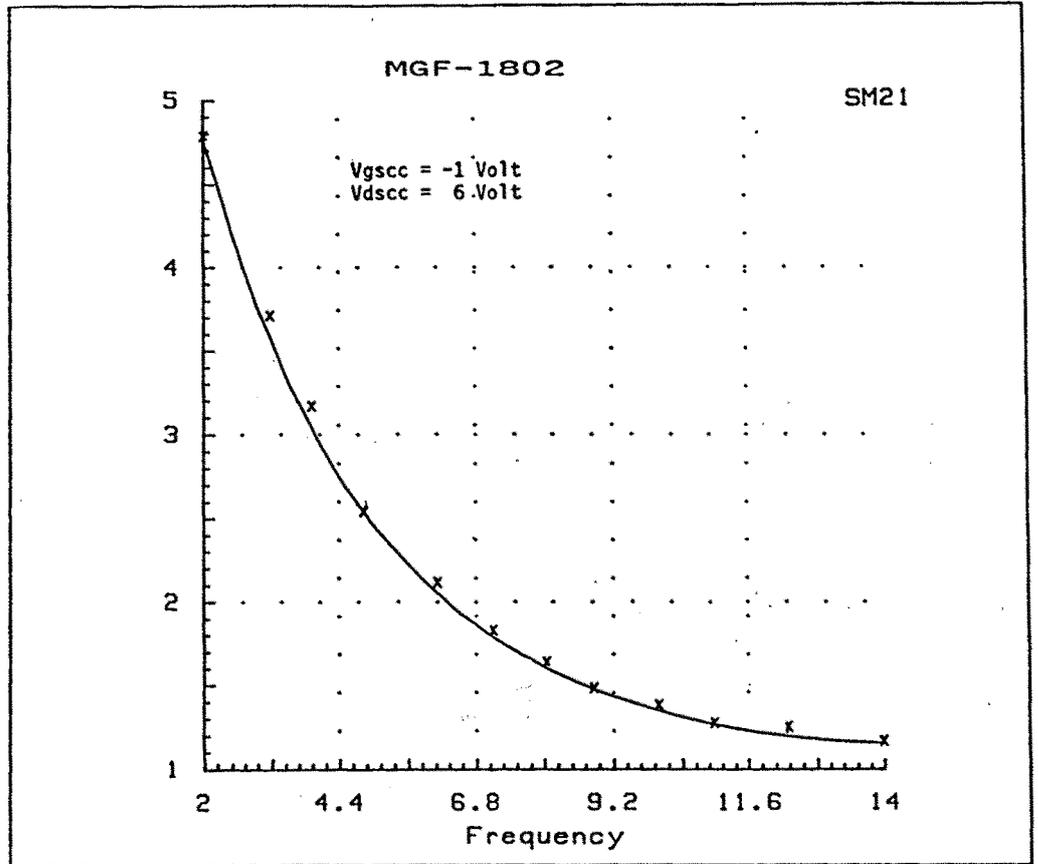


Fig.II-56a Ajuste del Parámetro S21: módulo

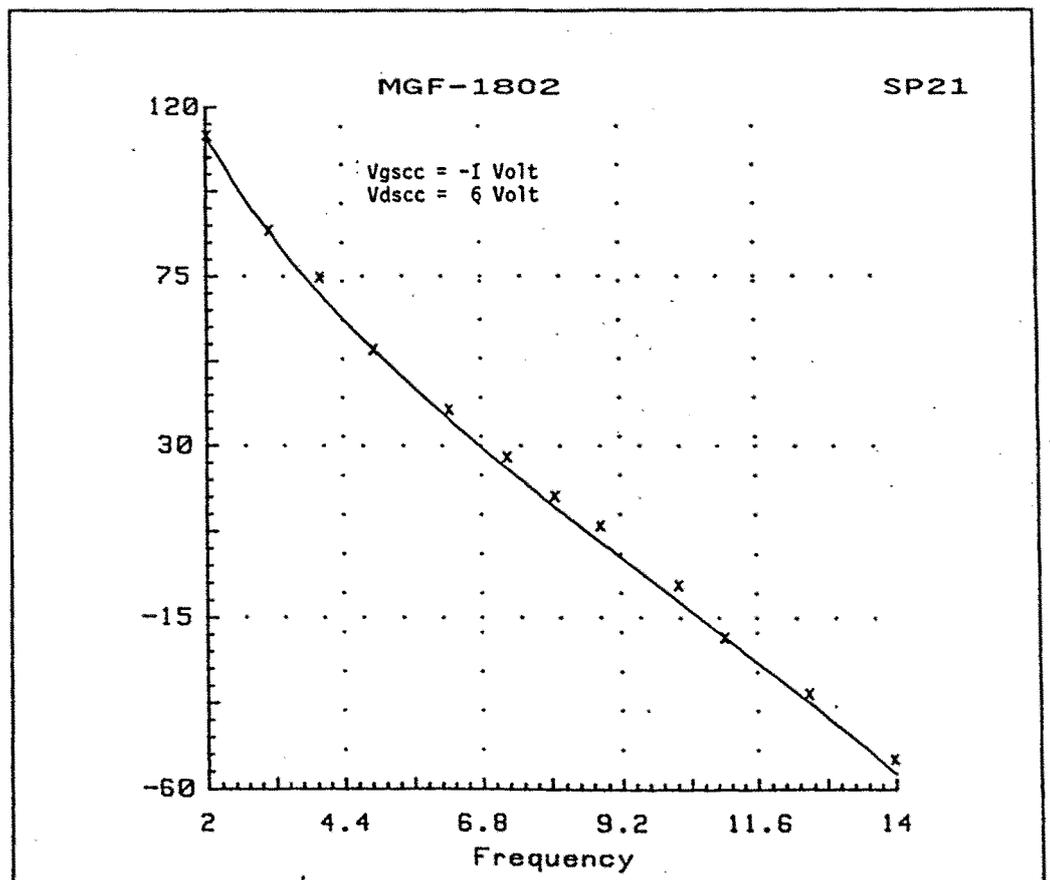


Fig.II-56b Ajuste del Parámetro S21: fase

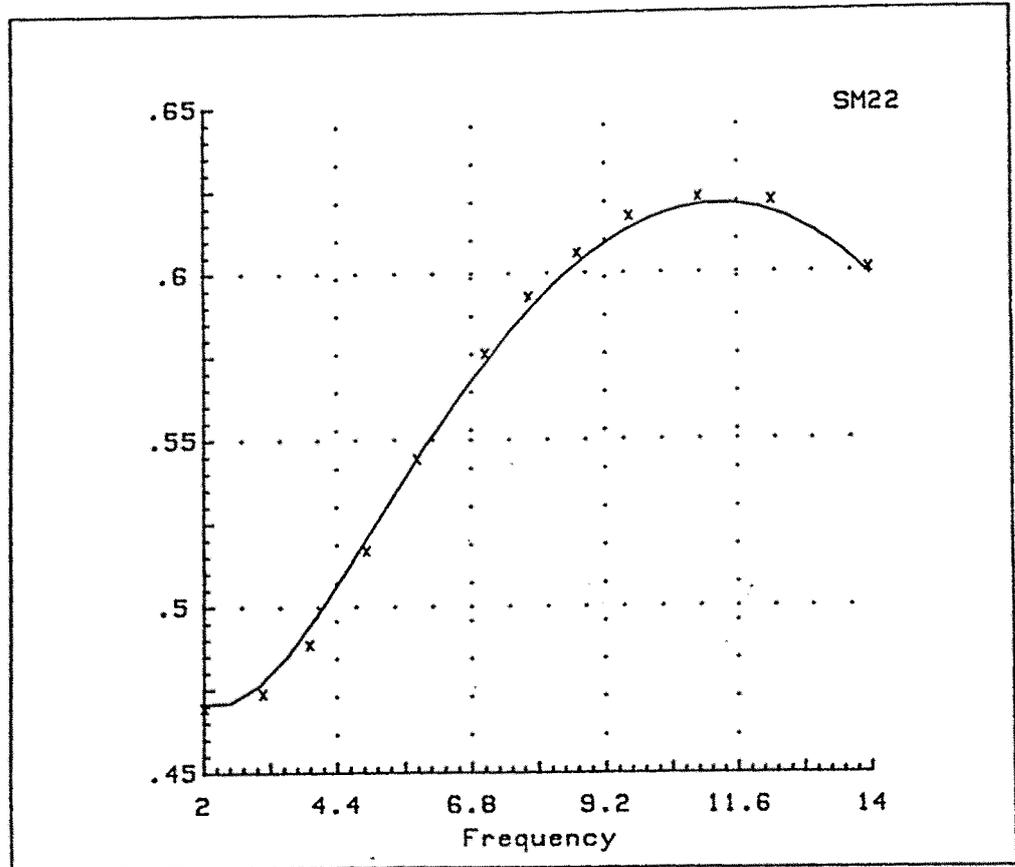


Fig.II-57a Ajuste del Parámetro S22: módulo

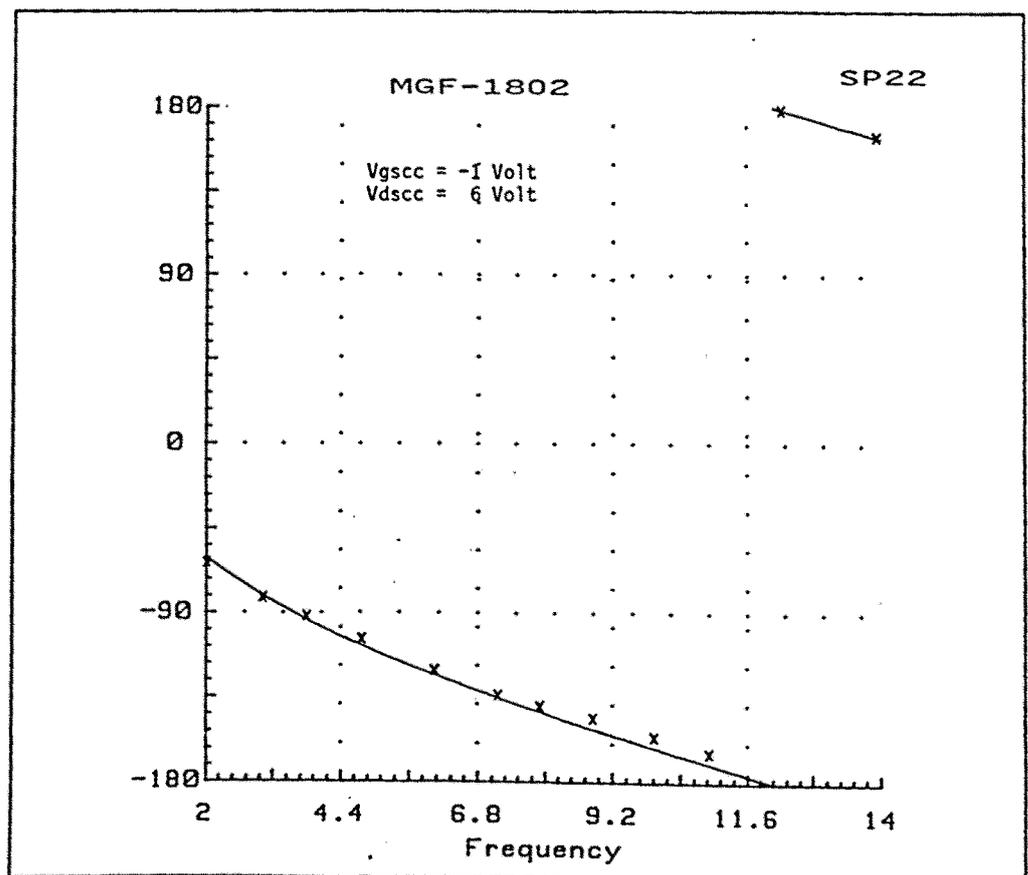


Fig.II-57b Ajuste del Parámetro S22: fase

para la capacidad Cgs esta representada en la figura II-58.

En este instante estamos en condiciones de obtener todos los parámetros del modelo de la figura II-21 dadas en la tabla II-1.

Tabla II-1
Parámetros del GaAs-MESFET MGF-1802

Parámetros Lineales:

R. Lineales(Ohm):	Rg = 3.2	Rd = 1.5	Rs = 0.3	Ri=2.1
L. Lineales (nH):	Lg = 0.297	Ld = 0.32	Ls = 0.039	
C. Lineales (pF):	Cdg = 0.057	Cds = 0.293		
C. Empaquetado:	Cpgs = 0.31	Cpds = 0.3		
L. Empaquetado:	Lpg = 0.167	Lpd = 0.127		

Parámetros no Lineales:

Cgs:Cgso(pF) = 1.592	Vbi(Volt) = 0.8	$\gamma_s = 0.5$
Igs:Ins(nA) = 0.87	$\alpha_s(1/Volt) = 25$	
Idg:Insro(nA)= 0.0304	$\alpha_{sro} = 1.81$	Insr(nA) = 294
Asr = 3.6	Bsr = 1.24	
Ids:Idss(mA) = 232	Mss = 26.6	Vphi(Volt) = 17.6
Vpo(Volt)= 2.21	Pss = 0.081	Ass = 0.002
Bss = 0.002	Wss = 0.01	Vdiss(Volt)= 0.096
Tiempo de tránsito (ps) = 5.41		

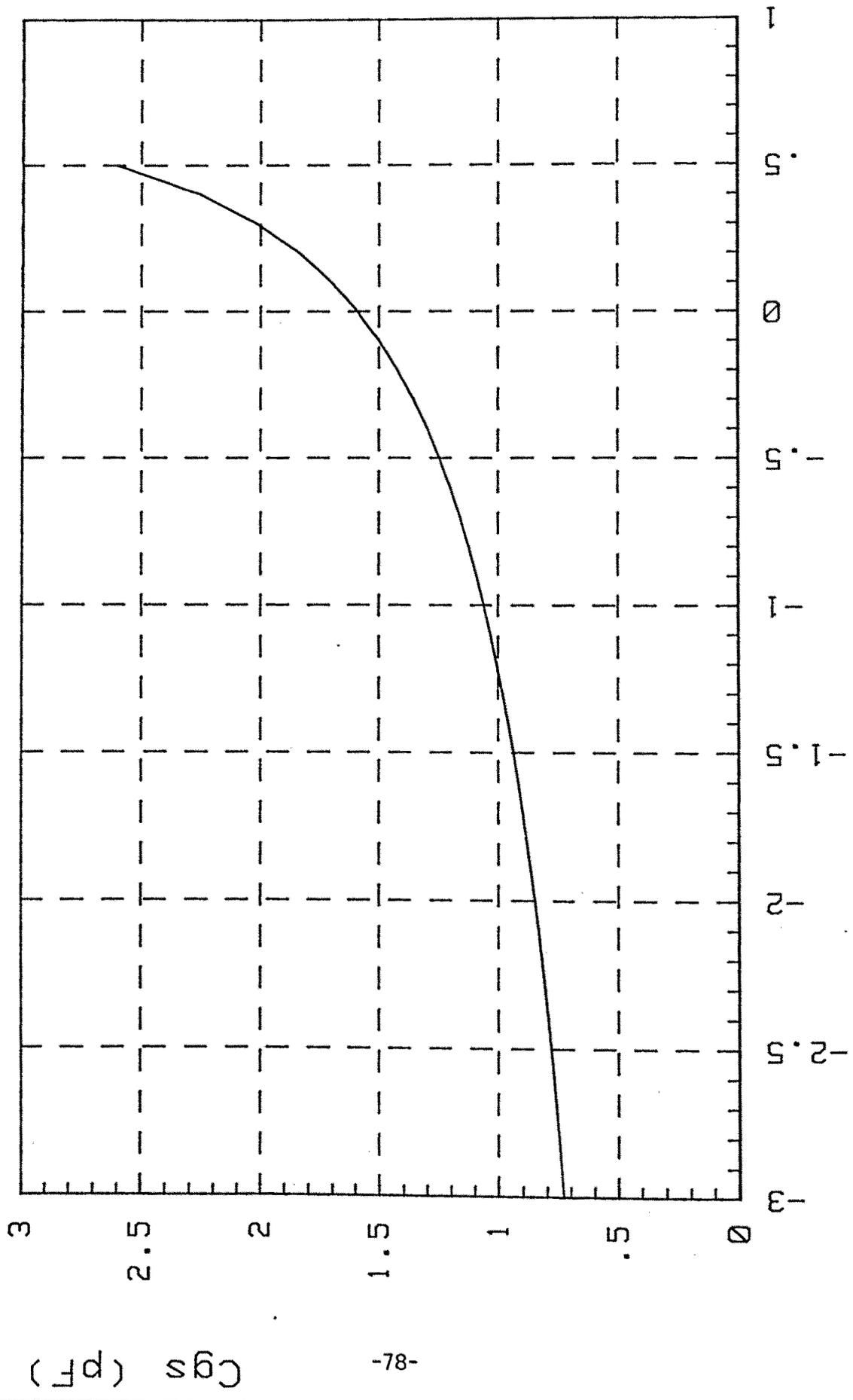


Fig.II-58 Capacidad C_{gs} en función de V_{gi}

CAPITULO III

ANALISIS NO LINEAL: BALANCE ARMONICO

III.1.- INTRODUCCION

En el capítulo II se ha puesto de manifiesto la necesidad de introducir elementos no lineales en la circuitería de microondas, esto ha hecho que en la década de los setenta, y sobre todo en los últimos años, haya sido motivo de especial atención de los investigadores el desarrollo de métodos y programas de resolución de circuitos no lineales. A pesar de todo, los métodos de análisis no lineal no tienen carácter general por lo que la elección de uno u otro, para resolver un problema específico, dependerá de una gran variedad de factores: estructura del sistema, forma de las ecuaciones diferenciales, tipo de no linealidades, resolución de problemas transitorios o estacionarios, etc.

Los métodos de análisis de sistemas no lineales se pueden clasificar en cuatro grandes grupos [43]:

a) Métodos de integración directa:

Estos métodos de resolución consisten en resolver, en el dominio temporal, un conjunto de ecuaciones integro-diferenciales que definen el sistema [44]. Este tipo de métodos temporales están gestionados por programas tales como CIRCEC, SPICE, etc. El problema que plantean estos métodos se presenta cuando interesa conocer únicamente la respuesta estacionaria de un sistema excitado por generadores de igual periodo. Como es sabido, al integrar el sistema de ecuaciones se obtiene tanto la solución del estado estacionario, como la respuesta transitoria. Esta respuesta transitoria decrece con el tiempo para los sistemas físicos y esto hace que exista un gran consumo de tiempo de cálculo.

Una forma de evitarlo es utilizar lo que se denomina métodos shooting [45]. Básicamente estos métodos tratan de encontrar un vector de condiciones iniciales $X(0)$ tal que, cuando el sistema de ecuaciones se integre sobre un periodo completo T , el vector de estado sea $X(T)=X(0)$

b) Series de Volterra:

Las series funcionales de Volterra han sido ampliamente utilizadas en el estudio de sistemas que contienen no linealidades débiles [46],

[47], [48] y están particularmente adaptadas para el cálculo de pequeñas distorsiones en los sistemas de comunicación. Se trata de una generalización del análisis convencional de series de potencias para circuitos no lineales, el cual expresa la salida de un sistema no lineal dinámico en potencias de la entrada.

Si llamamos $X(t)$ e $Y(t)$ a la entrada y salida respectivamente, la serie de Volterra aproxima $Y(t)$ por un sumatorio acotado de la forma:

$$Y(t) = \sum_{n=1}^N \left[\int_{-\infty}^{\infty} \dots \int_{-\infty}^{\infty} h_n(u_1, \dots, u_n) \cdot X(t-u_1) \dots X(t-u_n) \cdot du_1 \dots du_n \right] = \sum_{n=1}^N Y_n(t) \quad (\text{III.1})$$

donde $h_n(u_1, \dots, u_n)$ es el núcleo de Volterra de orden n , y el término del sumatorio anterior puede ser interpretado como la convolución de una respuesta impulsional equivalente con la potencia n -ésima de la entrada. En la figura III-1 se muestra la representación del sistema no lineal, esta representación será útil siempre y cuando el número de términos requeridos para representar $Y(t)$ adecuadamente no sea excesivamente grande.

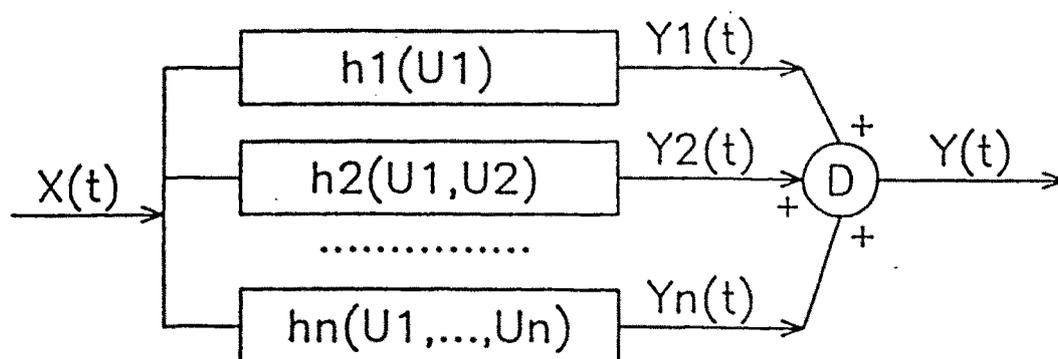


Fig. III-1 Representación de un sistema no lineal en series de Volterra

c) Función descriptiva y parámetros gran señal:

La función descriptiva es un método aproximado muy utilizado en

el análisis de circuitos no lineales. Trata de extender el concepto de respuesta en frecuencia de sistemas lineales a los sistemas no lineales [43], [48], [49]. Supongamos que introducimos al sistema una entrada sinusoidal $X(t)$, se define la función descriptiva al primer armónico como el cociente entre la componente fundamental de la salida y la entrada. Esta operación se puede expresar formalmente como:

$$Y = A^{\circ}(X) \quad (\text{III-2})$$

donde la operación es, en general, el resultado de resolver una ecuación diferencial de la forma:

$$\frac{d^n Y}{dt^n} + a_1 \frac{d^{n-1} Y}{dt^{n-1}} + a_n Y = b_1 \frac{d^{n-1} X}{dt^{n-1}} + \dots + b_n X \quad (\text{III-3})$$

siendo el operador A° :

$$A^{\circ} = \frac{b_1 \frac{d^{n-1}}{dt^{n-1}} + b_2 \frac{d^{n-2}}{dt^{n-2}} + \dots + b_n}{\frac{d^n}{dt^n} + a_1 \frac{d^{n-1}}{dt^{n-1}} + \dots + a_n} \quad (\text{III-4})$$

La precisión de este tipo de análisis depende del nivel de filtrado que tengan los armónicos superiores a la salida. Como vemos este método es una aproximación al armónico fundamental y pierde el resto de la información armónica del sistema.

Otro método utilizado en análisis y diseño de sistemas no lineales orientado específicamente a sistemas de dos puertas, es partir de la medida de parámetros de scattering gran señal [50]. Este tipo de análisis pierde igualmente información armónica.

d) Análisis Híbrido - Balance Armónico:

Cuando se trata de buscar la respuesta de un circuito no lineal únicamente en el estado estacionario, el Balance Armónico es uno de los métodos más atractivos y utilizados actualmente. Ello es debido a su

gran sencillez conceptual y generalidad; además permite utilizar los algoritmos de resolución de redes lineales ,proporcionando información armónica.

Se puede considerar como precursor del método a S. Egami [51] en 1974 aunque fueron Nakla y Vlach [52] en 1976 quienes le dieron el impulso definitivo. Posteriormente ha sido ampliamente utilizado en análisis no lineal [45], [53], [54], [55], [56], [57].

El presente capítulo va a tratar precisamente de estudiar ampliamente el método del Balance Armónico aplicado al análisis de mallas no lineales (transistores MESFET especialmente), tanto en el caso autónomo como en el no-autónomo, desarrollando para ello un completo programa de análisis con dos tipos de algoritmos de resolución: sistema de ecuaciones y método del gradiente.

III.2.- PRINCIPIOS DEL METODO: CASOS AUTONOMO Y NO-AUTONOMO

Aunque como se ha dicho en el apartado anterior, una de las ventajas del método era su sencillez conceptual, para una mejor comprensión del problema vamos a partir de un circuito al cual se le ha dividido en dos subredes: una lineal y otra no lineal (Fig.III-2) aunque, eventualmente, esta última pueda tener algún elemento lineal. Posteriormente generalizaremos el método para un conjunto de redes lineales y no lineales.

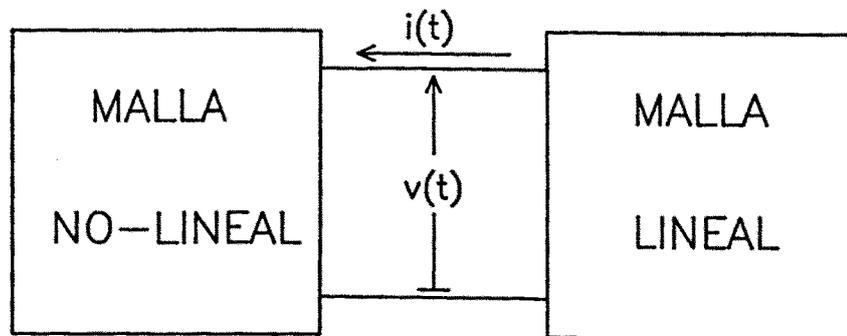


Fig.III-2 Malla no lineal simple

Supongamos en primer lugar que la malla no lineal no contiene ninguna fuente dependiente de intensidades o tensiones de la malla lineal. Aumentamos la malla no lineal con una fuente de intensidad $i_N(t)$ y la malla lineal con una fuente de tensión $v_L(t)$ como se indica en la figura III-3.

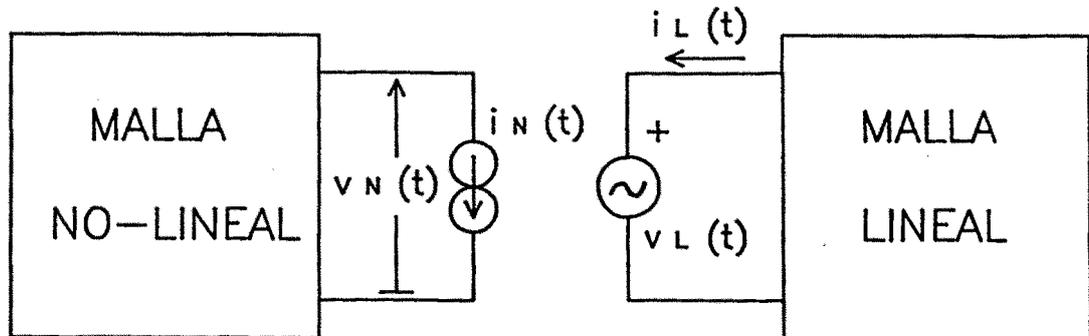


Fig.III-3 División en mallas lineal y no-lineal

Partiendo de una determinadas condiciones iniciales, podemos calcular una determinada tensión y corriente $v_{N1}(t)$ e $i_{N1}(t)$ en la malla no-lineal. A continuación se igualan las intensidades $i_{N1}(t) = i_{L1}(t)$, se calcula la tensión $v_{L1}(t)$ a través de la malla lineal y se compara con $v_{N1}(t)$. La solución estacionaria se alcanzará cuando $v_N(t) = v_L(t)$. Evidentemente el cálculo de la malla lineal se hará en el dominio frecuencial mientras que el cálculo en la malla no lineal se hará en el dominio temporal. La otra posibilidad que no se ha mencionado es trabajar en el circuito lineal con la tensión $v_L(t) = v_N(t)$ y balancear las intensidades, en este caso la solución estacionaria se alcanzará cuando $i_N(t) = i_L(t)$.

Este método conceptualmente tan sencillo se complica enormemente cuando aumenta el número de mallas lineales y no lineales debido al lógico aumento de variables a optimizar. En efecto, en el método del balance armónico cada variable de estado está representada por un desarrollo en serie de Fourier que satisface el requerimiento de periodicidad, si tenemos N variables de estado y cada una requiere $2.M+1$ coeficientes de Fourier, se tendrá $N.(2.M+1)$ variables que deben de ser ajustadas mediante un proceso de optimización. Esto haría impracticable el método si no se toma un criterio que permita reducir

el número de variables a optimizar en el sistema. En este sentido han ido encaminados los esfuerzos de los autores que pretenden utilizar el método de balance armónico en el proceso de análisis de redes no lineales [45], [52], [55].

Aunque es difícil establecer reglas de carácter general con objeto de conseguir una reducción de las variables a optimizar, Nakhla et al. [52] proponen la utilización del método siguiendo los siguientes pasos:

1) La red no lineal deberá descomponerse en el mínimo número de subredes lineales y no lineales.

2) Los terminales de las subredes lineales se excitarán con fuentes periódicas en forma de desarrollos en serie de Fourier.

3) Resolviendo las subredes lineales en el dominio frecuencial y utilizando una rutina de optimización adecuada, se ajustan los coeficientes de la serie de Fourier de tal manera que se satisfagan las relaciones de interacción entre subredes.

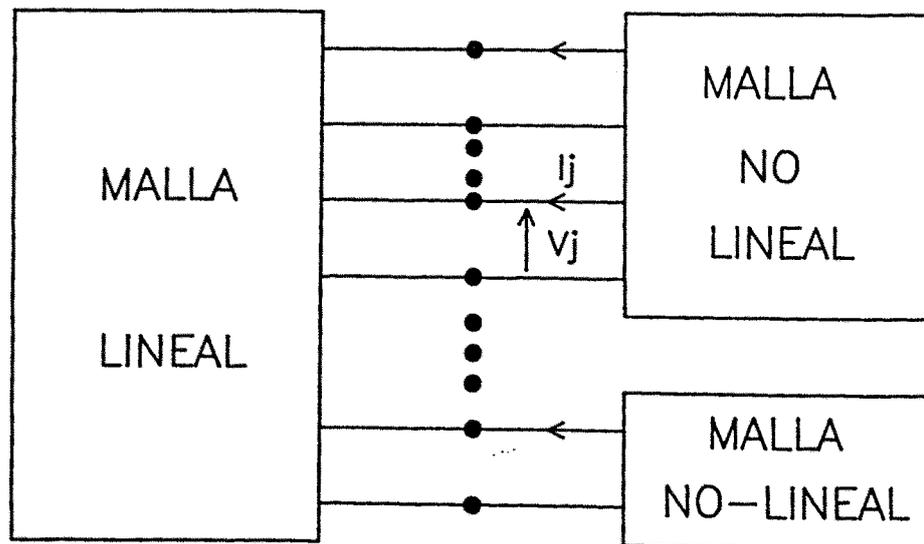


Fig.III-4 Circuito no-lineal general

Por otra parte Filicori et al. [45], [57] sostienen que las submallas no lineales deben de ser lo suficientemente simples para facilitar la formulación de sus ecuaciones, y Camacho [55] establece que hay que considerar todas las tensiones y corrientes que controlan

los elementos no lineales, como variables desconocidas.

Todas estas aseveraciones van encaminadas de uno u otro modo a reducir el número de variables y por tanto el número de ecuaciones que hay que controlar en el proceso de optimización. En el presente trabajo se ha optado por un criterio que consideramos muy práctico en la mayoría de los casos de análisis no lineal. En esencia esta representado en la figura III-4 y se puede describir de la siguiente forma:

Cada malla no lineal representará los elementos intrínsecos de un dispositivo activo de una o dos puertas incorporando aquellos elementos lineales que faciliten la obtención de las ecuaciones analíticas que describen el dispositivo en función de sus variables independientes.

Visto esto, se puede generalizar el método de la siguiente forma: Supongamos una red no lineal dividida en redes lineales y no lineales del tipo de la representada en la fig.III-4. Se supone que la red ya ha alcanzado el estado estacionario y tiene una respuesta periódica de pulsación ω . Supongamos por otra parte que existen M puertas de conexión.

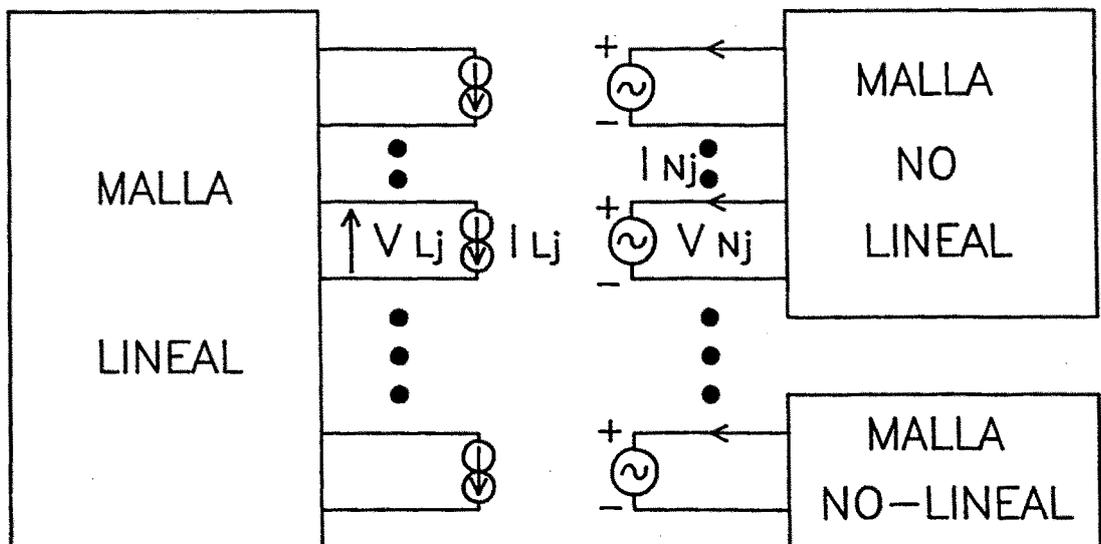


Fig.III-5 División del circuito general en subredes

Se separan las mallas lineales y no lineales y se añaden fuentes de intensidad en cada puerta lineal y fuentes de tensión en cada puerta no lineal (Fig.III-5). El caso contrario conlleva un desarrollo totalmente análogo. Para la conexión j se tendrá:

$$\begin{aligned}
 i_{Nj}(t) &= A_{0j} + \sum_{k=1}^N [A_{kj} \cdot \cos(k\omega t) + B_{kj} \cdot \sin(k\omega t)] = \\
 &= A_{0j} + \operatorname{Re} \sum_{k=1}^N (A_{kj} - jB_{kj}) \cdot \exp(jk\omega t) = \operatorname{Re} \left[\sum_{k=0}^N I_{Nkj} \cdot \exp(jk\omega t) \right] \quad (\text{III-5})
 \end{aligned}$$

analogamente

$$v_{Nj}(t) = \operatorname{Re} \left[\sum_{k=0}^N V_{Nkj} \cdot \exp(jk\omega t) \right] \quad (\text{III-6})$$

donde

j : representa el número de puerta variando desde 1, ..., M

K : el número de armónico suponiendo que tomamos N armónicos más el término de continua

N : es el subíndice que indica que la malla es no-lineal

Por tanto, si partimos de unos determinados valores iniciales para las variables independientes en las mallas no lineales, conocidas las ecuaciones temporales en cada malla, se pueden conocer los desarrollos en serie de Fourier en cada puerta j de conexión. Hay que tener en cuenta, que en cada puerta j únicamente es necesario conocer la intensidad de uno de los terminales de conexión puesto que la intensidad que circula por el otro terminal, o es igual en módulo (caso de una red no lineal de una puerta), o es una combinación lineal del resto de las intensidades de la malla no lineal.

En este momento podemos igualar las tensiones de cada puerta j, o bien las intensidades de la rama independiente de dicha puerta. Vamos a suponer que igualamos intensidades, podemos poner:

$$i_{Nj}(t) = \operatorname{Re} \left[\sum_{k=0}^N I N_k j \cdot \exp(jk\omega t) \right] = \operatorname{Re} \left[\sum_{k=0}^N I L_k j \exp(jk\omega t) \right] =$$

$$= i_{Lj}(t) \quad (\text{III-7})$$

Por otro lado, la malla no lineal satisface la relación matricial para cada armónico:

$$[A_k] \cdot [V_{Lk}] + [B_k] \cdot [I_{Lk}] = [C_k] \quad (\text{III-8})$$

donde $[V_{Lk}]$ e $[I_{Lk}]$ son los vectores columna del armónico K -ésimo de las tensiones y corrientes, $[A_k]$ y $[B_k]$ son las matrices que describen el circuito y $[C_k]$ es el vector columna que tiene en cuenta las fuentes independientes.

A partir de la expresión (III-8) podemos calcular las componentes armónicas de las tensiones en cada puerta de conexión de la malla lineal y se puede definir la función error de la forma [52]:

$$[\epsilon(t)] = [v_L(t) - v_N(t)] \quad (\text{III-9})$$

siendo su valor cuadrático medio en un periodo

$$P = 1/T \cdot \int_0^T [\epsilon(t)]^T \cdot [\epsilon(t)] \cdot dt \quad (\text{III-10})$$

puesto que $[\epsilon(t)]$ es una matriz columna, se puede poner:

$$P = 1/T \cdot \int_0^T [v_{L1}(t) - v_{N1}(t)]^2 \cdot dt + \dots +$$

$$+ 1/T \cdot \int_0^T [v_{LM}(t) - v_{NM}(t)]^2 \cdot dt \quad (\text{III-11})$$

teniendo en cuenta que son integrales a lo largo de un periodo de funciones periódicas, aplicando Fourier podemos escribir:

$$P = \sum_{k=0}^N |V_{Lk1} - V_{Nk1}|^2 + \dots + \sum_{k=0}^N |V_{LkM} - V_{NkM}|^2 \quad (\text{III-12})$$

Ciertamente, la función P tendrá un mínimo nulo cuando en cada puerta se cumpla:

$$\sum_{j=1}^M [v_{Lj}(t) - v_{Nj}(t)] = 0 \quad 0 \leq t \leq T$$

Hasta ahora se ha dado por supuesto el conocimiento del periodo T (caso no autónomo), pero hay que tener en cuenta que en el caso autónomo el periodo es desconocido y por tanto P deberá ser una función explícita de T es decir:

$$P = 1/T \cdot \int_0^T \epsilon^T(t,T) \cdot \epsilon(t,T) \cdot dt \quad (\text{III-13})$$

Una vez definida la función error queda por resolver el problema de obtención de su gradiente en el caso en que se elijan rutinas de optimización con algoritmos que necesiten dicho gradiente.

III-3.- PROBLEMA LINEAL

III-3.1 - CIRCUITO EMBEDING

El circuito lineal objeto de estudio es el representado en la figura III-6.

Los puntos G, D y S son los terminales de conexión con el transistor. Los elementos

$$[T_g] = \begin{bmatrix} T_{g11} & T_{g12} \\ T_{g21} & T_{g22} \end{bmatrix} ; [T_d] = \begin{bmatrix} T_{d11} & T_{d12} \\ T_{d21} & T_{d22} \end{bmatrix} ; [T_s] = \begin{bmatrix} T_{s11} & T_{s12} \\ T_{s21} & T_{s22} \end{bmatrix}$$

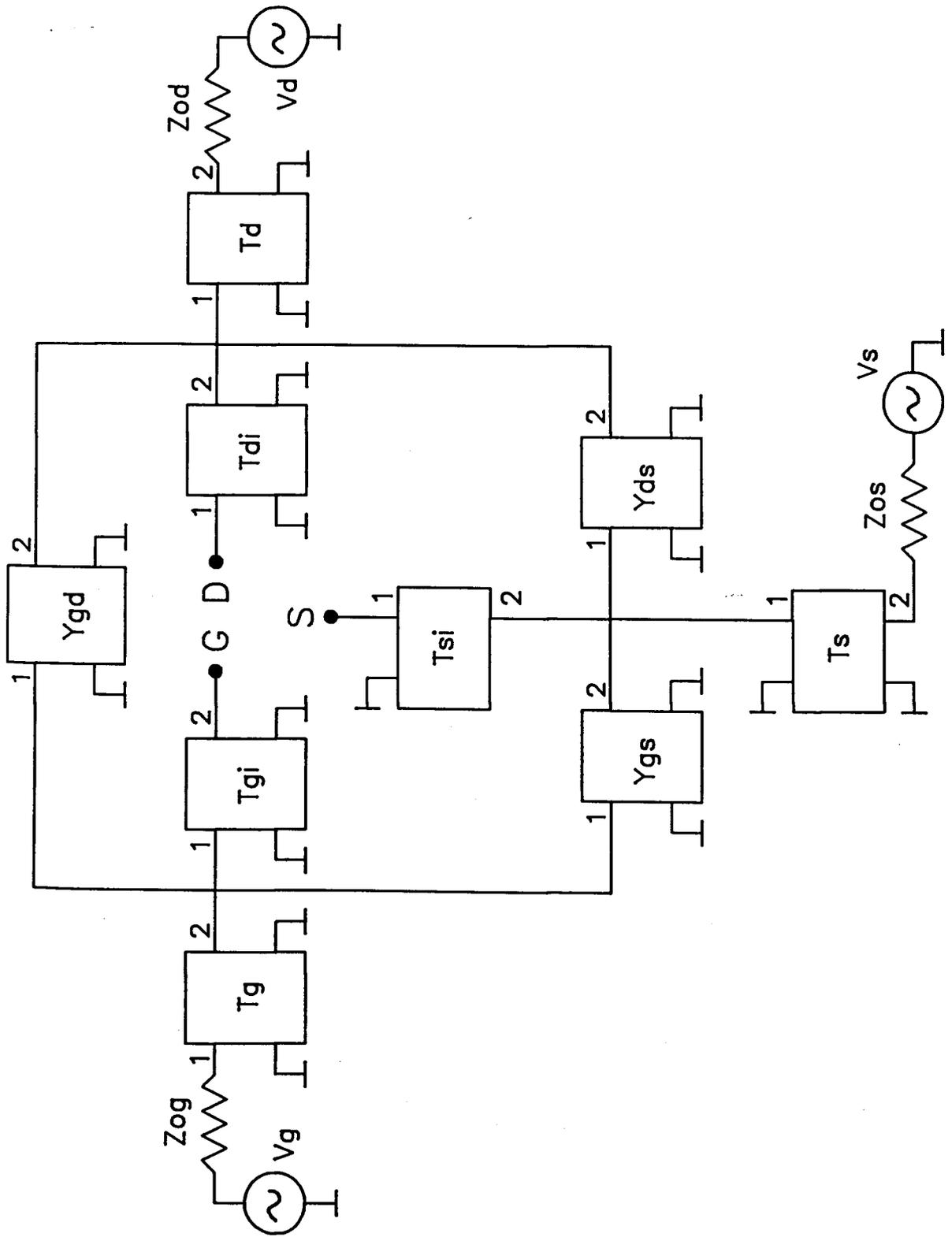


Fig. III-6 Circuito lineal (embedding)

$$[T_{gi}] = \begin{bmatrix} T_{gi11} & T_{gi12} \\ T_{gi21} & T_{gi22} \end{bmatrix}; [T_{di}] = \begin{bmatrix} T_{di11} & T_{di12} \\ T_{di21} & T_{di22} \end{bmatrix}; [T_{si}] = \begin{bmatrix} T_{si11} & T_{si12} \\ T_{si21} & T_{si22} \end{bmatrix}$$

son los cuadripolos representados por sus parámetros de transmisión mientras que

$$[Y_{gd}] = \begin{bmatrix} Y_{gd11} & Y_{gd12} \\ Y_{gd21} & Y_{gd22} \end{bmatrix}; [Y_{gs}] = \begin{bmatrix} Y_{gs11} & Y_{gs12} \\ Y_{gs21} & Y_{gs22} \end{bmatrix}; [Y_{ds}] = \begin{bmatrix} Y_{ds11} & Y_{ds12} \\ Y_{ds21} & Y_{ds22} \end{bmatrix}$$

son cuadripolos representados por sus parámetros de admitancia.

Asimismo se han implementado tres generadores, uno por cada terminal del transistor con sus respectivas impedancias.

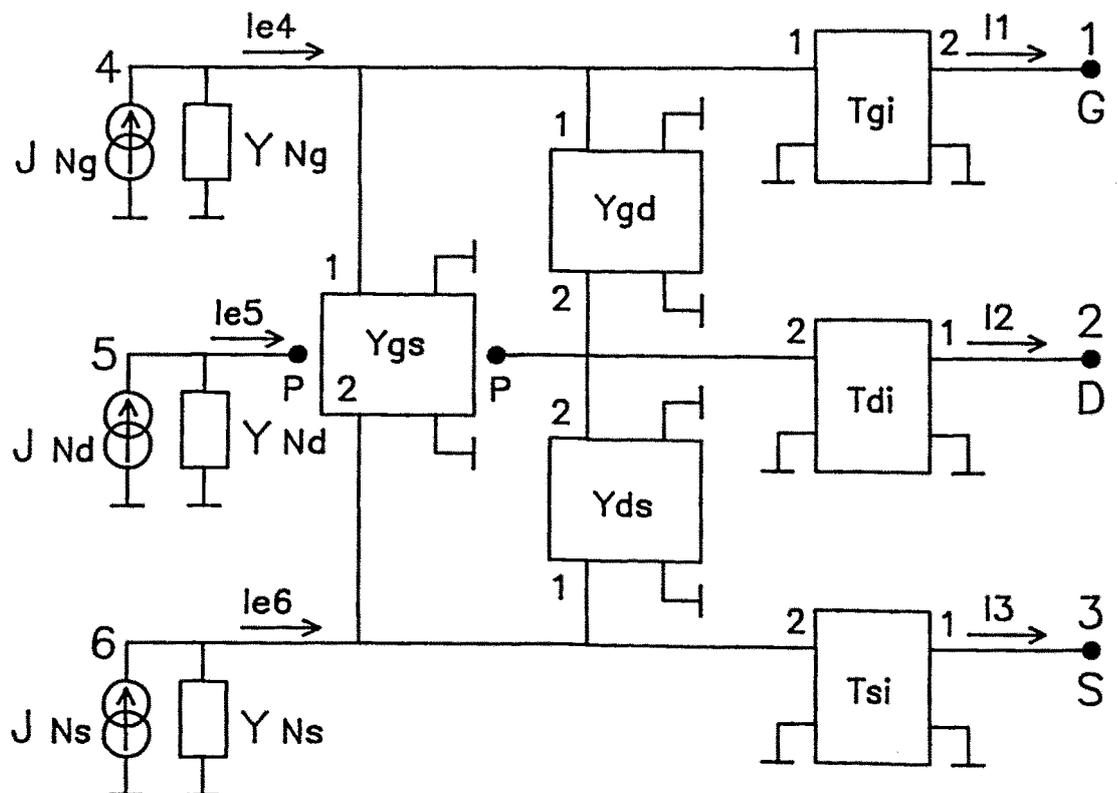


Fig.III-7 Circuito lineal embedding

$$\begin{bmatrix} Ie4 \\ Ie5 \\ Ie6 \end{bmatrix} = [Te21] \cdot \begin{bmatrix} V1 \\ V2 \\ V3 \end{bmatrix} + [Te22] \begin{bmatrix} I1 \\ I2 \\ I3 \end{bmatrix} \quad (III-18b)$$

siendo:

$$[Te] = \begin{bmatrix} [Te11] & [Te12] \\ [Te21] & [Te22] \end{bmatrix} \quad (III-19)$$

En el cálculo de los elementos de las matrices vamos a encontrarnos con dos situaciones: la primera $[I1, I2, I3] = 0$ y la segunda en que $[V1, V2, V3] = 0$. Vamos a ir viendo que es lo que ocurre en cada uno de estos casos, partiendo siempre de la figura III-7:

a) Caso en que $I1 = 0$:

$$V1gi = Tgi11.V2gi + Tgi12.I2gi \quad (III-20)$$

$$I1gi = Tgi21.V2gi + Tgi22.I2gi$$

pero teniendo en cuenta que $I2gi=I1$, que $V2gi=V1$ y que $I1=I2gi=0$ tenemos:

$$Ve4 = V1gi = Tgi11.V1 \quad (III-21)$$

$$I1gi = Tgi21.V1$$

b) Caso en que $I2 = 0$:

$$V1di = Tdi11.V2di + Tdi12.I2di \quad (III-22)$$

$$I1di = Tdi21.V2di + Tdi22.I2di$$

pero $V1di=V2$ e $I1di=-I2=0$ luego de la expresión (III-22) se obtiene:

$$V_2 = V_{2di} \cdot \frac{\Delta T_{di}}{T_{di22}} \Rightarrow V_{e5} = V_{2di} = \frac{T_{di22}}{\Delta T_{di}} \cdot V_2$$

(III-23)

$$V_2 = -I_{2di} \cdot \frac{\Delta T_{di}}{T_{di21}} \Rightarrow I_{2di} = -\frac{T_{di21}}{\Delta T_{di}} \cdot V_2$$

Siendo ΔT_{di} el determinante de la matriz de la red T_{di} .

c) Caso en que $I_3 = 0$:

Este caso es totalmente análogo al anterior y por tanto se puede escribir:

$$V_{e6} = V_{2si} = \frac{T_{si22}}{\Delta T_{si}} \cdot V_3$$

(III-24)

$$I_{2si} = -\frac{T_{si21}}{\Delta T_{si}} \cdot V_3$$

siendo ΔT_{si} el determinante de la red T_{si}

d) Caso en que $V_1 = 0$:

$$V_{1gi} = T_{gi11} \cdot V_{2gi} + T_{gi12} \cdot I_{2gi}$$

(III-25)

$$I_{1gi} = T_{gi12} \cdot V_{2gi} + T_{gi22} \cdot I_{2gi}$$

pero teniendo en cuenta que $I_{2gi} = I_1$ y $V_{2gi} = V_1 = 0$ se tiene:

$$V_{e4} = V_{1gi} = T_{gi12} \cdot I_1$$

$$I_{1gi} = T_{gi22} \cdot I_1$$

(III-26)

e) Caso en que V2 = 0:

$$0 = T_{di11} \cdot V_{2di} + T_{di12} \cdot I_{2di}$$

$$I_2 = -T_{di21} \cdot V_{2di} - T_{di22} \cdot I_{2di}$$

(III-27)

de (III-27) se puede deducir:

$$I_2 = \frac{\Delta T_{di}}{T_{di12}} \cdot V_{2di} \Rightarrow V_{e5} = V_{2di} = \frac{T_{di12}}{\Delta T_{di}} \cdot I_2$$

(III-28)

$$I_2 = -\frac{\Delta T_{di}}{T_{di11}} \cdot I_{2di} \Rightarrow I_{2di} = -\frac{T_{di11}}{\Delta T_{di}} \cdot I_2$$

f) Caso en que V3 = 0:

Se puede escribir análogamente:

$$V_{e6} = V_{2si} = \frac{T_{si12}}{\Delta T_{si}} \cdot I_3$$

(III-29)

$$I_{2si} = -\frac{T_{si11}}{\Delta T_{si}} \cdot I_3$$

g) Relaciones de constitución:

Vamos a construir ahora las relaciones de constitución de las matrices admitancia de los cuadripolos [Ygs], [Ygd], [Yds]. Volviendo al circuito de la figura III-7 tendremos:

$$I_{1gs} = Y_{gs11} \cdot V_{1gs} + Y_{gs12} \cdot V_{2gs}$$

$$I_{2gs} = Y_{gs21} \cdot V_{1gs} + Y_{gs22} \cdot V_{2gs}$$

(III-30)

$$\begin{aligned} I1gd &= Ygd11 \cdot V1gd + Ygd12 \cdot V2gd \\ I2gd &= Ygd21 \cdot V1gd + Ygd22 \cdot V2gd \end{aligned} \quad (\text{III-31})$$

$$\begin{aligned} I1ds &= Yds11 \cdot V1ds + Yds12 \cdot V2ds \\ I2ds &= Yds21 \cdot V1ds + Yds22 \cdot V2ds \end{aligned} \quad (\text{III-32})$$

Las expresiones (III-30), (III-31) y (III-32) se pueden poner en función de las tensiones $Ve4$, $Ve5$, $Ve6$ de la forma:

$$\begin{aligned} I1gs &= Ygs11 \cdot Ve4 + Ygs12 \cdot Ve6 \\ I2gs &= Ygs21 \cdot Ve4 + Ygs22 \cdot Ve6 \end{aligned} \quad (\text{III-33})$$

$$\begin{aligned} I1gd &= Ygd11 \cdot Ve4 + Ygd12 \cdot Ve5 \\ I2gd &= Ygd21 \cdot Ve4 + Ygd22 \cdot Ve5 \end{aligned} \quad (\text{III-34})$$

$$\begin{aligned} I1ds &= Yds11 \cdot Ve6 + Yds12 \cdot Ve5 \\ I2ds &= Yds21 \cdot Ve6 + Yds22 \cdot Ve5 \end{aligned} \quad (\text{III-35})$$

En este momento tenemos todas las relaciones necesarias para calcular las matrices de la expresión (III-19).

1) Calculo de la matriz [Te11]:

De la expresión (III-18) se puede deducir que:

$$\begin{bmatrix} Ve4 \\ Ve5 \\ Ve6 \end{bmatrix} = [Te11] \cdot \begin{bmatrix} V1 \\ V2 \\ V3 \end{bmatrix} \quad \text{cuando } [I1, I2, I3] = 0 \quad (\text{III.36})$$

teniendo en cuenta (III-21) se puede deducir:

$$(Te11)11 = Tg111$$

análogamente de (III-23) se tiene:

$$(Te11)_{22} = \frac{T_{di22}}{\Delta T_{di}}$$

y de (III-24)

$$(Te11)_{33} = \frac{T_{si22}}{\Delta T_{si}}$$

Si se observa detenidamente las expresiones (III-21), (III-23) y (III-24) se puede fácilmente deducir que el resto de los elementos de la matriz son nulos y por tanto quedará:

$$[Te11] = \begin{bmatrix} T_{gi11} & 0 & 0 \\ 0 & \frac{T_{di22}}{\Delta T_{di}} & 0 \\ 0 & 0 & \frac{T_{si22}}{\Delta T_{si}} \end{bmatrix} \quad (III-37)$$

2) Cálculo de la matriz [Te12]:

Observando de nuevo la expresión (III-18) tenemos en este caso:

$$\begin{bmatrix} Ve4 \\ Ve5 \\ Ve6 \end{bmatrix} = [Te12] \cdot \begin{bmatrix} I1 \\ I2 \\ I3 \end{bmatrix} \quad \text{cuando } [V1, V2, V3] = 0 \quad (III-38)$$

Según las expresiones (III-26), (III-28) y (III-29) tenemos:

$$(Te12)_{11} = T_{gi12}$$

$$(Te12)_{22} = \frac{T_{di12}}{\Delta T_{di}}$$

$$(Te12)_{33} = \frac{T_{si12}}{\Delta T_{si}}$$

análogamente al caso anterior, el resto de los elementos son cero y por tanto:

$$[Te12] = \begin{bmatrix} Tgi12 & 0 & 0 \\ 0 & \frac{Tdi12}{\Delta Tdi} & 0 \\ 0 & 0 & \frac{Tsi12}{\Delta Tsi} \end{bmatrix} \quad (III-39)$$

3) Cálculo de la matriz [Te21]:

La relación matricial obtenida también de (III-8) en este caso será:

$$\begin{bmatrix} Ie4 \\ Ie5 \\ Ie6 \end{bmatrix} = [Te21] \cdot \begin{bmatrix} V1 \\ V2 \\ V3 \end{bmatrix} \quad \text{cuando } [I1, I2, I3] = 0 \quad (III-40)$$

desarrollando la expresión (III-40) y teniendo en cuenta la figura III-7 tenemos:

$$\begin{aligned} Ie4 &= Yng.Ve4 + I1gs + I1gd + I1gi \\ Ie5 &= Ynd.Ve5 + I2gd + I2ds - I2di \\ Ie6 &= Yns.Ve6 + I2gs + I1ds - I2si \end{aligned} \quad (III-41)$$

teniendo en cuenta (III-33,35) y sustituyendo en (III-41) podemos poner:

$$\begin{aligned} Ie4 &= (Yng+Ygs11+Ygd11).Ve4 + Ygd12.Ve5 + Ygs12.Ve6 + I1gi \\ Ie5 &= Ygd21.Ve4 + (Ynd+Yds22+Ygd22).Ve5 + Yds21.Ve6 - I2di \\ Ie6 &= Ygs21.Ve4 + Yds12.Ve5 + (Yns+Yds11+Ygs22).Ve6 - I2si \end{aligned} \quad (III-42)$$

por tanto, teniendo en cuenta (III-36) y (III-21,23,24) se consigue la relación matricial:

$$\begin{bmatrix} I_{e4} \\ I_{e5} \\ I_{e6} \end{bmatrix} = \left\{ \begin{bmatrix} Y_{ng}+Y_{gs11}+Y_{gd11} & Y_{gd12} & Y_{gs12} \\ Y_{gd21} & Y_{nd}+Y_{ds22}+Y_{gd22} & Y_{ds21} \\ Y_{gs21} & Y_{ds1} & Y_{ns}+Y_{ds11}+Y_{gs22} \end{bmatrix} \cdot [Te11] + \right. \\
 \left. + \begin{bmatrix} T_{gi21} & 0 & 0 \\ 0 & \frac{T_{di21}}{\Delta T_{di}} & 0 \\ 0 & 0 & \frac{T_{si21}}{\Delta T_{si}} \end{bmatrix} \right\} \cdot \begin{bmatrix} V1 \\ V2 \\ V2 \end{bmatrix} \quad (III-43)$$

que se puede poner:

$$[Te21] = \begin{bmatrix} Y_{ng}+Y_{gs11}+Y_{gd11} & Y_{gd12} & Y_{gs12} \\ Y_{gd21} & Y_{nd}+Y_{ds22}+Y_{gd22} & Y_{ds21} \\ Y_{gs21} & Y_{ds12} & Y_{ns}+Y_{ds11}+Y_{gs22} \end{bmatrix} \cdot [Te11] \\
 + \begin{bmatrix} T_{gi21} & 0 & 0 \\ 0 & \frac{T_{di21}}{\Delta T_{di}} & 0 \\ 0 & 0 & \frac{T_{si21}}{\Delta T_{si}} \end{bmatrix} \quad (III-44)$$

4) Cálculo de la matriz [T22]:

$$\begin{bmatrix} I_{e4} \\ I_{e5} \\ I_{e6} \end{bmatrix} = [Te22] \cdot \begin{bmatrix} I1 \\ I2 \\ I3 \end{bmatrix} \quad \text{cuando } [V1, V2, V3] = 0 \quad (III-45)$$

Partiendo del sistema de ecuaciones (III-42) y teniendo en cuenta las expresiones (III-38), (III-26,28,29) se puede poner:

$$[Te22] = \begin{bmatrix} Y_{ng}+Y_{gs11}+Y_{gd11} & Y_{gd12} & Y_{gs12} \\ Y_{gd21} & Y_{nd}+Y_{ds22}+Y_{gd22} & Y_{ds21} \\ Y_{gs21} & Y_{ds12} & Y_{ns}+Y_{ds11}+Y_{gs22} \end{bmatrix} \cdot [Te12] +$$

$$+ \begin{bmatrix} T_{gi22} & 0 & 0 \\ 0 & \frac{T_{di11}}{\Delta T_{di}} & 0 \\ 0 & 0 & \frac{T_{si11}}{\Delta T_{si}} \end{bmatrix} \quad (III-46)$$

Con las expresiones (III-37), (III-39), (III-44) y (III-46) tenemos perfectamente definida la matriz de transmisión del circuito de embedding de la ecuación (III-19) en función de los parámetros T e Y de las redes de dos puertas que formarán parte del conjunto de datos de entrada.

III-3.2 - CIRCUITO DE EMPAQUETADO:

Vamos ahora a calcular la matriz de transmisión del circuito de empaquetado de un transistor MESFET. Consideramos como elementos de dicho circuito aquellos que se han definido como extrínsecos en la figura II-21. El circuito de tres terminales que representa a dichos elementos viene dado en la figura III-8.

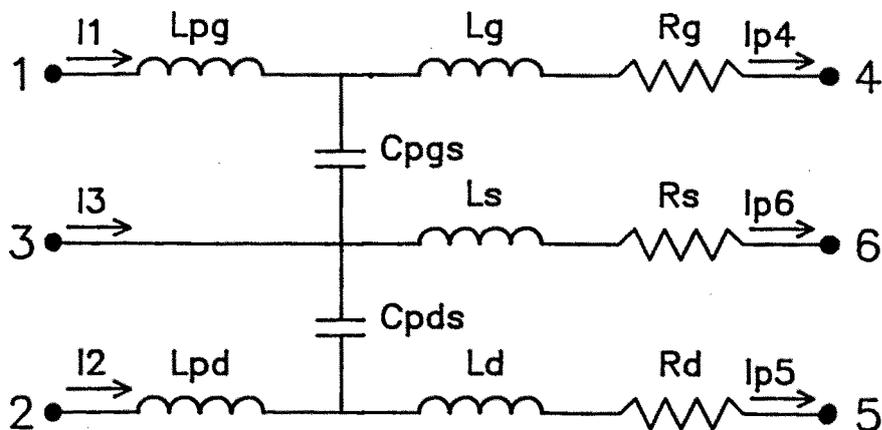


Fig. III-8 Circuito empaquetado

La relación matricial total vendrá dada:

$$\begin{bmatrix} V1 \\ V2 \\ V3 \\ I1 \\ I2 \\ I3 \end{bmatrix} = \begin{bmatrix} Tp11 & Tp12 \\ Tp21 & Tp22 \end{bmatrix} \cdot \begin{bmatrix} Vp4 \\ Vp5 \\ Vp6 \\ Ip4 \\ Ip5 \\ Ip6 \end{bmatrix} \quad (III-47)$$

Vamos a calcular las matrices [Tpij] componentes de la matriz [Tp] total.

1) Haremos [Ip4, Ip5, Ip6]=0 lo cual implica que los terminales 4,5,6 están abiertos. Podemos poner:

$$\begin{aligned} V1 &= Zpg.Ypgs.Vp4 - Zpg.Ypgs.Vp6 + Vp4 \\ V2 &= Zpd.Ypds.Vp5 - Zpd.Ypds.Vp6 + Vp5 \\ V3 &= Vp6 \end{aligned} \quad (III-48)$$

lo cual implica:

$$[Tp11] = \begin{bmatrix} 1+Zpg.Ypgs & 0 & -Zpg.Ypgs \\ 0 & 1+Zpd.Ypds & -Zpd.Ypds \\ 0 & 0 & 1 \end{bmatrix} \quad (III-49)$$

Análogamente de la figura III-8 se obtiene:

$$\begin{aligned} I1 &= (Vp4-Vp6).Ypgs \\ I2 &= (Vp5-Vp6).Ypds \\ I3 &= -Vp4.Ypgs - Vp5.Ypds + Vp6.(Ypgs+Ypds) \end{aligned} \quad (III-50)$$

y por lo tanto:

$$[Tp21] = \begin{bmatrix} Ypgs & 0 & -Ypgs \\ 0 & Ypds & -Ypds \\ -Ypgs & -Ypds & Ypgs+Ypds \end{bmatrix} \quad (III-51)$$

2) Hacemos ahora $Vp4 = Vp5 = Vp6 = 0$ y de la figura III-8 obtenemos:

$$\begin{aligned}
I1 &= Ip4 + Ypgs.Zg.Ip4 - Ypgs.Zs.Ip6 \\
I2 &= Ip5 + Ypds.Zd.Ip5 - Ypds.Zs.Ip6 \\
I3 &= Ip6 - Ypgs.Zg.Ip4 + Ypgs.Zs.Ip6 - Ypds.Zd.Ip5 + Ypds.Zs.Ip6
\end{aligned}
\tag{III-52}$$

de donde se deduce:

$$[Tp22] = \begin{bmatrix} 1+Ypgs.Zg & 0 & -Ypgs.Zs \\ 0 & 1+Ypds.Zd & -Ypds.Zs \\ -Ypgs.Zg & -Ypds.Zd & 1+(Ypgs+Ypds).Zs \end{bmatrix} \tag{III-53}$$

por otra parte:

$$\begin{aligned}
V1 &= Zpg.Ip4 + Zpg.Ypgs.Zg.Ip4 - Zpg.Ypgs.Zs.Ip6 + Zg.Ip4 \\
V2 &= Zpd.Ip5 + Zpd.Ypds.Zd.Ip5 - Zpd.Ypds.Zs.Ip6 + Zd.Ip5 \\
V3 &= Zs.Ip6
\end{aligned}
\tag{III-54}$$

y por lo tanto

$$[Tp12] = \begin{bmatrix} Zg+Zpg+Zg.Zpg.Ypgs & 0 & -Zpg.Ypgs.Zs \\ 0 & Zd+Zpd+Zd.Zpd.Ypds & -Zpd.Ypds.Zs \\ 0 & 0 & Zs \end{bmatrix} \tag{III-55}$$

Con lo cual la matriz de transmisión del empaquetado está totalmente definida.

III-3.3 - CIRCUITO LINEAL TOTAL:

Hasta el momento se han calculado las matrices de transmisión de los circuitos embedding y empaquetado de las expresiones (III-19) y (III-47), es decir, se han resuelto los circuitos de la figura III-9. Vamos ahora a calcular la matriz total del circuito lineal.

En efecto, si tenemos en cuenta las expresiones (III-17) y (III-47) y observando la figura III-9 podemos poner:

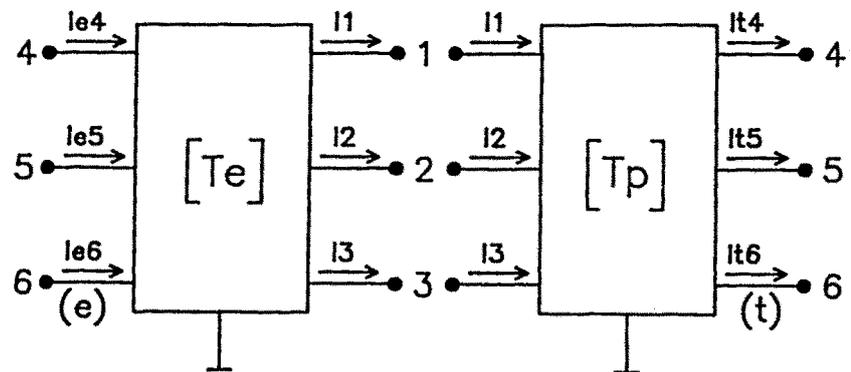


Fig.III-9 Circuito lineal total

$$\begin{bmatrix} V_{e4} \\ V_{e5} \\ V_{e6} \\ I_{e4} \\ I_{e5} \\ I_{e6} \end{bmatrix} = [T_e] \cdot [T_p] \cdot \begin{bmatrix} V_{t4} \\ V_{t5} \\ V_{t6} \\ I_{t4} \\ I_{t5} \\ I_{t6} \end{bmatrix} = \begin{bmatrix} [T_{11}] & [T_{12}] \\ [T_{21}] & [T_{22}] \end{bmatrix} \cdot \begin{bmatrix} V_{t4} \\ V_{t5} \\ V_{t6} \\ I_{t4} \\ I_{t5} \\ I_{t6} \end{bmatrix} \quad (\text{III-56})$$

donde hemos hecho

$$\begin{bmatrix} V_{p4} \\ V_{p5} \\ V_{p6} \\ I_{p4} \\ I_{p5} \\ I_{p6} \end{bmatrix} = \begin{bmatrix} V_{t4} \\ V_{t5} \\ V_{t6} \\ I_{t4} \\ I_{t5} \\ I_{t6} \end{bmatrix} \quad (\text{III-57})$$

La ecuacion (III-56) se puede escribir:

$$\begin{aligned} [V_e] &= [T_{11}] \cdot [V_t] + [T_{12}] \cdot [I_t] \\ [I_e] &= [T_{21}] \cdot [V_t] + [T_{22}] \cdot [I_t] \end{aligned} \quad (\text{III-58})$$

donde:

$$\begin{aligned}
[T_{11}] &= [T_{e11}].[T_{p11}] + [T_{e12}].[T_{p21}] \\
[T_{12}] &= [T_{e11}].[T_{p12}] + [T_{e12}].[T_{p22}] \\
[T_{21}] &= [T_{e21}].[T_{p11}] + [T_{e22}].[T_{p21}] \\
[T_{22}] &= [T_{e21}].[T_{p12}] + [T_{e22}].[T_{p22}]
\end{aligned}
\tag{III-59}$$

y las ecuaciones (III-58) y (III-59) obedecen al circuito de la figura III-10.

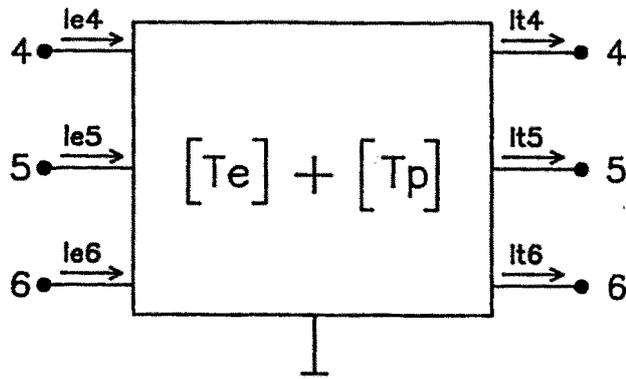


Fig.III-10 Circuito lineal total

Ahora bien, teniendo en cuenta las expresiones (III-58), se puede obtener una relación de las tensiones función explícita de las corrientes. Es decir:

$$[I_e] = [T_{21}].[V_t] + [T_{22}].[I_t]$$

despejando la matriz de tensiones:

$$[V_t] = - [T_{21}]^{-1}].[T_{22}].[I_t] + [T_{21}]^{-1}].[I_e]$$

y puesto en formulación matricial [A1], [B1] se obtiene:

$$[V_t] = [A1].[I_t] + [B1].[I_e] \tag{III-60}$$

donde:

$$[A1] = - [T21]^{-1} \cdot [T22]$$

(III-61)

$$[B1] = [T21]^{-1}$$

La ecuación (III-60) es justamente la que se utilizará para efectuar el balance armónico con la malla no lineal que veremos a continuación.

III-4.- DISPOSITIVO NO LINEAL

Teniendo en cuenta que el modelo de MESFET que vamos a implementar es el representado en la figura II-21, el bloque no lineal será dicho circuito sin los elementos que han sido considerados como extrínsecos. Si observamos la figura III-11, el problema reside en calcular las corrientes y tensiones del MESFET intrínseco de forma que se pueda conectar a la red lineal.

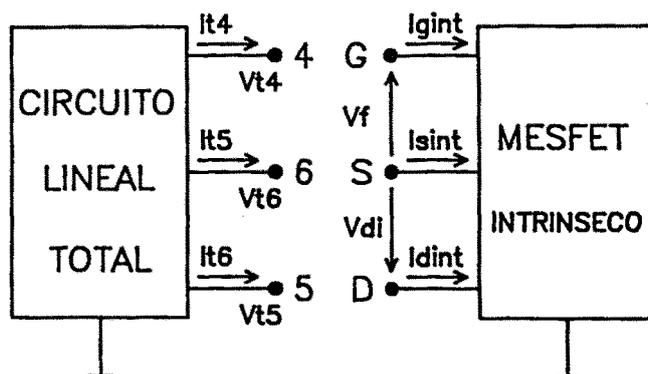


Fig. III-11 Circuito no-lineal total

Para facilitar este cálculo, sobre todo cuando se trata de programar las ecuaciones del dispositivo MESFET, vamos a representar su diagrama de flujos (Fig. III-12) como función explícita de las variables independientes V_{gi} y V_{di} .

En el capítulo anterior vimos las ecuaciones que relacionan todos los elementos intrínsecos de un MESFET, por lo tanto siempre se podrán

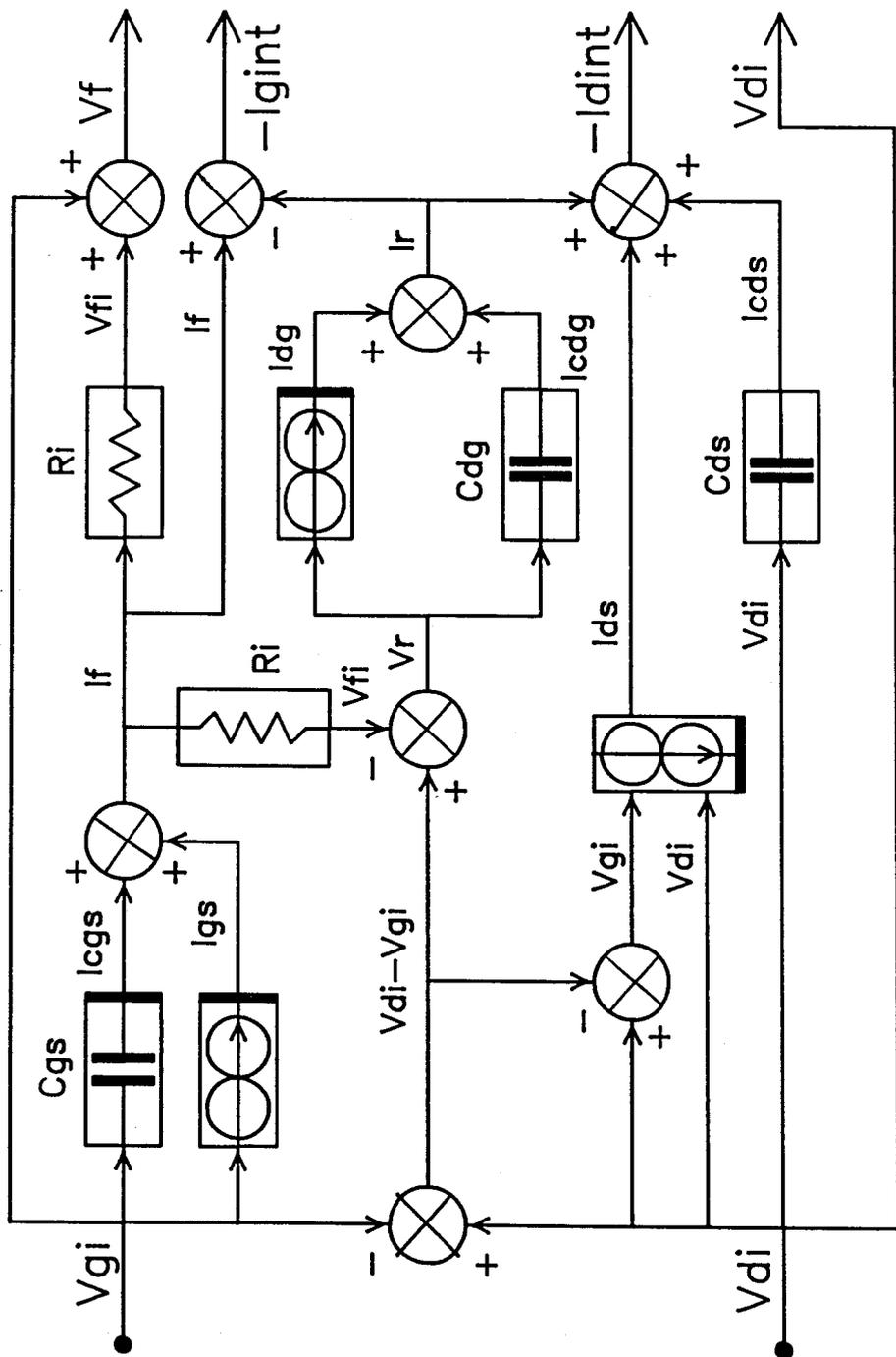


Fig. III-12.- Diagrama de flujos del MESFET intrínseco

obtener las tensiones y corrientes en sus terminales (Fig.III-11) en función de las variables independientes. Quiere esto decir que si tenemos en cuenta la expresión (III-60) podemos poner:

$$\begin{bmatrix} Vt4 \\ Vt5 \\ Vt6 \end{bmatrix} = [A1] \cdot \begin{bmatrix} It4 \\ It5 \\ It6 \end{bmatrix} + [Je] \quad (III-62)$$

donde

$$[Je] = [B1] \cdot [Ie] = \begin{bmatrix} Je1 \\ Je2 \\ Je3 \end{bmatrix} \quad (III-63)$$

desarrollando la expresión (III-62) podemos escribir:

$$\begin{aligned} Vt4-Vt6 &= (A111-A131) \cdot It4 + (A112-A132) \cdot It5 + (A113-A133) \cdot It6 + Je1 - Je3 \\ Vt5-Vt6 &= (A121-A131) \cdot It4 + (A122-A132) \cdot It5 + (A123-A133) \cdot It6 + Je2 - Je3 \end{aligned} \quad (III-64)$$

La expresión (III-64) en el estado estacionario tomará la forma:

$$\begin{aligned} Vf &= A1 \cdot Igint + A2 \cdot Idint + Je1 - Je3 \\ Vdi &= A3 \cdot Igint + A4 \cdot Idint + Je2 - Je3 \end{aligned} \quad (III-65)$$

donde

$$\begin{aligned} A1 &= A111 + A133 - A131 - A113 \\ A2 &= A112 + A133 - A132 - A113 \\ A3 &= A121 + A133 - A131 - A123 \\ A4 &= A122 + A133 - A132 - A123 \end{aligned} \quad (III-66)$$

III-5.- BALANCE ARMONICO

Partiendo de la figura (III-11), vamos a implementar el balance armónico tal y como se indica en el esquema de la figura (III-13).

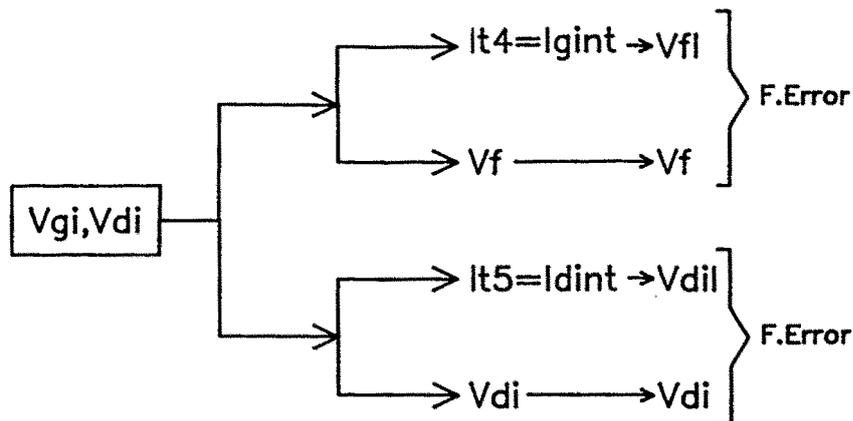


Fig.III-13 Balance armónico

Hay que tener en cuenta en la figura III-13 que $Vf1=Vt4-Vt6$ y que $Vdil=Vt5-Vt6$.

Supongamos ahora que N es el número de armónicos de trabajo y M el número de armónicos de las fuentes externas igual para cada una de ellas. Teniendo en cuenta las ecuaciones del MESFET vistas en el capítulo anterior, partiendo de unos valores iniciales de vgi y vdi, se puede obtener:

$$igint(t) = \text{Re} \sum_{k=0}^N Igintk \cdot \exp(jk\omega t) \quad (\text{III-67})$$

$$idint(t) = \text{Re} \sum_{k=0}^N Idintk \cdot \exp(jk\omega t)$$

$$vf(t) = \text{Re} \sum_{k=0}^N Vfk \cdot \exp(jk\omega t) \quad (\text{III-68})$$

$$vdi(t) = \text{Re} \sum_{k=0}^N Vdik \cdot \exp(jk\omega t)$$

Entonces, teniendo en cuenta la ecuación matricial (III-65) se puede escribir:

$$v_{f1}(t) = \operatorname{Re} \sum_{k=0}^N [(A_{1k} \cdot I_{gintk} + A_{2k} \cdot I_{dintk}) \cdot \exp(jk\omega t)] + \\ + \sum_{k=0}^M [(J_{e1k} - J_{e3k}) \cdot \exp(jk\omega t)]$$

(III-69)

$$v_{d1}(t) = \operatorname{Re} \sum_{k=0}^N [(A_{3k} \cdot I_{gintk} + A_{4k} \cdot I_{dintk}) \cdot \exp(jk\omega t)] + \\ + \sum_{k=0}^M [(J_{e2k} - J_{e3k}) \cdot \exp(jk\omega t)]$$

Teniendo en cuenta las expresiones (III-9,10,11,12) y (III-68,69), la función error vendrá dada por:

$$P = \sum_{k=0}^N |v_{f1k} - v_{fk}|^2 + \sum_{k=0}^N |v_{d1k} - v_{dik}|^2 \quad (\text{III-70})$$

En este punto se pueden seguir dos caminos para alcanzar la solución del estado estacionario: se puede buscar el mínimo de la expresión (III-70) o bien resolver el sistema de ecuaciones mediante el cual se representa dicha expresión. En el presente trabajo se han implementado los dos tipos de opciones debido a las ventajas que presenta cada una de ellas sobre la otra dependiendo del tipo de condiciones exigidas.

La subrutina que resuelve el sistema de ecuaciones es una modificación de la subrutina Zscnt perteneciente a la librería IMSL. Teniendo en cuenta que se tienen N armónicos en parte real e imaginaria y que el balance se hace en las puertas gate-source y drain-source se debiera resolver un sistema de 4N+2 ecuaciones con 4N+2 incógnitas.

En cuanto a la resolución por búsqueda de un mínimo de la ecuación (III-70) se ha optado por la subrutina Val3ad de la librería HARWELL la cual necesita conocer el gradiente de la función a minimizar y permite

mover externamente parámetros tales como precisión exigida y escalado de variables. Asimismo se ha implementado un sistema de selección de dichos parámetros.

III-6.- GRADIENTE ANALITICO

Hay dos opciones claras a la hora de calcular el gradiente de la función error: una aproximada por incrementos y otra obteniendo las expresiones analíticas del Jacobiano de la función error. La primera de las opciones presenta de entrada un grave inconveniente puesto que el error en la aproximación puede confundirse con el propio gradiente en un entorno cercano al valor mínimo considerado como solución. Por otra parte, si tenemos en cuenta que existen dos variables independientes (V_{gi}, V_{di}) y cada una de ellas con N armónicos, tendremos en realidad $4N+2$ derivadas que calcular, lo cual implica que por cada interacción hay que repetir el proceso de cálculo $4N+2$ veces lo que incrementa enormemente el tiempo de cálculo.

El gradiente analítico sin embargo, a pesar de utilizar una formulación mucho más compleja, una vez que ésta se implementa en el ordenador, se puede conocer en cada iteración el Jacobiano total sin necesidad de repetir cálculos, además de ganar en precisión ya que depende del número de armónicos elegido. Estas consideraciones han hecho que en el presente trabajo se haya optado por el cálculo del gradiente analítico que expondremos a continuación.

La expresión (III-11) se puede poner en este caso:

$$P = P_1 + P_2 = \frac{1}{T} \int_0^T [\epsilon_1(t)]^2 dt + \frac{1}{T} \int_0^T [\epsilon_2(t)]^2 dt \quad (\text{III-71})$$

siendo

$$\begin{aligned} \epsilon_1(t) &= v_{f1}(t) - v_f(t) \\ \epsilon_2(t) &= v_{d1}(t) - v_{di}(t) \end{aligned} \quad (\text{III-72})$$

teniendo en cuenta la expresión (III-71) el gradiente vendrá dado por:

$$\frac{\partial P_i}{\partial V_k} = \frac{2}{T} \int_0^T [\epsilon_i(t)] \cdot \frac{\partial \epsilon_i(t)}{\partial V_k} dt \quad i=1,2 \quad (\text{III-73})$$

donde V_k representa la parte real o imaginaria del armónico K-ésimo de las tensiones de control v_{gi} o v_{di} . Según las expresiones (III-69) y (III-73) se deduce que hay que calcular ocho Jacobianos armónicos de la forma:

dF_{cc}	dF_{1r}	dF_{1i}	dF_{2r}	dF_{2i}	dF_{Nr}	dF_{Ni}
dV_{cc}	dV_{cc}	dV_{cc}	dV_{cc}	dV_{cc}		dV_{cc}	dV_{cc}
dF_{cc}	dF_{1r}	dF_{1i}	dF_{2r}	dF_{2i}	dF_{Nr}	dF_{Ni}
dV_{1r}	dV_{1r}	dV_{1r}	dV_{1r}	dV_{1r}		dV_{1r}	dV_{1r}
dF_{cc}	dF_{1r}	dF_{1i}	dF_{2r}	dF_{2i}	dF_{Nr}	dF_{Ni}
dV_{1i}	dV_{1i}	dV_{1i}	dV_{1i}	dV_{1i}		dV_{1i}	dV_{1i}
dF_{cc}	dF_{1r}	dF_{1i}	dF_{2r}	dF_{2i}	dF_{Nr}	dF_{Ni}
dV_{2r}	dV_{2r}	dV_{2r}	dV_{2r}	dV_{2r}		dV_{2r}	dV_{2r}
dF_{cc}	dF_{1r}	dF_{1i}	dF_{2r}	dF_{2i}	dF_{Nr}	dF_{Ni}
dV_{2i}	dV_{2i}	dV_{2i}	dV_{2i}	dV_{2i}		dV_{2i}	dV_{2i}
....
dF_{cc}	dF_{1r}	dF_{1i}	dF_{2r}	dF_{2i}	dF_{Nr}	dF_{Ni}
dV_{Nr}	dV_{Nr}	dV_{Nr}	dV_{Nr}	dV_{Nr}		dV_{Nr}	dV_{Nr}
dF_{cc}	dF_{1r}	dF_{1i}	dF_{2r}	dF_{2i}	dF_{Nr}	dF_{Ni}
dV_{Ni}	dV_{Ni}	dV_{Ni}	dV_{Ni}	dV_{Ni}		dV_{Ni}	dV_{Ni}

(III-74)

donde F_i representa las componentes armónicas de corrientes i_{gint} o i_{dint} o bien las tensiones v_f o v_{di} , mientras que V_j representa las componentes armónicas de las tensiones de control v_{gi} ó v_{di} .

Vamos a calcular a continuación las componentes Jacobianas del modelo intrínseco del MESFET representado en la figura III-14.

1) Cálculo de las derivadas de $i_{gs}(t) = i_{gs}[V_{qi}(t)]$:

$$\frac{\partial i_{gs}(t)}{\partial V_{gikr}} = \frac{d i_{gs}}{d v_{gi}} \cdot \text{Re} [\exp(jkwt)] \quad (\text{III-75a})$$

$$\frac{\partial i_{gs}(t)}{\partial V_{giki}} = - \frac{d i_{gs}}{d v_{gi}} \cdot \text{Im} [\exp(jkwt)] \quad (\text{III-75b})$$

$$\frac{\partial i_{gs}(t)}{\partial V_{dikr}} = 0$$

(III-76)

$$\frac{\partial i_{gs}(t)}{\partial V_{diki}} = 0$$

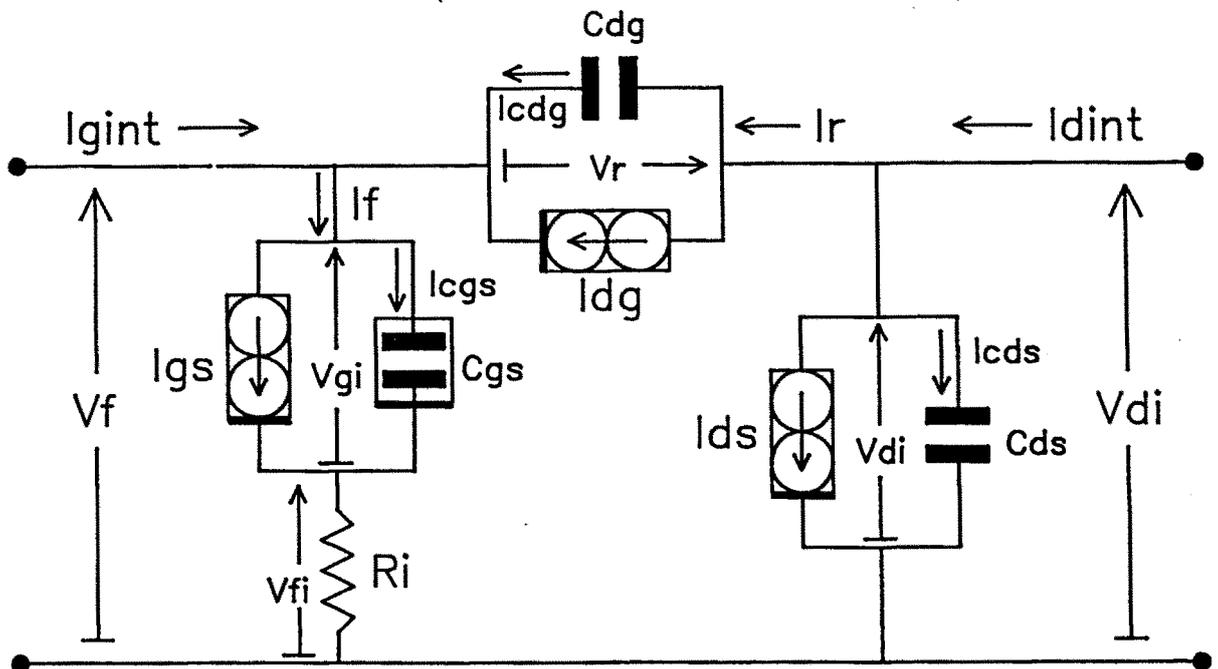


Fig.III-14 GaAs-MESFET intrínseco

2) Derivadas de la corriente i_{cgs} :

Teniendo en cuenta que $i_{cgs}(t)$ es la intensidad que atraviesa la capacidad no lineal $C_{gs}[v_{gi}(t)]$ podemos poner:

$$icgs(t) = \frac{d}{dt} (Qgs)$$

luego

$$\frac{\partial icgs(t)}{\partial Vgikr} = \frac{d}{dt} \left[\frac{dQgs}{dvgi} \cdot \text{Re}(\exp(jkwt)) \right]$$

(III-77)

$$\frac{\partial icgs(t)}{\partial Vgiki} = \frac{d}{dt} \left[-\frac{dQgs}{dvgi} \cdot \text{Im}(\exp(jkwt)) \right]$$

y teniendo en cuenta (III-77):

$$\frac{\partial icgs}{\partial Vgikr} = \frac{dCgs(t)}{dt} \cdot \text{Re}[\exp(jkwt)] - kw \cdot Cgs(t) \cdot \text{Im}[\exp(jkwt)]$$

(III-78)

$$\frac{\partial icgs}{\partial Vgiki} = -\frac{dCgs(t)}{dt} \cdot \text{Im}[\exp(jkwt)] - kw \cdot Cgs(t) \cdot \text{Re}[\exp(jkwt)]$$

$$\frac{\partial icgs}{\partial Vdikr} = 0$$

(III-79)

$$\frac{\partial icgs}{\partial Vdiki} = 0$$

3) Derivadas de if(t):

De la figura III-14 se puede deducir:

$$if(t) = igs(t) + icgs(t)$$

por lo tanto, de las expresiones (III-75,76,78,79) se obtiene:

$$\frac{\partial i_f(t)}{\partial V_{gikr}} = A(t) \cdot \text{Re}[\exp(jkwt)] - kw \cdot B(t) \cdot \text{Im}[\exp(jkwt)]$$

(III-80)

$$\frac{\partial i_f(t)}{\partial V_{giki}} = -A(t) \cdot \text{Im}[\exp(jkwt)] - kw \cdot B(t) \cdot \text{Re}[\exp(jkwt)]$$

$$\frac{\partial i_f(t)}{\partial V_{dikr}} = 0$$

(III-81)

$$\frac{\partial i_f(t)}{\partial V_{diki}} = 0$$

donde:

$$A(t) = \frac{digs}{dv_{gi}} + \frac{dC_{gs}}{dt}$$

(III-82)

$$B(t) = C_{gs}(t)$$

4) Derivadas de la tensión Vf(t):

Si tenemos en cuenta que

$$v_f(t) = v_{gi}(t) + i_f(t) \cdot R_i$$

podemos poner:

$$\frac{\partial v_f(t)}{\partial V_{gikr}} = \text{Re}[\exp(jkwt)] + R_i \cdot \frac{\partial i_f(t)}{\partial V_{gikr}}$$

$$\frac{\partial v_f(t)}{\partial V_{giki}} = -\text{Im}(\exp(jk t)) + R_i \cdot \frac{\partial i_f(t)}{\partial V_{gik}}$$

Teniendo en cuenta las expresiones (III-80) se puede escribir:

$$\frac{\partial v_f(t)}{\partial V_{gikr}} = [1+R_i.A(t)].\text{Re}[\exp(jkwt)] - [R_i.B(t)].\text{Im}[kw.\exp(jkwt)]$$

(III-83)

$$\frac{\partial v_f(t)}{\partial V_{gik,i}} = -[1+R_i.A(t)].\text{Im}[\exp(jkwt)] - [R_i.B(t)].\text{Re}[kw.\exp(jkwt)]$$

$$\frac{\partial v_f(t)}{\partial V_{dikr}} = 0$$

(III-84)

$$\frac{\partial v_f(t)}{\partial V_{diki}} = 0$$

5) Derivadas de la tensión $V_r(t)$:

De la figura III-14 se deduce:

$$v_r(t) = v_{di}(t) - v_f(t)$$

y podemos escribir:

$$\frac{\partial v_r(t)}{\partial V_{gikr}} = - \frac{\partial v_f(t)}{\partial V_{gikr}} = -[1+R_iA(t)].\text{Re}[\exp(jkwt)] + [R_iB(t)].\text{Im}[kw.\exp(jkwt)]$$

(III-85)

$$\frac{\partial v_r(t)}{\partial V_{giki}} = - \frac{\partial v_f(t)}{\partial V_{giki}} = +[1+R_iA(t)].\text{Im}[\exp(jkwt)] + [R_iB(t)].\text{Re}[kw.\exp(jkwt)]$$

$$\frac{\partial v_r(t)}{\partial V_{dikr}} = \operatorname{Re}[\exp(jkwt)]$$

(III-86)

$$\frac{\partial v_r(t)}{\partial V_{diki}} = -\operatorname{Im}[\exp(jkwt)]$$

6) Derivadas de la corriente $i_{dg}(V_r)$:

Teniendo en cuenta que $i_{dg}(t)$ no depende directamente de las variables independientes, se tiene:

$$\frac{\partial i_{dg}(t)}{\partial V_{gikr}} = \frac{d i_{dg}}{d v_r} \cdot \frac{\partial v_r}{\partial V_{gikr}} ; \quad \frac{\partial i_{dg}(t)}{\partial V_{giki}} = \frac{d i_{dg}}{d v_r} \cdot \frac{\partial v_r}{\partial V_{giki}}$$

$$\frac{\partial i_{dg}(t)}{\partial V_{dikr}} = \frac{d i_{dg}}{d v_r} \cdot \frac{\partial v_r}{\partial V_{dikr}} ; \quad \frac{\partial i_{dg}(t)}{\partial V_{diki}} = \frac{d i_{dg}}{d v_r} \cdot \frac{\partial v_r}{\partial V_{diki}}$$

llamando

$$C(t) = \frac{d i_{dg}}{d v_r} \cdot [1 + R_i \cdot A(t)]$$

$$D(t) = \frac{d i_{dg}}{d v_r} \cdot [R_i \cdot B(t)]$$

podemos escribir:

$$\frac{\partial i_{dg}(t)}{\partial V_{gikr}} = -C(t) \cdot \operatorname{Re}[\exp(jkwt)] + D(t) \cdot \operatorname{Im}[kw \cdot \exp(jkwt)]$$

(III-87)

$$\frac{\partial i_{dg}(t)}{\partial V_{giki}} = C(t) \cdot \operatorname{Im}[\exp(jkwt)] + D(t) \cdot \operatorname{Re}[kw \cdot \exp(jkwt)]$$

$$\frac{\partial idg(t)}{\partial Vdikr} = \frac{didg}{dvr} \cdot \text{Re}[\exp(jkwt)]$$

(III-88)

$$\frac{\partial idg(t)}{\partial Vdiki} = - \frac{didg}{dvr} \cdot \text{Im}[\exp(jkwt)]$$

7) Derivadas de la corriente icdg(t):

Si tenemos en cuenta que la corriente icdg(t) se puede expresar como

$$icdg(t) = Cdg \cdot \frac{d}{dt} (vr)$$

tenemos que:

$$\frac{\partial icdg}{\partial Vgikr} = Cdg \cdot \frac{d}{dt} \left(\frac{\partial vr}{\partial Vgikr} \right); \quad \frac{\partial icdg}{\partial Vgiki} = Cdg \cdot \frac{d}{dt} \left(\frac{\partial vr}{\partial Vgiki} \right)$$

(III-89)

$$\frac{\partial icdg}{\partial Vdikr} = Cdg \cdot \frac{d}{dt} \left(\frac{\partial vr}{\partial Vdikr} \right); \quad \frac{\partial icdg}{\partial Vdiki} = Cdg \cdot \frac{d}{dt} \left(\frac{\partial vr}{\partial Vdiki} \right)$$

Teniendo en cuenta (III-85,86), podemos poner (III-89) de la forma:

$$\begin{aligned} \frac{\partial icdg(t)}{\partial Vgikr} = & - [Cdg.Ri.A' - k^e.w^e.Cdg.Ri.B].\text{Re}[\exp(jkwt)] + \\ & + [Cdg.kw.Ri.B' + Cdg.kw.(1+Ri.A)].\text{Im}[\exp(jkwt)] \end{aligned}$$

(III-90)

$$\begin{aligned} \frac{\partial icdg(t)}{\partial Vgiki} = & [Cdg.Ri.A' - k^e.w^e.Cdg.Ri.B].\text{Im}[\exp(jkwt)] + \\ & + [Cdg.kw.Ri.B' + Cdg.kw.(1+Ri.A)].\text{Re}[\exp(jkwt)] \end{aligned}$$

$$\frac{\partial icdg(t)}{\partial Vdikr} = - [Cdg.kw].Im[exp(jkwt)]$$

(III-91)

$$\frac{\partial icdg(t)}{\partial Vdiki} = - [Cdg.kw].Re[exp(jkwt)]$$

siendo A' y B' las derivadas temporales de A(t) y B(t).

8) Derivadas de la corriente ir(t):

Si tenemos en cuenta que $ir(t) = idg(t) + icdg(t)$ podemos escribir directamente:

$$\frac{\partial ir(t)}{\partial Vgikr} = - [C(t)+Cdg.Ri.(A'-k^e.w^e.B)].Re[exp(jkwt)] + [kw.D(t)+Cdg.kw.(Ri.A+Ri.B'+1)].Im[exp(jkwt)]$$

(III-92)

$$\frac{\partial ir(t)}{\partial Vgik,i} = + [C(t)+Cdg.Ri.(A'-k^e.w^e.B)].Im[exp(jkwt)] + [kw.D(t)+Cdg.kw.(Ri.A+Ri.B'+1)].Re[exp(jkwt)]$$

$$\frac{\partial ir(t)}{\partial Vdikr} = \frac{didg}{dvr} . Re[exp(jkwt)] - [Cdg.kw].Im[exp(jkwt)]$$

(III-93)

$$\frac{\partial ir(t)}{\partial Vdik,i} = - \frac{didg}{dvr} . Im[exp(jkwt)] - [Cdg.kw].Re[exp(jkwt)]$$

9) Derivadas de la corriente igint(t):

$$igint(t) = if(t) - ir(t)$$

Como conocemos las derivadas respecto a $i_f(t)$ e $i_r(t)$ calculadas en los apartados 3) y 8), las derivadas de $i_{gint}(t)$ están perfectamente definidas.

10) Derivadas de la corriente $i_{ds}(t) = i_{ds}(V_{gi}, V_{di})$:

Podemos deducir de forma inmediata:

$$\frac{\partial i_{ds}}{\partial V_{gikr}} = \frac{\partial i_{ds}}{\partial v_{gi}} \cdot \text{Re}[\exp(jkwt)]$$

(III-94)

$$\frac{\partial i_{ds}}{\partial V_{giki}} = -\frac{\partial i_{ds}}{\partial v_{gi}} \cdot \text{Im}[\exp(jkwt)]$$

$$\frac{\partial i_{ds}}{\partial V_{dikr}} = \frac{\partial i_{ds}}{\partial v_{di}} \cdot \text{Re}[\exp(jkwt)]$$

(III-95)

$$\frac{\partial i_{ds}}{\partial V_{diki}} = -\frac{\partial i_{ds}}{\partial v_{di}} \cdot \text{Im}[\exp(jkwt)]$$

11) Derivadas de la corriente $i_{c_{ds}}(t)$:

La corriente que atraviesa la capacidad lineal C_{ds} se puede escribir de la forma:

$$i_{c_{ds}}(t) = C_{ds} \cdot \frac{dv_{di}(t)}{dt}$$

por lo tanto tenemos:

$$\frac{\partial icds(t)}{\partial Vgikr} = 0$$

(III-96)

$$\frac{\partial icds(t)}{\partial Vgiki} = 0$$

$$\frac{\partial icds(t)}{\partial Vdikr} = - [Cds.kw].Im[\exp(jkwt)]$$

(III-97)

$$\frac{\partial icds(t)}{\partial Vdiki} = - [Cds.kw].Re[\exp(jkwt)]$$

12) Derivadas de la corriente idint(t):

Volviendo de nuevo sobre la figura III-14 podemos poner:

$$idint(t) = ids(t) + icds(t) + ir(t) \quad (III-98)$$

como conocemos todas las derivadas de la expresión (III-98), están definidas las derivadas de idint(t).

Con los apartados 4), 9) y 12) y teniendo en cuenta que una de las tensiones sobre la que tenemos que calcular el gradiente es la propia Vdi(t), se conocen todos los Jacobianos de la forma de la expresión (III-74).

III-7.- SIMULACION

El programa que se ha suplementado resuelve el problema de análisis para los circuitos de las figuras II-21 y III-6 y cuyo diagrama de bloques simplificado es el de la figura III-15. Dicho programa es capaz de distinguir entre análisis autónomo y no autónomo además, como se ha dicho anteriormente, tiene implementado dos tipos de optimización: sistema de ecuaciones y minimización con gradiente.

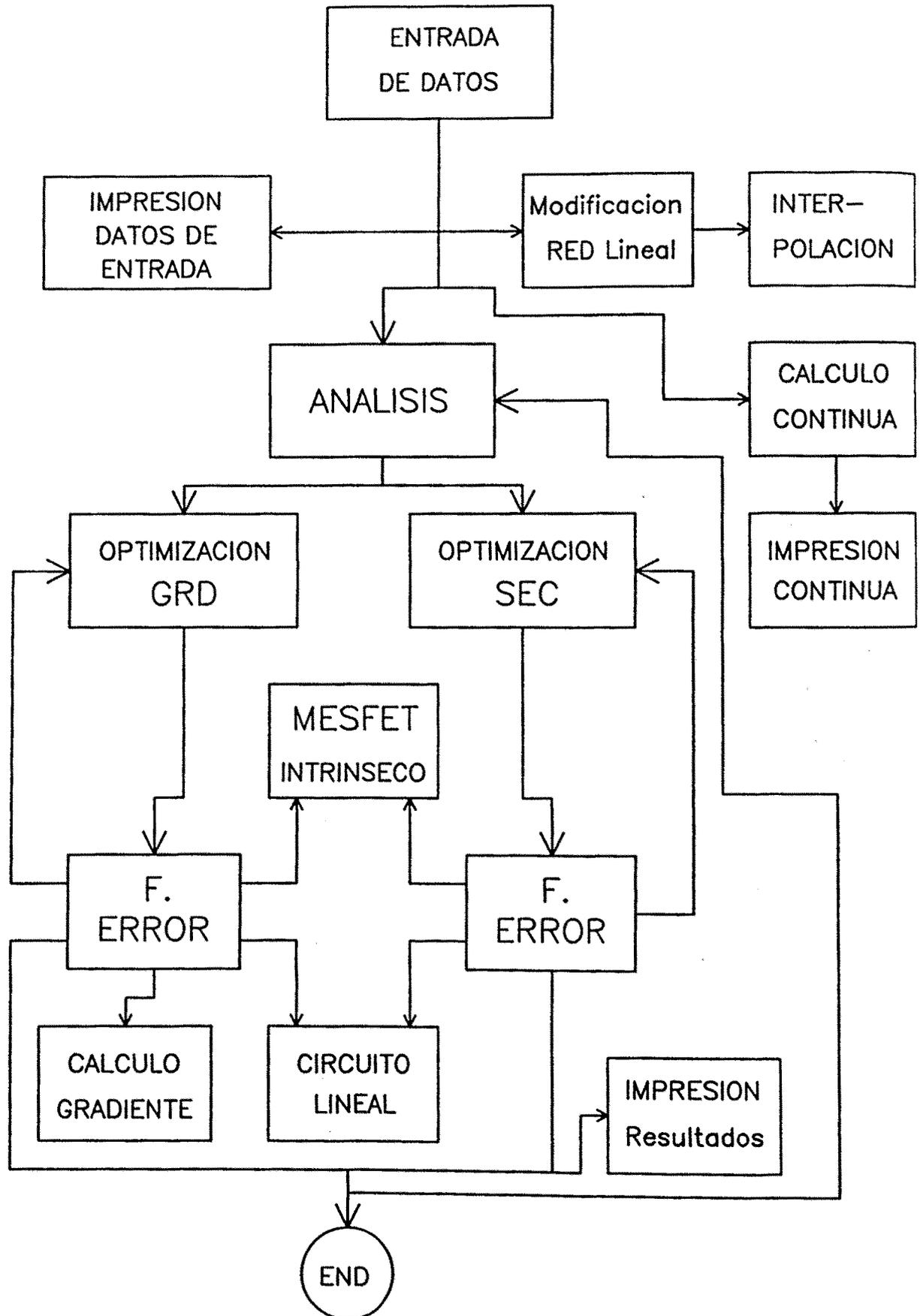


Fig.III-15 Análisis. Diagrama de bloques simplificado

La razón para implementar los dos tipos de optimización reside en el hecho de que ninguno de los dos es definitivamente superior sobre el otro puesto que, mientras el sistema de ecuaciones (SEC) es más rápido por iteración y armónico (2 veces más) el método del gradiente (GRD) consigue en muchos casos un número notablemente inferior de iteraciones, además en este método no se han encontrado problemas de convergencia y sí en el sistema de ecuaciones.

A continuación vamos a hacer un estudio comparativo entre los dos métodos para tratar de discernir cuando se debe de emplear uno u otro. El estudio se ha hecho representando el número de iteraciones en función del módulo de la tensión de entrada (la fase se supone cero) para el circuito de la figura III-16 y un punto de operación cualquiera ($V_{gscc}=-0.5$, $V_{dscc}=3$) a 10 GHz de frecuencia para un MESFET de media potencia.

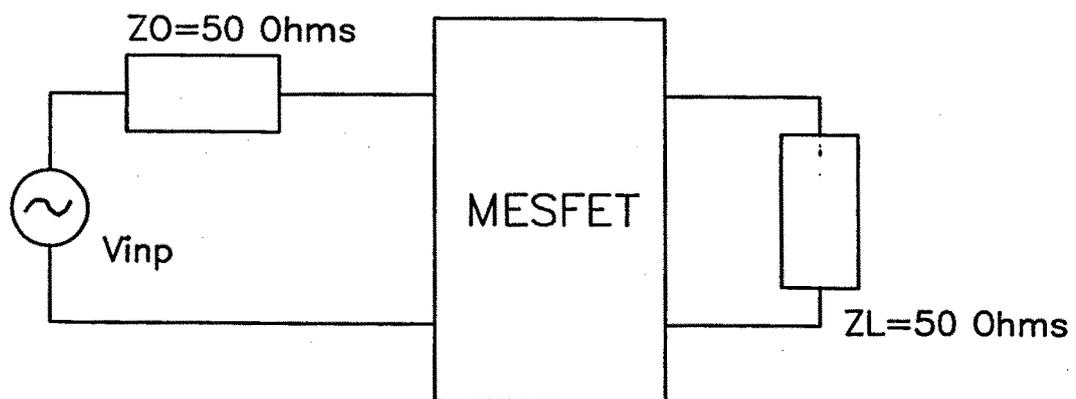


Fig.III-16 Circuito de análisis

En las gráficas de la figura III-17 se ha estudiado el caso de un armónico y se representa el número de iteraciones en función de la tensión de entrada siendo el parámetro el paso en barrido de dicha tensión. En este caso no se han observado problemas de convergencia, además se puede deducir fácilmente que es más rápido el SEC excepto en los alrededores de $V_{inp}=5V$. De todas formas se puede augurar que para pasos de barrido mayores, el SEC puede dar problemas de convergencia.

En la figura III-18 se ha repetido el estudio para dos armónicos y pasos de 1, 2 y 4 voltios. En el caso de incrementos de 1 voltio vemos

$N^{\circ}arm=1$, Freq=10 GHz
 ($V_{gsc}=-0.5$ V. , $V_{dsc}=3$ V.)

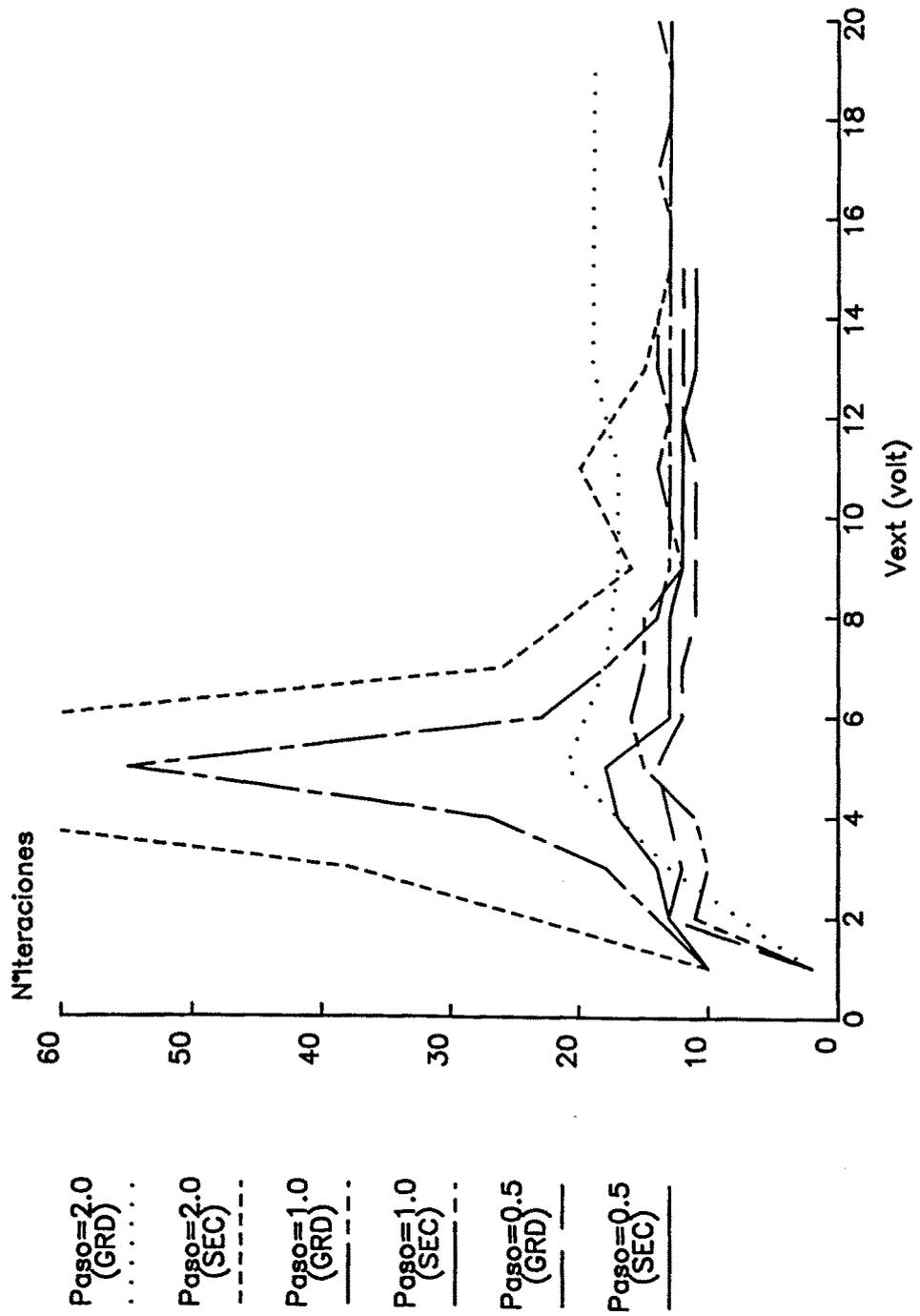


Fig.III-17

N°arm=2 , Freq=10 GHz
 (Vgsc=-0.5 V. , Vdsc=3 V.)

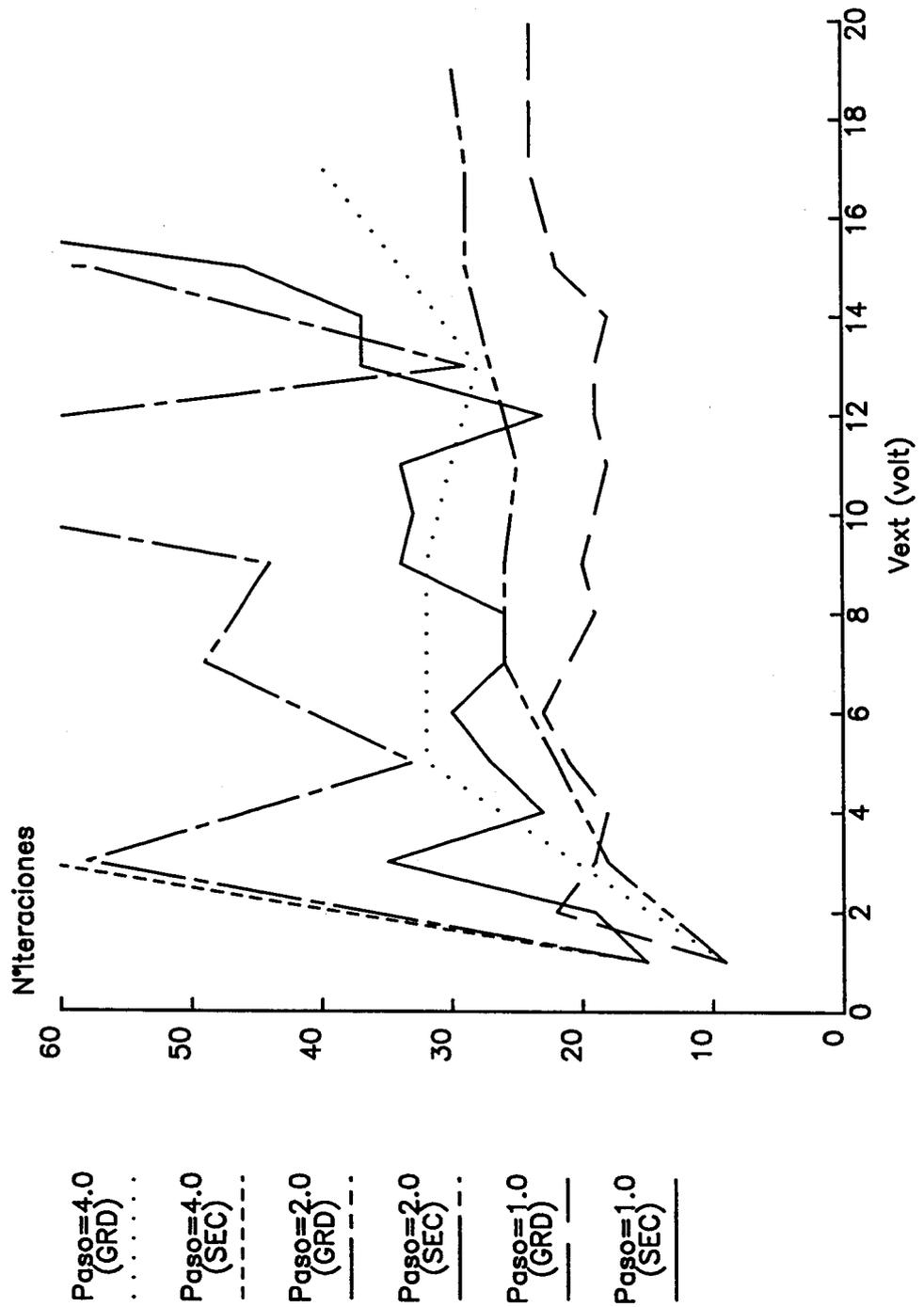


Fig.III-18

N°arm=5 , Freq=10 GHz

(Vgsc=-0.5 V. , Vdsc=3 V.)

Paso=0.2
(SEC)

Paso=1.0
(SEC)

Paso=1.0
(GRD)

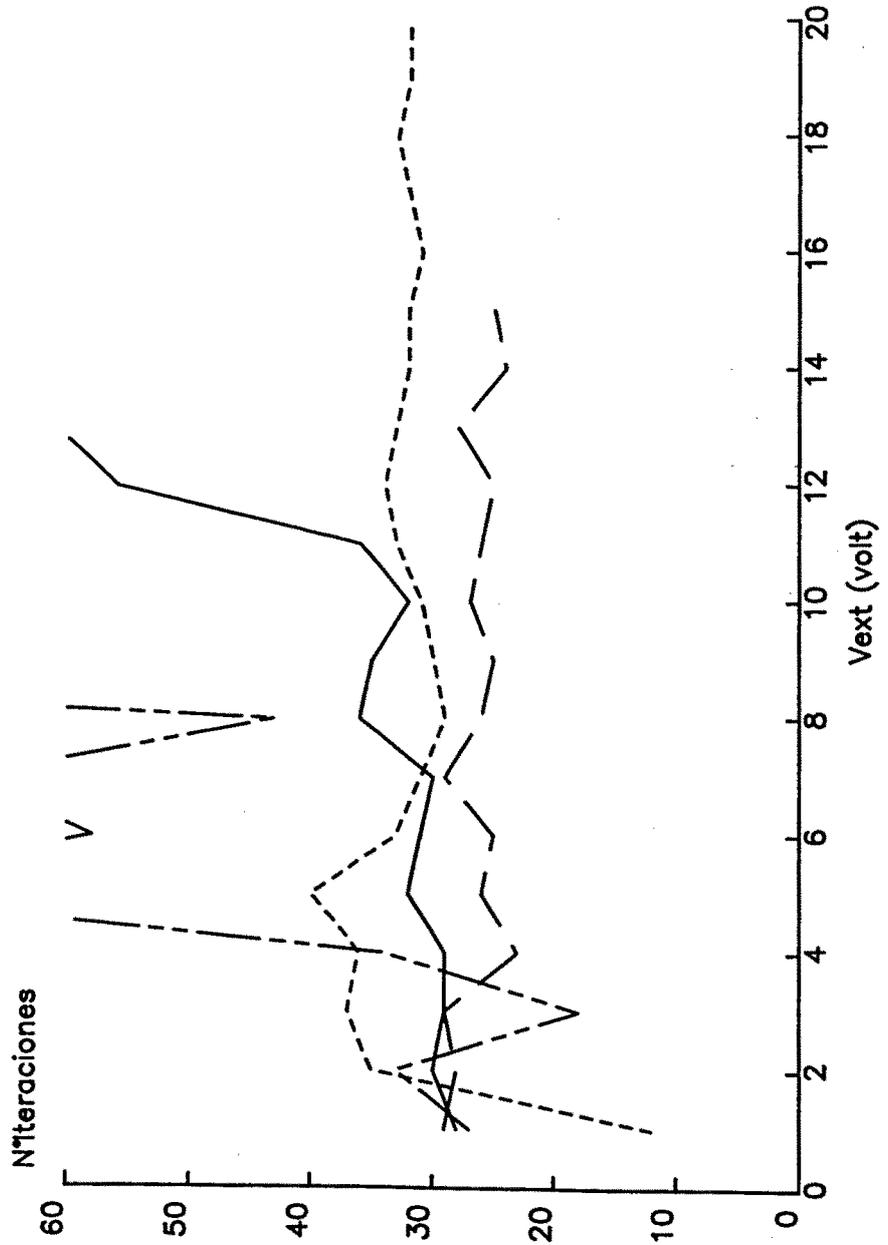


Fig. III-19

que el SEC funciona perfectamente hasta llegar a 16 voltios, punto en el que deja de converger. En el caso de incrementos de 2 voltios el SEC aumenta considerablemente el número de iteraciones y además no converge a partir de los 15. Cuando el incremento es de 4 voltios el SEC no converge en ningún caso. Por contra, se observa que el GRD va variando de forma estable en los tres casos sin dar problemas de convergencia. Se puede decir categóricamente que, en el caso de dos armónicos, cuando se trata de dar incrementos de barrido mayores de 1 voltio, hay que utilizar necesariamente el método de gradiente. Se han hecho pruebas para pasos menores de 1 voltio y empieza a ser más rentable el sistema de ecuaciones.

Por último, hemos estudiado el caso de 5 armónicos para incrementos de 0.2 y 1 voltio (Fig.III-19). En el caso de incrementos en el paso de 0.2 voltios vemos que el sistema de ecuaciones es perfectamente válido hasta los alrededores de 11 voltios pero a partir de ahí presenta problemas de convergencia. En el caso de pasos de un voltio está claro que hay que utilizar siempre el método de gradiente.

En el estudio comparativo que acabamos de realizar, ha quedado claro que, si bien el sistema de ecuaciones es más rápido por iteración y por armónico, es el gradiente el que nos da una completa seguridad de convergencia, por eso es conveniente la implementación de los dos métodos y elegir uno u otro dependiendo de la aplicación.

CAPITULO IV

OPTIMIZACION NO LINEAL

IV-1.- INTRODUCCION

Habitualmente se ha considerado en microondas que los comportamientos no lineales de un dispositivo estan superditados a sus condiciones de adaptación, es decir, partiendo de una topología lineal óptima es necesario encontrar un comportamiento no lineal que se adapte a dicha topología [63], [64]. En este sentido actuan programas tales como COMPACT, TOUCHSTONE, etc.

Sin embargo, ha aparecido una concepción de la optimización totalmente nueva; parte del hecho de optimizar el cuadripolo no lineal desprovisto de toda envoltura lineal con objeto de obtener las tensiones y corrientes óptimas [58], [59], [60], [61], [62], [65],[76]. La topología del circuito final es una consecuencia del comportamiento óptimo del dispositivo no lineal.

Es justamente esta última concepción la que vamos a tratar en el presente capítulo en sus dos facetas: optimización experimental (Load-Pull) y optimización mediante simulación con ordenador.

La parte final del capítulo estará dedicada a la implementación de dispositivos no lineales y a la discusión de los resultados de la simulación, adaptando estos resultados a los que se obtendrian mediante la optimización experimental.

IV-2.- TECNICAS DE OPTIMIZACION POR SIMULACION

Existen dos puntos de vista claros cuando se aborda el problema de la optimización: a) Optimizar la parte lineal del circuito prefijando de antemano la parte no lineal y b) optimizar las tensiones y corrientes del dispositivo no lineal desprovisto de su envoltura lineal que se implementará a posteriori.

a) El primer método, definido esquemáticamente en la figura IV-1, parte del hecho de que las características que definen la función no lineal deseada estan dadas a priori, esto nos lleva a elegir la componente no lineal que se ha de utilizar en el circuito asi como la tecnología que se va a emplear. Si variamos ahora los valores de los elementos del circuito lineal, se puede llegar a obtener el comportamiento óptimo deseado del circuito no lineal total. Si variando

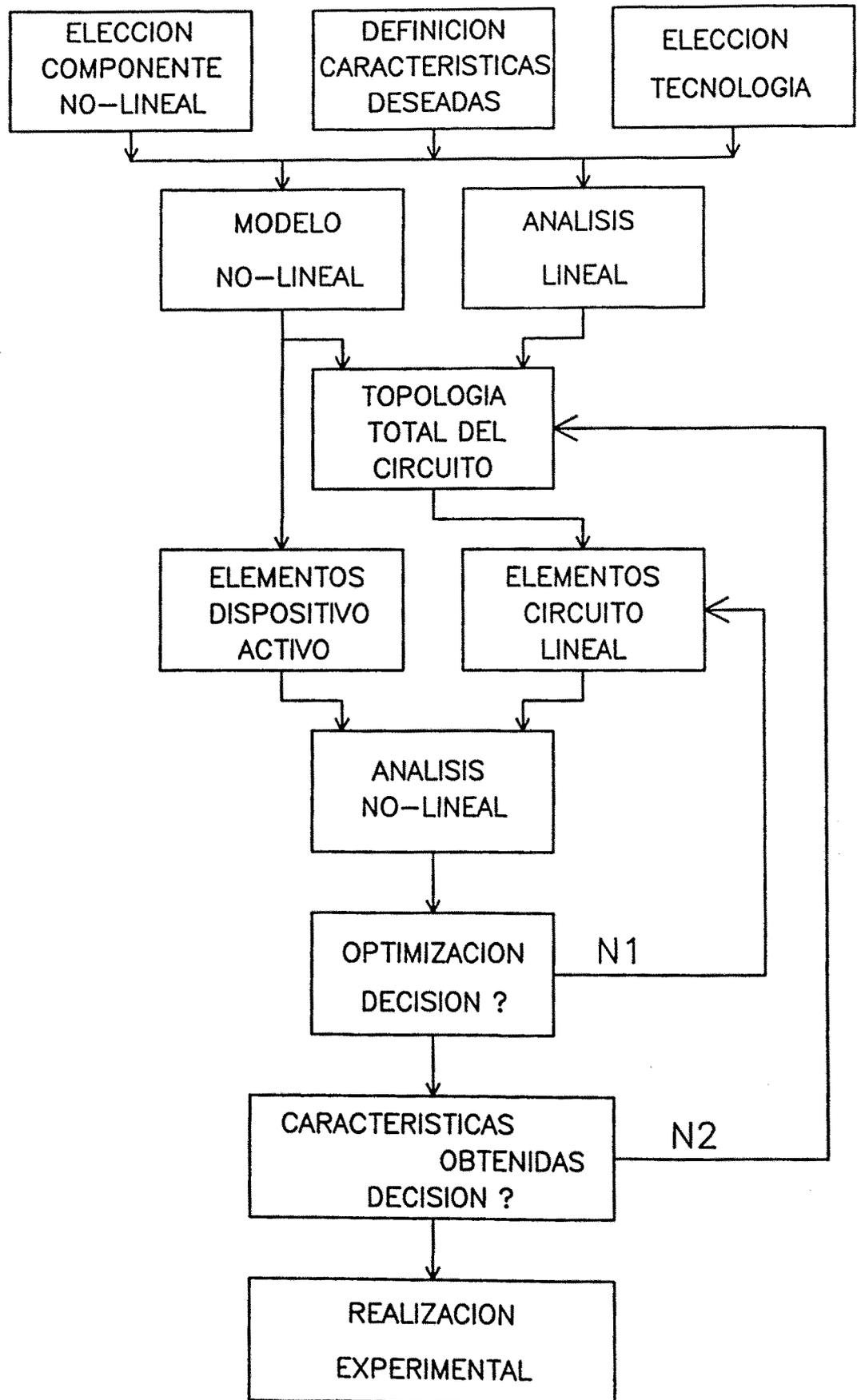


Fig.IV-1 Optimización del circuito lineal

dichos elementos mediante el proceso de optimización no se consiguen las condiciones de funcionamiento deseadas, hay que volver a comenzar definiendo una nueva topología en la parte lineal del circuito.

Este método es el más extendido en la actualidad en los procesos de optimización de los programas comerciales y su bondad depende de hasta que punto somos capaces de definir inicialmente una red lineal que consiga las características de adaptación, ganancia, ancho de banda, máxima potencia añadidas, etc, que se desean obtener del dispositivo.

b) El segundo método parte del hecho de considerar el dispositivo no lineal, MESFET en este caso, sin su envoltura lineal (Fig.IV-2) aunque, al contrario de lo que ocurría en el problema de análisis, hay que tener en cuenta sus elementos extrínsecos debido a que son elementos fijos dados de antemano. El modelo equivalente a utilizar es el dado en la figura II-21.

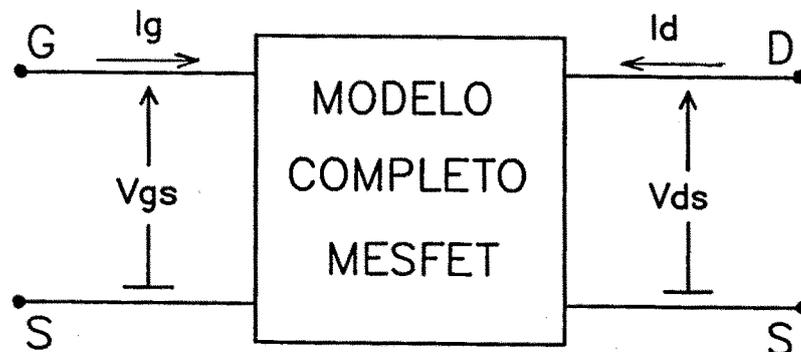


Fig.IV-2 Circuito a optimizar

Podemos entonces optimizar las tensiones V_{ds} , V_{gs} e intensidades I_g e I_d armónicamente a partir de las variables de control juntamente con las restricciones exigidas hasta conseguir la minimización de la función error que deberá cumplir las especificaciones de funcionamiento definidas de antemano. El problema que queda por resolver es exclusivamente de síntesis lineal (Fig.IV-3).

El método es más potente que el descrito en el apartado a) puesto que evita las limitaciones contraídas en la implementación, a priori, del circuito lineal y únicamente tiene las limitaciones propias del

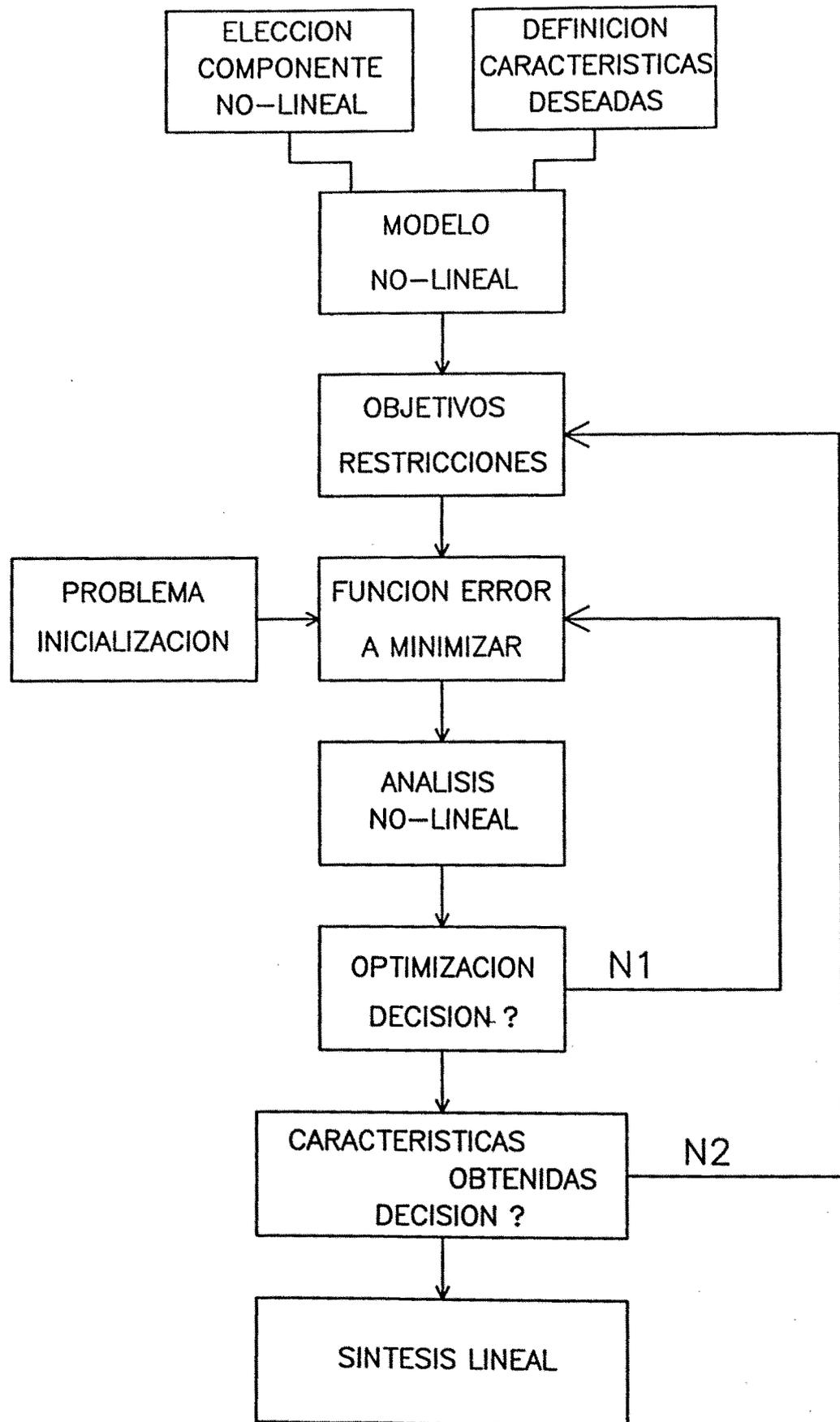


Fig.IV-3 Optimización no lineal

dispositivo no lineal (encapsulado, etc). Sin embargo, en el caso concreto de dispositivos osciladores, la optimización de las tensiones y corrientes en los terminales de la figura IV-2 no proporciona ningún tipo de información respecto a estabilidad aunque, teniendo en cuenta el grado de libertad que deja el proceso a la hora de implementar el circuito lineal, siempre podemos mejorar la estabilidad a base de circuitos con factores de calidad altos como demuestran [66] y [67] en anteriores trabajos.

Existen dos tipos de estructuras que se pueden resolver con este método de optimización, estructuras amplificadoras y estructuras osciladoras. Los problemas a nivel de optimización de estas estructuras son similares, la diferencia radica exclusivamente en el tipo de función que se debe minimizar o maximizar.

En el caso de amplificadores [58], [65], [61], [59] se puede optimizar la máxima potencia añadida (caso de amplificadores de potencia), la potencia de salida en un determinado ancho de banda, la ganancia, etc. En el caso oscilador [60] es típico optimizar la máxima potencia añadida con objeto de obtener la máxima potencia en oscilación, una determinada potencia añadida menor que la máxima para conseguir estabilidad [66], etc.

Tanto en el problema amplificador como en el oscilador, aunque se trabaja al armónico fundamental, la optimización debe de ser tal que controle el contenido armónico de la potencia de salida (caso amplificador) o de la potencia en oscilación (caso oscilador).

El problema de la optimización no se reduce a maximizar o minimizar una función error que nos proporcione el contenido en potencia, la ganancia, etc al armónico fundamental minimizando su contenido en armónicos de orden superior, sino que además se puede maximizar dicho contenido armónico en dispositivos tales como multiplicadores y divisores bien sean tipo amplificador, auto-osciladores [69] o mezcladores.

Queda aun por hablar de un problema muy importante en optimización, se trata de las restricciones. Cada función a maximizar o minimizar debe de ir acompañado de una serie de condiciones que aceleren el proceso de convergencia [62]. Por ejemplo, podemos poner restricciones tales como adaptación a la entrada en amplificadores, no

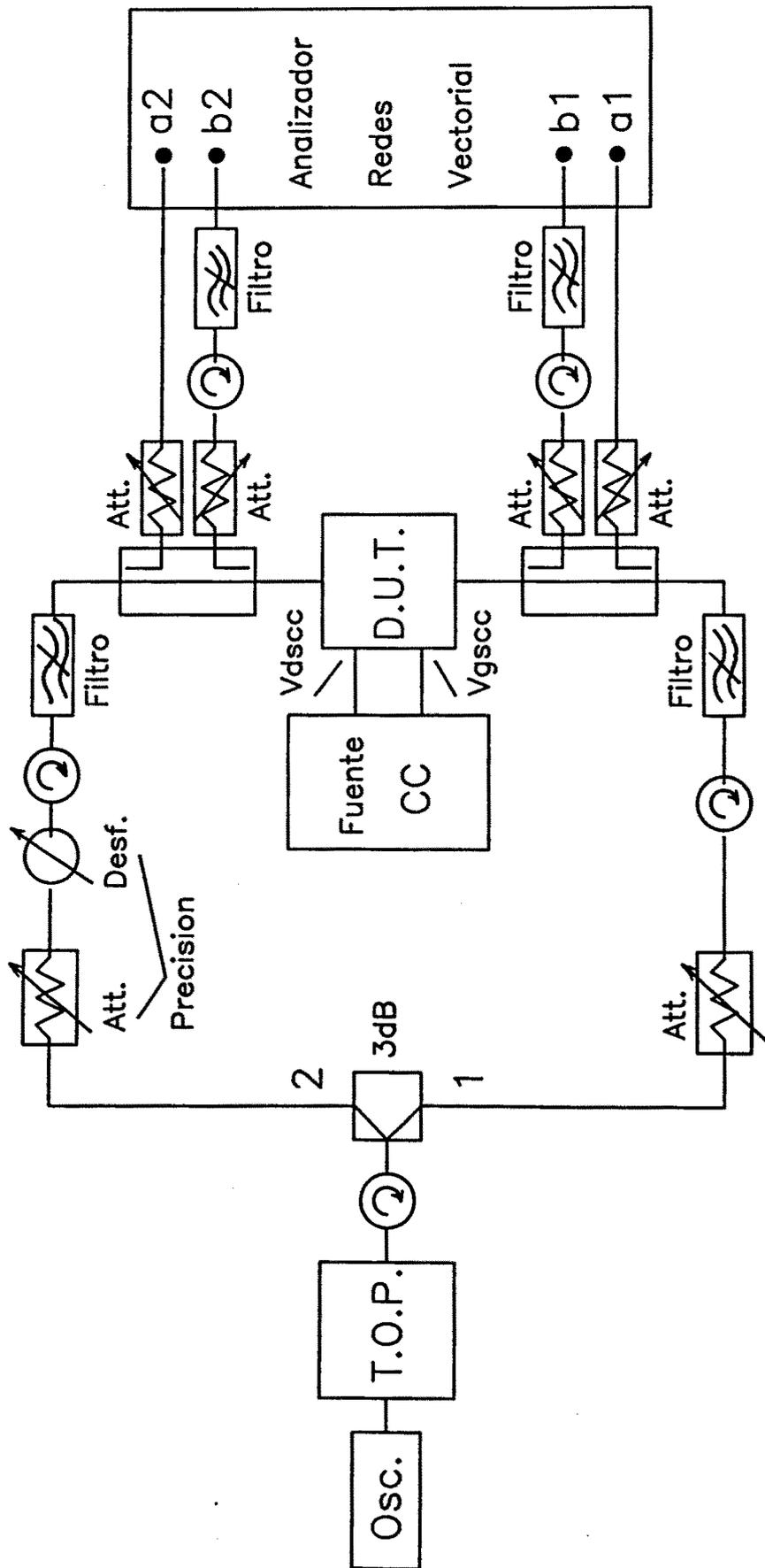


Fig.IV-4 Optimización experimental. Load Pull

permitir a la impedancia de entrada del dispositivo no lineal hacerse negativa, etc.

IV-3.- OPTIMIZACION EXPERIMENTAL. LOAD PULL

Para ciertas aplicaciones, la optimización de cuadripolos no lineales puede efectuarse a partir de las medidas experimentales gran señal obtenidas a partir del banco de doble señal esquematizado en la figura IV-4. Este dispositivo, dicho de forma general, permite la caracterización de un cuadripolo en función de las amplitudes y el desfase entre las señales incidentes y reflejadas en las puertas a una determinada frecuencia con la consiguiente pérdida de información armónica.

Básicamente se trata de una señal de microondas de alta potencia dividida en dos caminos, uno de referencia y otro que nos permitirá variar la fase y la atenuación de la señal. Los conjuntos circulador y filtro tienen como misión asegurar la frecuencia deseada en la señal. En las puertas del cuadripolo se han colocado sendos acopladores dobles con objeto de desviar las señales hacia un analizador vectorial.

En la figura IV-5 se representa el conjunto acopladores y dispositivo bajo test donde se destacan los parámetros de interés. En la figura IV-6 se representa el circuito equivalente de la figura IV-5.

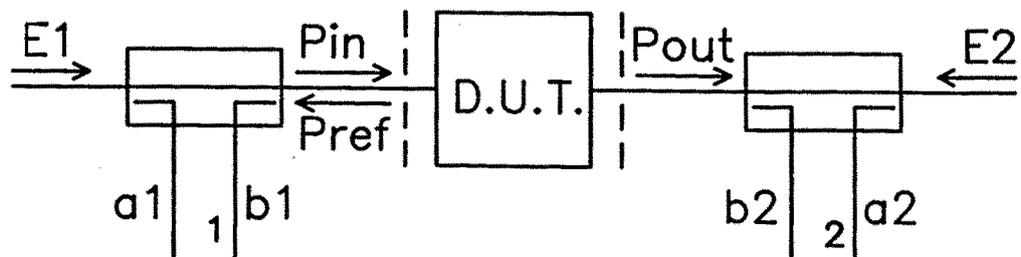


Fig.IV-5 Detalle del banco de medida Load Pull

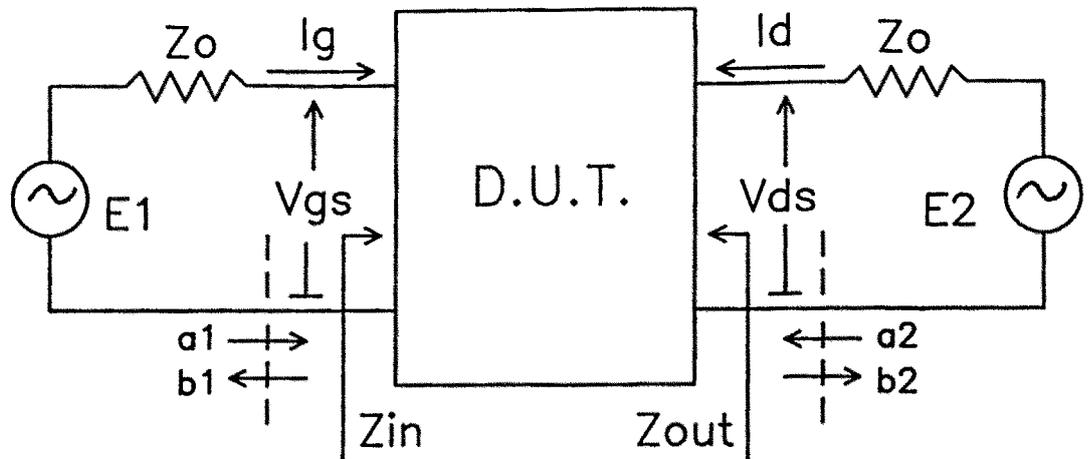


Fig.IV-6 Circuito equivalente del banco de medida

Las ecuaciones que se cumplen en el circuito de la figura IV-6 son:

$$a_1 = \frac{V_{gs} + Z_o \cdot I_g}{2 \cdot \sqrt{Z_o}}$$

$$b_1 = \frac{V_{gs} - Z_o \cdot I_g}{2 \cdot \sqrt{Z_o}}$$

siendo $\Gamma_1 = \frac{b_1}{a_1}$ (IV-1)

$$a_2 = \frac{V_{ds} + Z_o \cdot I_d}{2 \cdot \sqrt{Z_o}}$$

$$b_2 = \frac{V_{ds} - Z_o \cdot I_d}{2 \cdot \sqrt{Z_o}}$$

siendo $\Gamma_2 = \frac{b_2}{a_2}$ (IV-2)

las relaciones de potencias en la puerta 1 son:

$$P_{in} = |a_1|^2 = \frac{|E_1|^2}{8.Z_0}$$

$$P_{ref} = |b_1|^2 = |\Gamma_1|^2 \cdot |a_1|^2 \quad (IV-3)$$

$$P_{diss} = |a_1|^2 - |b_1|^2 = |a_1|^2 \cdot [1 - |\Gamma_1|^2] = 1/2 \operatorname{Re}[V_{gs} \cdot I_{g^*}]$$

en la puerta 2 tendremos:

$$P_{out} = |b_2|^2 = |\Gamma_2|^2 \cdot |a_2|^2 = |\Gamma_2|^2 \cdot \frac{|E_2|^2}{8.Z_0} \quad (IV-4)$$

Dada una potencia incidente P_{in} en la puerta 1 se fija una potencia $|a_2|^2$ en la puerta 2 variando progresivamente el desfase ϕ entre puertas. De esta manera se forman círculos sobre ϕ para cada valor de potencia en la puerta 2. Jugando con las potencias en las puertas 1 y 2 junto con el desfase entre ambas podemos llegar, por ejemplo, al punto de máxima potencia añadida definida como:

$$P_{add} = P_{out} - P_{diss} \quad (IV-5)$$

En este punto conocemos E_1 , E_2 y ϕ puesto que son cantidades controlables externamente. Además, se conocen los coeficientes de reflexión Γ_1 y Γ_2 en cada puerta. Con estos valores, y acudiendo a las ecuaciones (IV-1) a (IV-4), se pueden determinar las impedancias de entrada y salida del transistor así como los valores de las tensiones y corrientes en los terminales y puesto que:

$$\begin{aligned} E_1 &= Z_0 \cdot I_g + V_{gs} \\ E_2 &= Z_0 \cdot I_d + V_{ds} \end{aligned} \quad (IV-6)$$

podemos poner:

$$\begin{array}{l}
 a_1 = \frac{E_1}{2\sqrt{Z_0}} \\
 b_1 = \Gamma_1 \cdot a_1
 \end{array}
 \left| \begin{array}{l}
 \Rightarrow \\
 \Rightarrow
 \end{array} \right.
 \begin{array}{l}
 V_{gs} = \frac{Z_0 \cdot (a_1 + b_1)}{\sqrt{Z_0}} \\
 I_g = \frac{a_1 - b_1}{\sqrt{Z_0}}
 \end{array}
 \quad (IV-7)$$

análogamente

$$\begin{array}{l}
 a_2 = \frac{E_2}{2\sqrt{Z_0}} \\
 b_2 = \Gamma_2 \cdot a_2
 \end{array}
 \left| \begin{array}{l}
 \Rightarrow \\
 \Rightarrow
 \end{array} \right.
 \begin{array}{l}
 V_{ds} = \frac{Z_0 \cdot (a_2 + b_2)}{\sqrt{Z_0}} \\
 I_d = \frac{a_2 - b_2}{\sqrt{Z_0}}
 \end{array}
 \quad (IV-8)$$

Teniendo en cuenta (IV-7) y (IV-8), las impedancias de entrada y salida serán:

$$Z_{in} = \frac{V_{gs}}{I_g} = Z_0 \cdot \frac{a_1 + b_1}{a_1 - b_1} \quad (IV-9)$$

$$Z_{out} = \frac{V_{ds}}{I_d} = Z_0 \cdot \frac{a_2 + b_2}{a_2 - b_2}$$

El problema se reducirá, a la hora de implementar un circuito autónomo o no autónomo al cálculo de la red lineal que sintetice estas impedancias.

IV-4.- ANALISIS MATEMATICO DEL PROBLEMA

IV-4.1 - FORMULACION GENERAL

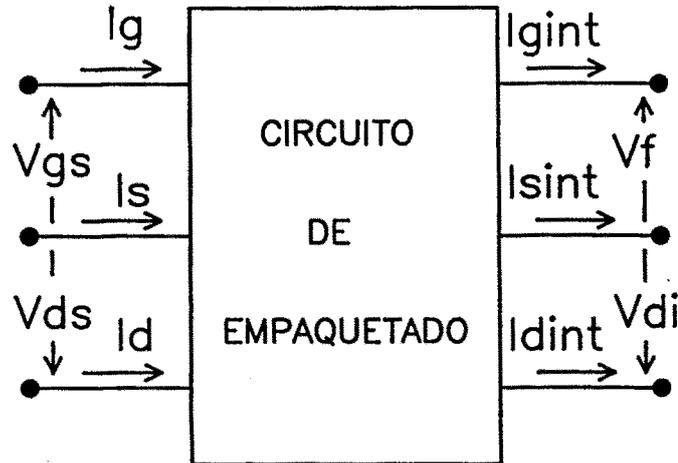


Fig.IV-7 Circuito empaquetado de un MESFET

El circuito de partida es el cuadripolo representado en la figura IV-2. En el capítulo anterior, se habían obtenido las tensiones y corrientes en los terminales del transistor intrínseco (Fig.III-14), pero teniendo en cuenta la figura IV-7 y que el circuito del empaquetado es el de la figura III-8, se pueden calcular las tensiones y corrientes en los terminales externos del transistor mediante las relaciones:

$$v_{gs}(t) = \operatorname{Re} \sum_{k=0}^N [Z_{pg}(kw)I_{gk} + Z_g(kw)I_{gintk} + V_{fk} - Z_s(kw)I_{sintk}] \cdot \exp(jkwt)$$

(IV-10)

$$v_{ds}(t) = \operatorname{Re} \sum_{k=0}^N [Z_{pd}(kw)I_{dk} + Z_d(kw)I_{dintk} + V_{dik} - Z_s(kw)I_{sintk}] \cdot \exp(jkwt)$$

$$ig(t) = \operatorname{Re} \sum_{k=0}^N \frac{[Z_{pgs}(kw)I_{gintk} + Z_g(kw)I_{gintk} + V_{fk} - Z_s(kw)I_{sintk}]}{Z_{pgs}(kw)} \cdot \exp(jkwt) \quad (\text{IV-11})$$

$$id(t) = \operatorname{Re} \sum_{k=0}^N \frac{[Z_{pds}(kw)I_{dintk} + Z_d(kw)I_{dintk} + V_{dik} - Z_s(kw)I_{sintk}]}{Z_{pds}(kw)} \cdot \exp(jkwt)$$

Las expresiones (IV-11) plantean un problema de indefinición ante la inexistencia de las capacidades C_{pgs} y C_{pds} (Fig. III-8), pero se puede resolver teniendo en cuenta que:

$$\begin{aligned} \lim_{Z_{pgs} \rightarrow \infty} ig(t) &= igint(t) \\ \lim_{Z_{pds} \rightarrow \infty} id(t) &= idint(t) \end{aligned} \quad (\text{IV-12})$$

Entonces, mediante las relaciones (IV-10) y (IV-11) podemos conocer las tensiones de la forma:

$$v_{gs}(t) = F_{gNL}(v_{gi}, v_{di}) = \operatorname{Re} \sum_{k=0}^N V_{gsk} \cdot \exp(jkwt) \quad (\text{IV-13})$$

$$v_{ds}(t) = F_{dNL}(v_{gi}, v_{di}) = \operatorname{Re} \sum_{k=0}^N V_{dsk} \cdot \exp(jkwt)$$

$$ig(t) = G_{gNL}(v_{gi}, v_{di}) = \operatorname{Re} \sum_{k=0}^N I_{gk} \cdot \exp(jkwt) \quad (\text{IV-14})$$

$$id(t) = G_{dNL}(v_{gi}, v_{di}) = \operatorname{Re} \sum_{k=0}^N I_{dk} \cdot \exp(jkwt)$$

El número de variables independientes de las expresiones (IV-13) y (IV-14) cuando se consideran N armónicos será $2(2N+1)$ es decir:

$$V_{gicc} \quad V_{gi1r} \quad V_{gi1i} \quad V_{gi2r} \quad V_{gi2i} \quad \dots \quad V_{giNr} \quad V_{giNi} \quad (IV-15)$$

$$V_{dicc} \quad V_{di1r} \quad V_{di1i} \quad V_{di2r} \quad V_{di2i} \quad \dots \quad V_{diNr} \quad V_{diNi}$$

(IV-13) y (IV-14) representan el cuadripolo de la figura IV-8 que es una aproximación de orden N y las tensiones y corrientes en cada puerta representan la parte real e imaginaria del fases del armónico correspondiente.

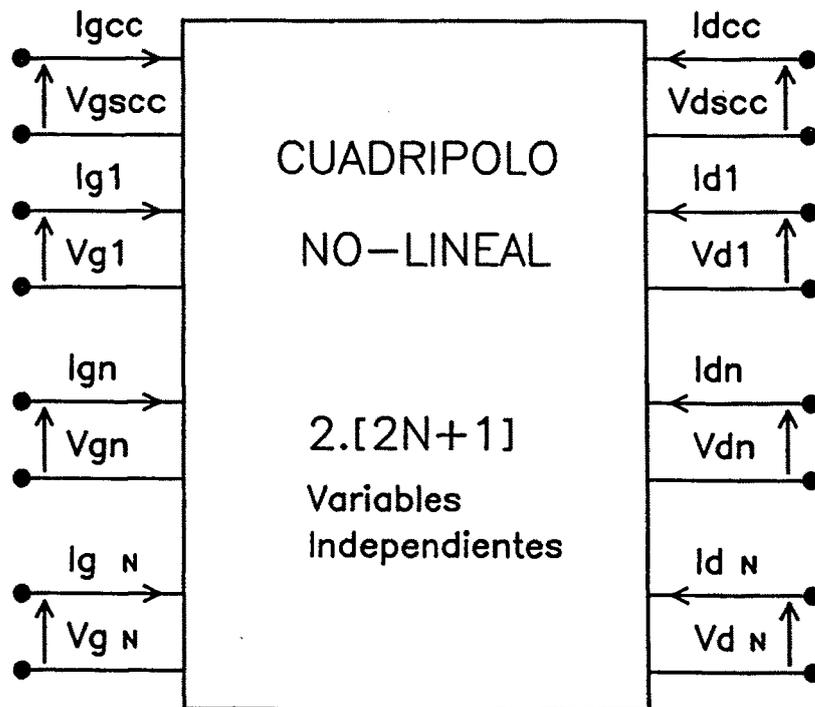


Fig.IV-8 Cuadripolo no-lineal

Consideremos la potencia disipada en gate para el armónico n (en drain sería totalmente análogo):

$$P_g(n\omega) = 1/2 \cdot \text{Re}[V_{gsn} \cdot I_{gn}^*] = 1/2 \cdot [V_{gsnr} \cdot I_{gnr} + V_{gsni} \cdot I_{gni}] \quad (IV-16)$$

Puesto que estamos trabajando con N armónicos, la potencia en gate al armónico n dependerá de las variables de control desde continua

hasta N, es decir, existirán las siguientes derivadas:

$$\frac{\partial P_g(nw)}{\partial V_{gicc}} \quad \frac{\partial P_g(nw)}{\partial V_{gilr}} \quad \frac{\partial P_g(nw)}{\partial V_{gili}} \quad \dots \quad \frac{\partial P_g(nw)}{\partial V_{ginr}} \quad \frac{\partial P_g(nw)}{\partial V_{gini}} \quad \dots \quad \frac{\partial P_g(nw)}{\partial V_{giNr}} \quad \frac{\partial P_g(nw)}{\partial V_{giNi}}$$

(IV-17)

$$\frac{\partial P_g(nw)}{\partial V_{dicc}} \quad \frac{\partial P_g(nw)}{\partial V_{dilr}} \quad \frac{\partial P_g(nw)}{\partial V_{dili}} \quad \dots \quad \frac{\partial P_g(nw)}{\partial V_{dinr}} \quad \frac{\partial P_g(nw)}{\partial V_{dini}} \quad \dots \quad \frac{\partial P_g(nw)}{\partial V_{diNr}} \quad \frac{\partial P_g(nw)}{\partial V_{diNi}}$$

Para cada potencia armónica necesitaremos conocer las derivadas de la expresión (IV-17). Análogamente ocurrirá en la puerta drain.

Podemos definir, a efectos de programación y formulación, dos vectores (matrices fila) por cada puerta que den cuenta de este gradiente de la potencia al armónico n en gate y k en drain respecto de todas las componentes armónicas de las variables de control.

$$\left[\frac{\partial P_g(nw)}{\partial v_{gi}} \right] = \left[\frac{\partial P_g(nw)}{\partial V_{gicc}} \quad \dots \quad \frac{\partial P_g(nw)}{\partial V_{ginr}} \quad \frac{\partial P_g(nw)}{\partial V_{gini}} \quad \dots \quad \frac{\partial P_g(nw)}{\partial V_{giNr}} \quad \frac{\partial P_g(nw)}{\partial V_{giNi}} \right]$$

(IV-18)

$$\left[\frac{\partial P_g(nw)}{\partial v_{di}} \right] = \left[\frac{\partial P_g(nw)}{\partial V_{dicc}} \quad \dots \quad \frac{\partial P_g(nw)}{\partial V_{dinr}} \quad \frac{\partial P_g(nw)}{\partial V_{dini}} \quad \dots \quad \frac{\partial P_g(nw)}{\partial V_{diNr}} \quad \frac{\partial P_g(nw)}{\partial V_{diNi}} \right]$$

$$\left[\frac{\partial P_d(kw)}{\partial v_{gi}} \right] = \left[\frac{\partial P_d(kw)}{\partial V_{gicc}} \quad \dots \quad \frac{\partial P_d(kw)}{\partial V_{gikr}} \quad \frac{\partial P_d(kw)}{\partial V_{diki}} \quad \dots \quad \frac{\partial P_d(kw)}{\partial V_{diNr}} \quad \frac{\partial P_d(kw)}{\partial V_{diNi}} \right]$$

(IV-19)

$$\left[\frac{\partial P_d(kw)}{\partial v_{di}} \right] = \left[\frac{\partial P_d(kw)}{\partial V_{dicc}} \quad \dots \quad \frac{\partial P_d(kw)}{\partial V_{dikr}} \quad \frac{\partial P_d(kw)}{\partial V_{diki}} \quad \dots \quad \frac{\partial P_d(kw)}{\partial V_{diNr}} \quad \frac{\partial P_d(kw)}{\partial V_{diNi}} \right]$$

donde cada matriz tiene 2N+1 términos.

Definamos también vectores fila para las tensiones y corrientes en los terminales de la forma:

$$\begin{aligned}
[Vgs] &= [Vgsc \ Vgslr \ Vgsl \ \dots \ Vgsnr \ Vgsni \ \dots \ VgsNr \ VgsNi] \\
[Vds] &= [Vdscc \ Vdslr \ Vdsli \ \dots \ Vdsnr \ Vdsni \ \dots \ VdsNr \ VdsNi] \\
[Ig] &= [Igcc \ Iglr \ Igli \ \dots \ Ignr \ Igni \ \dots \ IgNr \ IgNi] \\
[Id] &= [Idcc \ Idlr \ Idli \ \dots \ Idnr \ Idni \ \dots \ IdNr \ IdNi]
\end{aligned}
\tag{IV-20}$$

Por analogia, podemos definir matrices de $2N+1$ términos de la forma:

$$\begin{aligned}
[Vgs(nw)] &= [0, 0, 0, \dots, Vgsnr, Vgsni, \dots, 0, 0] \\
[Vds(nw)] &= [0, 0, 0, \dots, Vdsnr, Vdsni, \dots, 0, 0] \\
[Ig(nw)] &= [0, 0, 0, \dots, Ignr, Igni, \dots, 0, 0] \\
[Id(nw)] &= [0, 0, 0, \dots, Idnr, Idni, \dots, 0, 0]
\end{aligned}
\tag{IV-21}$$

es decir, las matrices (IV-21) son las (IV-20) a las que hemos eliminado todo el contenido armónico salvo el armónico n .

Por otro lado, a los ocho jacobianos de la forma de (III-74) pero calculados mediante las expresiones (IV-10) y (IV-11) y sus derivadas en los terminales externos del transistor, se les puede llamar:

$$\begin{aligned}
\left[\frac{\partial vgs}{\partial vgi} \right] ; \quad \left[\frac{\partial vgs}{\partial vdi} \right] ; \quad \left[\frac{\partial vds}{\partial vgi} \right] ; \quad \left[\frac{\partial vds}{\partial vdi} \right] \\
\left[\frac{\partial ig}{\partial vgi} \right] ; \quad \left[\frac{\partial ig}{\partial vdi} \right] ; \quad \left[\frac{\partial id}{\partial vgi} \right] ; \quad \left[\frac{\partial id}{\partial vdi} \right]
\end{aligned}
\tag{IV-22}$$

matrices que son cuadradas de $2N+1 \times 2N+1$ elementos.

Teniendo en cuenta (IV-22), las matrices gradiente expresadas en (IV-18) y (IV-19) pueden ponerse como:

$$\left[\frac{\partial P_g(nw)}{\partial v_{gi}} \right] = 1/2 \cdot [V_{gs}(nw)] \cdot \left[\frac{\partial I_{g^*}(nw)}{\partial v_{gi}} \right] + 1/2 \cdot [I_{g^*}(nw)] \cdot \left[\frac{\partial V_{gs}(nw)}{\partial v_{gi}} \right] \quad (IV-23)$$

$$\left[\frac{\partial P_g(nw)}{\partial v_{di}} \right] = 1/2 \cdot [V_{gs}(nw)] \cdot \left[\frac{\partial I_{g^*}(nw)}{\partial v_{di}} \right] + 1/2 \cdot [I_{g^*}(nw)] \cdot \left[\frac{\partial V_{gs}(nw)}{\partial v_{di}} \right]$$

$$\left[\frac{\partial P_d(kw)}{\partial v_{gi}} \right] = 1/2 \cdot [V_{ds}(kw)] \cdot \left[\frac{\partial I_{d^*}(kw)}{\partial v_{gi}} \right] + 1/2 \cdot [I_{d^*}(kw)] \cdot \left[\frac{\partial V_{ds}(kw)}{\partial v_{gi}} \right] \quad (IV-24)$$

$$\left[\frac{\partial P_d(kw)}{\partial v_{di}} \right] = 1/2 \cdot [V_{ds}(kw)] \cdot \left[\frac{\partial I_{d^*}(kw)}{\partial v_{di}} \right] + 1/2 \cdot [I_{d^*}(kw)] \cdot \left[\frac{\partial V_{ds}(kw)}{\partial v_{di}} \right]$$

Con las expresiones (IV-16), (IV-23) y (IV-24) tenemos definidas totalmente las potencias y sus gradientes en las puertas del transistor, esto nos permitirá definir a continuación las diferentes funciones que se van a optimizar.

IV-4.2 - APLICACIONES DE LA OPTIMIZACION

a) Aproximación de primer orden:

Un primer problema a resolver es la optimización (maximización) de la potencia añadida al primer armónico. Supongamos que tenemos el cuadripolo de la figura IV-9, la potencia añadida al primer armónico vendrá dada por:

$$P_{add} = P_{out}(w) - P_{diss}(w) = - P_d(w) - P_g(w) \quad (IV-25)$$

y teniendo en cuenta la figura (IV-9) podemos poner:

$$P_{add} = - 1/2 \cdot V_{ds1} \cdot I_{d1}^* - 1/2 \cdot V_{gs1} \cdot I_{g1}^* \quad (IV-26)$$

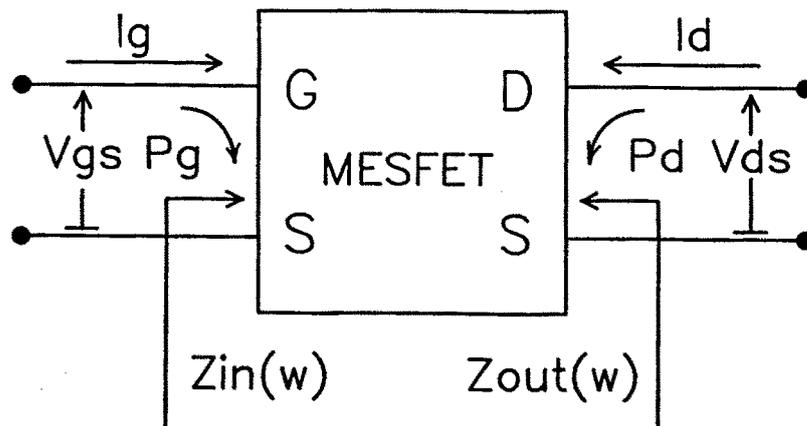


Fig.IV-9 Cuadripolo no-lineal

El gradiente de la potencia añadida vendrá dada por:

$$\left[\frac{\partial P_{add}}{\partial v_{gi}} \right] = - \left[\frac{\partial P_d(w)}{\partial v_{gi}} \right] - \left[\frac{\partial P_g(w)}{\partial v_{gi}} \right]$$

(IV-27)

$$\left[\frac{\partial P_{add}}{\partial v_{di}} \right] = - \left[\frac{\partial P_d(w)}{\partial v_{di}} \right] - \left[\frac{\partial P_g(w)}{\partial v_{di}} \right]$$

Las expresiones (IV-27) están compuestas por matrices fila de tres elementos puesto que para la aproximación de primer orden las variables independientes V_{gi} y V_{di} tendrán cada una de ellas tres elementos; su componente de continua y las partes real e imaginaria del armónico primero.

Este tipo de optimización es típica de amplificadores y osciladores al primer armónico puesto que su diferencia radica en la implementación del circuito lineal que, como ya se ha dicho, se hace a posteriori.

La rapidez de convergencia es uno de los problemas más importantes que aparecen en los procesos de optimización. Una técnica muy importante para resolver este problema es la utilización de restricciones [62]. En el presente caso existen dos tipos: las debidas

a la polarización y las debidas a las impedancias entrada y salida.

Si en el proceso de optimización se fijan de antemano las condiciones de polarización, el dispositivo no lineal de la figura IV-9 deberá de cumplir dos ecuaciones de continua, una para la polarización en gate y otra en drain. Además, deberán de cumplirse las ecuaciones de estabilidad [62], [70]:

$$\operatorname{Re}[Z_{in}(w)] > 0 \implies P_g(w) > 0 \quad (\text{IV-28})$$

$$\operatorname{Re}[Z_{out}(w)] < 0 \implies P_d(w) < 0$$

b) Aproximación de orden N:

Tanto en el caso amplificador como en el oscilador, se puede seguir un proceso análogo al anterior (Fig.IV-9) pero considerando N armónicos lo cual hace que aumente la precisión en el cálculo a expensas de la rapidez del proceso. Las ecuaciones en este caso son:

$$P_{add}(w) = - P_d(w) - P_g(w) = \text{máximo} \quad (\text{IV-29})$$

juntamente con:

$$\sum_{n=2}^N P_{add}(nw) = \sum_{n=2}^N - [P_d(nw) + P_g(nw)] = \text{mínimo} \quad (\text{IV-30})$$

en el caso oscilador ó

$$- \sum_{n=2}^N P_d(nw) = \text{mínimo} \quad (\text{IV-31})$$

en el caso amplificador.

El gradiente de la potencia vendrá dado por:

$$\left[\frac{\partial P_{add}(w)}{\partial v_{gi}} \right] = - \left[\frac{\partial P_d(w)}{\partial v_{gi}} \right] - \left[\frac{\partial P_g(w)}{\partial v_{gi}} \right]$$

(IV-32a)

$$\left[\frac{\partial P_{add}(w)}{\partial v_{di}} \right] = - \left[\frac{\partial P_d(w)}{\partial v_{di}} \right] - \left[\frac{\partial P_d(w)}{\partial v_{di}} \right]$$

.....

$$\left[\frac{\partial P_{add}(nw)}{\partial v_{gi}} \right] = - \left[\frac{\partial P_d(nw)}{\partial v_{gi}} \right] - \left[\frac{\partial P_g(nw)}{\partial v_{gi}} \right]$$

(IV-32b)

$$\left[\frac{\partial P_{add}(nw)}{\partial v_{di}} \right] = - \left[\frac{\partial P_d(nw)}{\partial v_{di}} \right] - \left[\frac{\partial P_g(nw)}{\partial v_{di}} \right]$$

En las ecuaciones (IV-32) podemos observar que las dos primeras son formalmente iguales a (IV-27) pero en esta ocasión, teniendo en cuenta que estamos considerando las variables independientes con N armónicos (4N+2 variables), las matrices de cada ecuación (IV-32) son matrices de 2N+1 elementos. Por otra parte el conjunto de ecuaciones (IV-32) tiene un total de 2N ecuaciones puesto que n varía entre 2 y N.

Las restricciones en este caso, además de las correspondientes ecuaciones de continua, si tenemos perfilado el punto de polarización, son las de (IV-28) y además se tiene que cumplir:

$$\sum_{n=2}^N \operatorname{Re}[Z_{in}(nw)] = 0$$

(IV-33)

$$\sum_{n=2}^N \operatorname{Re}[Z_{out}(nw)] = 0$$

c) Multiplicadores/divisores:

El incremento en la utilización de bandas de frecuencias cada vez más altas hace que muchos autores hayan buscado alternativas más asequibles a la generación tradicional de potencia (osciladores, amplificadores) en estas bandas de frecuencia utilizando dispositivos MESFET como multiplicadores de frecuencia aprovechando sus características claramente no lineales [70]. Por otro lado, la división de frecuencia es también esencial en algunos sistemas de microondas (lazos de control de fase por ejemplo) y sistemas FM de comunicaciones. Esto hace que el GaAs-MESFET sea muy atractivo operando como multiplicador [71], [72] y divisor [69], [73], [74], [75] debido a su conversión de ganancia, ancho de banda y aislamiento entrada/salida. Estas son las razones que inducen a introducir este tipo de dispositivos en los procesos de optimización.

Si tenemos en cuenta la figura IV-8 la función potencia añadida a optimizar se puede poner en general como:

$$P_{add}(k\omega, j\omega) = - P_d(j\omega) - P_g(k\omega) = \text{máximo} ; [k \langle \rangle j] \quad (\text{IV-34})$$

juntamente con

$$-\sum_{\substack{m=1 \\ m \langle \rangle j}}^N P_d(m\omega) - \sum_{\substack{n=1 \\ n \langle \rangle k}}^N P_g(n\omega) = \text{mínimo} \quad (\text{IV-35})$$

en el caso de multiplicadores/divisores auto-oscilantes (autónomos) o bien

$$-\sum_{\substack{m=1 \\ m \langle \rangle j}}^N P_d(m\omega) = \text{mínimo} \quad (\text{IV-36})$$

en el caso de multiplicadores/divisores tipo amplificador (no autónomos).

Evidentemente si $j=k$ en (IV-34) y $m=n$ en (IV-35) estamos

contemplando justamente el caso amplificador/oscilador tratado en el apartado b).

Las expresiones del gradiente de (IV-34) vienen dadas por:

$$\begin{bmatrix} \frac{\partial P_{add}(kw, jw)}{\partial v_{gi}} \end{bmatrix}_{k \langle \rangle j} = - \begin{bmatrix} \frac{\partial P_d(jw)}{\partial v_{gi}} \end{bmatrix} - \begin{bmatrix} \frac{\partial P_g(kw)}{\partial v_{gi}} \end{bmatrix} \quad (IV-37)$$

$$\begin{bmatrix} \frac{\partial P_{add}(kw, jw)}{\partial v_{di}} \end{bmatrix}_{k \langle \rangle j} = - \begin{bmatrix} \frac{\partial P_d(jw)}{\partial v_{di}} \end{bmatrix} - \begin{bmatrix} \frac{\partial P_g(kw)}{\partial v_{di}} \end{bmatrix}$$

donde las matrices de (IV-37) vuelven a ser matrices fila de $2N+1$ elementos. Por supuesto, el resto de gradientes de las potencias armónicas necesarias en (IV-35) y (IV-36) son también conocidos.

En cuanto a las restricciones, en principio se han de cumplir las ecuaciones de continua fijadas por la polarización externa como en los dos casos anteriores. El resto de restricciones se pueden expresar:

$$\begin{array}{l} \operatorname{Re}[Z_{in}(kw)] > 0 \implies P_g(kw) > 0 \\ \operatorname{Re}[Z_{out}(jw)] < 0 \implies P_d(jw) < 0 \end{array} \quad \left| \quad k \langle \rangle j \right. \quad (IV-38)$$

$$\begin{array}{l} \operatorname{Re}[Z_{in}(nw)] = 0 \quad ; \quad n \langle \rangle k \\ \operatorname{Re}[Z_{out}(nw)] = 0 \quad ; \quad n \langle \rangle j \end{array} \quad (IV-39)$$

IV-5.- IMPLEMENTACION LINEAL

Hasta ahora lo que hemos hecho es obtener a base de optimización de potencias, los valores de las tensiones y corrientes del cuadripolo representado en la figura IV-2. Este proceso es, en principio, general para el tipo de optimización tratada en cuanto a que las únicas limitaciones de tipo lineal son las impuestas por el propio dispositivo activo. Vamos a ver ahora como se pueden implementar las redes lineales a partir del conocimiento de estas tensiones y corrientes, supuestas óptimas, de los terminales del cuadripolo no lineal.

IV-5.1 - CONCEPCION OSCILADOR

El circuito total implementado está representado en la figura IV-10. Partiendo del conocimiento de V_{gs} , V_{ds} , I_g e I_d óptimas el problema reside en cálculo de la red lineal. Vamos a calcular para ello dos tipos de redes clásicas en implementación, una red en T y una red en π . Evidentemente, estamos trabajando tanto en drain como en gate con un único armónico puesto que se supone conseguido el estado estacionario a una determinada frecuencia.

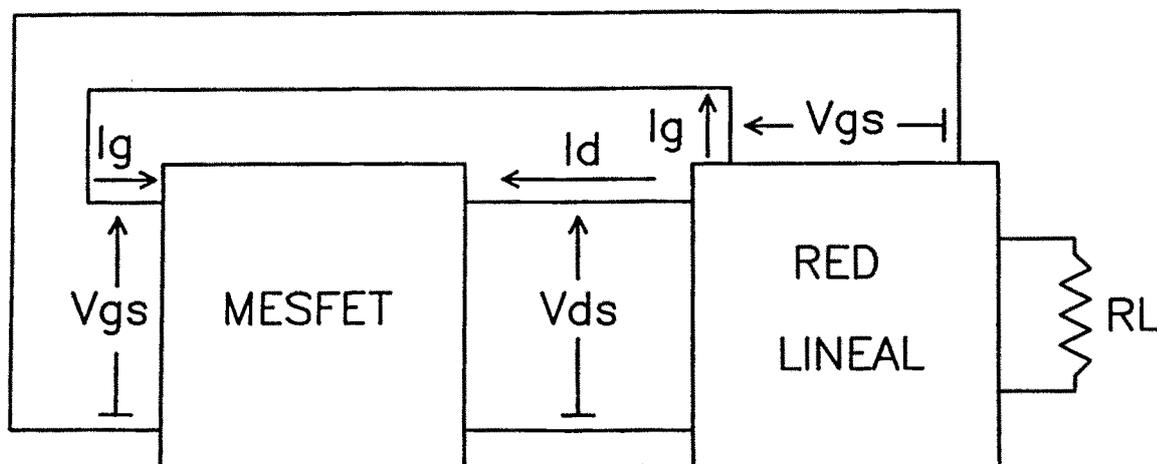


Fig.IV-10 Circuito oscilador

a) Circuito en T:

Si suponemos que la red lineal y la resistencia de carga R_L de la figura IV-10 nos quedará un circuito de la forma de la figura IV-11 que representa a una estructura clásica en osciladores representada en la figura IV-12a.

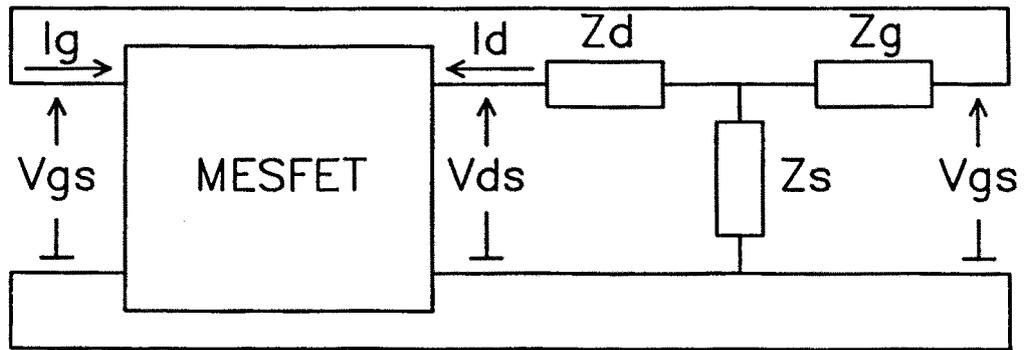


Fig.IV-11 Estructura osciladora en T

La malla lineal que debemos de resolver es la de la figura IV-12b.

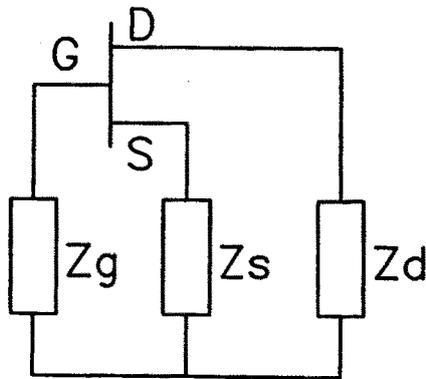


Fig.IV-12a

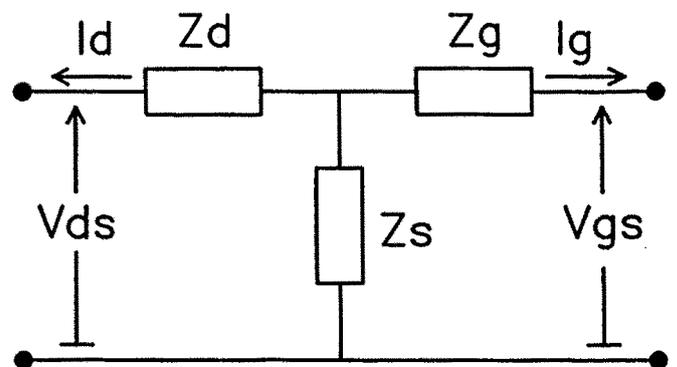


Fig.IV-12b

Supongamos la salida en drain y definimos

$$Z_d = R_d + jX_d$$

$$Z_g = jX_g$$

$$Z_s = jX_s$$

(IV-40)

Del circuito de la figura IV-12b se puede deducir:

$$V_{gs} = - Z_g \cdot I_g - Z_s \cdot (I_g + I_d) \quad (IV-41)$$

$$V_{ds} = - Z_d \cdot I_d - Z_s \cdot (I_g + I_d)$$

que desarrollando en parte real e imaginaria y teniendo en cuenta (IV-40) podemos poner:

$$V_{gsr} = X_g \cdot I_{gi} + X_s \cdot (I_{gi} + I_{di}) \quad (IV-42)$$

$$V_{gsi} = - X_g \cdot I_{gr} - X_s \cdot (I_{gr} + I_{dr})$$

$$V_{dsr} = X_d \cdot I_{di} - R_d \cdot I_{dr} + X_s \cdot (I_{gi} + I_{di}) \quad (IV-43)$$

$$V_{dsi} = - X_d \cdot I_{dr} - R_d \cdot I_{di} + X_s \cdot (I_{gr} + I_{dr})$$

de (IV-42) podemos obtener:

$$X_s = \frac{V_{gsr} \cdot I_{gr} + V_{gsi} \cdot I_{gi}}{I_{gr} \cdot I_{di} - I_{gi} \cdot I_{dr}} \quad (IV-44)$$

$$X_g = - \frac{V_{gsr} \cdot (I_{gr} + I_{dr}) + V_{gsi} \cdot (I_{gi} + I_{di})}{I_{gr} \cdot I_{di} - I_{gi} \cdot I_{dr}} \quad (IV-45)$$

analogamente de (IV-43) se puede obtener:

$$R_d = - \frac{A \cdot I_{dr} + B \cdot I_{di}}{I_{dr}^2 + I_{di}^2} \quad (IV-46)$$

$$X_d = - \frac{B \cdot I_{dr} - A \cdot I_{di}}{I_{dr}^2 + I_{di}^2} \quad (IV-47)$$

donde

$$A = - R_d \cdot I_{dr} + X_d \cdot I_{di}$$

(IV-48)

$$B = - R_d \cdot I_{di} - X_d \cdot I_{dr}$$

b) Circuito en π :

De forma análoga a como se ha hecho para una red en T, en el caso de una red en π el circuito de la figura IV-10 se transforma en la figura IV-13

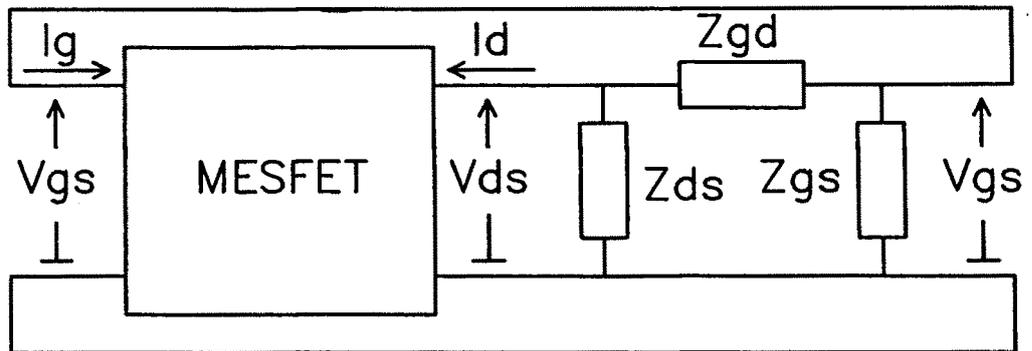


Fig. IV-13 Estructura osciladora en π

Por consiguiente, el circuito lineal que debemos resolver es el representado en la figura IV-14

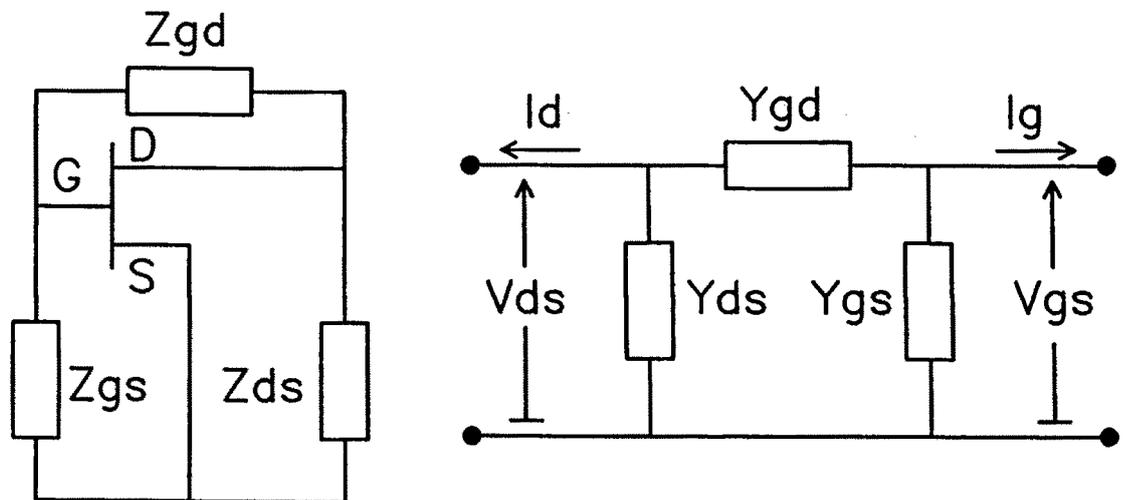


Fig. IV-14

Suponemos de nuevo la salida en drain y definimos:

$$\begin{aligned} Y_{gs} &= jB_{gs} \\ Y_{gd} &= jB_{gd} \\ Y_{ds} &= G_{ds} + jB_{ds} \end{aligned} \quad (IV-49)$$

Del circuito de la figura IV-14 se puede deducir:

$$\begin{aligned} -I_g &= V_{gs}.Y_{gs} + (V_{gs}-V_{ds}).Y_{gd} \\ -I_d &= V_{ds}.Y_{ds} - (V_{gs}-V_{ds}).Y_{ds} \end{aligned} \quad (IV-50)$$

Teniendo en cuenta (IV-49) y desarrollando en parte real e imaginaria y siguiendo un proceso totalmente análogo al de la red en T se obtiene:

$$B_{gd} = \frac{I_{gr}.V_{gsr} + I_{gi}.V_{gsi}}{V_{gsi}.V_{dsr} - V_{gsr}.V_{dsi}} \quad (IV-51)$$

$$B_{gs} = - \frac{I_{gr}.(V_{gsr}-V_{dsr}) + I_{gi}.(V_{gsi}-V_{dsi})}{V_{gsi}.V_{dsr} - V_{gsr}.V_{dsi}} \quad (IV-52)$$

$$G_{ds} = - \frac{A.V_{dsr} + B.V_{dsi}}{V_{dsr}^2 + V_{dsi}^2} \quad (IV-53)$$

$$B_{ds} = \frac{A.V_{dsi} - B.V_{dsr}}{V_{dsr}^2 + V_{dsi}^2} \quad (IV-54)$$

donde

$$\begin{aligned} A &= B_{ds}.V_{dsi} - G_{ds}.V_{dsr} \\ B &= - B_{ds}.V_{dsr} - G_{ds}.V_{dsi} \end{aligned} \quad (IV-55)$$

En el caso de multiplicadores/divisores auto-oscilantes la implementación lineal es similar al caso oscilador (Fig.IV-10), la única diferencia es que la red lineal que se implemente deberá cumplir las condiciones obtenidas en la optimización, es decir, para los armónicos k, j siendo $k \neq j$.

IV-5.2 - CONCEPCION AMPLIFICADOR

En el caso amplificador volvemos a partir de las tensiones y corrientes en los terminales del MESFET calculados en el proceso de optimización (Fig.IV-2). El circuito total a implementar es el de la figura IV-15.

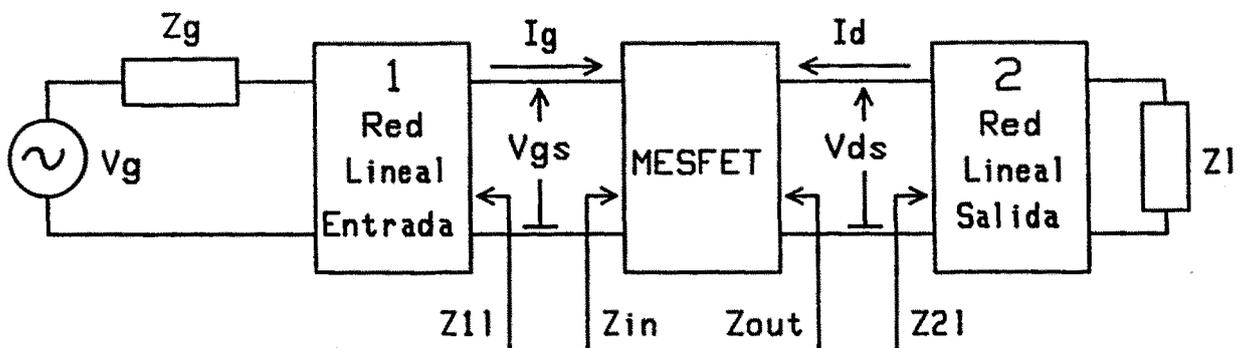


Fig.IV-15 Estructura amplificadora

En este caso teniendo en cuenta que:

$$Z_{in} = \frac{V_{gs}}{I_g}$$

(IV-56)

$$Z_{out} = \frac{V_{ds}}{I_d}$$

las condiciones que se han de cumplir son:

$$Z_{11} = Z_{in}^*$$

(IV-57)

$$Z_{21} = -Z_{out}$$

Tanto en la red de entrada como la de salida las relaciones de impedancia son muy sencillas por lo que no tiene gran interés en desarrollarlas.

En el caso de multiplicadores/divisores no autónomos la implementación es totalmente análoga. La única diferencia es que las relaciones de impedancias se tienen que cumplir a los armónicos de interés.

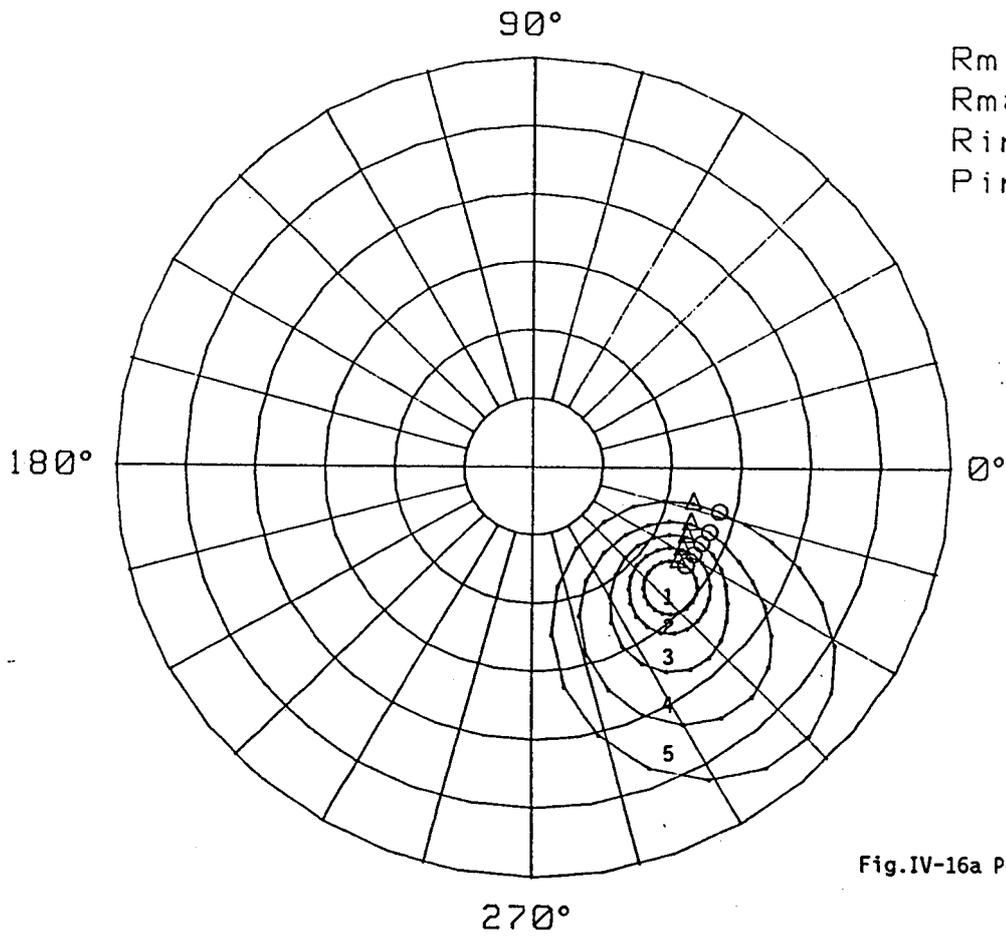
IV-6.- SIMULACION

Se ha venido discutiendo en los apartados anteriores del presente capítulo las técnicas de optimización lineal y no lineal, experimental y de simulación. Vamos ahora a discutir los resultados del programa de optimización comparándolos con los obtenidos en el análisis para comprobar su validez.

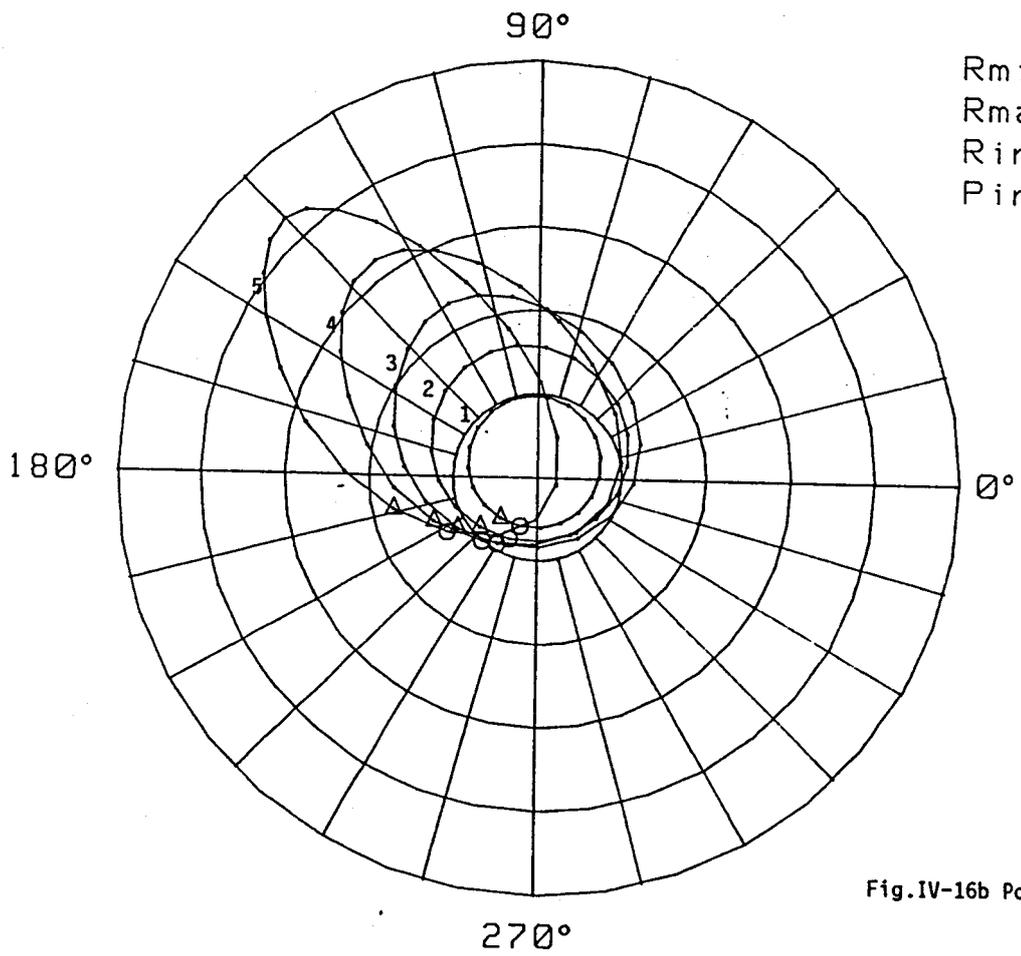
IV-6.1.- OPTIMIZACION DE LA MAXIMA POTENCIA ANADIDA-

En primer lugar vamos a analizar, con el programa descrito en el capítulo III un circuito formalmente idéntico al de la figura IV-6 cuya única diferencia es que las impedancias de generador Z_o tanto en gate como en drain son nulas. En este momento tenemos un transistor al cual le hemos colocado dos generadores, uno en la puerta gate-source y otro en la puerta drain-source; estas son las condiciones de optimización descritas en anteriores apartados. El estudio completo se va a hacer al primer armónico y a una frecuencia de 10 GHz.

Fijaremos una tensión de gate v_{gs} , la cual suponemos que tiene fase cero, y para cada valor del módulo de la tensión de drain v_{ds} haremos un barrido de la fase de dicha tensión. De esta forma tendremos círculos de potencia para cada nivel de inyección en drain manteniendo fija la gate.



Rmin=.002
 Rmax=.012
 Rinc=.002
 Pinc=15



Rmin=.02
 Rmax=.1
 Rinc=.02
 Pinc=15

Rmin=.02
Rmax=.1
Rinc=.02
Pinc=15

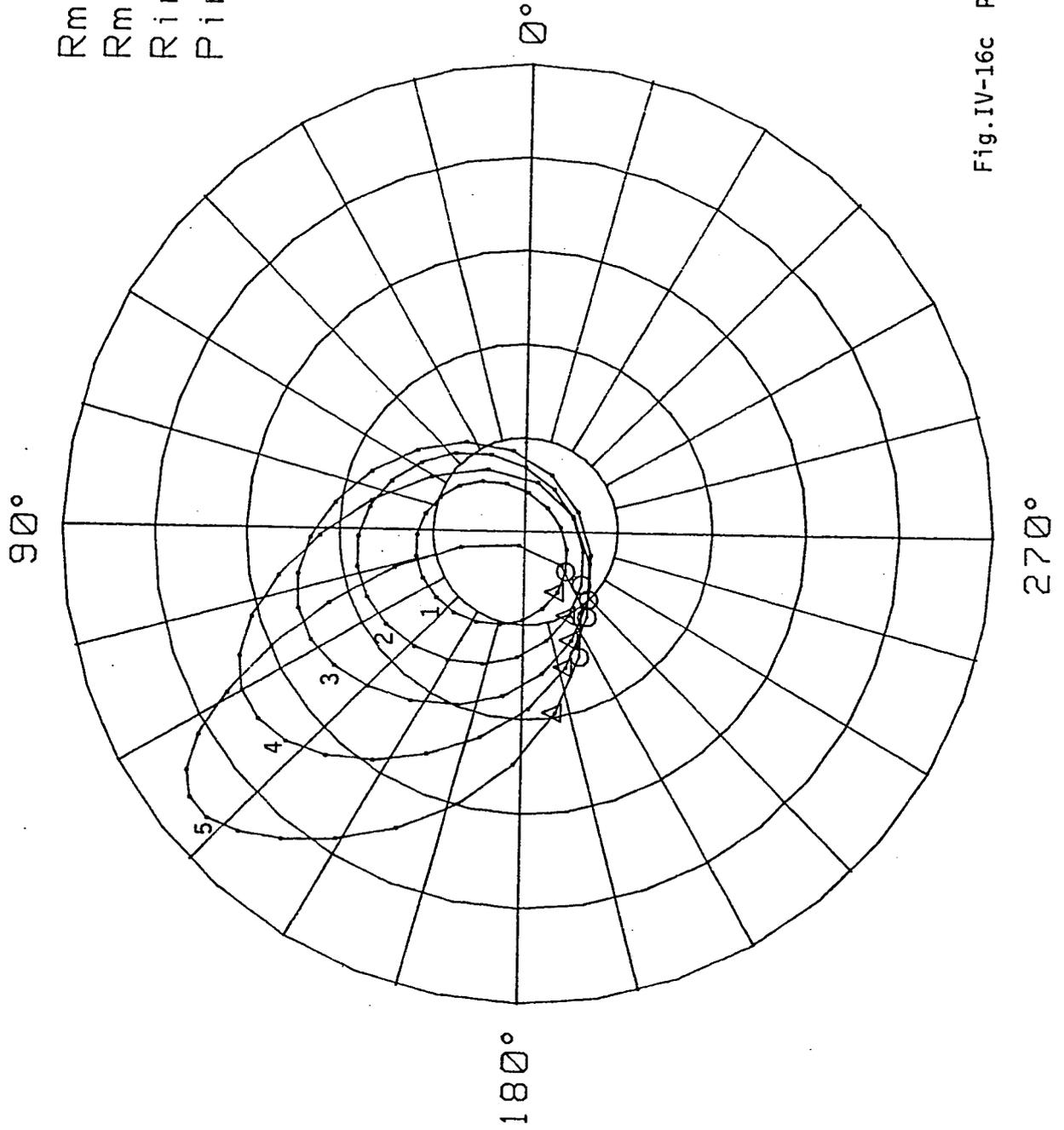


Fig.IV-16c Padd

El transistor empleado ha sido tomado de la literatura [7] y sus parámetros vienen dados en la tabla IV-1

Tabla IV-1

Parámetros del GaAs-MESFET 2SK273 [7]

Parámetros Lineales:

R. Lineales (Ohm): $R_g = 4.5$ $R_d = 4.5$ $R_s = 4.5$ $R_i = 10$
L. Lineales (nH): $L_g = 0.2$ $L_d = 0.2$ $l_s = 0.1$
C. Lineales (pF): $C_{dg} = 0.026$ $C_{ds} = 0.1$
C. empaquetado: $C_{pgs} = 0$ $C_{pds} = 0$

Parámetros no lineales:

C_{gs} : $C_{gso}(pF) = 0.64$ $V_{bi}(v) = 0.8$ $s = 0.5$
 I_{gs} : $I_{ns}(nA) = 1.05$ $s(1/V) = 23$
 I_{dg} : $I_{sr}(nA) = 6.5$ $sr(1/v) = 1.28$
 I_{ds} : $I_{dss}(mA) = 75$ $V_{po}(V) = -1.78$ $\alpha = 3.35$ $\beta = -0.11$
Tiempo de tránsito (ps) = 0

Las figuras 16 corresponden a los siguientes valores:

Frecuencia : 10 Ghz

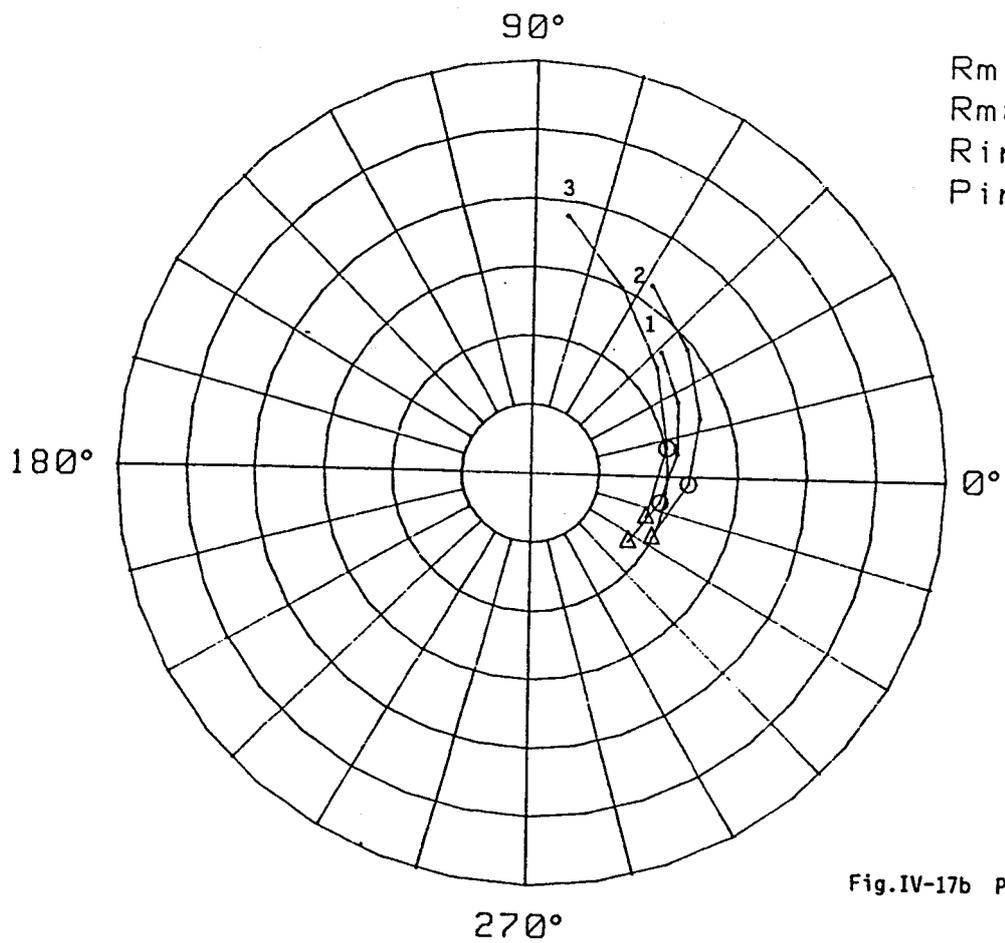
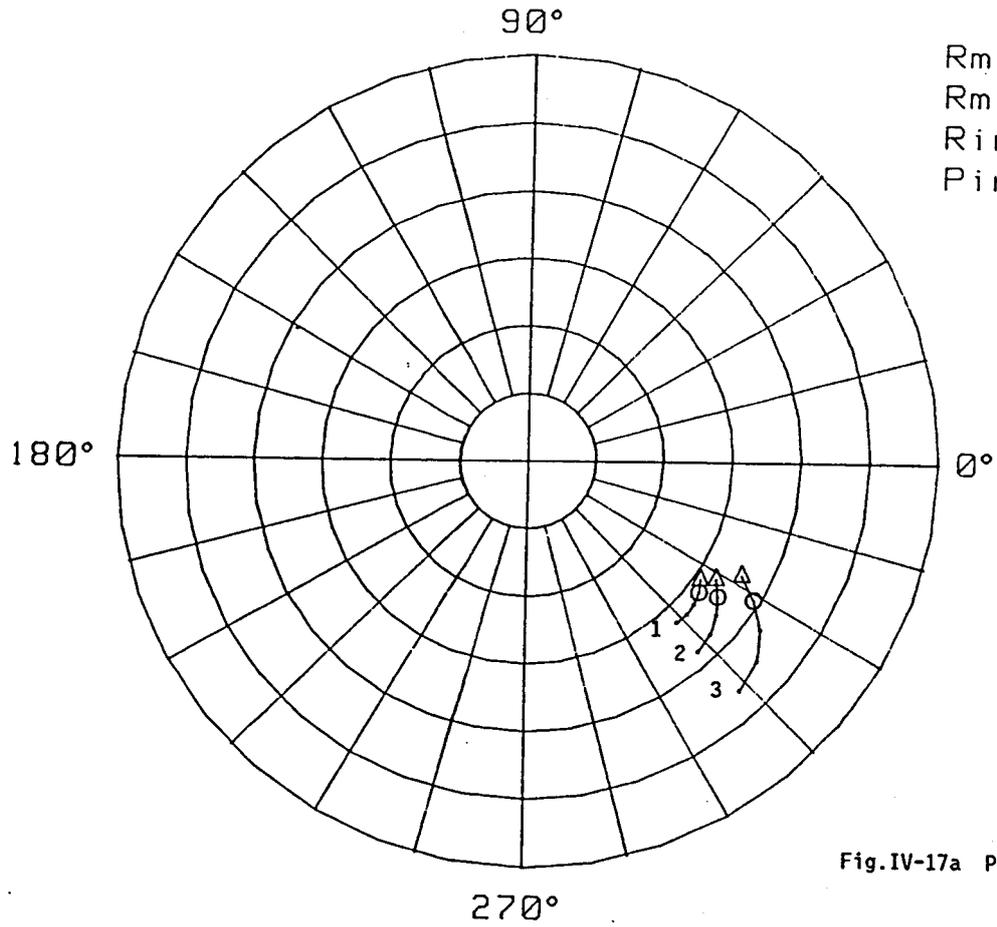
$V_{gs}(V, grad)$: mod = 0.6 fase = 0

V_{ds} mod(V) : inicial = 1 final = 3 paso = 0.5

V_{ds} fase (grad): inicial = 0 final = 360 paso = 18

El punto de polarización escogido es en todos los casos $V_{gscc} = -0.5$ y $V_{dscc} = 3$ voltios y el radio de las cartas polares está dado siempre en watio.

Se puede observar que efectivamente son líneas cerradas, el primer punto corresponde al triángulo y el segundo al círculo con lo cual esta siempre definida la dirección de variación según la fase. La gráfica 1



Rmin=.01
Rmax=.06
Rinc=.01
Pinc=15

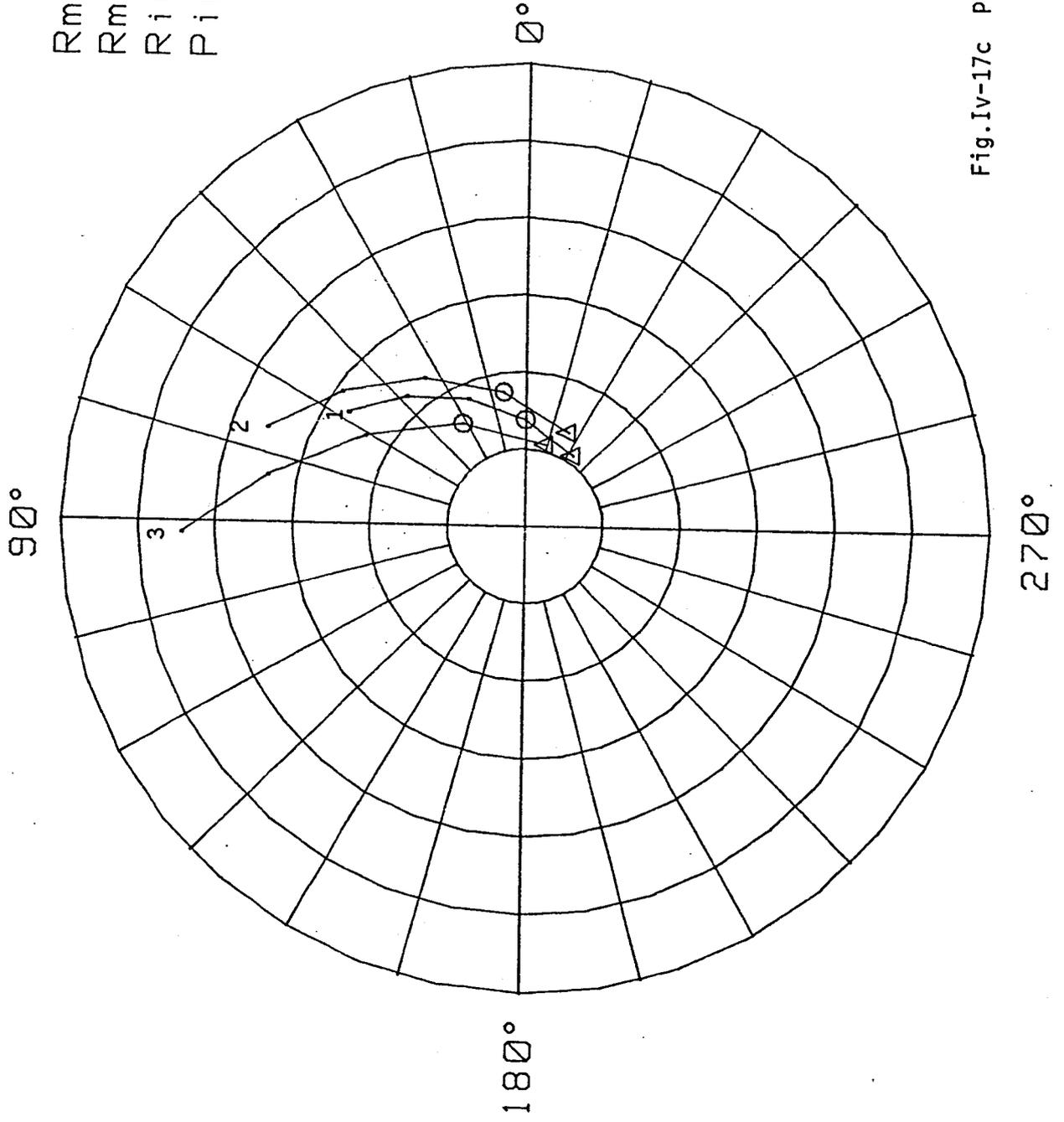
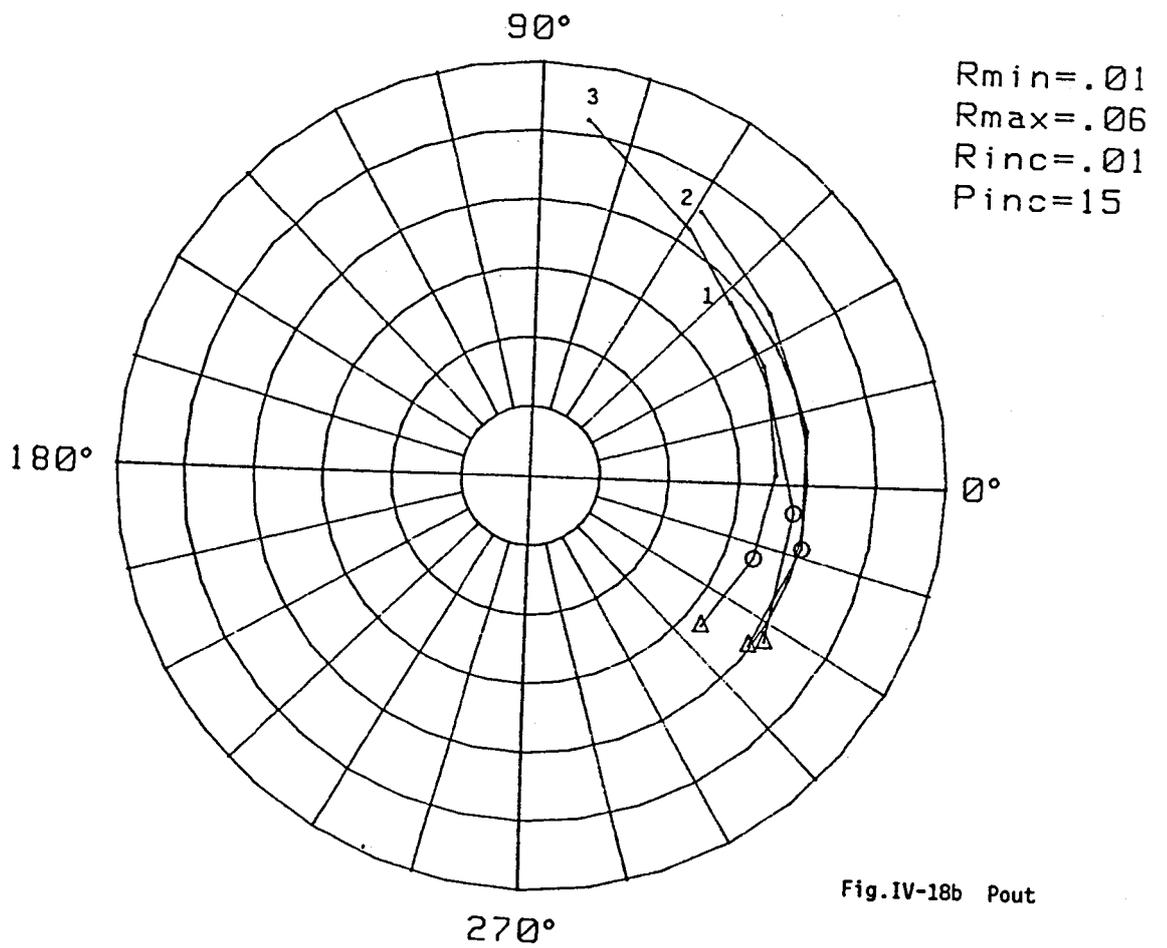
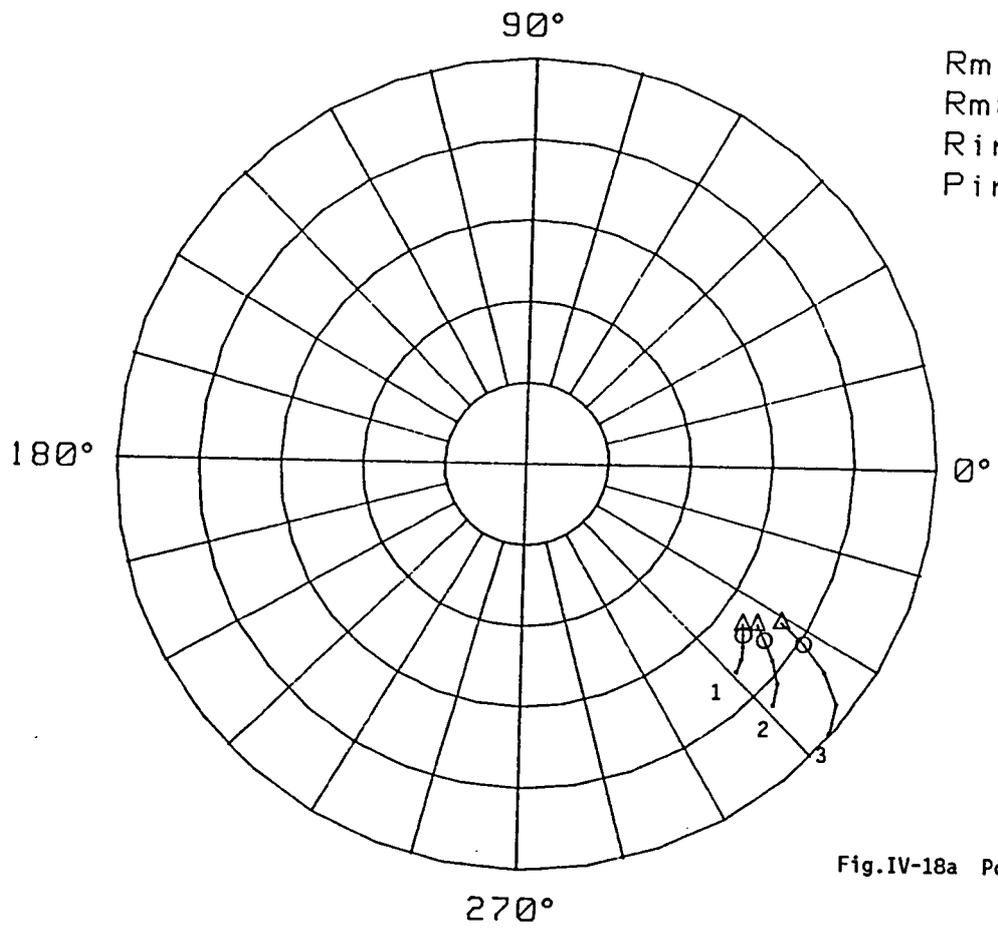


Fig.Iv-17c Padd



Rmin=.01
Rmax=.06
Rinc=.01
Pinc=15

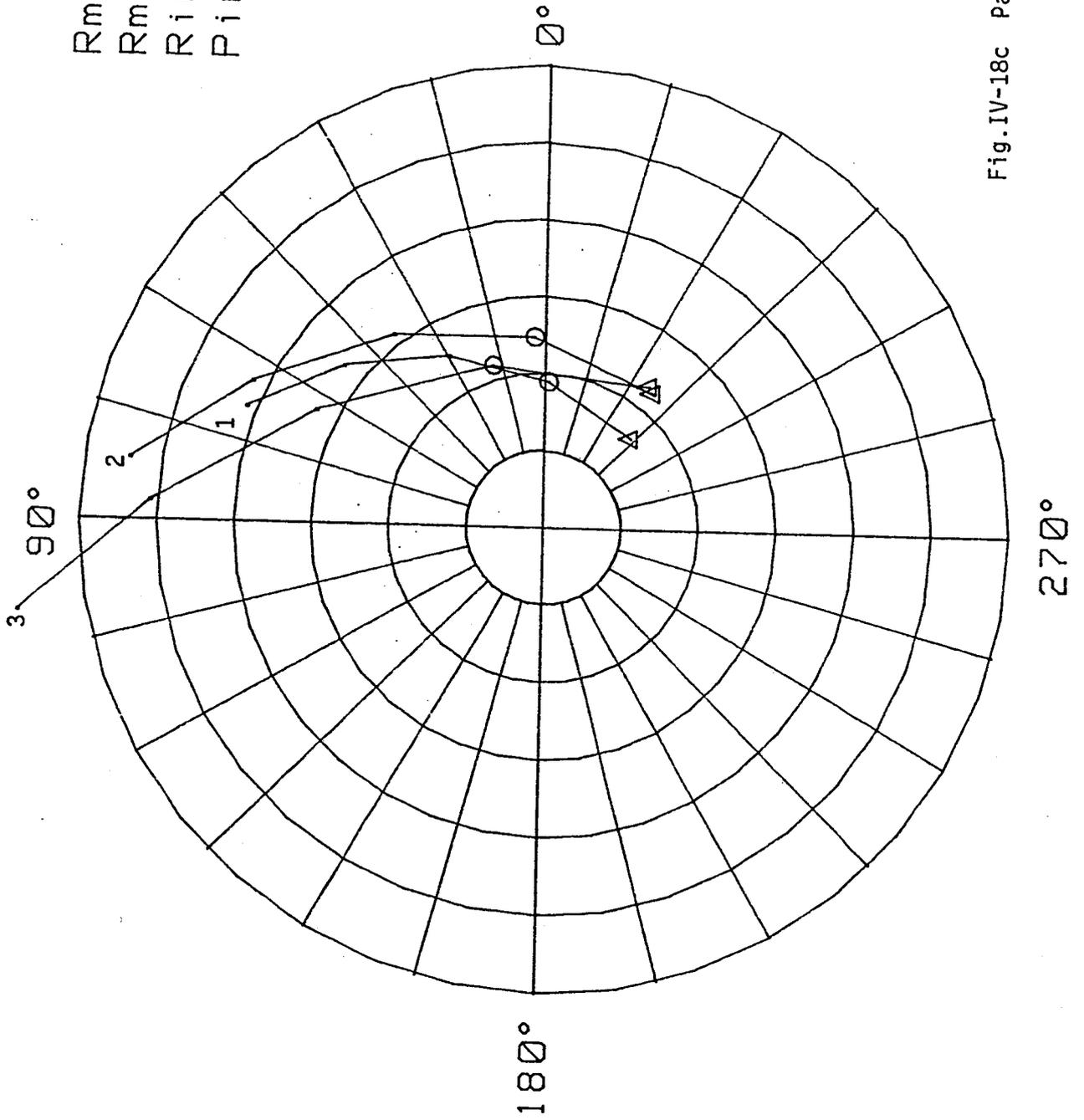
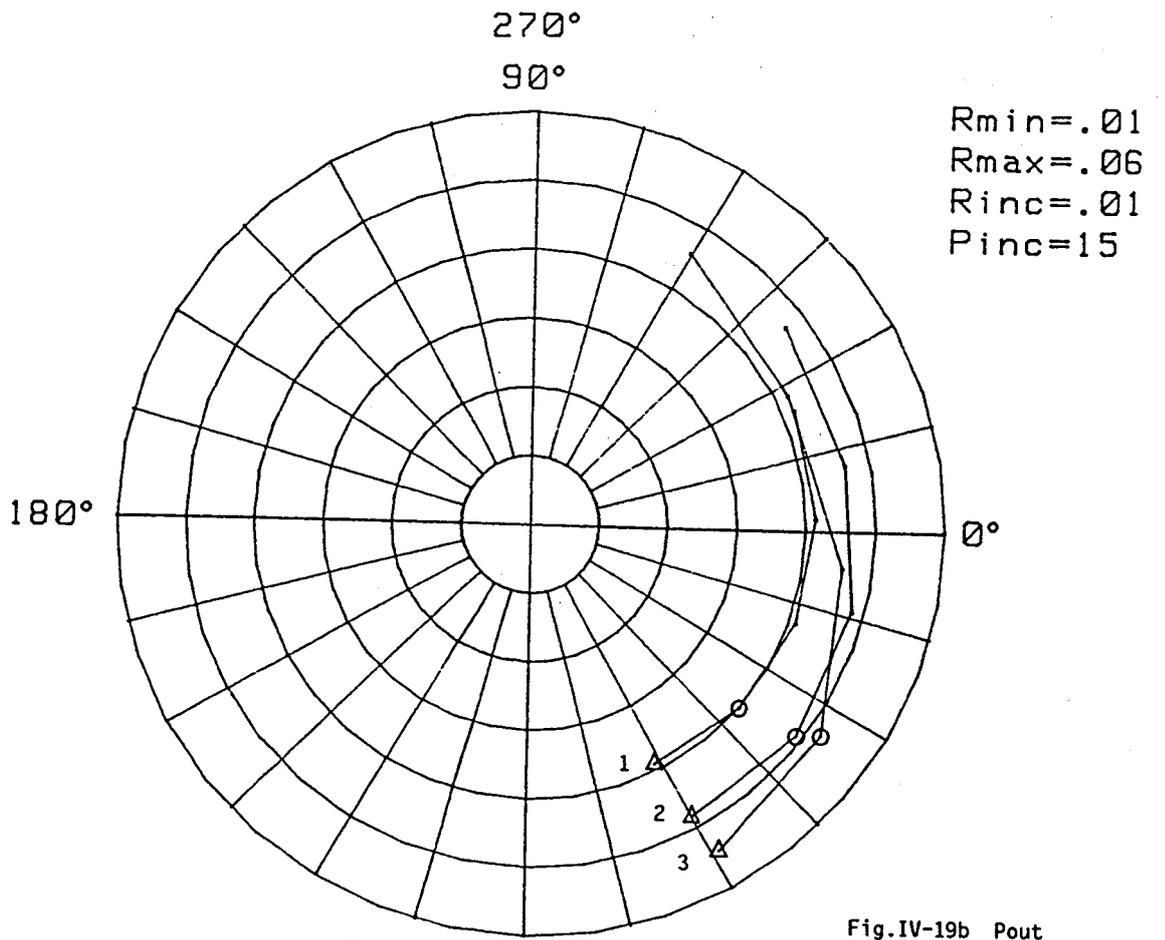
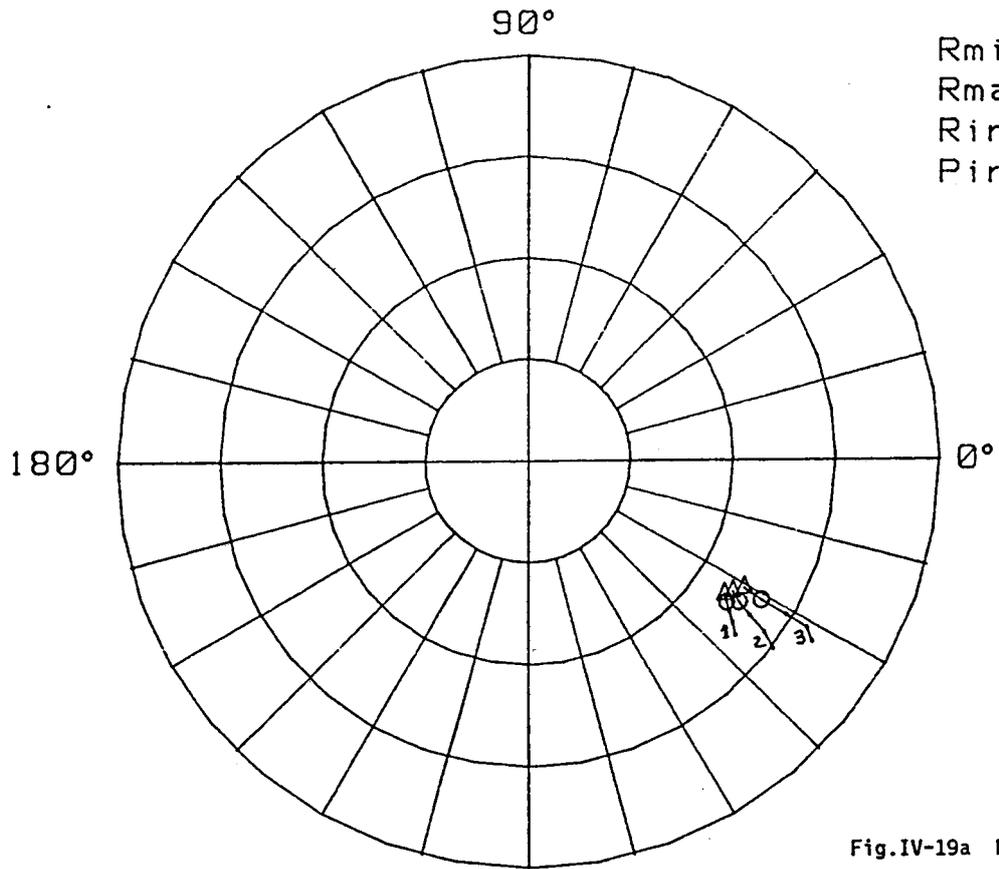


Fig. IV-18c Padd



Rmin=.01
Rmax=.06
Rinc=.01
Pinc=15

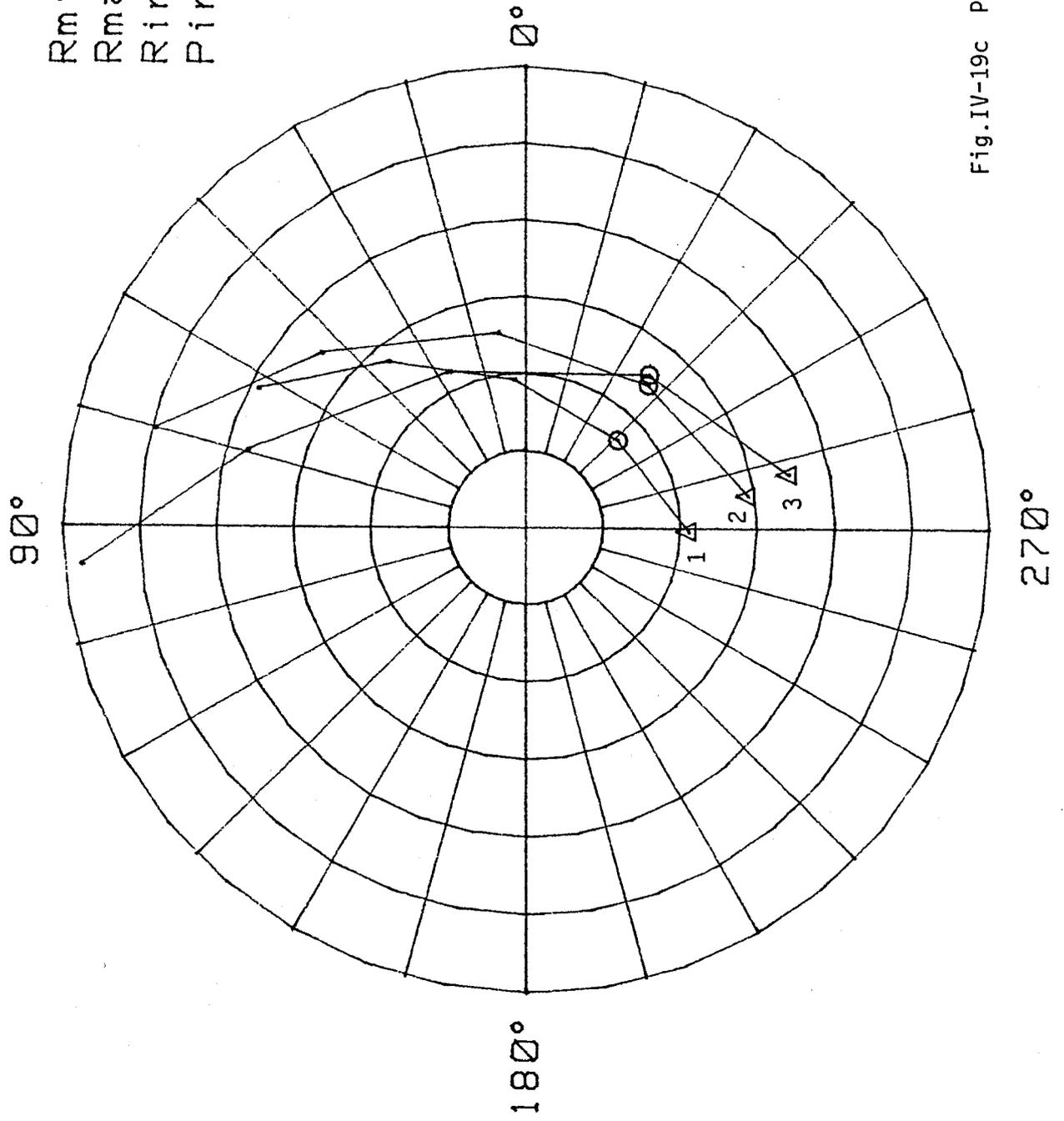
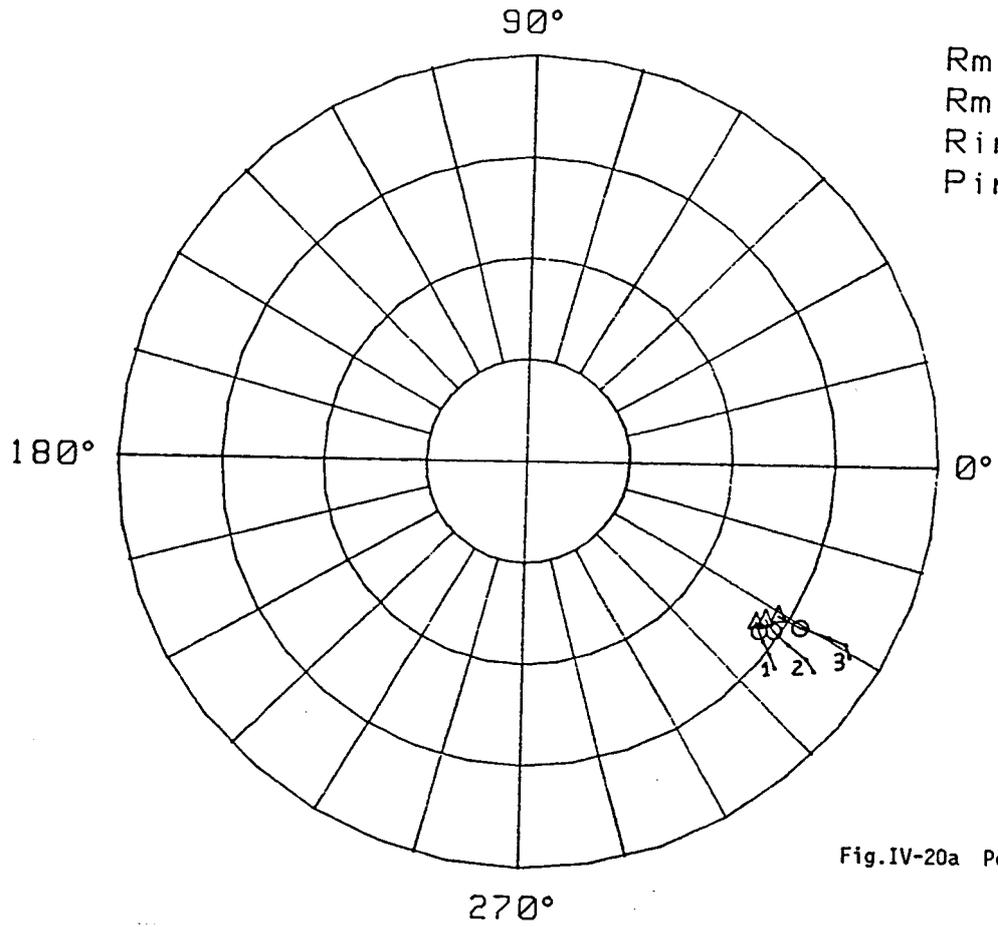
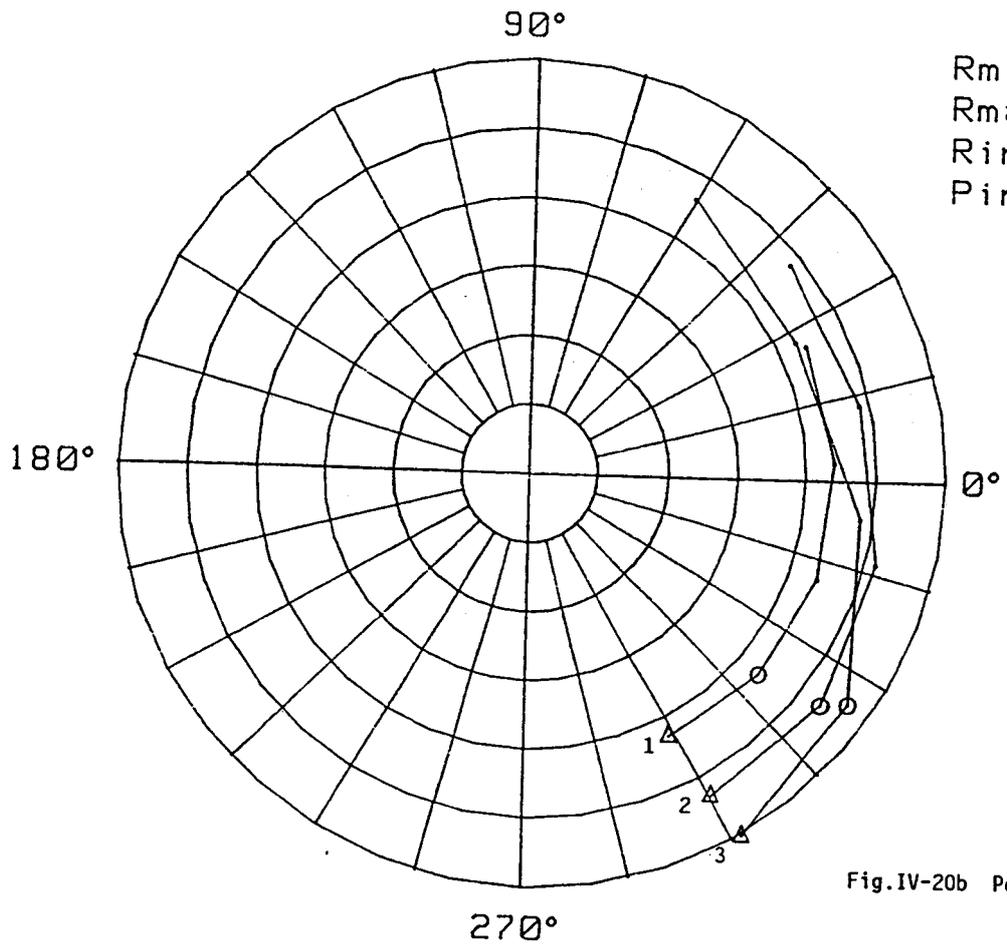


Fig.IV-19c Padd



Rmin=.01
 Rmax=.04
 Rinc=.01
 Pinc=15

Fig.IV-20a Pdiss



Rmin=.01
 Rmax=.06
 Rinc=.01
 Pinc=15

Fig.IV-20b Pout

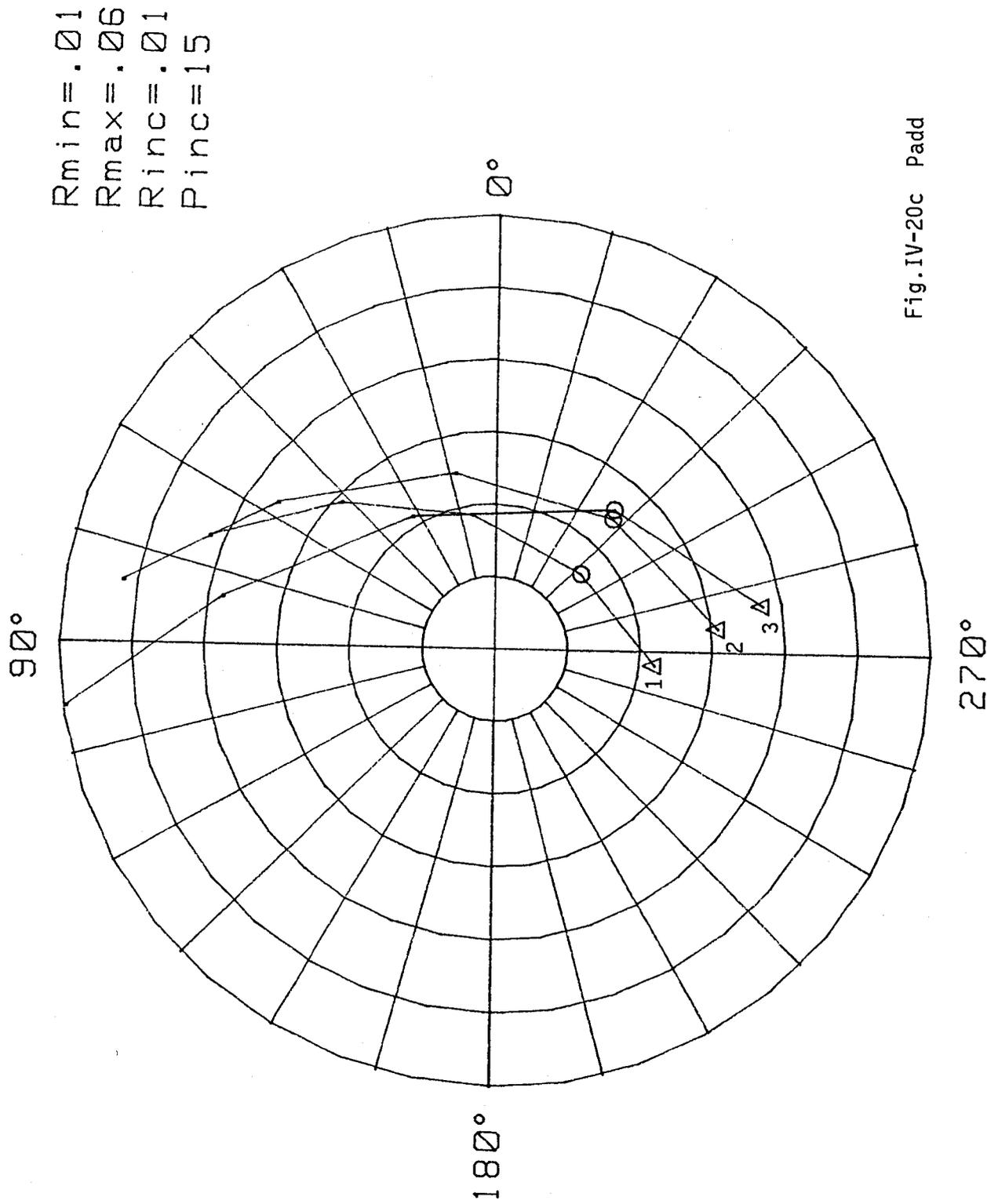


Fig. IV-20c Padd

corresponderá siempre al valor del módulo de V_{ds} más pequeño y la numeración más alta al valor más grande.

La figura 16a muestra la potencia disipada a la entrada (P_{diss}) del transistor que como se puede observar siempre es positiva para estos valores. La figura 16b nos muestra la potencia disipada en la carga, es decir, la potencia que es capaz de suministrar el transistor. Lógicamente interesan las zonas en que la parte real de dicha potencia (P_{out}) es positiva puesto que una potencia negativa indica consumo por parte del transistor. Vemos que el máximo de potencia de salida lo tiene la curva 3 lo que corresponde a una tensión $V_{ds}=2$ volts. En la figura 16c está representada la potencia añadida (P_{add}); la zona de interés es también la zona de parte real positiva y el máximo de dicha potencia corresponde también a la gráfica 3.

Las gráficas de la figura 17 corresponden al caso ya descrito pero en este caso se ha acotado la zona con objeto de reducir el tiempo de análisis en sucesivos casos. Los valores utilizados en el análisis son:

Frecuencia = 10 Ghz

V_{gs} (V,grad) : mod = 0.5 fase = 0

V_{ds} mod(v): inicial = 1.5 final = 2.5 paso = 0.5

V_{ds} fas(grad): inicial = 72 final = 144 paso = 18

Para esta representación es la gráfica 2 la que tiene mayor potencia de salida (Fig.17b) y mayor potencia añadida (Fig.17c) para tres tensiones V_{ds} diferentes que corresponden a tres potencias disipadas a la entrada también diferentes (Fig.17a).

Una vez detectada la zona de V_{ds} en la que se consigue máxima potencia añadida hacemos lo mismo para $V_{gs}=1$ voltio con fase cero y se obtienen las curvas de las figuras 18 en las cuales vemos que la máxima potencia añadida sigue aumentando. En las figuras 19 aumenta aún más, mientras que en las 20 empieza a disminuir aunque evidentemente sigan aumentando la potencia disipada a la entrada y la potencia de salida. El punto de máxima potencia añadida se encuentra en las gráficas de la figura 19c y coincide con el obtenido mediante el proceso de optimización. Los valores óptimos obtenidos para el punto de polarización anteriormente mencionado vienen dadas en la tabla IV-2.

Tabla IV-2
Valores del MESFET para Padd máxima

Frecuencia 10 GHz

P. Polarización (Voltt.) : $V_{gscc} = -0.5$ $V_{dscc} = 3$

Tensiones	Módulo (Volt)	Fase (grad)
Vgs :	1.20	0.00
Vgs :	2.00	90.00
Vgi :	1.21	304.86
Vdi :	2.11	117.99

Corrientes	Módulo (mA)	Fase (grad)
Ig :	44.02	35.10
Id :	48.23	283.95

Potencias (mW): $P_{dis} = 21.61$ $P_{out} = 46.81$ $P_{add} = 25.20$

Impedancias (Ohms):	Real	Imaginaria
Zin :	22.30	-15.67
Zout :	-40.24	9.99

Con los valores de la tabla IV-2 vamos a implementar a continuación un amplificador y un oscilador con objeto de comprobar mediante análisis, con el programa descrito en el capítulo III, la concordancia con los valores obtenidos para máxima potencia añadida en la optimización

a) Circuito amplificador [77]:

El circuito amplificador utilizado es el de la figura IV-15. Las redes de entrada y salida junto con la resistencia de carga o generador son las de la de la figura IV-21.

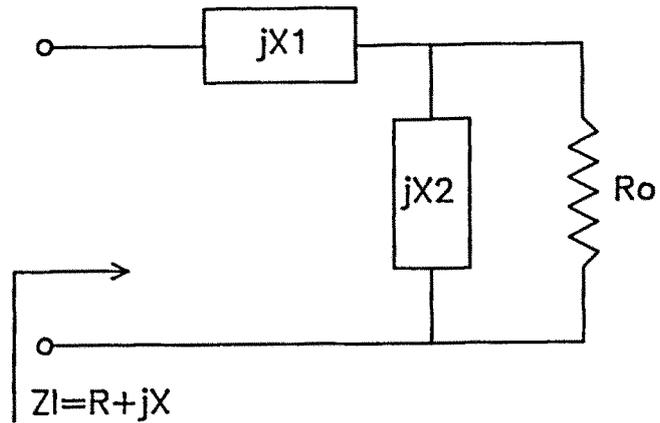


Fig.IV-21 Red de adaptación de entrada y salida

Las ecuaciones solución de este circuito vienen dadas por:

$$X_2^e = \frac{R_l \cdot R_o^e}{R_o - R_l} \quad (IV-58)$$

$$X_1 = X_l - \frac{R_o^e \cdot X_2^e}{R_o^e + X_2^e}$$

donde R_o vale 50 ohmios. Teniendo en cuenta que la ecuaciones que se han de cumplir son las dadas en (IV-57), se tiene que:

$$Z_{11} = Z_{in}^* = 22.30 + j 15.67 \text{ (red de entrada)}$$

$$Z_{21} = -Z_{out} = 40.24 - j 9.99 \text{ (red de salida)}$$

y por tanto, los elementos que debemos de implementar son:

Circuito de entrada:

$$jX_1 = -j 9.18$$

$$jX_2 = j 44.86$$

Circuito de salida :

$$jX_1 = -j 29.81$$

$$jX_2 = j101.57$$

Si observamos las ecuaciones IV-58, podemos ver que existen dos posibles soluciones tanto para X_2 como para X_1 , lógicamente nosotros hemos seleccionado una de las dos.

Del análisis del amplificador implementado se obtienen las gráficas de la figura IV-22 que nos muestran las potencias justamente en las puertas del transistor donde, lógicamente deben de coincidir para el punto de máxima potencia añadida con los valores de la tabla IV-2. Efectivamente, en la figura IV-22c se puede observar que la máxima potencia añadida en el transistor corresponde al punto A, con un valor de 25 mW que concuerda con el valor de la tabla IV-2 y que corresponde a una potencia disipada en la entrada de 21.5 mW (fig. IV-22a) con una potencia de salida en el transistor de 47 mW. Vemos pues que estos valores son los que se han obtenido en la tabla IV-2.

En la figura IV-23 están representadas las potencias pero, no en el transistor como en el caso anterior, sino en el amplificador. En la figura IV-23c se demuestra que la máxima potencia añadida corresponde, al igual que en el transistor, al punto A. La figura IV-24a muestra la impedancia de entrada del transistor y la figura IV-24b la impedancia de entrada del amplificador. En esta última figura conviene destacar que el punto que pasa por el centro de la carta es justamente el punto A, lo cual demuestra la veracidad del análisis ya que, justamente en ese punto, se ha hecho la adaptación a la entrada.

b) Circuito oscilador:

Recordando de nuevo el punto de máxima potencia añadida a la frecuencia de 10 GHz (Tabla IV-2), vamos a diseñar un oscilador en ese punto que lógicamente deberá de oscilar a 10 GHz, si la optimización es correcta.

El circuito implementado es justamente el de la figura IV-12 cuyas ecuaciones ya han sido desarrolladas. En esencia nos quedará un circuito como el de la figura IV-25.

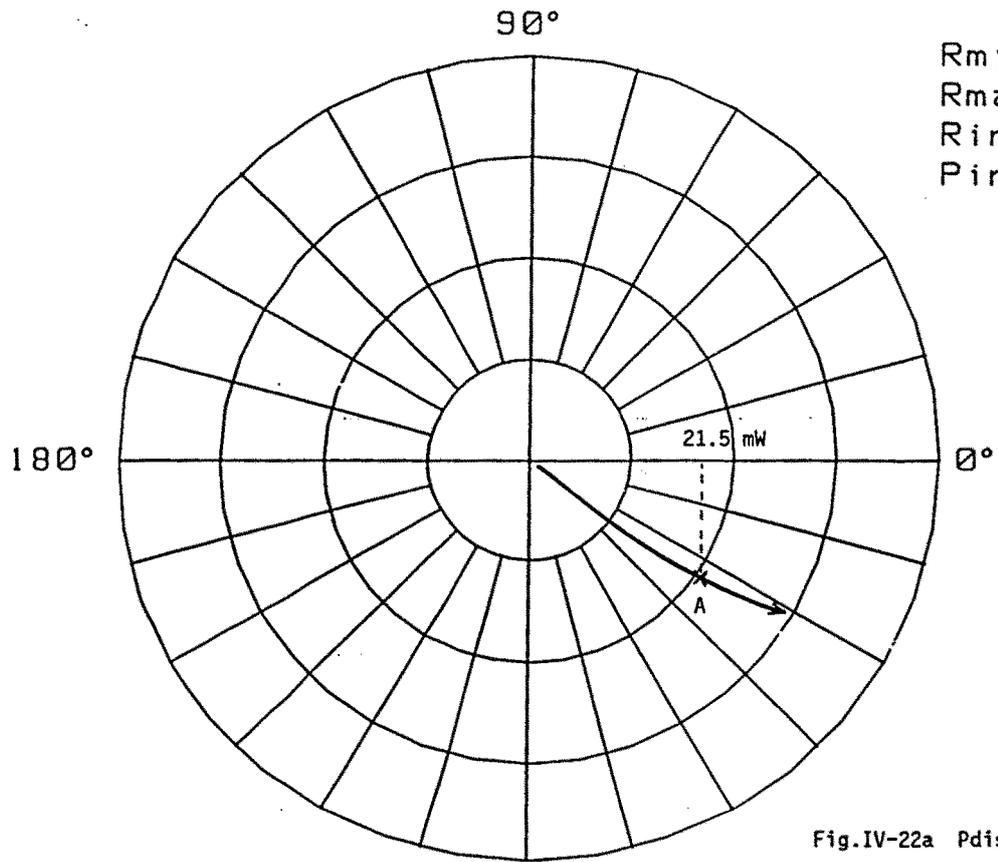


Fig.IV-22a Pdiss en Transistor

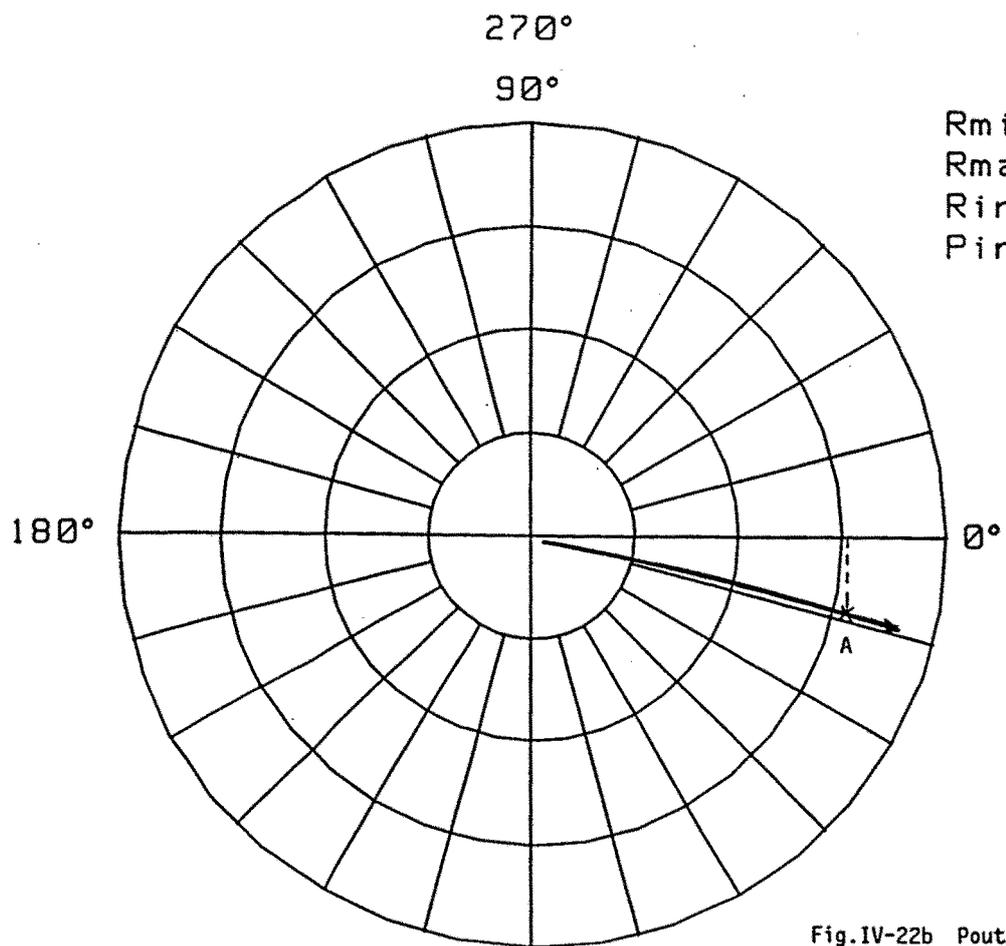


Fig.IV-22b Pout en Transistor

Rmin=.03
Rmax=.12
Rinc=.03
Pinc=15

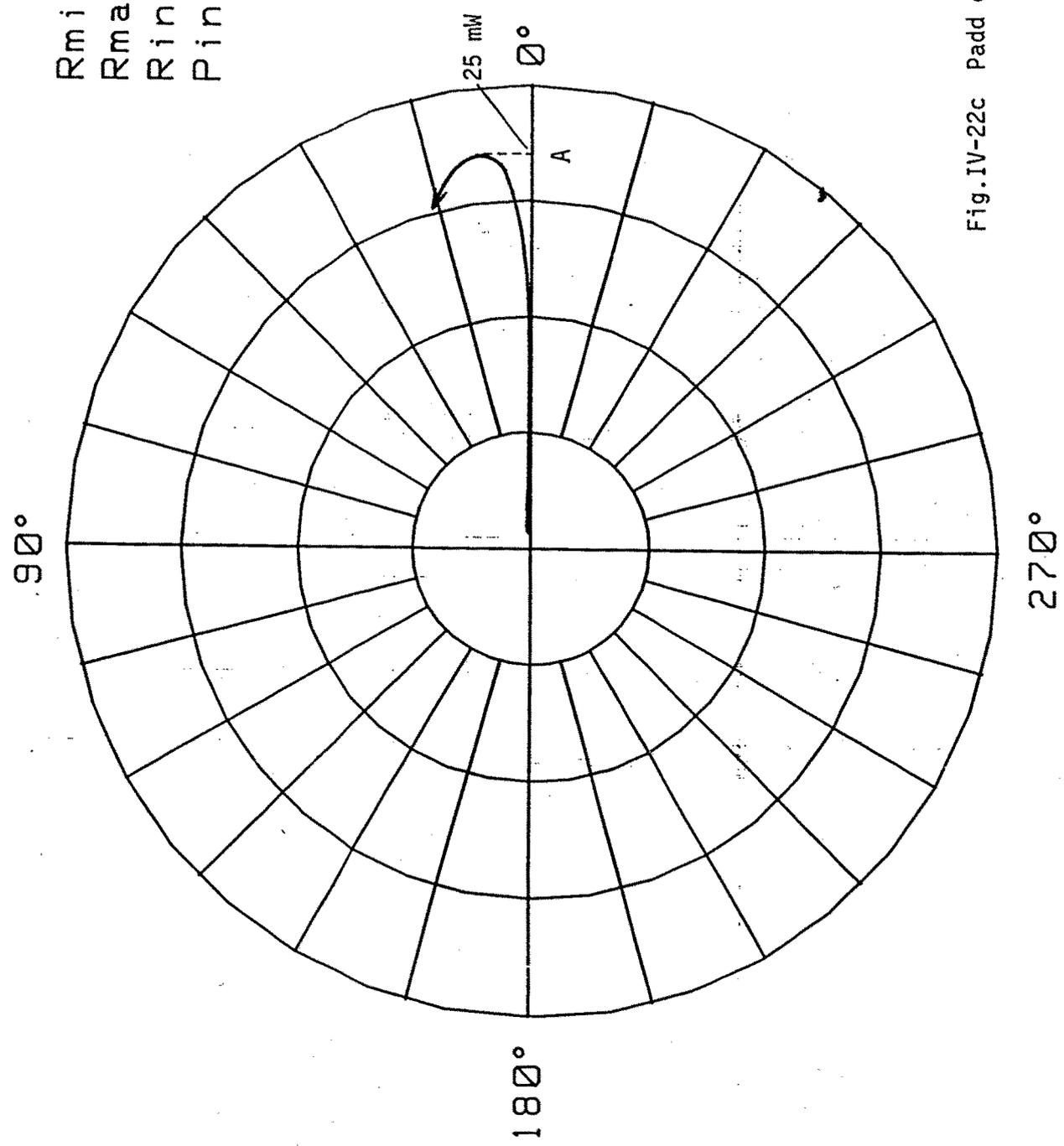


Fig.IV-22c Padd en Transistor

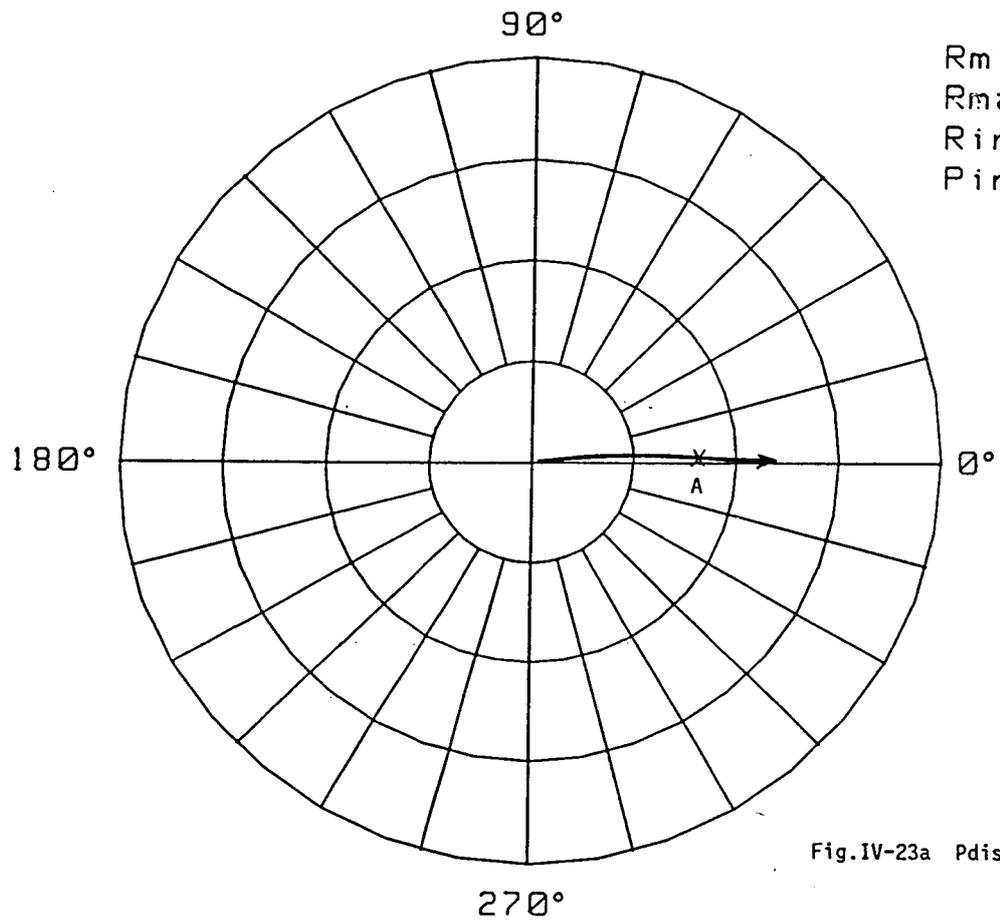


Fig.IV-23a P_{diss} en Amplificad

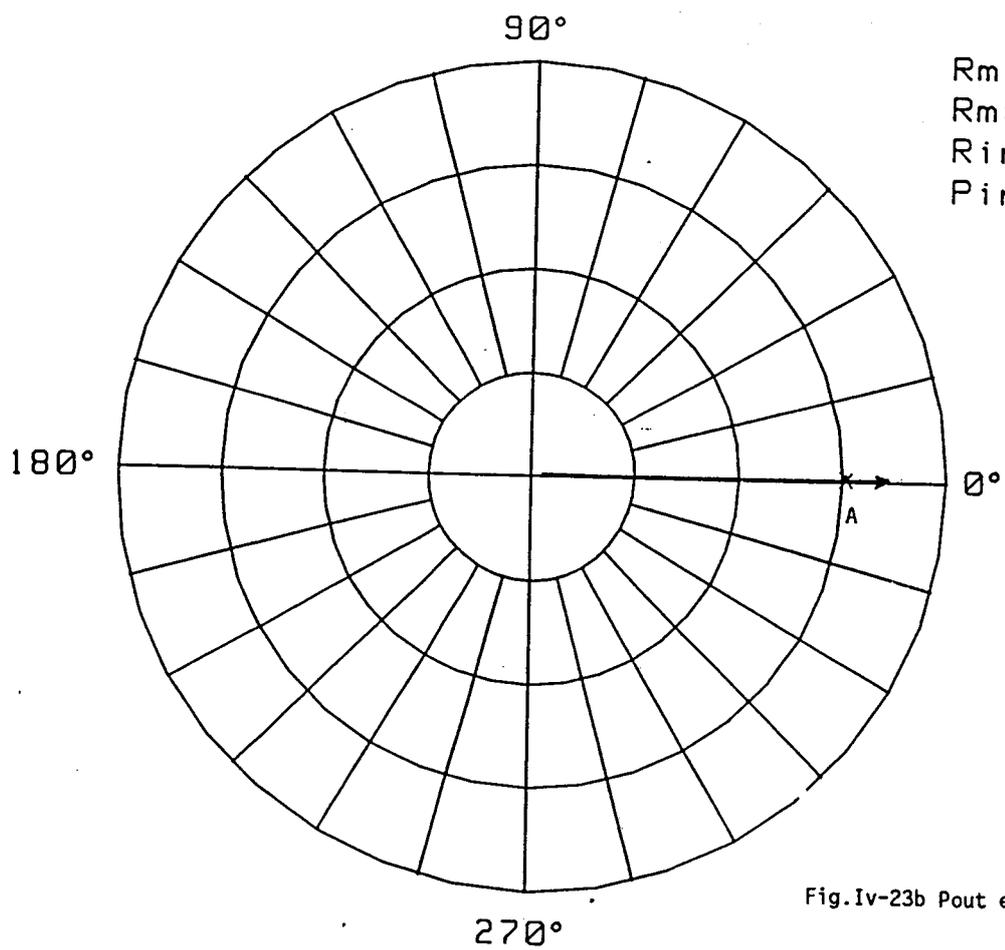


Fig.IV-23b P_{out} en Amplificador

Rmin=.03
Rmax=.12
Rinc=.03
Pinc=15

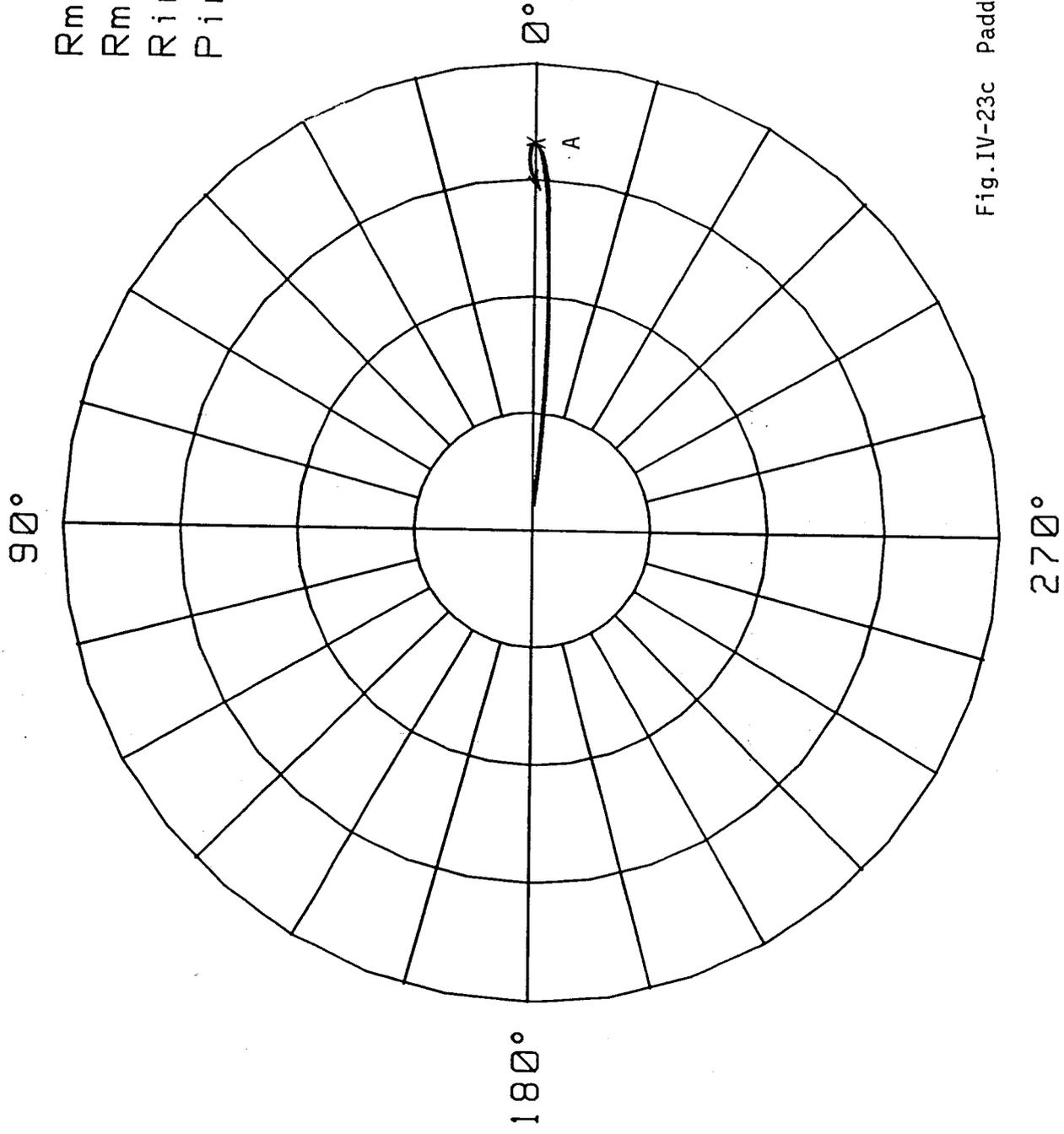


Fig.IV-23c Padd en Amplificador

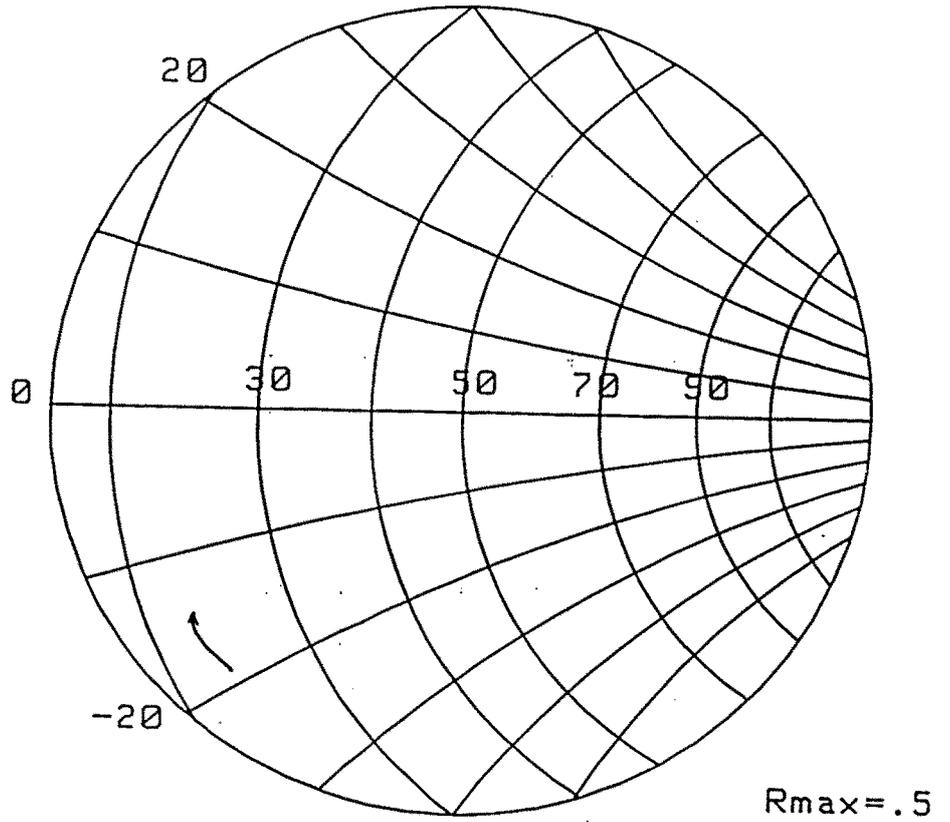


Fig.IV-24a Impedancia de entrada en transistor

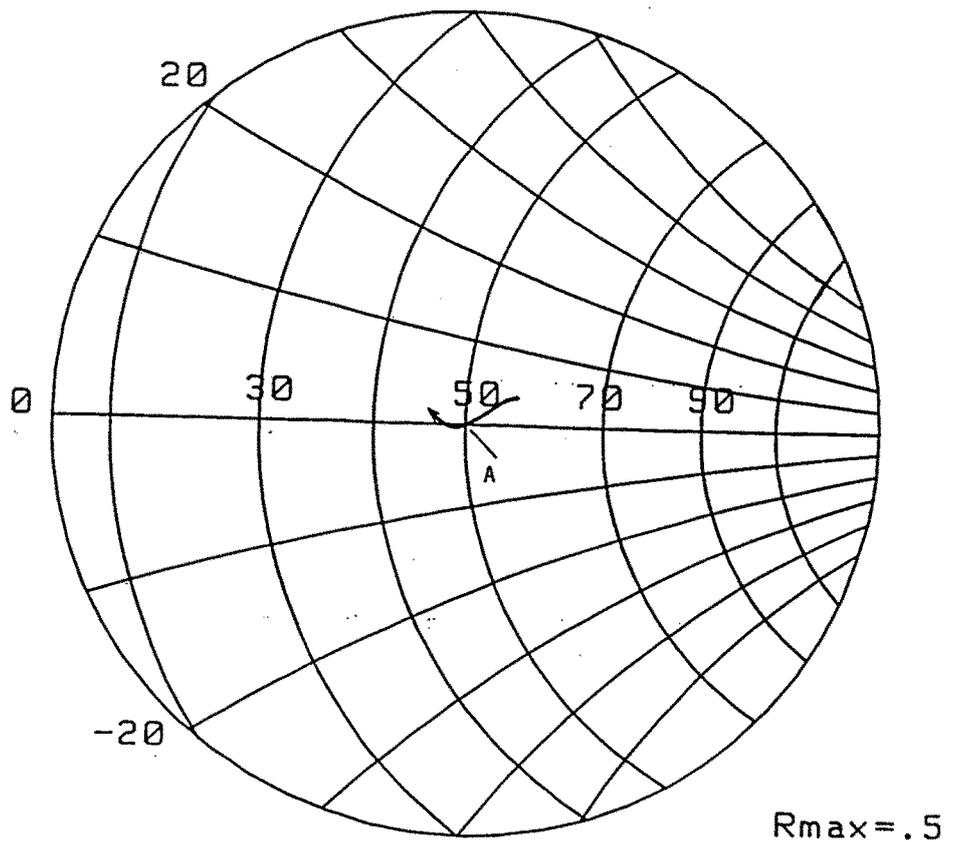


Fig.IV-24b Impedancia de entrada en amplificador

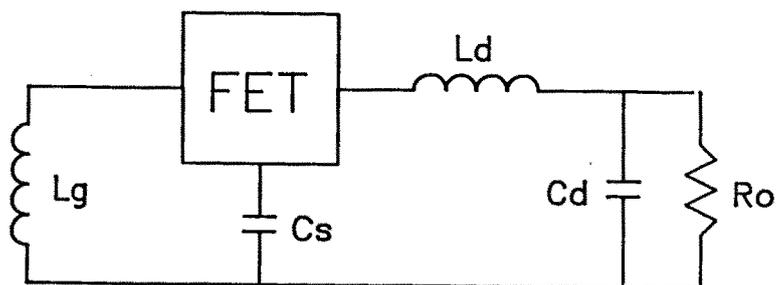


Fig.IV-25 Circuito oscilador

Los valores obtenidos para este punto son:

- Ro = 50
- Lg = 0.459 nH
- Ld = 0.468 nH
- Cd = 0.364 pF
- Cs = 0.729 pF

El análisis a un armónico ha dado una frecuencia de oscilación de 9,99 GHz con una potencia de salida $P_{out}=25.2mW$, valores que coinciden con la frecuencia de optimización y la Padd máxima (tabla IV-2) como era de esperar.

Analizando a dos armónicos la situación es análoga puesto que los valores obtenidos son:

- Frecuencia de oscilación = 10.05 GHz
- P_{out} (primer armónico) = 28.57 mW
- P_{out} (segundo armónico) = 0.05 mW

Se puede observar que la potencia al primer armónico es ligeramente superior a la del análisis con un sólo armónico, mientras que el segundo armónico está 27.4 dB por debajo del principal, lo cual hace que sea un buen oscilador.

IV-6.2- SIMULACION DE UN BANCO DE LOAD-PULL-

Vamos a ver ahora como, mediante un proceso de optimización o bien de análisis simulado en el ordenador, se puede llegar a caracterizar un transistor de igual forma que se haría en el banco experimental de la figura IV-4.

El circuito que debe resolver experimentalmente el banco es el de la figura IV-6 y es el que vamos a tener en cuenta en nuestra simulación, haciendo la salvedad de que generalmente y, por supuesto en nuestro caso, $Z_0=50$ ohmios. Teniendo en cuenta los resultados de la optimización para 10 GHz de frecuencia y máxima potencia añadida de la tabla IV-2 y el circuito de la figura IV-6 tenemos:

$$E1 = 50 i_g + v_{gs}$$

(IV-59)

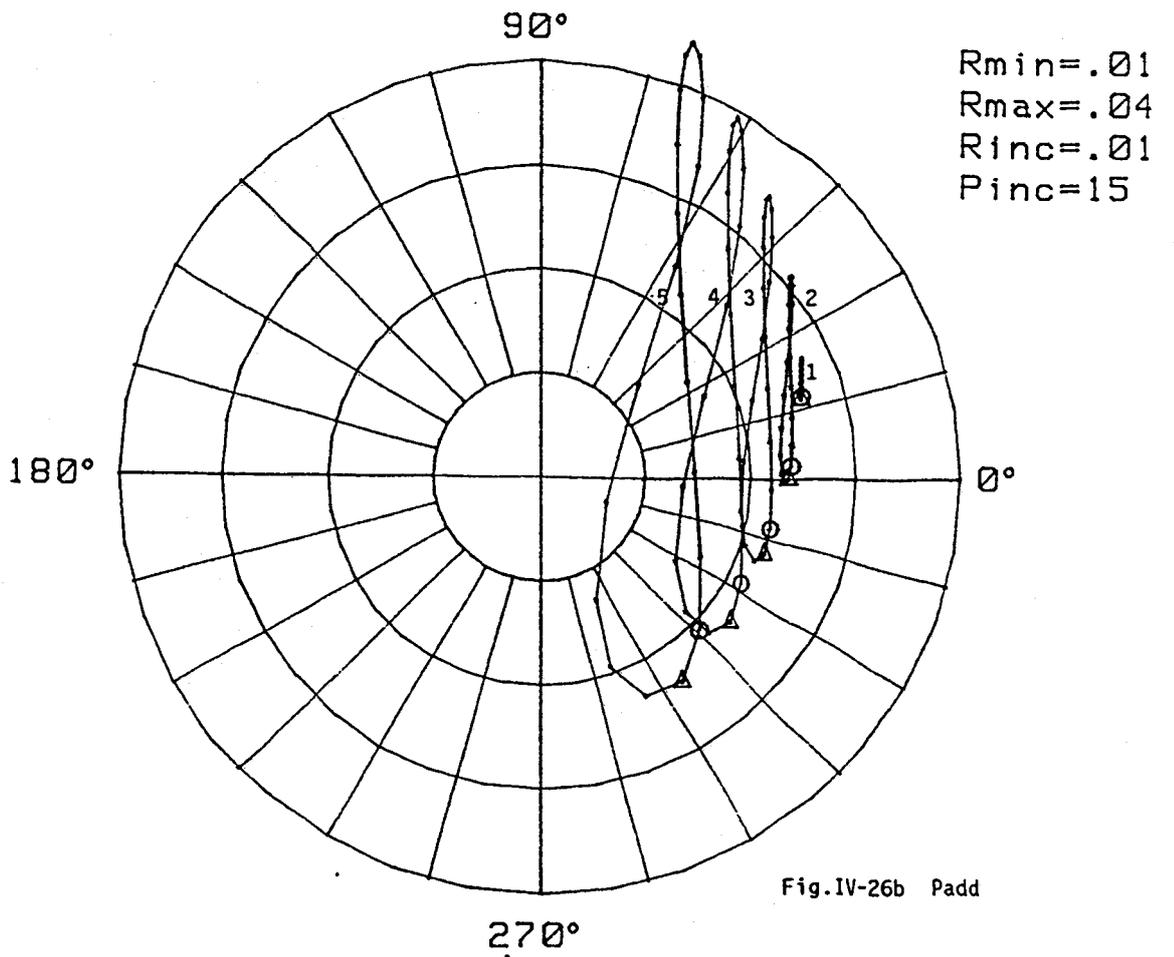
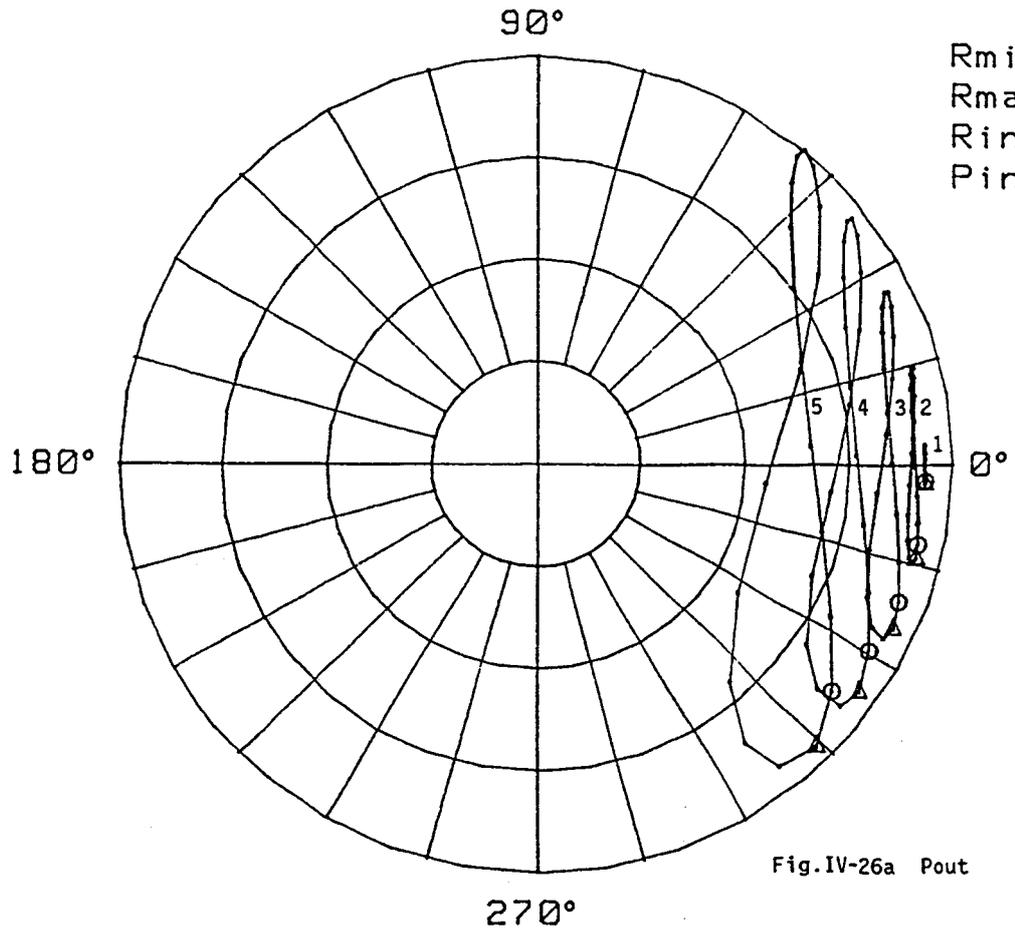
$$E2 = 50 i_d + v_{ds}$$

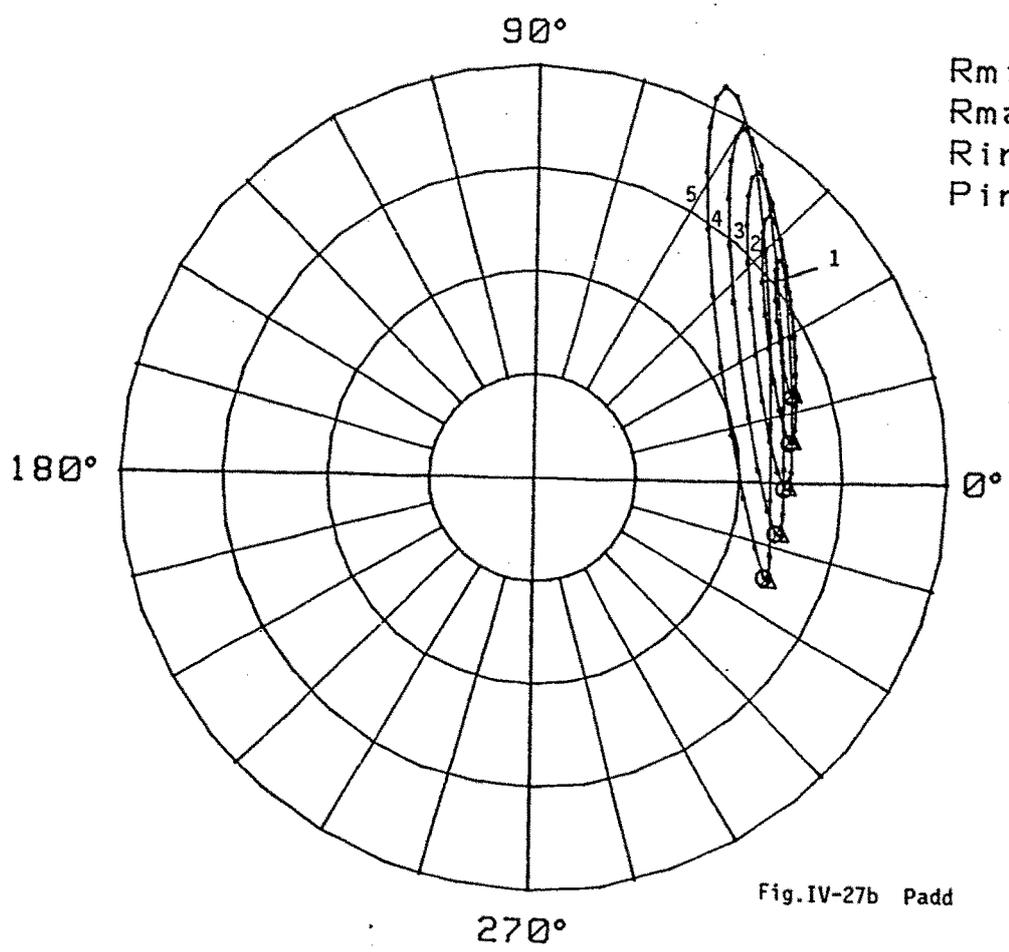
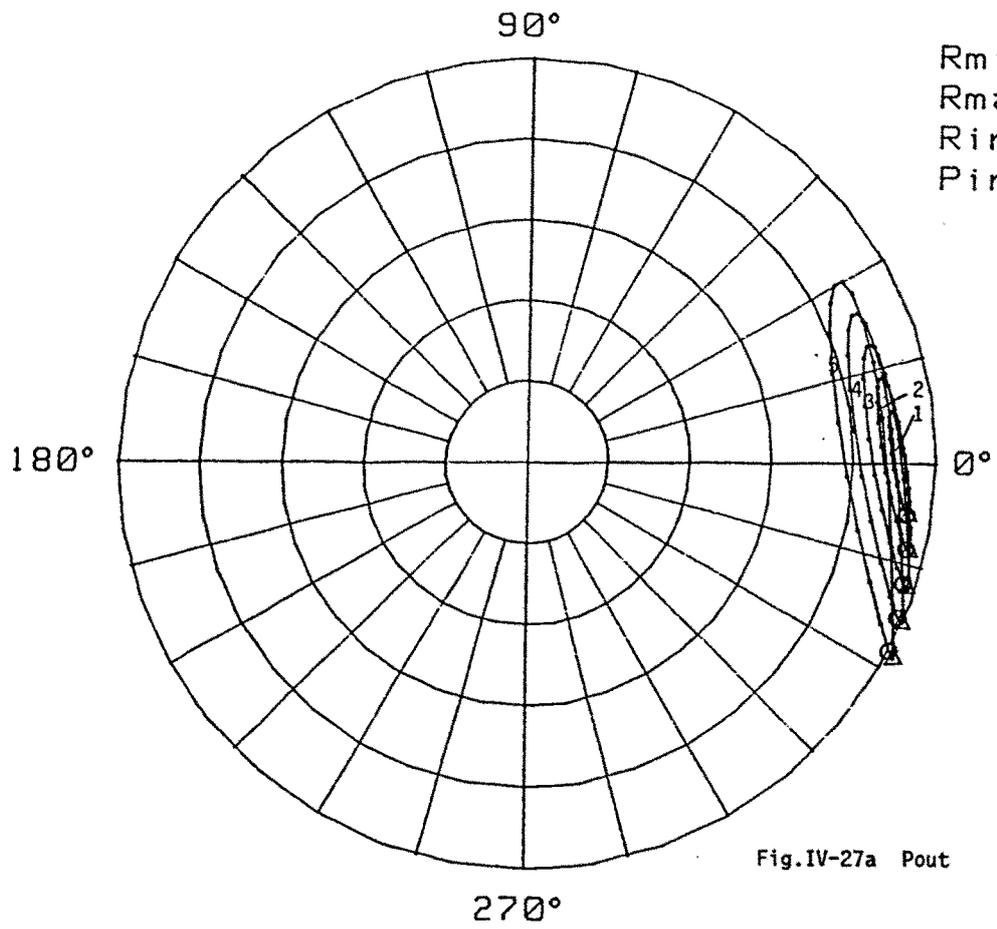
que resolviendo nos da:

$$|E1| = 3.26 \text{ Voltios}; \quad \phi_1 = 22.87 \text{ grados}$$

$$|E2| = 0.67 \text{ Voltios}; \quad \phi_2 = 329.65 \text{ grados}$$

A continuación, vamos a comprobar los resultados de IV-59 analizando tal y como se haría experimentalmente, es decir, fijamos un $E1$, que consideraremos con fase nula (Fig.IV-6), y para cada valor $|E2|$ obtenemos un círculo variando ϕ . Hay que tener en cuenta que ϕ , en este caso, será $\phi_2 - \phi_1$. Se repite el proceso para distintos valores de $|E1|$ hasta conseguir que P_{add} dada por la expresión IV-5 sea máxima. De esta forma hemos obtenido las gráficas de las figuras IV-26, IV-27, IV-28. En la IV-26 se representan P_{out} y P_{add} para un valor $|E1|=2.5$ voltios con fase cero, variando $|E2|$ desde 0.1 hasta 1.7 voltios con paso de 0.4 y ϕ desde 0 a 360 grados con paso de 18. Conviene aclarar que la gráfica "1" es siempre la de valor $|E2|$ más pequeño. En las gráficas de las figuras IV-27 hemos representado las potencias P_{out} y P_{add} en el transistor para $|E1| = 3.25$ voltios y fase 22.87 grados, y los mismos





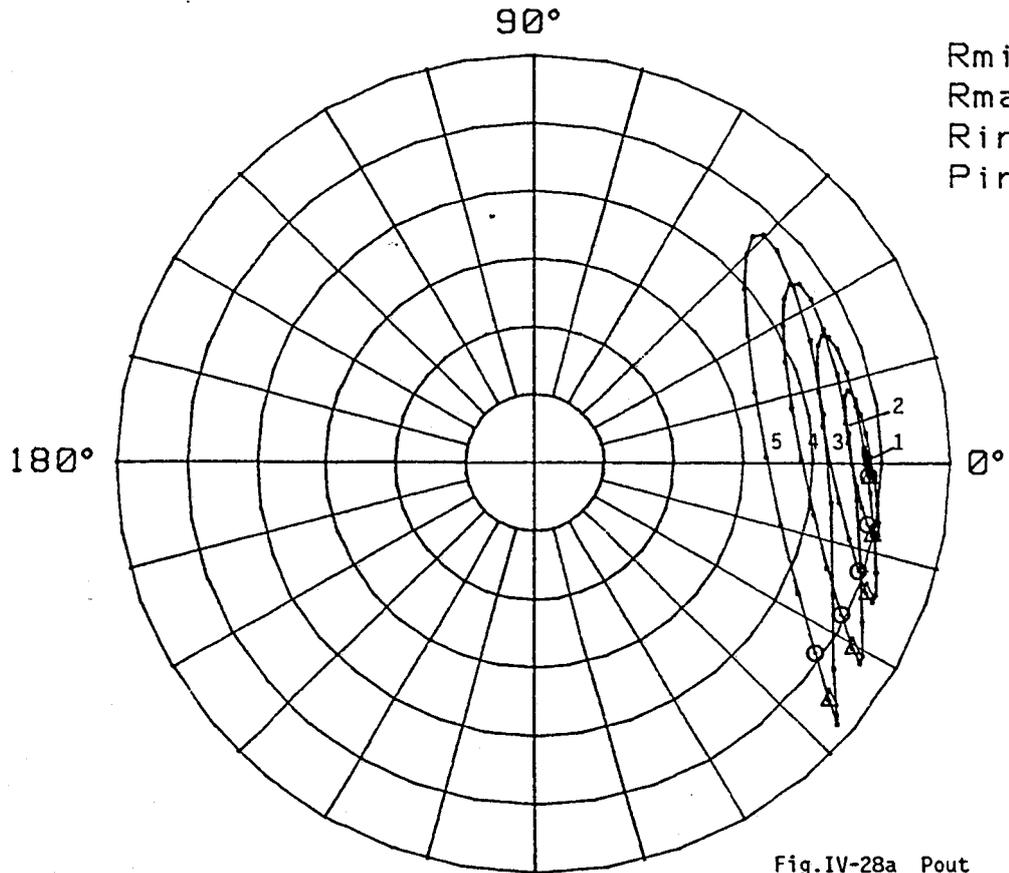


Fig. IV-28a Pout

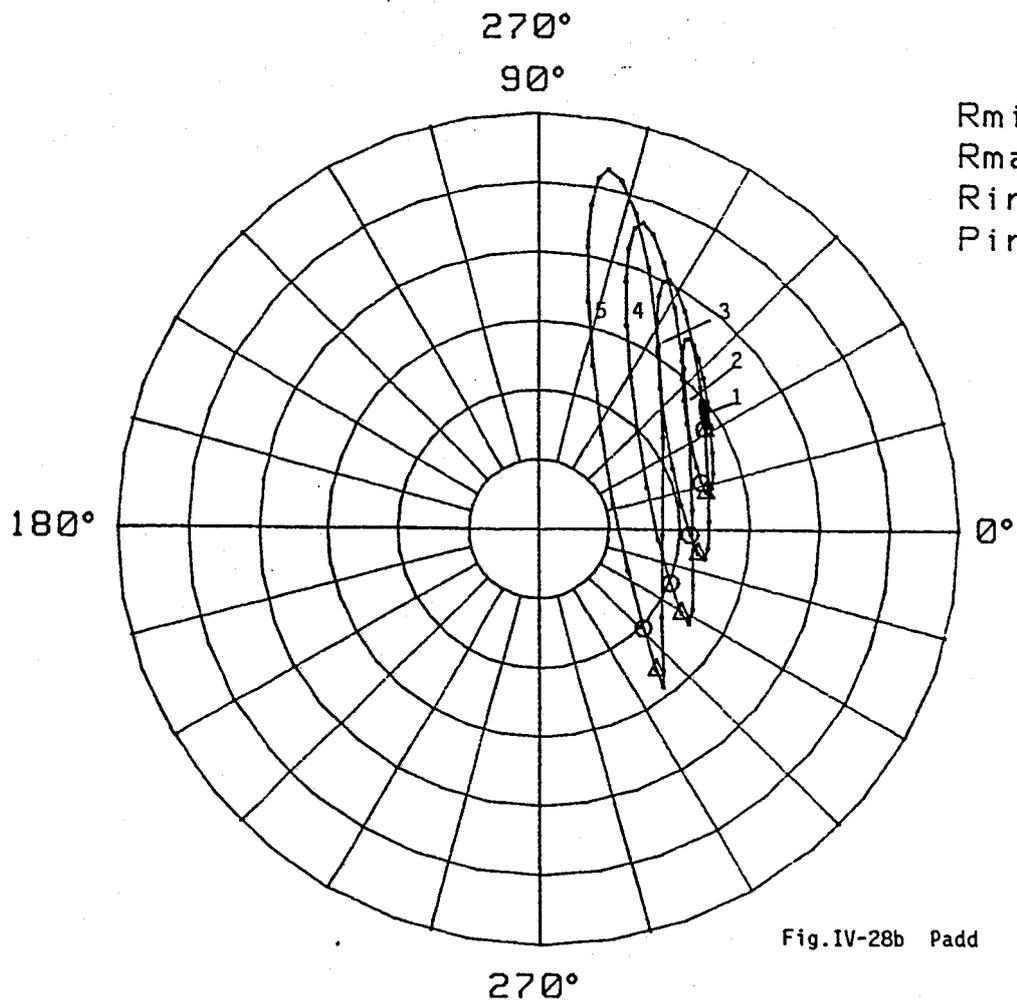


Fig. IV-28b Padd

valores de E2. Por último en las gráficas de la figura IV-28 se ha hecho la misma representación que en los dos casos anteriores para $|E1| = 3.5$ voltios y los mismos valores para $|E2|$. Si observamos los tres conjuntos de gráficas, vemos que el máximo de Padd está situado en la figura IV-27 y que corresponde a los valores obtenidos en la optimización (Tabla IV-2) y calculados mediante (IV-59).

Para concluir diremos que es, justamente este, el proceso que se seguiría experimentalmente en un banco de medida del tipo de la figura IV-4.

CAPITULO V

SIMULACION, RESULTADOS EXPERIMENTALES

Los resultados teóricos y experimentales vienen dados en las gráficas de la figura V-1. La simulación se ha hecho para 1, 2 y 3 armónicos y se puede observar que las gráficas a 2 y 3 armónicos están totalmente superpuestas. Esto quiere decir que a partir del segundo, la influencia armónica es mínima para esta configuración.

De la figura V-1 se puede deducir también que, para valores de pequeña señal, la influencia de los armónicos superiores es pequeña y la coincidencia entre los resultados teóricos y experimentales es muy buena. A partir de unos ciertos niveles de potencia la diferencia entre considerar uno o dos armónicos empieza a ser importante, además aumentan las diferencias entre los resultados teóricos y experimentales. En cualquier caso, estas diferencias entran dentro de los errores lógicos de medida (6% aproximadamente).

V-1.2 - AMPLIFICADOR A FRECUENCIA FIJA

En este apartado hemos diseñado un amplificador a una frecuencia fija de 9 GHz mediante adaptación conjugada. El objetivo de este diseño es observar la necesidad del análisis en gran señal frente al clásico de pequeña señal, debido principalmente al contenido armónico y al nivel de potencia.

Se ha tomado una red de adaptación clásica con stubs serie y paralelo como se indica en la figura V-2. Típicamente las líneas de transmisión serie son de 50 ohmios de impedancia característica mientras que la de los stubs es superior (80Ω).

Los parámetros de scattering pequeña señal del transistor han sido dados en el capítulo II. Los valores de la red de adaptación de la figura V-2 están dados en centímetros y los parámetros de scattering de la red de entrada (red E) y de la de salida (red S) vienen dados en la tabla V-1 para los tres primeros armónicos.

En la figura V-3 se puede observar el resultado de la simulación en pequeña señal con un programa de análisis clásico (COMPACT) en el cual se puede ver una buena adaptación conjugada a 9 GHz como era previsible.

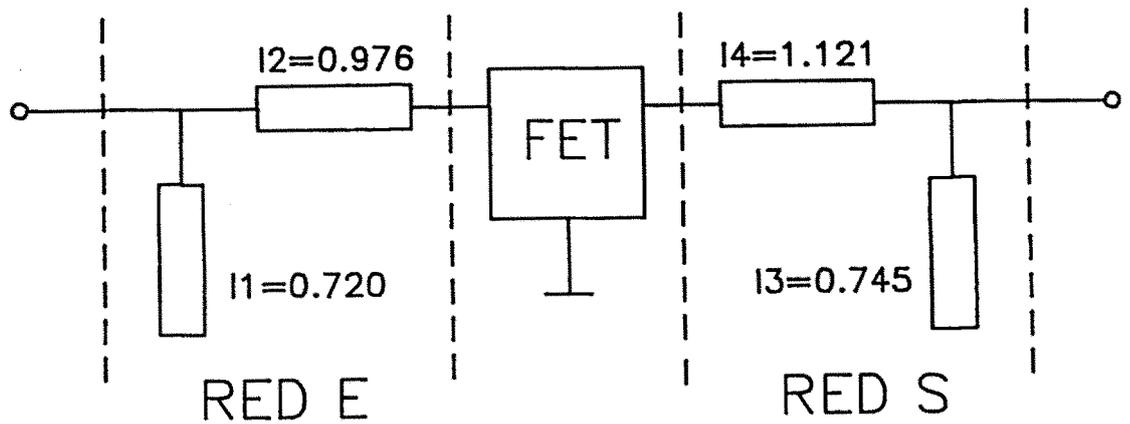


Fig.V-2 Estructura amplificadora a frecuencia fija

Tabla V-1

Adaptación conjugada a 9 GHz

Frec(Ghz)	S11		S12 = S21		S22	
	Mod.	Fas.	Mod.	Fas.	Mod.	Fas.
Red de entrada:						
9	0.809	144	0.588	-95.2	0.809	-154.4
18	0.387	-112.7	0.922	38.9	0.387	10.6
27	0.278	106.1	0.961	-71.4	0.278	-68.9
Red de salida:						
9	0.751	156.2	0.660	-122.6	0.751	138.7
18	0.478	-83.6	0.878	-11.1	0.478	-118.6
27	0.168	152.2	0.986	-144.1	0.168	99.7

El siguiente paso ha sido hacer un análisis en gran señal a uno y tres armónicos. En la figura V-4 hemos representado la potencia de salida en función de la potencia de entrada y se puede deducir fácilmente la necesidad del análisis gran señal: en primer lugar se

puede apreciar la gran importancia del contenido armónico a partir de una determinada potencia de entrada (15 mW en este caso) y por otra parte, vemos que únicamente se mantiene la ganancia en potencia constante para niveles de potencia que corresponden a pequeña señal (tramo recto) para pasar a una disminución paulatina de dicha ganancia.

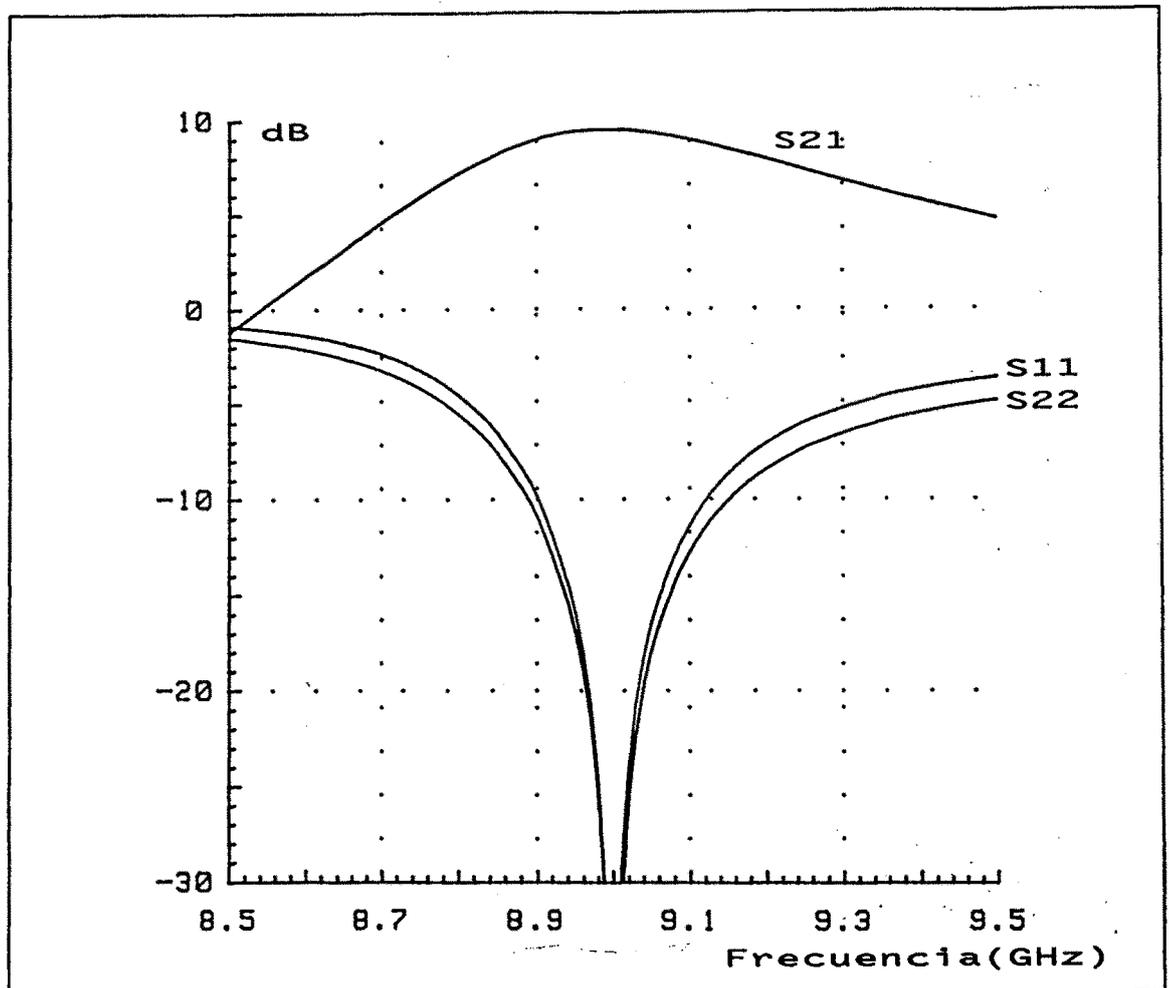


Fig.V-3 Adaptación conjugada a 9 GHz

Visto esto hemos hecho una representación temporal de la corriente i_{ds} (Fig.V-5) y la tensión v_{di} (Fig.V-6) para tres armónicos, a la misma frecuencia (9 GHz) y para una potencia de entrada de 40 mW. Se puede observar perfectamente la influencia del contenido armónico en la distorsión de la señal (sinusoide pura a un armónico).

TRANSISTOR ADAPTACION CONJUGADA (9.0 GHz) (amplificacion)

1-ARM

3-ARM

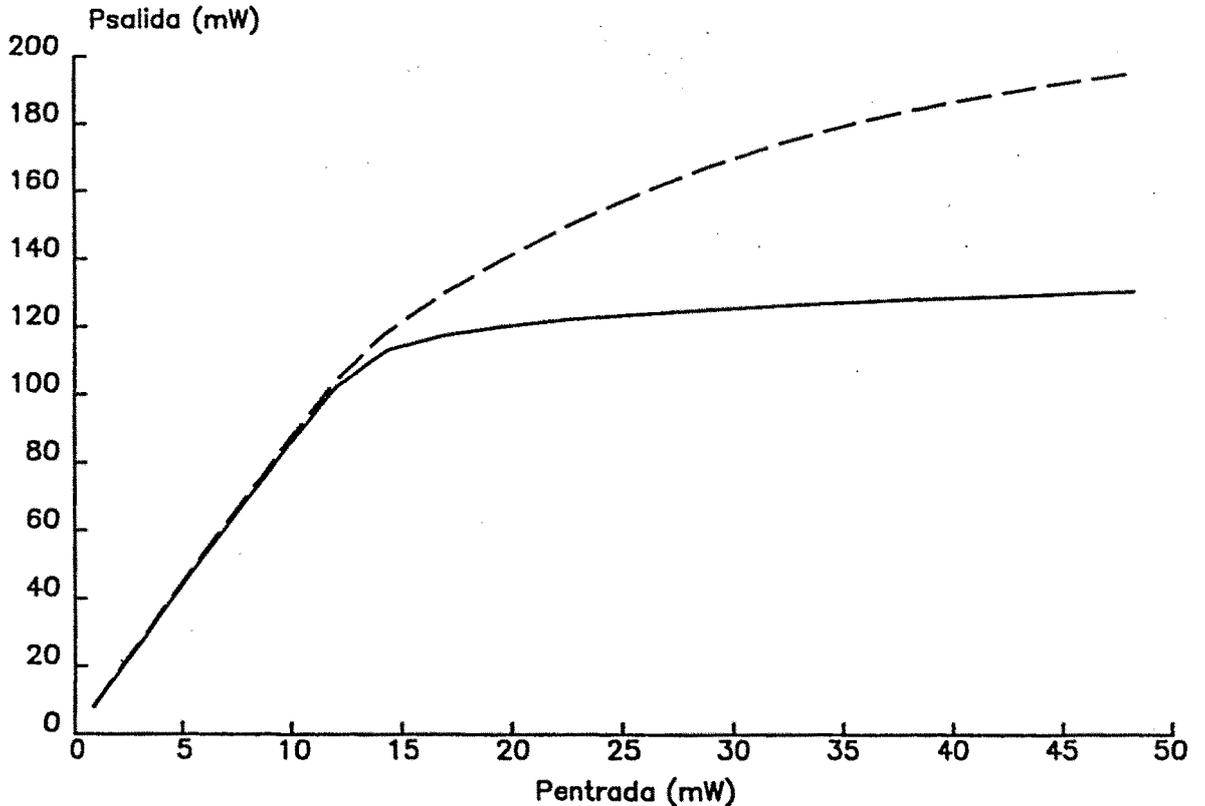


Fig.V-4

En la figura V-7 muestra la composición entre corriente I_{ds} y la tensión V_{di} sobre las curvas características para una potencia de entrada de 19.6mW a uno y tres armónicos y en la figura V-8 para 40mW. Tanto en la figura V-7 como en la V-8 se puede observar que las gráficas (1), que corresponden a un armónico, son elipses perfectas como corresponden a la composición de dos sinusoides puras; la única diferencia estriba en que la elipse es más abierta a 40 que a 19.6mW. Sin embargo, en las curvas (2) que corresponden al caso de tres armónicos ya no son elipses, además se observa que aumenta la distorsión a medida que se incrementa la potencia de entrada. Esto reitera la necesidad de analizar en gran señal conociendo el contenido armónico. Es curioso observar en este caso como, a medida que aumenta

TIME DOMAIN DATA FOR: IDS

DATA POINTS: 51 DC VALUE: .947E-01

|MAX| VALUE: .804E-01

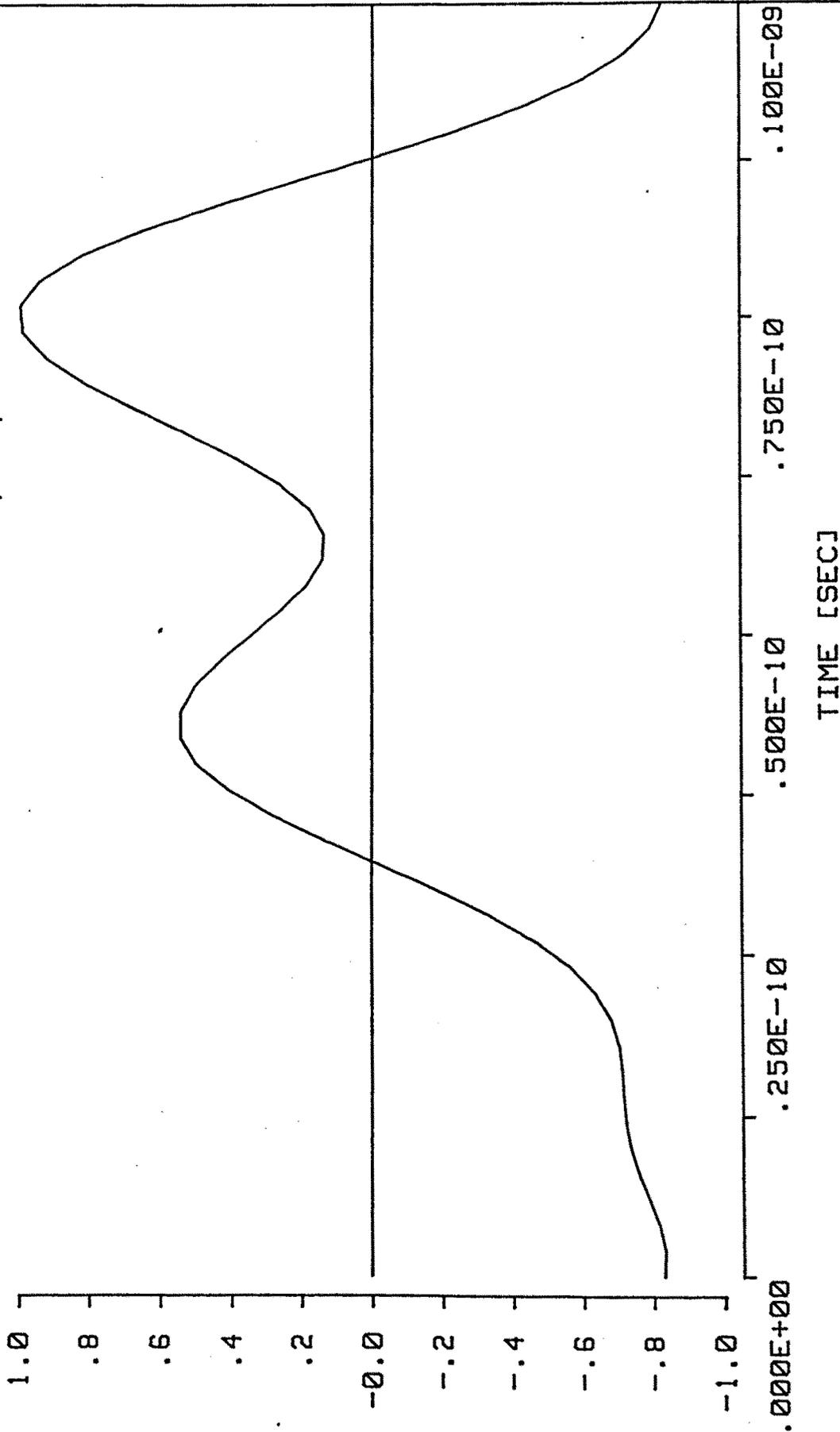


Fig.V-5 Representación temporal de ids a 9 GHz y 40 mW de potencia de entrada

TIME DOMAIN DATA FOR: VDI

DATA POINTS: 51 DC VALUE: .573E+01 |MAX| VALUE: .827E+01

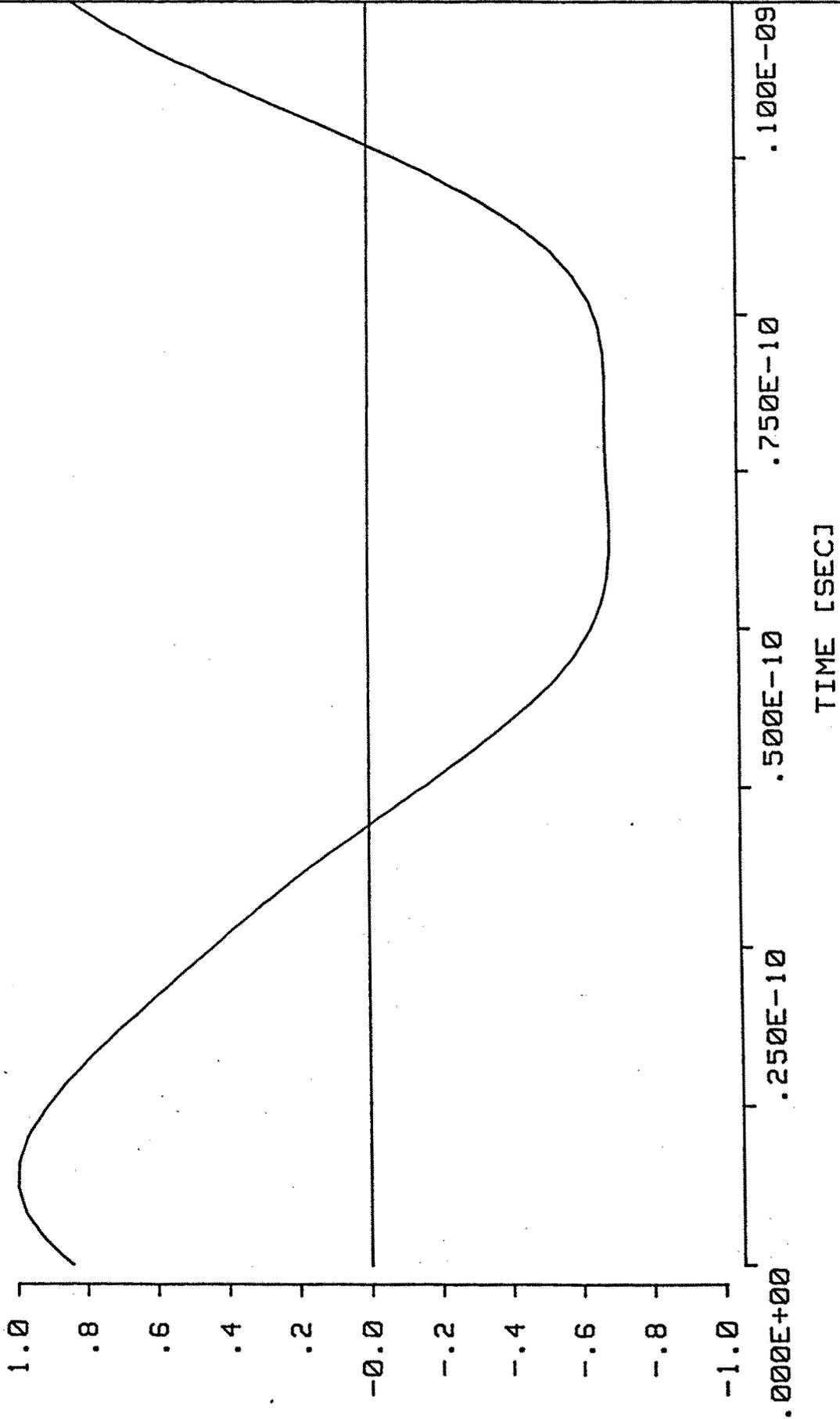


Fig.V-6 Representación temporal de Vdi a 9 Ghz y 40 mW de potencia de entrada

$P_{in} = 19.6 \text{ mW}$

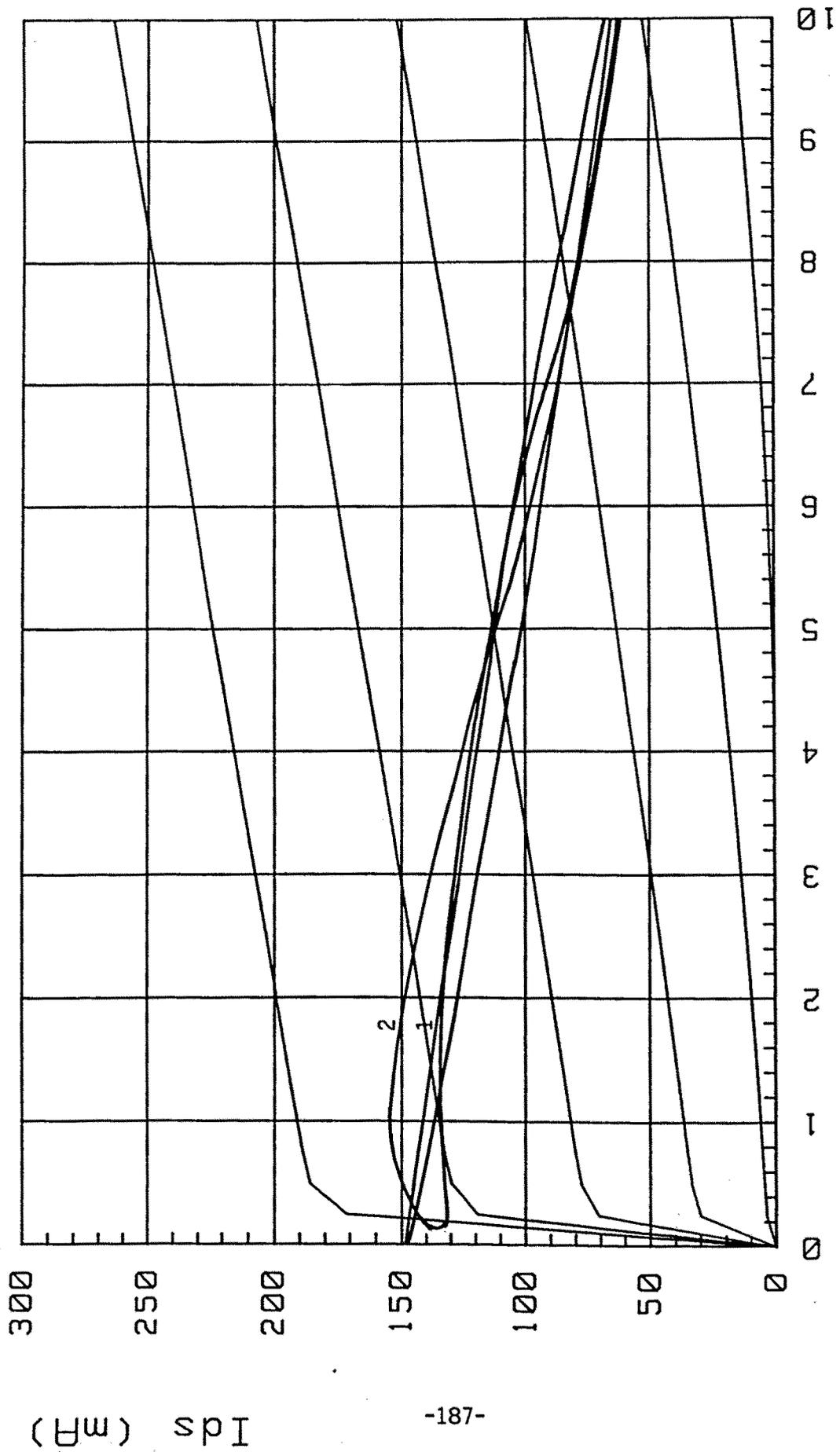


Fig.V-7 Composición de la intensidad i_{ds} con la tensión v_{di} para:
(1) un armónico
(2) tres armónicos

$V_{di} \text{ (volt)}$

Pin = 40.0 mW

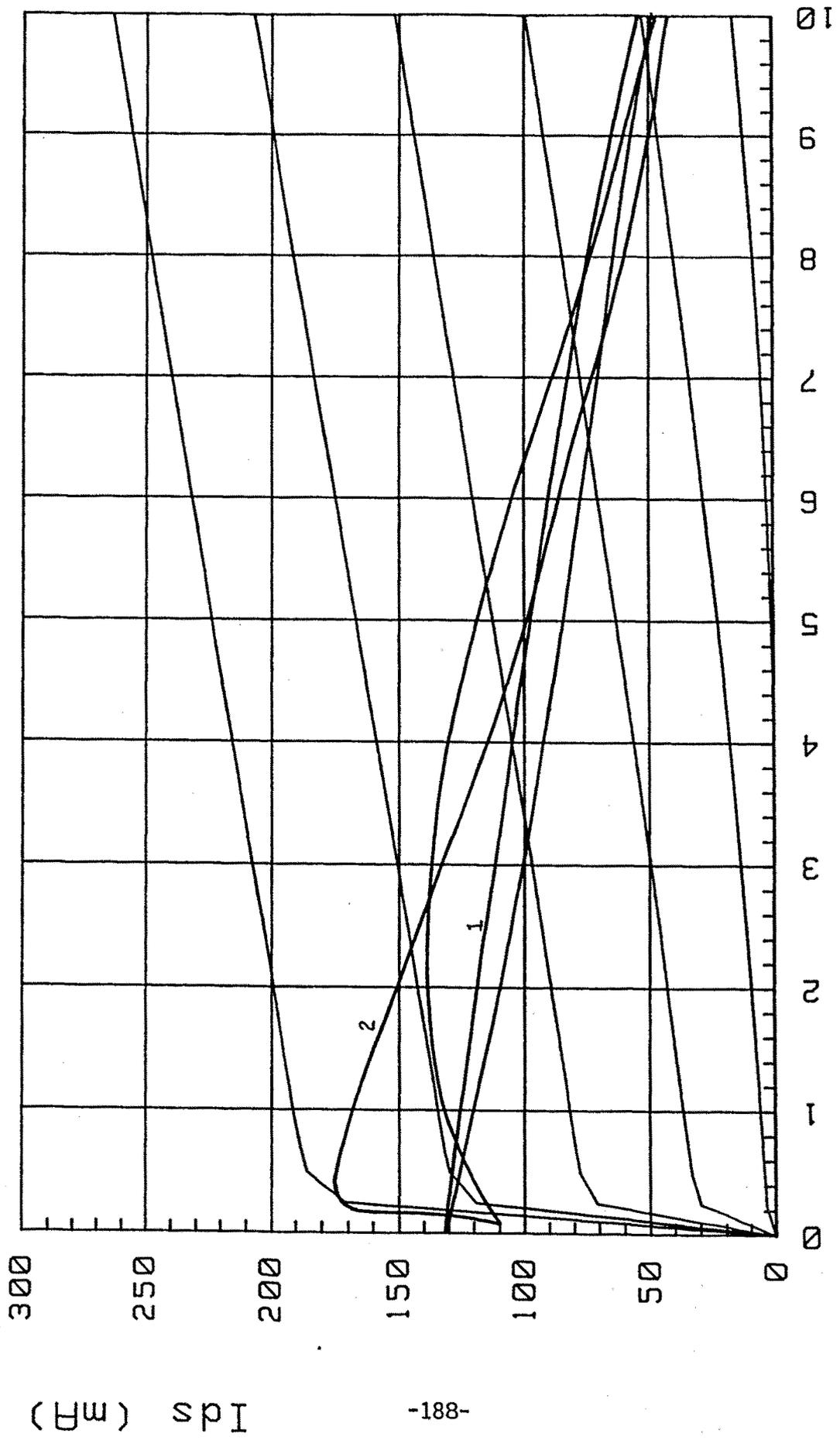


Fig.V-8 Composición de la intensidad ids con la tensión vdi para:
(1) un armónico
(2) tres armónicos

Vdi (volt)

Ids (mA)

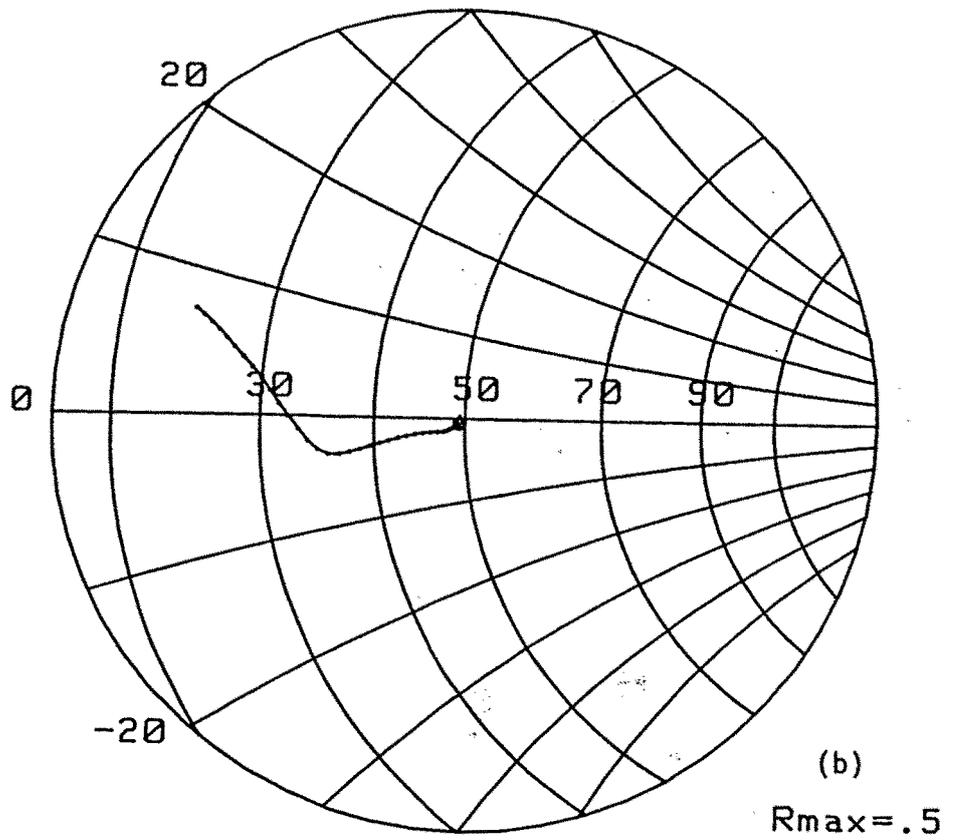
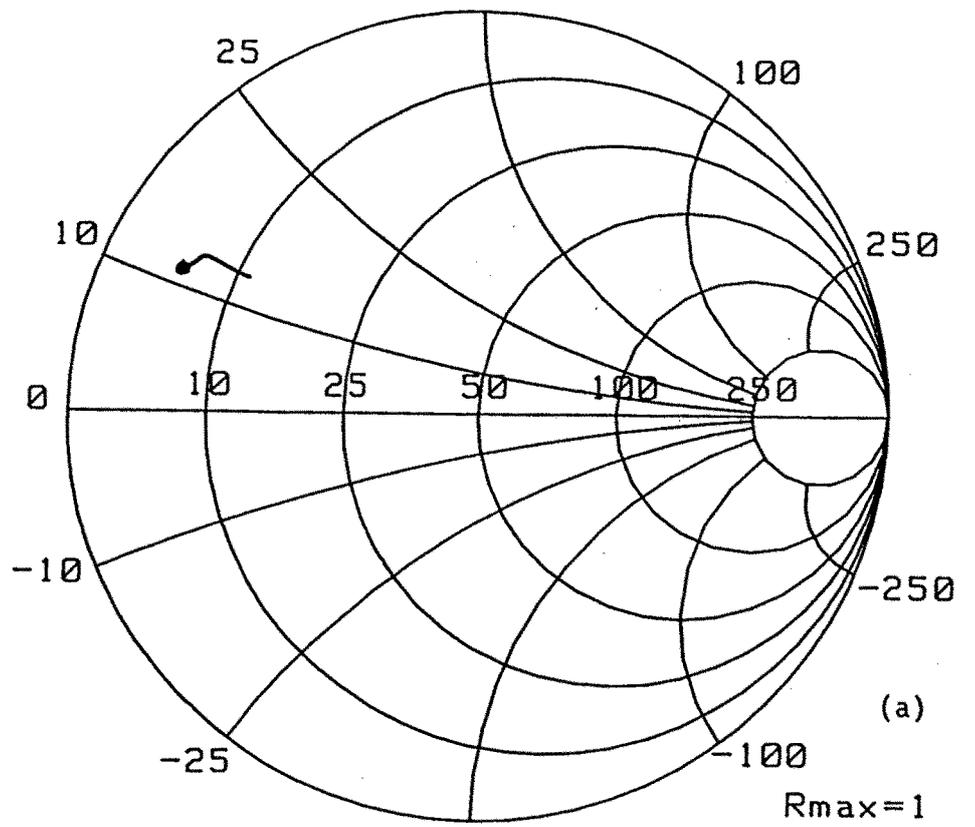


Fig.V-9. (a) Zentrada en transistor. (b) Zentrada en amplificador
Análisis a un armónico

el contenido armónico y la potencia de entrada, la curva composición se va adaptando a las curvas características del transistor.

En la figura V-9a hemos representado la impedancia de entrada, analizando a un armónico, del transistor aumentando la potencia partiendo de pequeña señal. Se puede apreciar que la variación es pequeña debido a la tendencia unilateral del transistor. En la figura V-9b está representada la impedancia de entrada, analizando también a un armónico, pero del amplificador. Vemos que únicamente esta adaptado para potencias de entrada pequeñas (pequeña señal) como era lógico de esperar, puesto que la síntesis de la red de adaptación está calculada a partir de los parámetros de scattering pequeña señal.

V-1.3 - AMPLIFICADOR EN BANDA 9-10GHz

Partiendo de nuevo de los parámetros de scattering pequeña señal del transistor MGF-1802 medidos en el capítulo II, se ha optimizado, con el programa TOUCHSTONE, un amplificador con un ancho de banda entre 9 y 10GHz. El circuito implementado es el de la figura V-10 donde las líneas serie son de 50 ohmios, los stubs paralelo de 80 y las longitudes están dadas en centímetros.

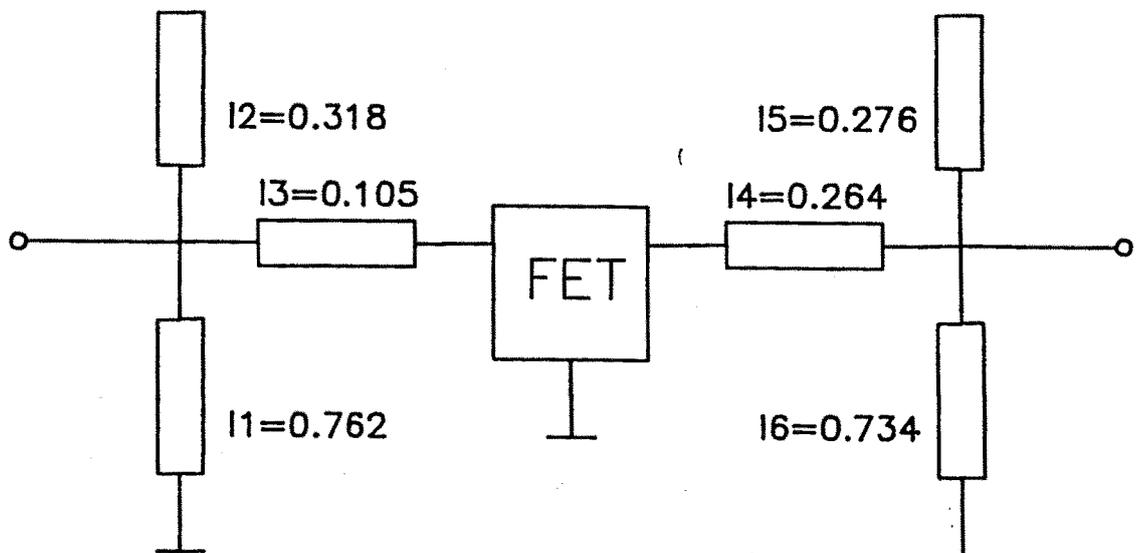


Fig.V-10 Amplificador en banda 9-10 GHz

En la figura V-11 se pueden apreciar los resultados de la optimización lineal pequeña señal para las redes de adaptación de la figura V-10. Se puede observar que la adaptación en la entrada y en la salida son similares y siempre menores de -7dB , estando la ganancia en toda la banda por encima de los 7dB .

Sin embargo, si analizamos en gran señal a un armónico y representamos la ganancia en función de la potencia de entrada (Fig.V-12), vemos que sólo se conserva en los alrededores de 7dB para potencias inferiores a 40mW , es decir, la aproximación de la figura V-11 únicamente es válida para niveles bajos de señal.

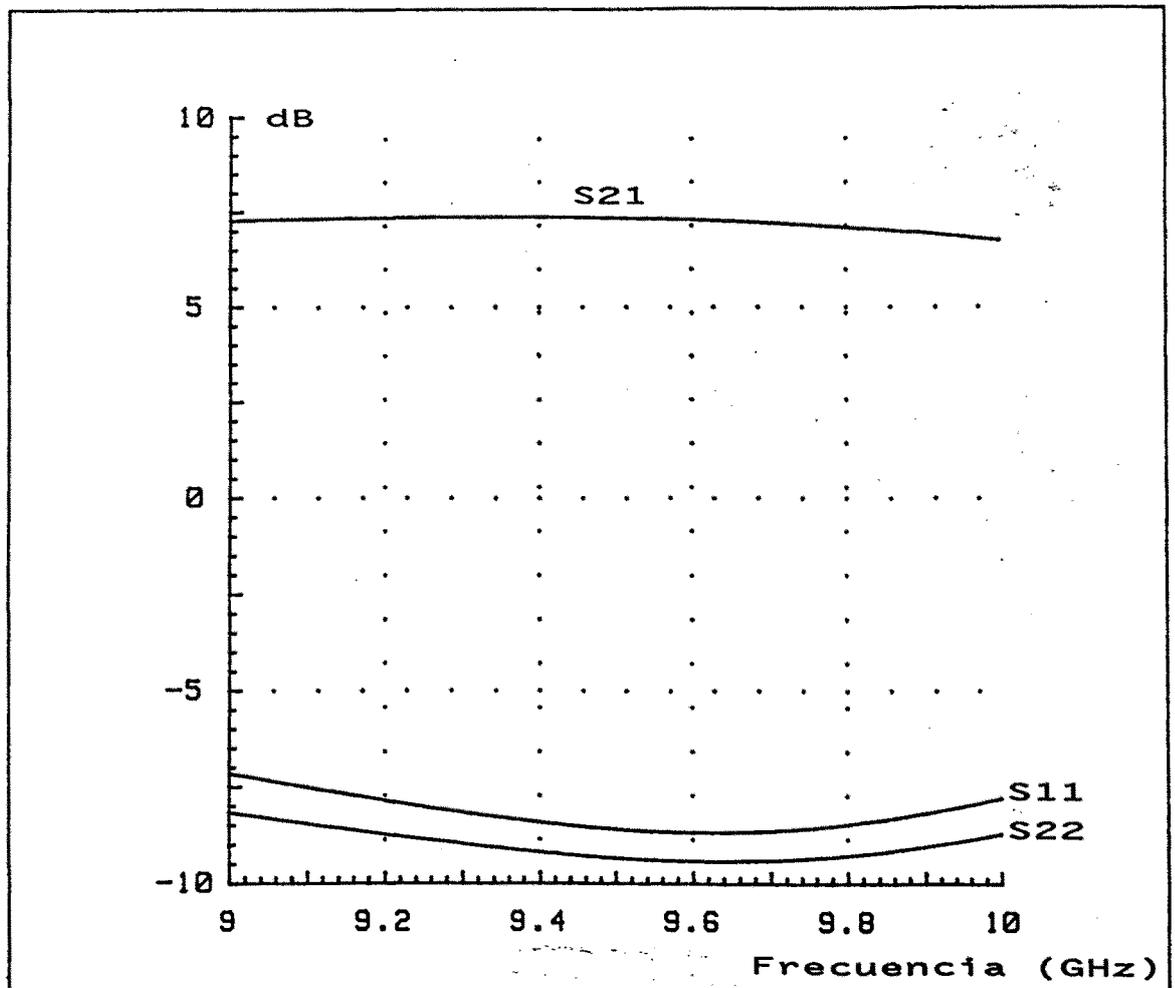


Fig.V-11 Optimización pequeña señal

AMPLIFICADOR OPTIMIZADO (9.0–10.0 GHz)

(características de ganancia: 1-ARM)

9.0 GHz

9.6 GHz

10.0 GHz

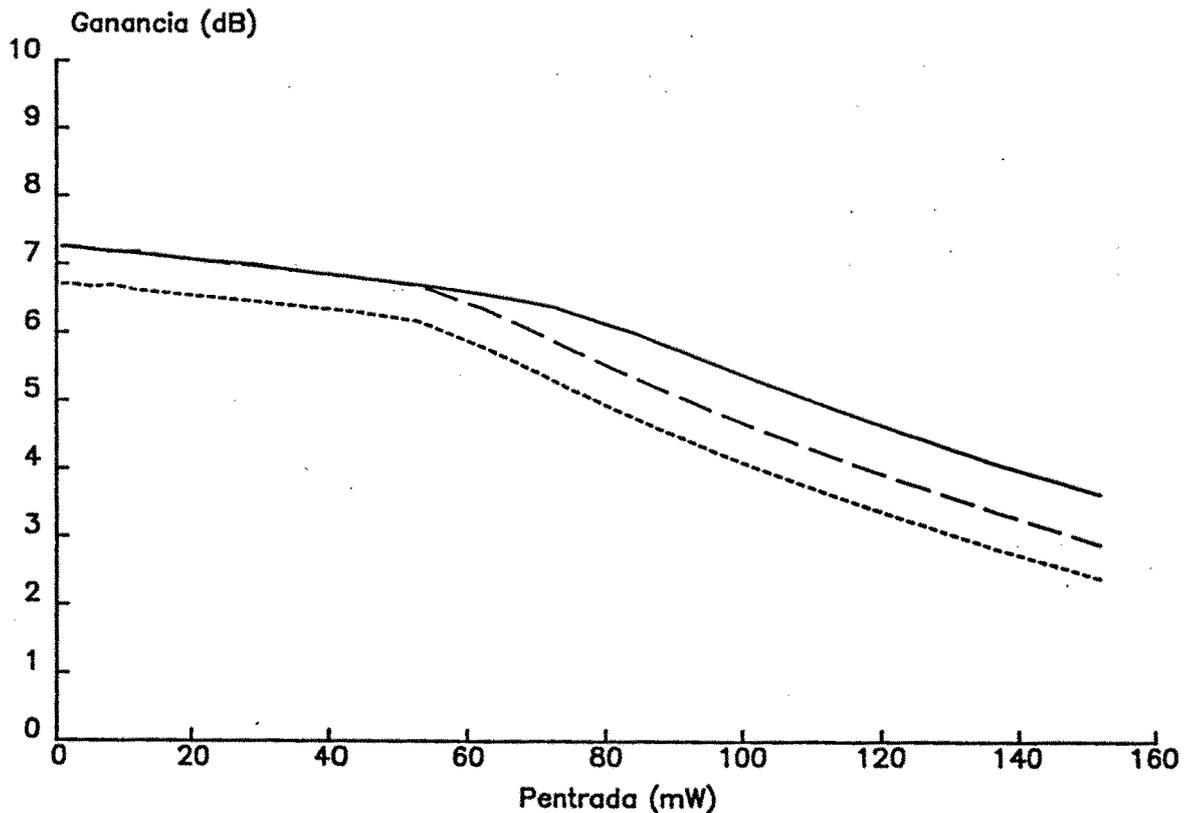


Fig.V-12

La figura V-13 nos muestra la misma representación al primer armónico, pero el análisis ha sido hecho con dos armónicos; se observa que el nivel de ganancia, para cada potencia de entrada, ha subido ligeramente y la pendiente de disminución de ganancia se ha hecho menor. Un aspecto importante a destacar es que, para pequeña señal y en este caso, el análisis con dos armónicos se aproxima más al obtenido

mediante la optimización lineal, lo que indica la importancia, no sólo del análisis gran señal, sino de tener en cuenta el contenido armónico.

AMPLIFICADOR OPTIMIZADO (9.0–10.0 GHz)

(características de ganancia: 2-ARM)

9.0 GHz

9.6 GHz

10.0 GHz

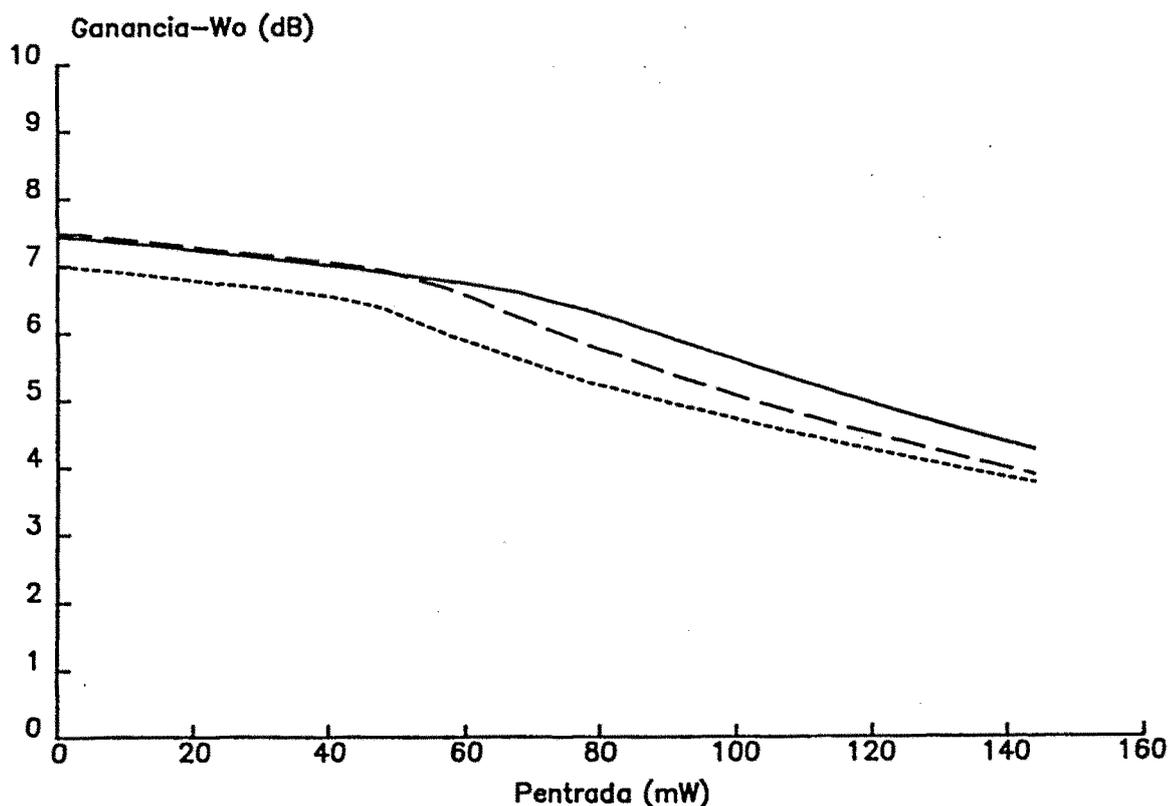


Fig.V-13

Por último, hemos representado la potencia de salida en función de la potencia de entrada para uno (Fig.V-14) y dos armónicos (Fig.V-15). Se vuelve a corroborar lo dicho anteriormente en el sentido de que, para potencias de entrada pequeñas, la pendiente es constante y con una

variación con la frecuencia pequeña, mientras que para niveles de potencia mayores, no sólo disminuye la pendiente con la potencia de entrada, sino que existe una variación apreciable con la frecuencia. Se sigue observando que la disminución de la pendiente es menor en el caso de dos armónicos.

AMPLIFICADOR OPTIMIZADO (9.0–10.0 GHz)

(características de potencia: 1-ARM)

9.0 GHz

9.6 GHz

10.0 GHz

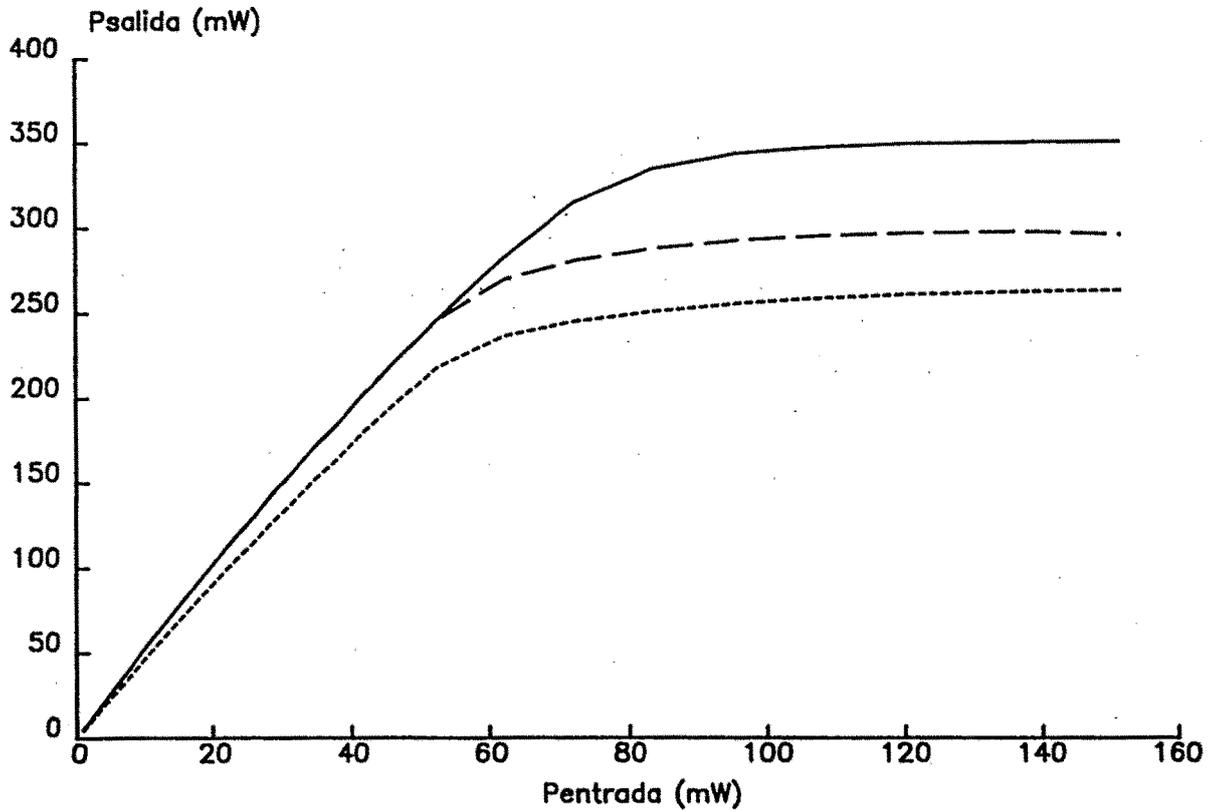


Fig.V-14

AMPLIFICADOR OPTIMIZADO (9.0-10.0 GHz)

(características de potencia: 2-ARM)

9.0 GHz

9.6 GHz

10.0 GHz

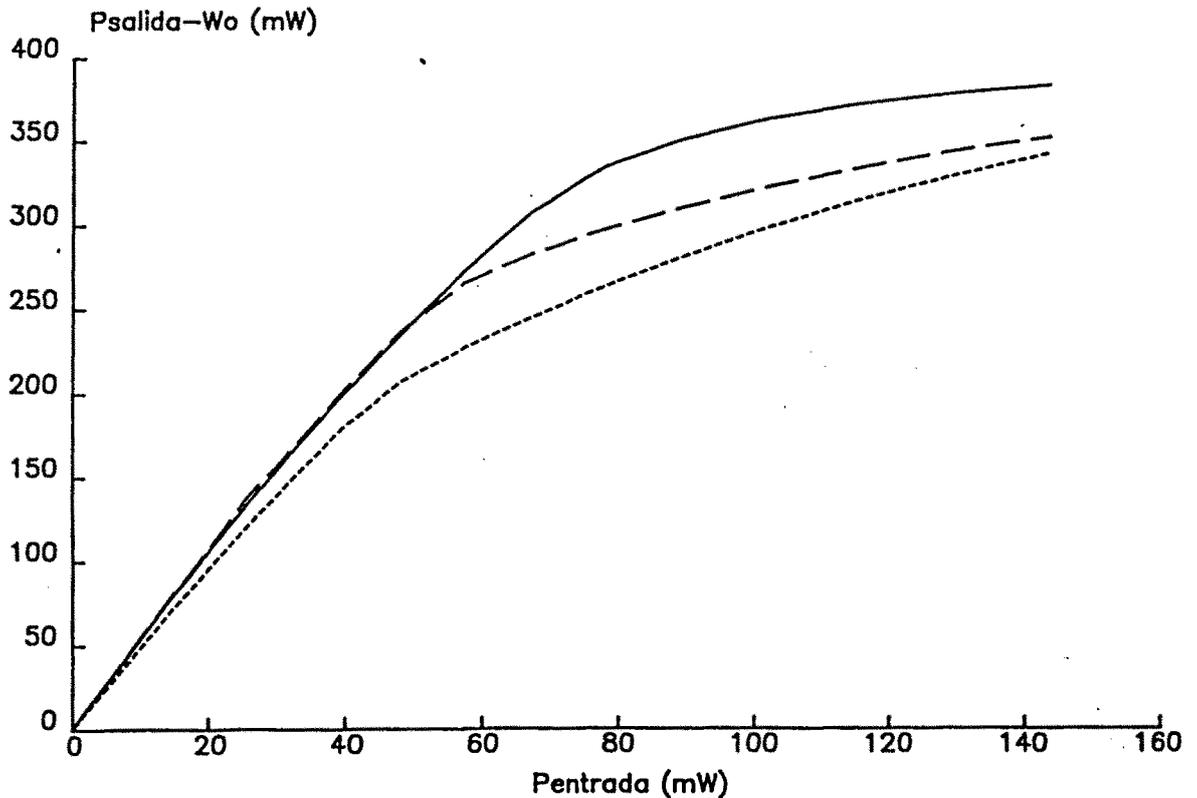


Fig.V-15

V-2.- OSCILADOR SINTONIZADO A VARACTOR

A continuación, hemos analizado un circuito oscilador sintonizado con un diodo varactor en la banda de frecuencias de 6 a 9 GHz aproximadamente. El transistor que se va a emplear, como en los casos anteriores, es el de la tabla II-1 y el diodo varactor tiene una capacidad variable C_j que oscila entre 0.1 y 1pF.

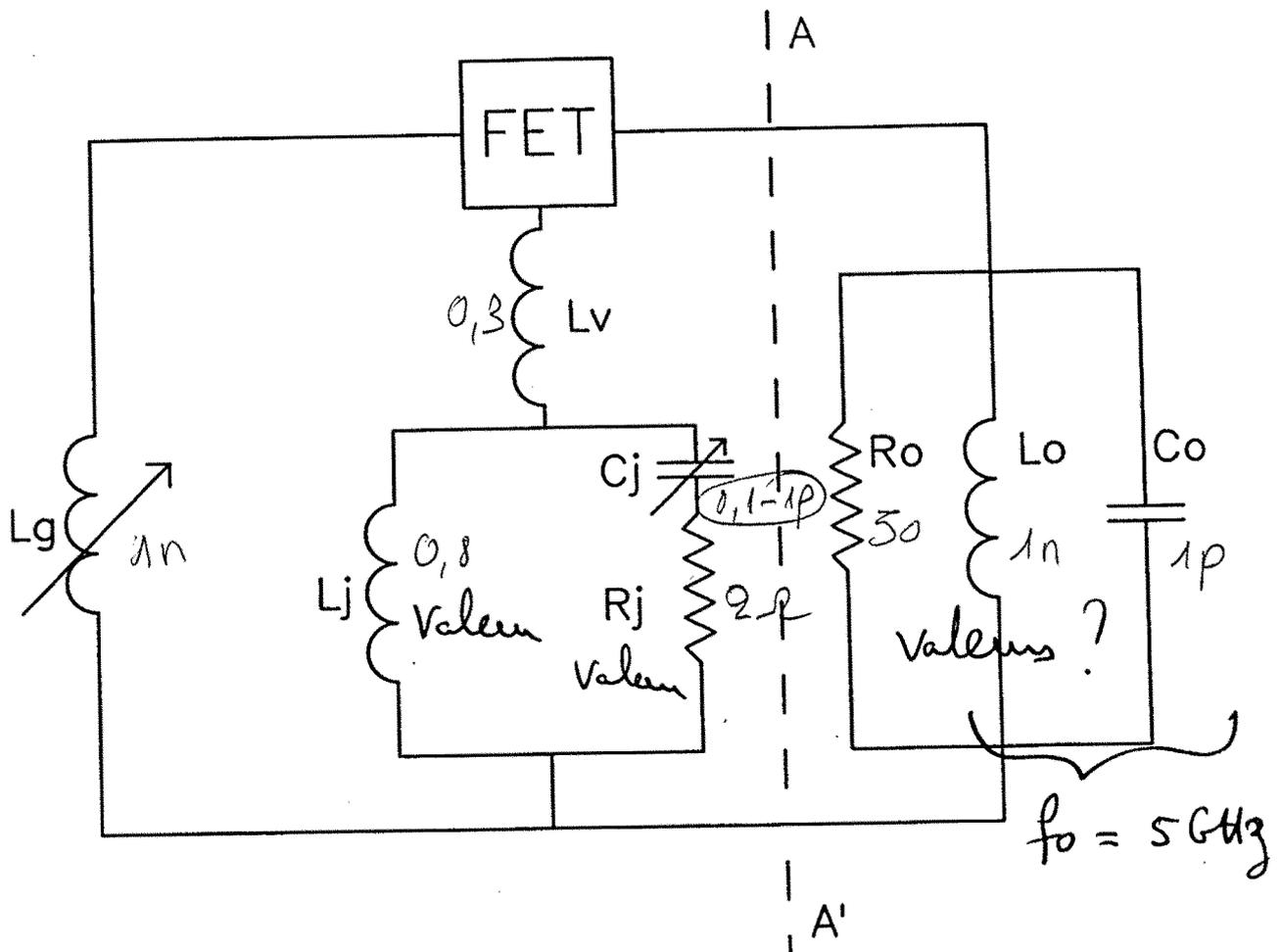


Fig.V-16 estructura osciladora a varactor

El circuito oscilador es una estructura clásica y está representada en la figura V-16. Abriendo el circuito en los puntos A-A', podemos analizar la impedancia Z_{out} en pequeña señal para distintos valores de L_d con objeto de encontrar una resistencia negativa adecuada en el ancho de banda elegido. Hecho esto, se puede implementar el circuito lineal de salida con una impedancia Z_{ld} . El valor elegido ha sido $L_d=1nH$ y la función de transferencia en lazo cerrado $H_{drain}=Z_{out}+Z_{ld}$ está representada en las figuras V-17 y V-18 en función de la frecuencia tomando C_j como parámetro. En la figura V-17 se ha representado la parte imaginaria. Los puntos señalados [$Img(H_{drain})=0$], como es lógico, representan puntos de oscilación. La figura V-18 tiene representada la función $Re(H_{drain})$ también en función de la frecuencia y para las distintas C_j ; se puede ver en este caso que los puntos de oscilación representados en la figura V-17 corresponden a puntos de $Re(H_{drain})<0$ en la figura V-18, lo cual es imprescindible para que arranque la oscilación en pequeña señal.

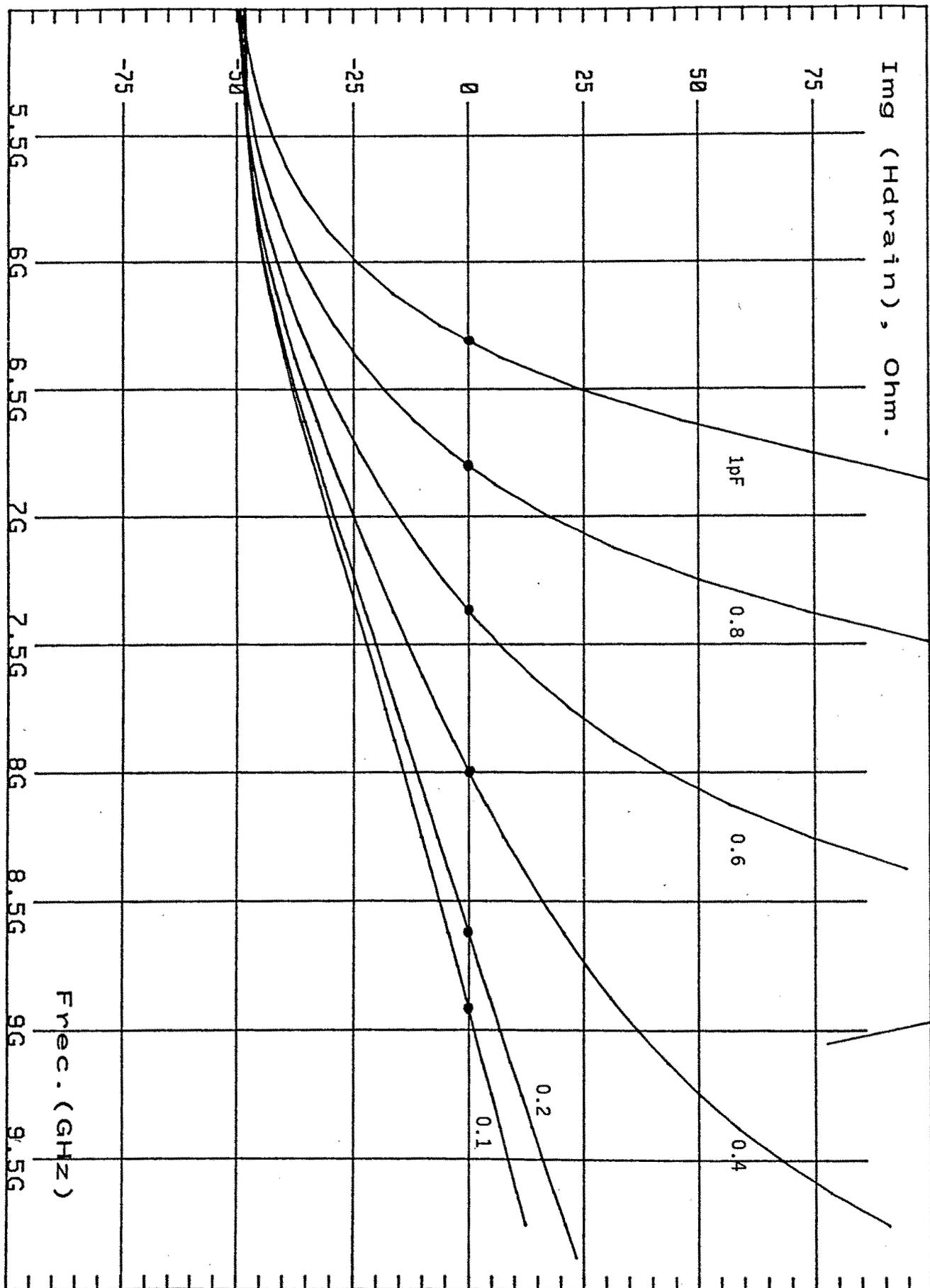


Fig.V-17 Parte imaginaria de la función de transferencia en lazo cerrado

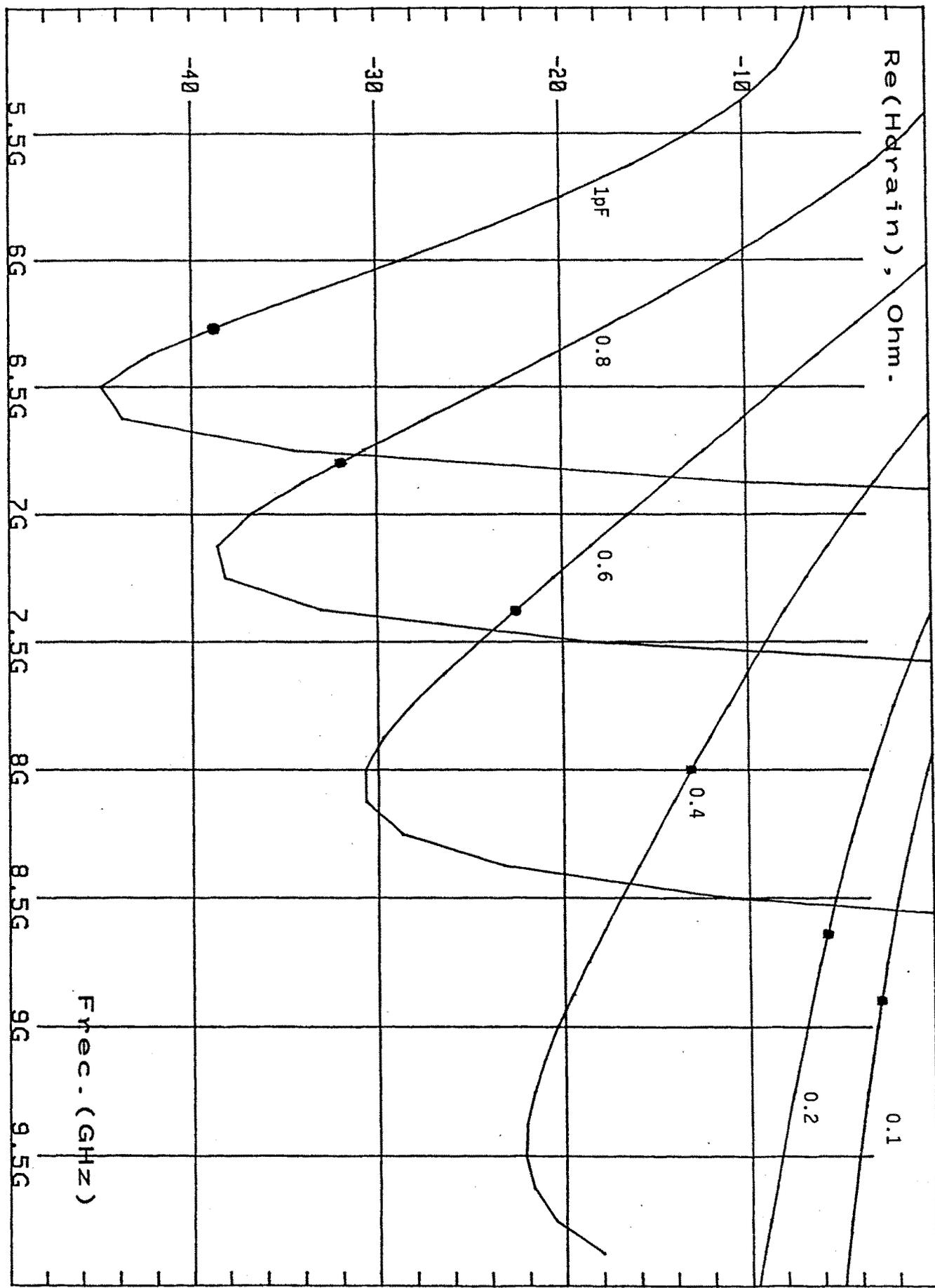


Fig.V-18 Parte real de la función de transferencia en lazo cerrado

OSCILADOR VARACTOR (frecuencia de oscilacion)

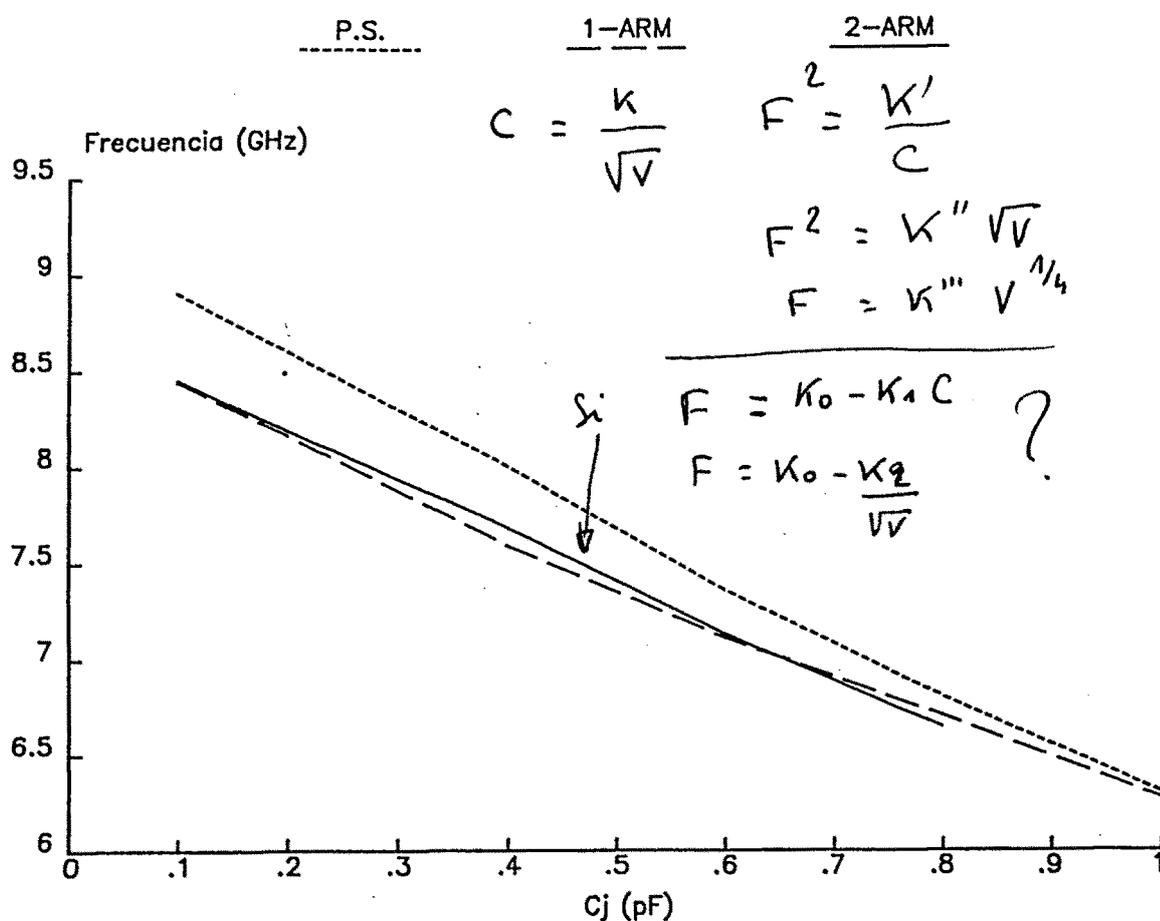


Fig.V-19

A continuación se ha analizado el circuito oscilador en gran señal y se ha representado la frecuencia de oscilación en función de la capacidad del varactor (Fig.V-19), en pequeña señal y en gran señal a uno y dos armónicos. Se puede observar que para valores grandes de Cj, la frecuencia de oscilación en pequeña y gran señal son prácticamente iguales. Esto es lógico puesto que, en la figura V-17 hemos visto que para valores de Cj grandes las pendientes son grandes, lo cual indica que el circuito es mas selectivo en frecuencia mientras que, para valores de Cj pequeños ocurre todo lo contrario. Sin embargo, se puede apreciar que no hay gran diferencia al analizar con uno o dos armónicos, en este caso.

OSCILADOR VARACTOR (potencia en oscilacion)

1-ARM

2-ARM

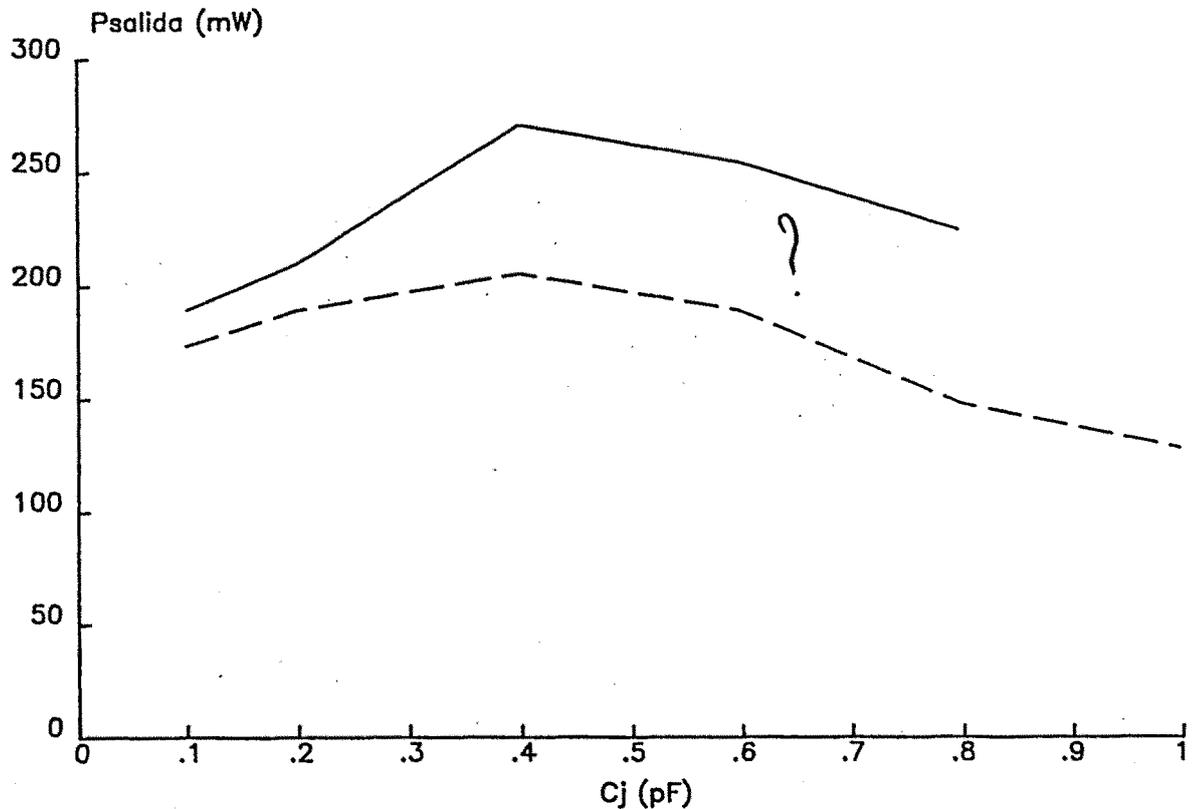


Fig.V-20

En la figura V-20 se ha representado la potencia de oscilación al primer armónico en función de la capacidad del varactor. En esta representación se ve claramente la importancia que tiene el contenido armónico en el análisis de la potencia. Observemos que al tener en cuenta armónicos superiores, aumenta la potencia de oscilación al fundamental, cosa que ya habíamos visto anteriormente en amplificación. Además, para valores grandes de C_j , tiene mas importancia el contenido armónico, al contrario de lo que ocurría con la frecuencia.

Una forma de ver la influencia del contenido armónico para los distintos valores de la capacidad C_j del varactor, es analizar las variaciones de la intensidad I_{ds} en función de V_{di} . En la figura V-21

se ha representado dicha variación analizando a un armónico mientras que en la figura V-22 el análisis es a dos armónicos. En ambos casos vemos que las mayores excursiones de Ids ocurren cuando la capacidad del varactor es mayor, lo que indica que el contenido armónico tiene más influencia. Las curvas representadas en la figura V-21 son elipses perfectas como corresponde a la composición de las sinusoides puras mientras que en la figura V-22 aparecen distorsionadas. Conviene resaltar que la distorsión de la elipse, cuando la capacidad del varactor es pequeña, es mínima, esto está de acuerdo con la idea dicha anteriormente de que la influencia del contenido armónico disminuye a medida que la C_j es más pequeña.

V-3.- AMPLIFICADOR/OSCILADOR A MAXIMA POTENCIA AÑADIDA

En este apartado vamos a analizar, construir y medir experimentalmente un amplificador que posteriormente haremos oscilar mediante realimentación. El transistor que vamos a emplear es el MGF-1802, del cual conocemos los parámetros, y el punto de polarización es el mismo que hemos venido utilizando hasta ahora, es decir, $V_{gsc} = -1V$ y $V_{dsc} = +6V$. La frecuencia de trabajo va a ser de 10GHz.

V-3.1 - OPTIMIZACION A MAXIMA POTENCIA AÑADIDA

Efectivamente vamos a optimizar el transistor sin resistencias de carga (Fig.IV-2) a la frecuencia de trabajo pero minimizando su contenido armónico. Los valores obtenidos vienen dados en la tabla V-2.

A continuación vamos a comprobar los resultados de la tabla V-2 analizando el circuito alrededor del punto de máxima potencia añadida. Los valores utilizados son:

Vgs: Módulo(V)=2.5	Fase(grad)=0		
Vds Módulo(V):	Inicial = 3.1	Final = 4.3	Paso = 0.3
Vds Fase(grad):	Inicial = 0	Final = 360	Paso = 9

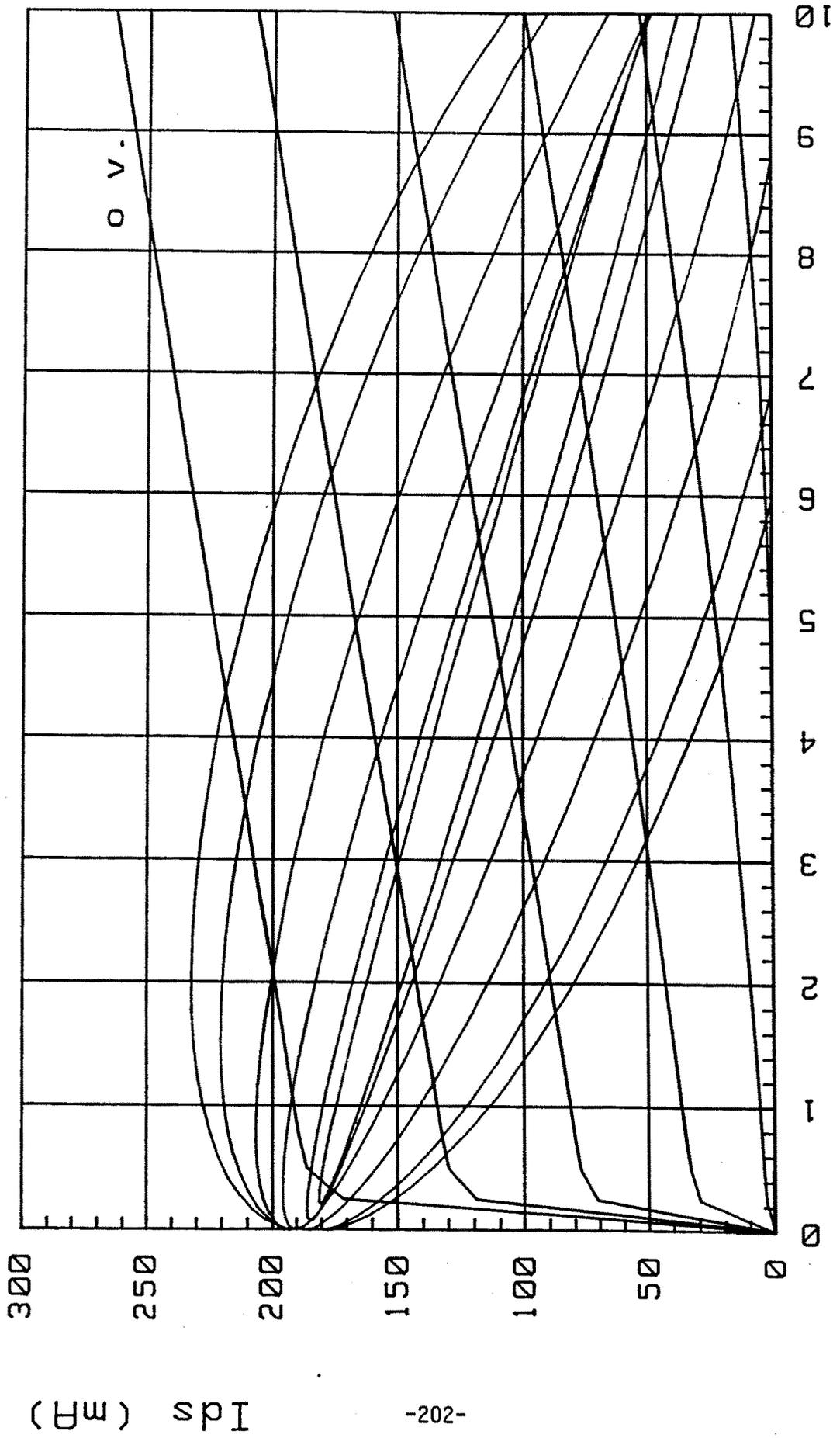


Fig.V-21 Variación de i_{ds} en función de v_{di} sobre las curvas características: 1 armónico

V_{di} (volt)

I_{ds} (mA)

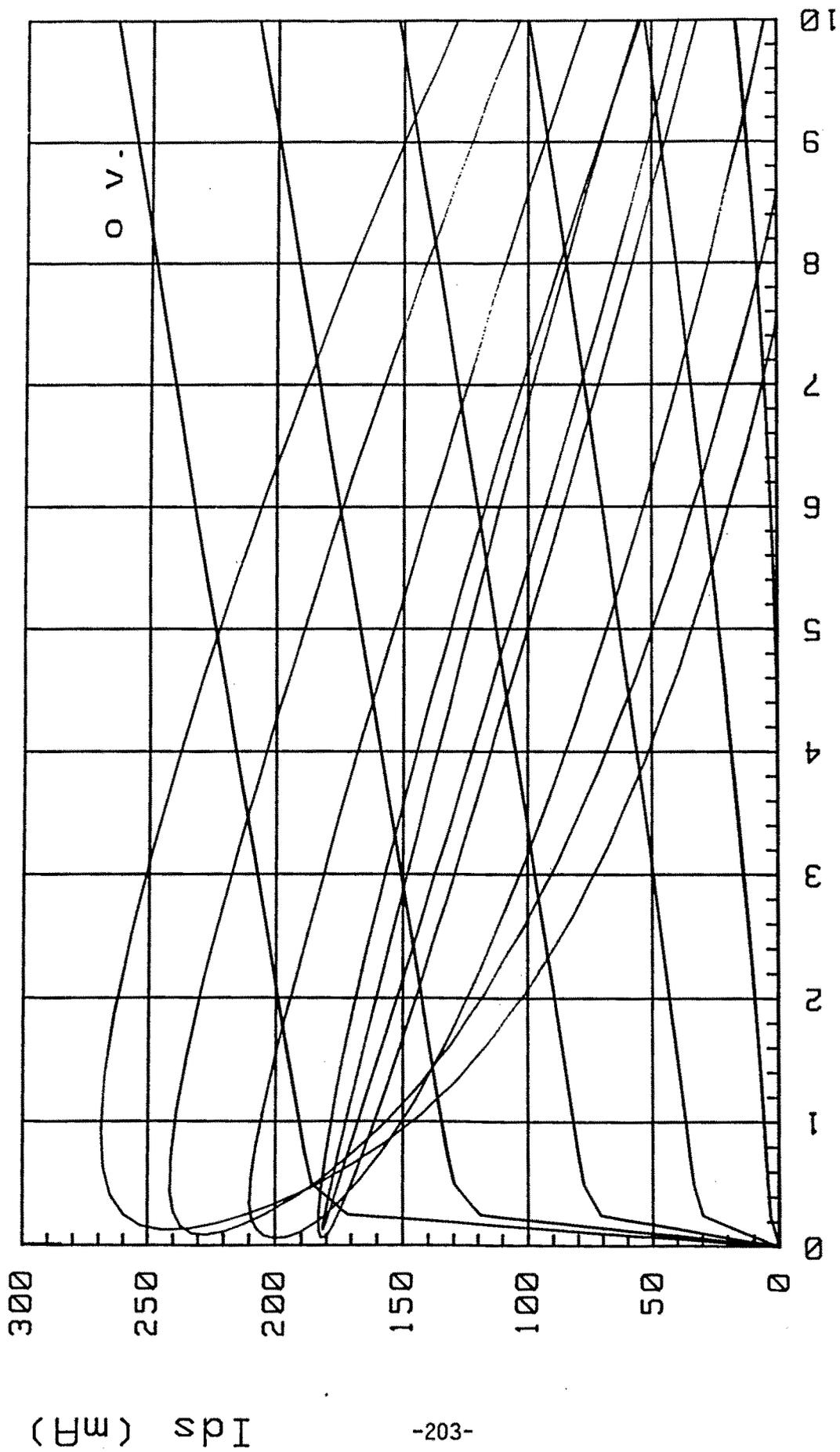


Fig.V-22 Variación de i_{ds} en función de v_{di} sobre las curvas características: 2 armónicos

V_{di} (volt)

TABLA V-2

OPTIMIZACION: MAXIMA PADD: MINIMO CONTENIDO ARMONICO

Tensiones:

	MODULO(Volt)	FASE(grad)
Vgicc:	-1.15	
Vdicc:	5.67	
Vgi:	1.78	202.3
Vdi:	5.26	0.9
Vgs:	2.50	0.0
Vds:	3.70	292.5

Corrientes:

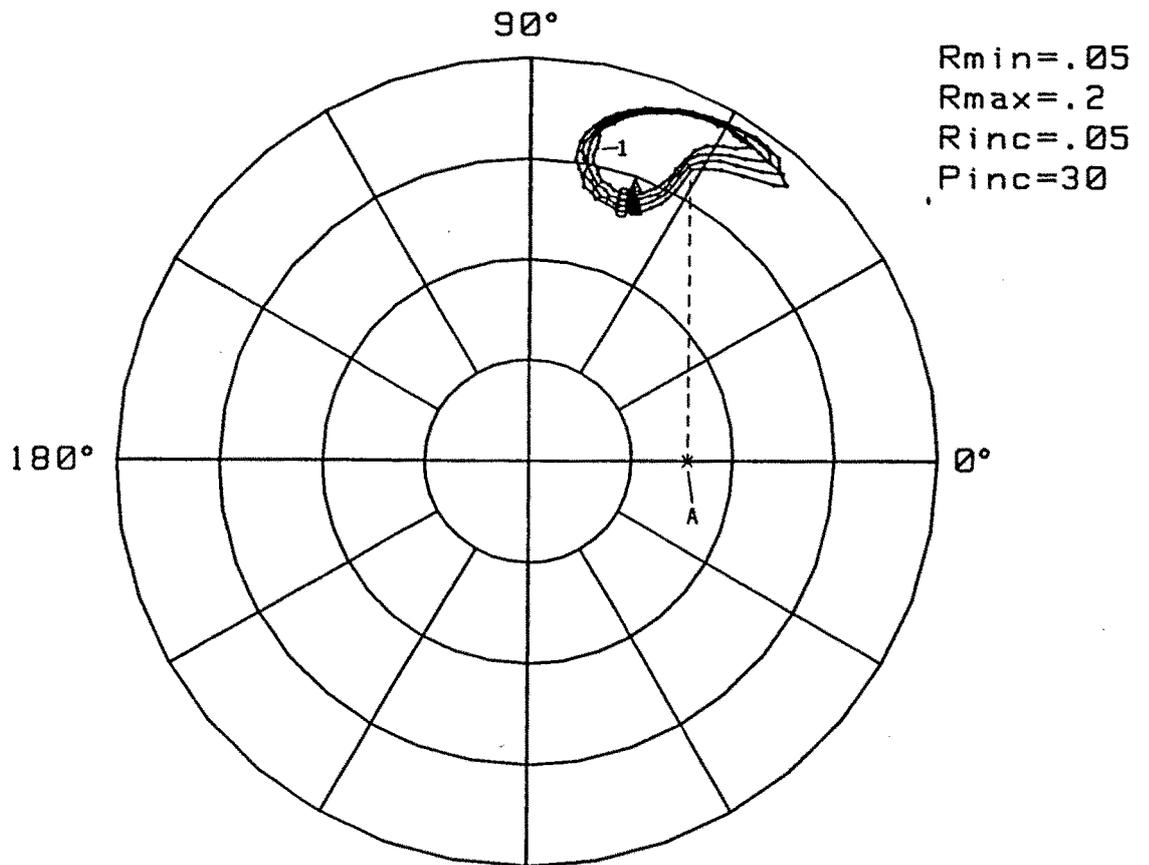
	MODULO(mA)	FASE(grad)
Ig:	135.0	298.4
Id:	185.5	117.2

Potencias(mW):

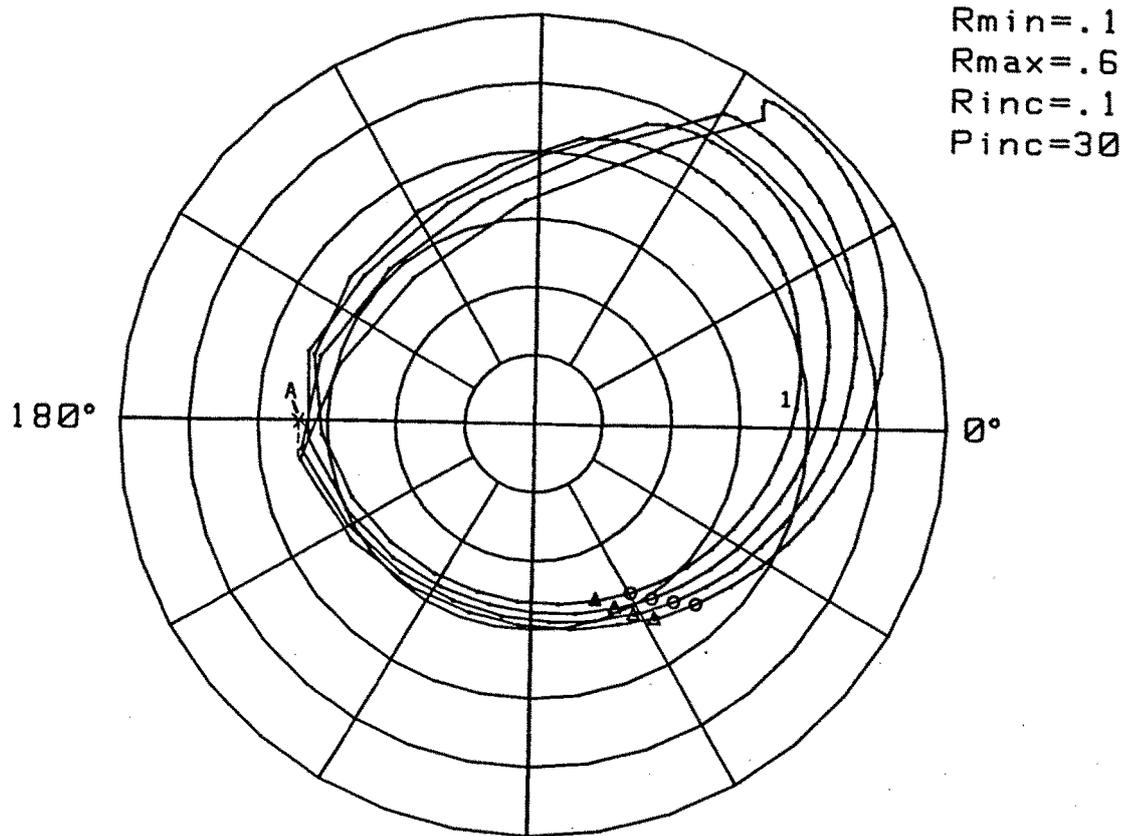
Pdiss= 80.38 Pout+341.98 Padd=261.6

Los resultados en cuanto a potencias estan representados en las figuras V-23, V-24 y V-25 siendo el circulo marcado con un "1" el de valor Vds más pequeño. Los valores de los radios estan dados en watos y el punto "A" es el de máxima potencia añadida, que esta de acuerdo con los valores de la tabla V-2. Los círculos de las figuras V-26 y V-27 definen las impedancias de entrada y salida las cuales, en el punto de máxima potencia añadida, nos define las redes lineales que debemos de implementar.

Las figuras V-28 a V-32 muestran un detalle de la zona de interés de máxima potencia añadida. Se puede observar en la figura V-31 que la impedancia de entrada del transistor no varia apreciablemente en puntos cercanos al de máxima potencia añadida, mientras que la impedancia de



270° Fig.V-23 Potencia disipada a
90° la entrada.



270° Fig.V-24 P. de salida (-Pout)

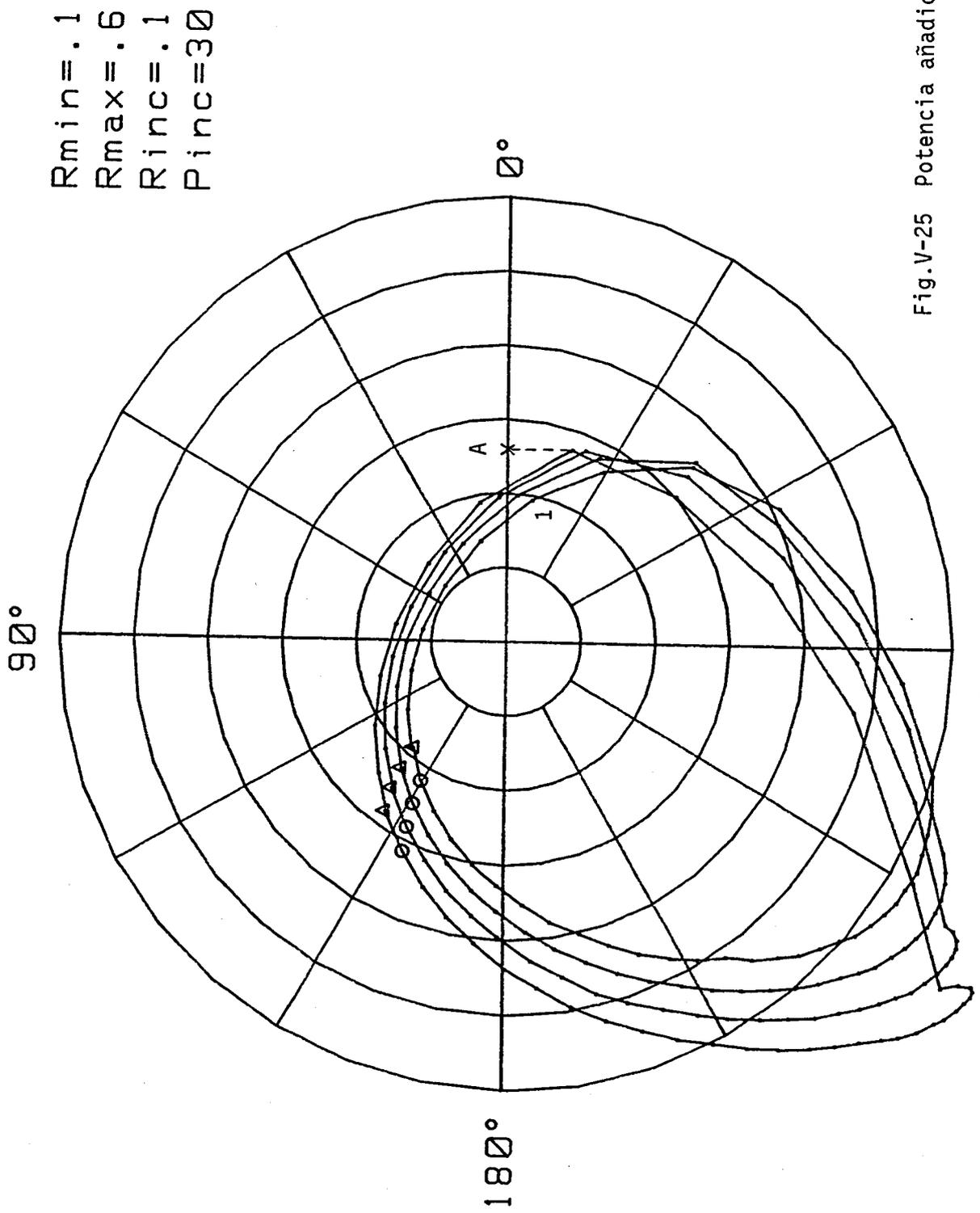


Fig.V-25 Potencia añadida

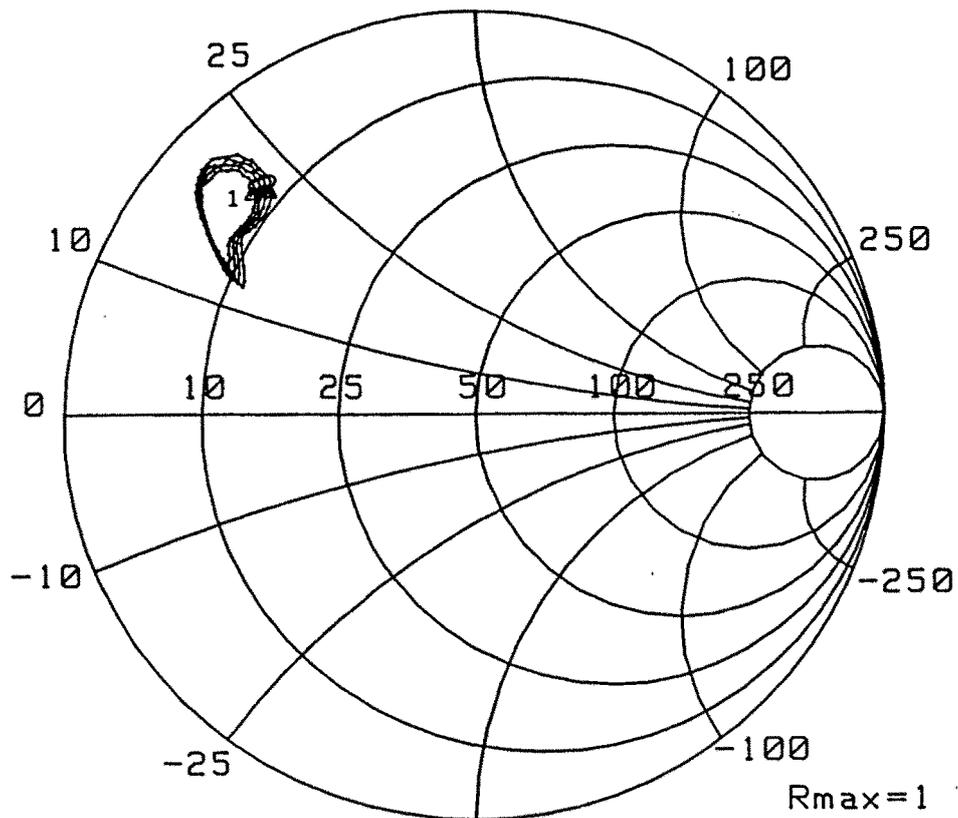


Fig.V-26 Impedancia de entrada

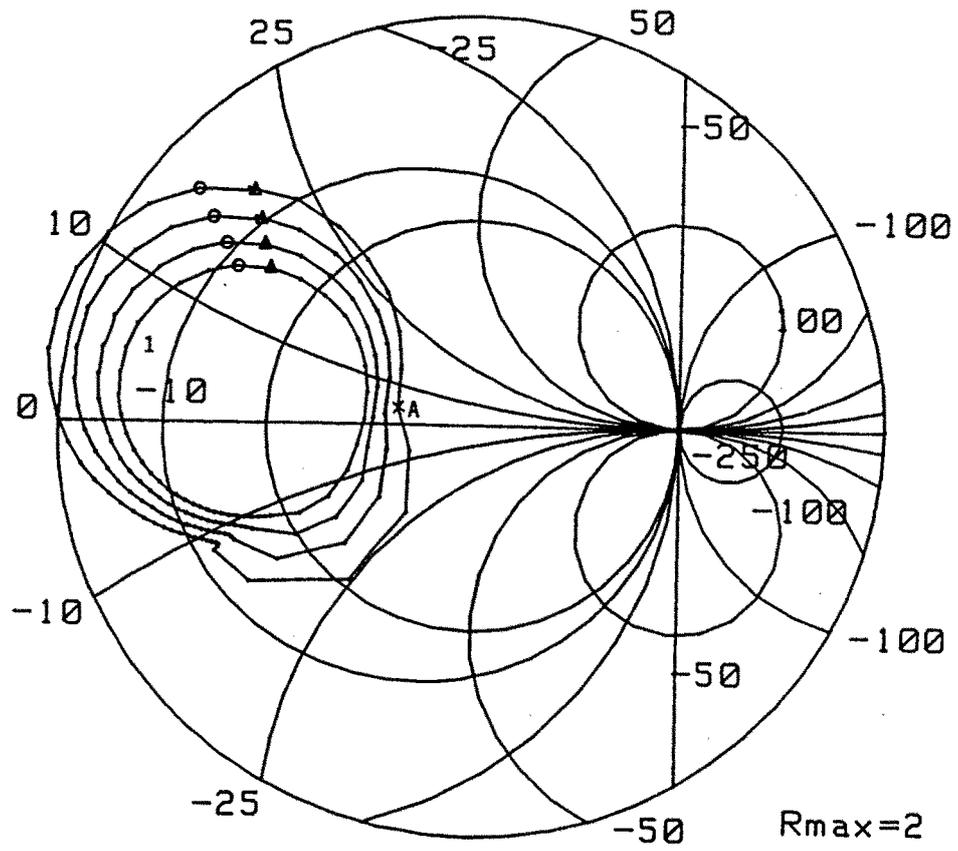
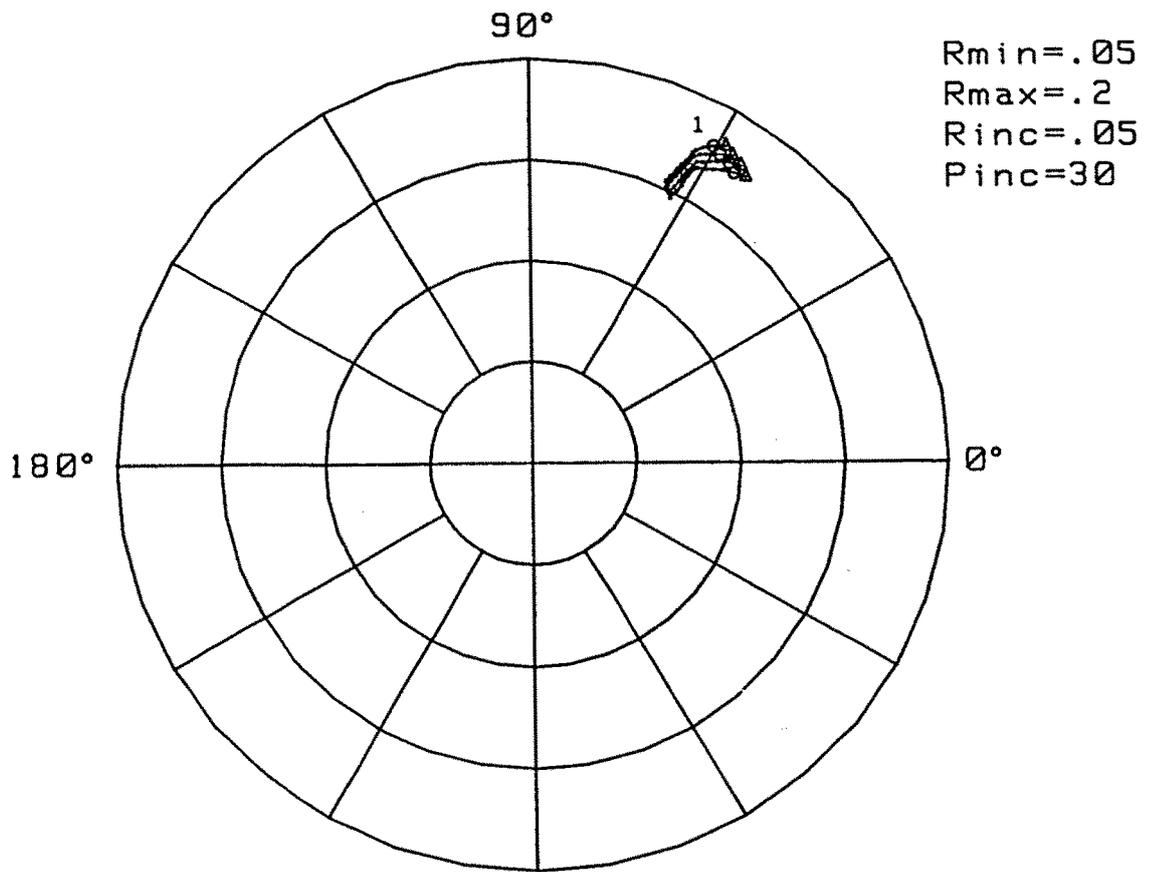
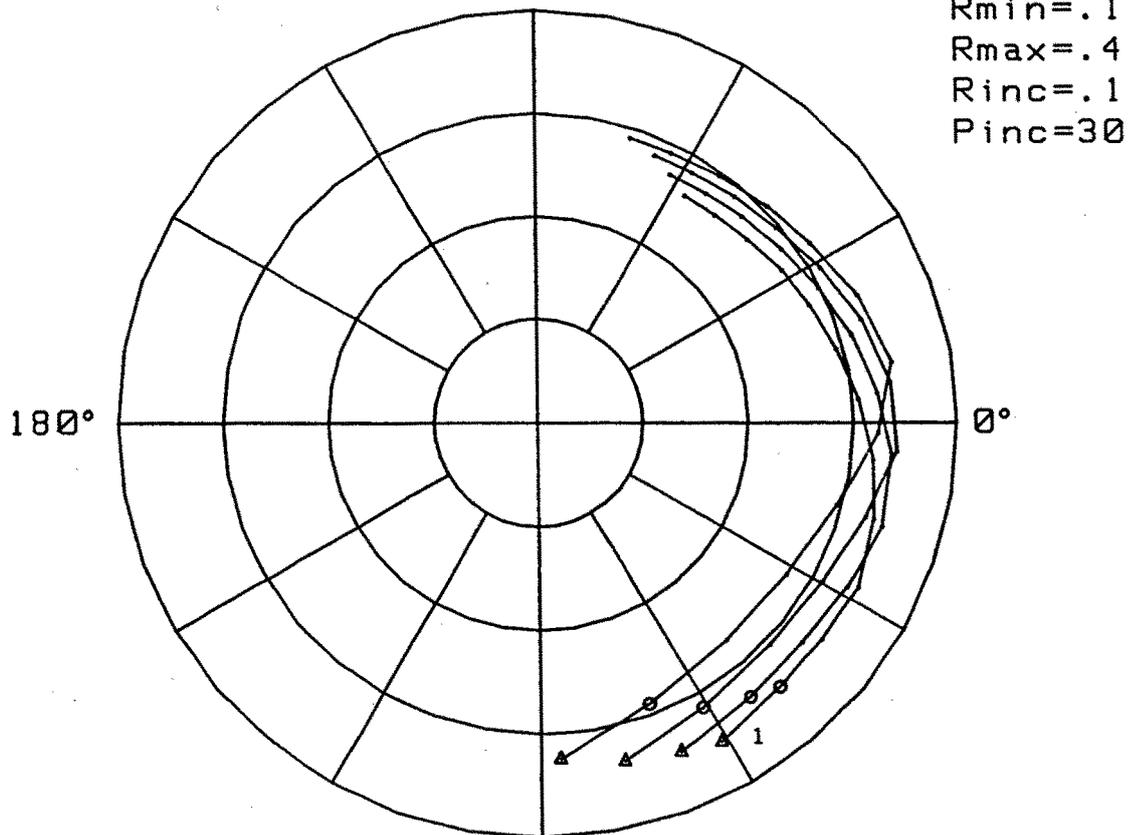


Fig.V-27 Impedancia de salida



270° Fig.V-28 P. disipada a la
90° entrada



270° Fig.V-29 P. de salida (Pout)

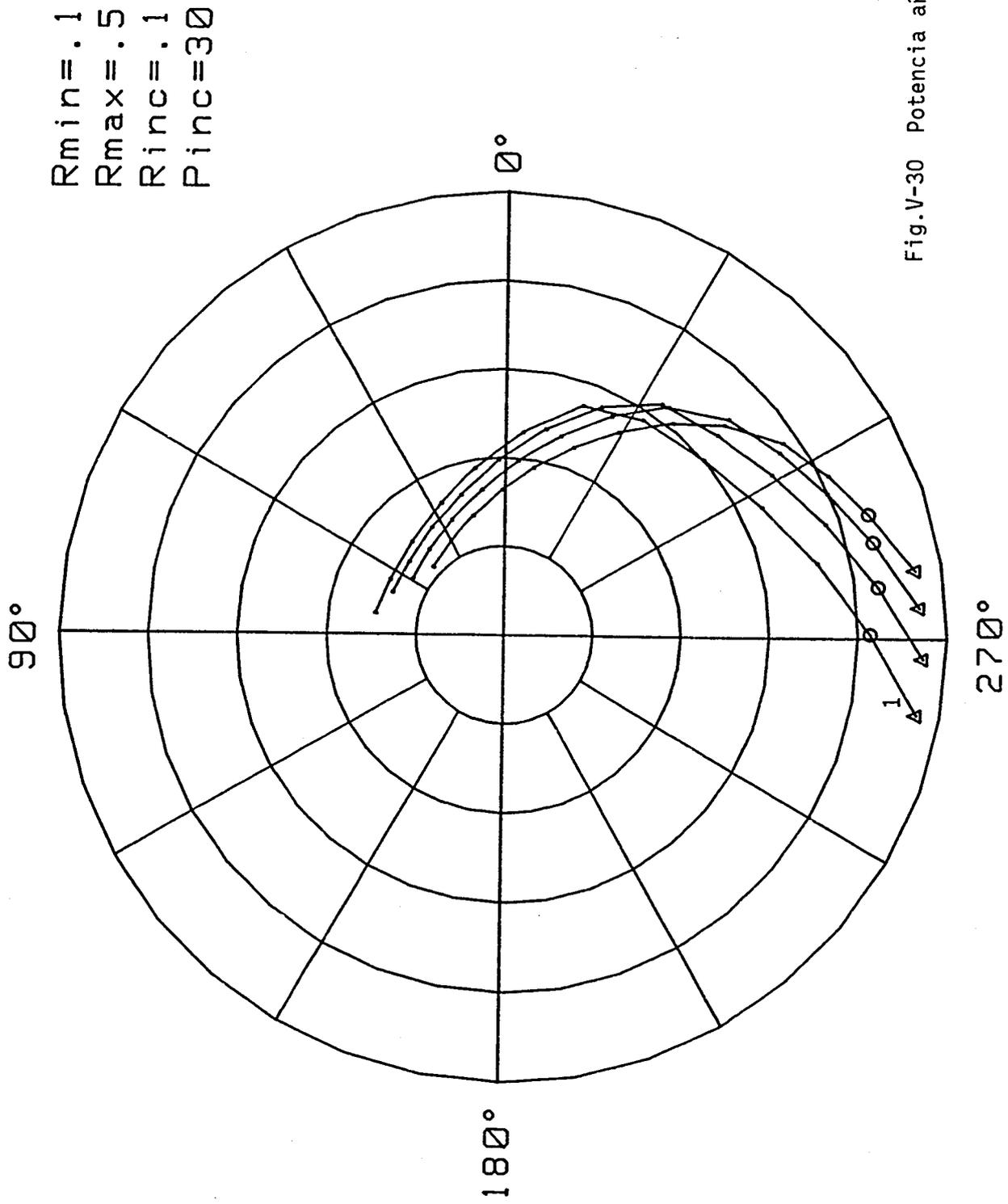


Fig.V-30 Potencia aÑadida

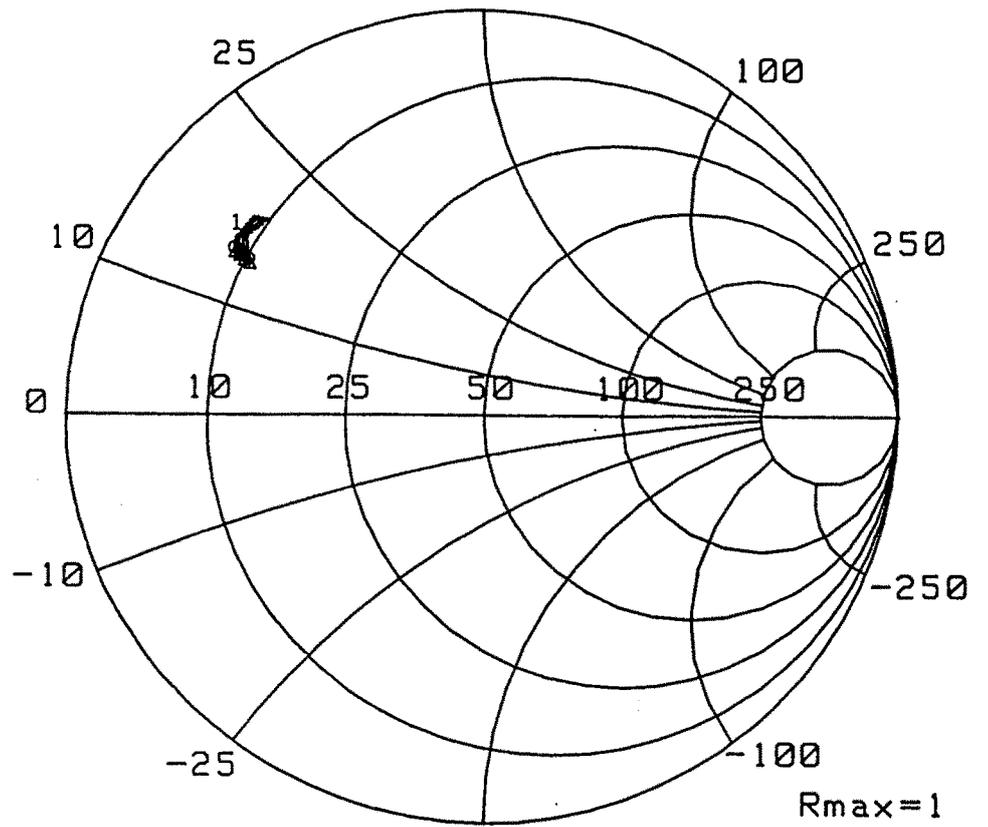


Fig.V-31 Impedancia de entrada

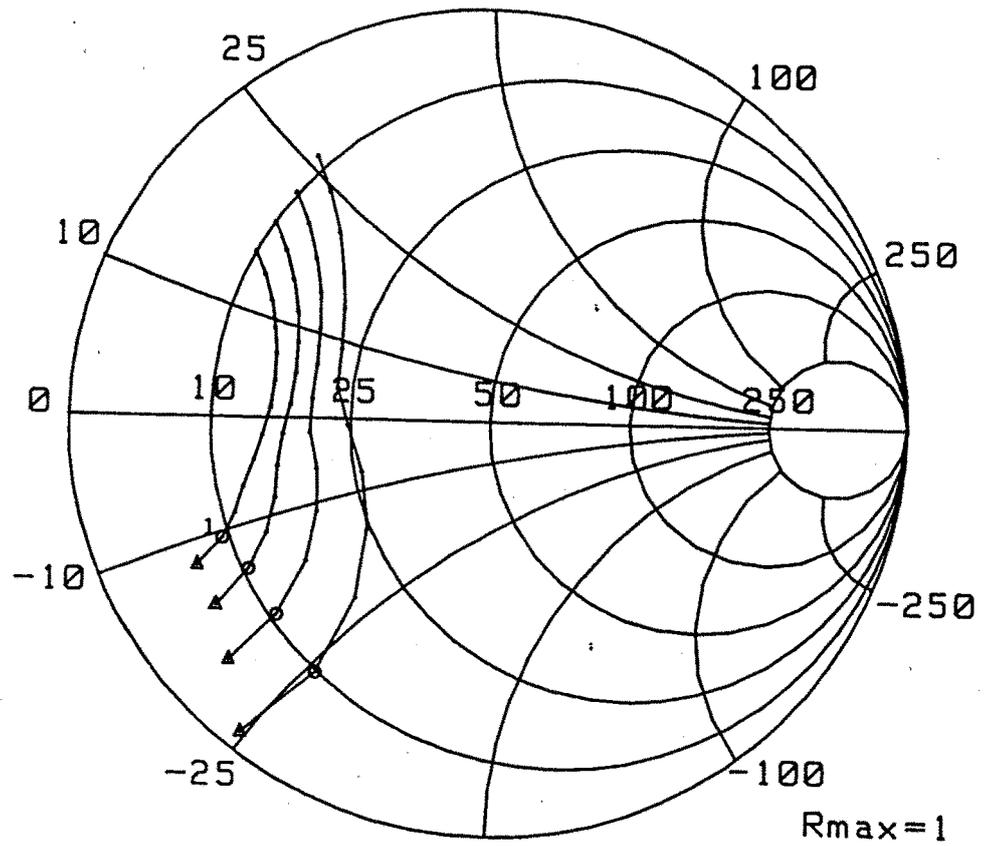


Fig.V-32 Impedancia de salida

salida puede variar de forma rápida.

AMPLIFICADOR CON GENERADORES IDEALES

($V_{gs}=2.5$ volt)

$V_{ds}=3.1$ V.

$V_{ds}=3.4$ V.

$V_{ds}=3.7$ V.

$V_{ds}=4.0$ V.

$V_{ds}=4.3$ V.

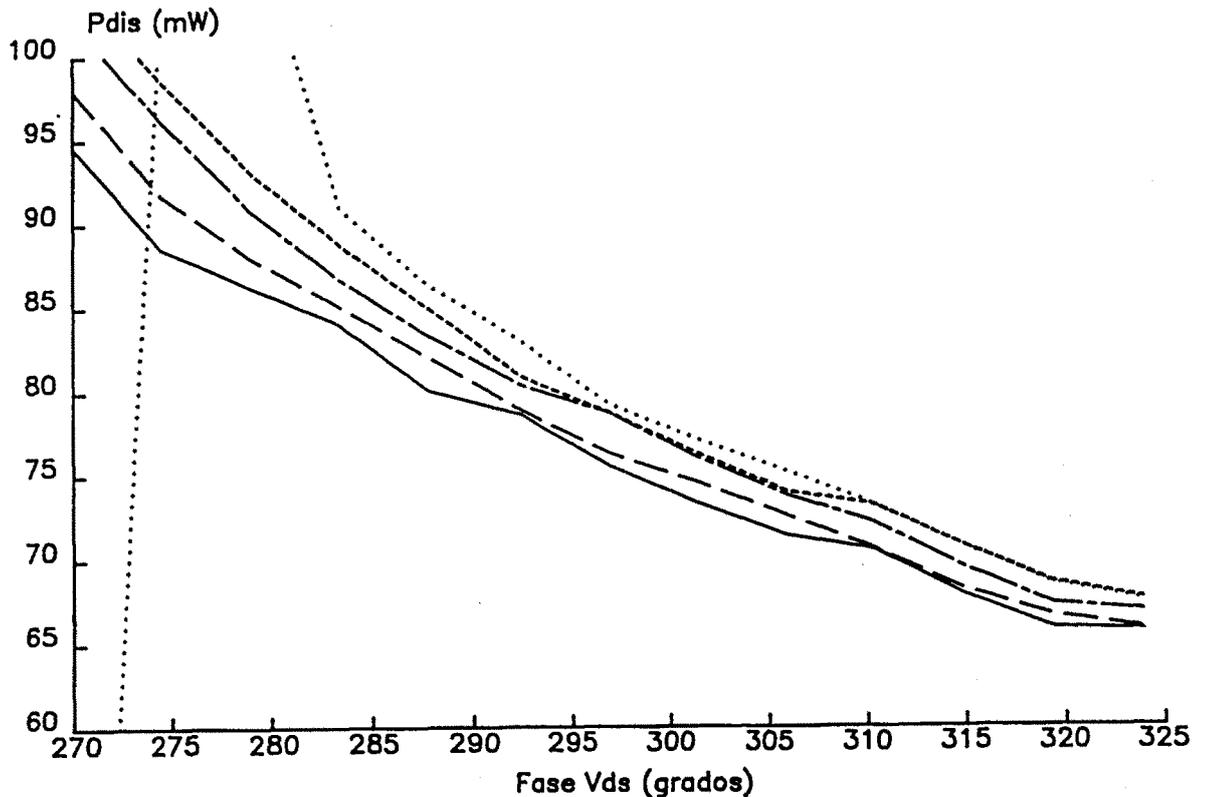


Fig.V-33

En las figuras V-33 y V-34 se han representado diagramas rectangulares de la parte real de la potencia disipada a la entrada del transistor (Fig.V-33), y de la potencia añadida (Fig.V-34) en función de la fase de V_{ds} , tomando paraméricamente el módulo de V_{ds} en las cercanías del punto óptimo de máxima potencia añadida. Como cabía esperar a la vista de las figuras V-28 y V-31, el circuito de entrada (complejo conjugado de la impedancia de entrada), que está relacionado con la potencia disipada, y debido a la tendencia unilateral del transistor, no varía fuertemente con la fase, al contrario de lo que ocurre con la potencia añadida.

AMPLIFICADOR CON GENERADORES IDEALES

(V_{gs}=2.5 volt)

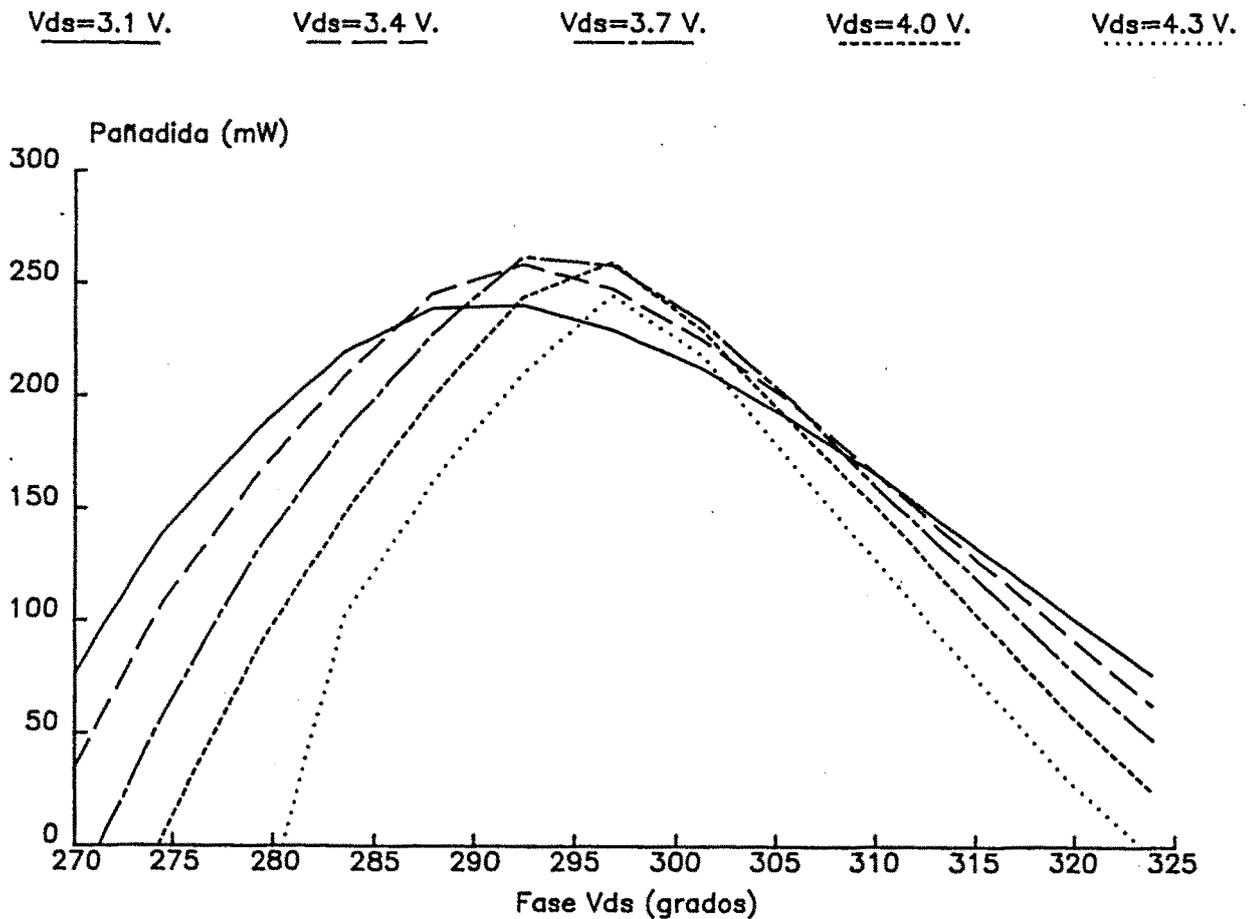


Fig.V-34

V-3.2 - IMPLEMENTACION Y ANALISIS DEL CIRCUITO AMPLIFICADOR

De los resultados anteriores se puede deducir que la red de entrada debe presentar, a la frecuencia fundamental (10GHz), una impedancia:

$$Z_{in}(\omega_0) = 8.81 - j16.28 \text{ ohmios}$$

y la red de salida

$$-Z_{out} = 20 + j1.6 \text{ ohmios}$$

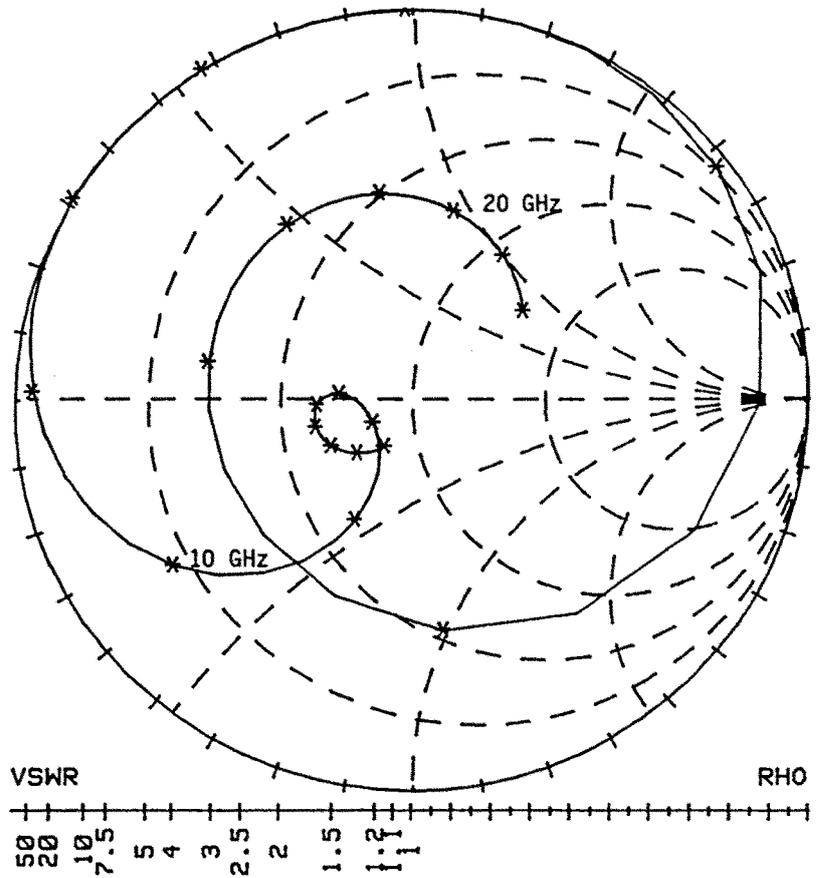


Fig.V-36 Impedancia característica de la red lineal de de entrada desde los terminales del transistor entre 2 y 22 GHz

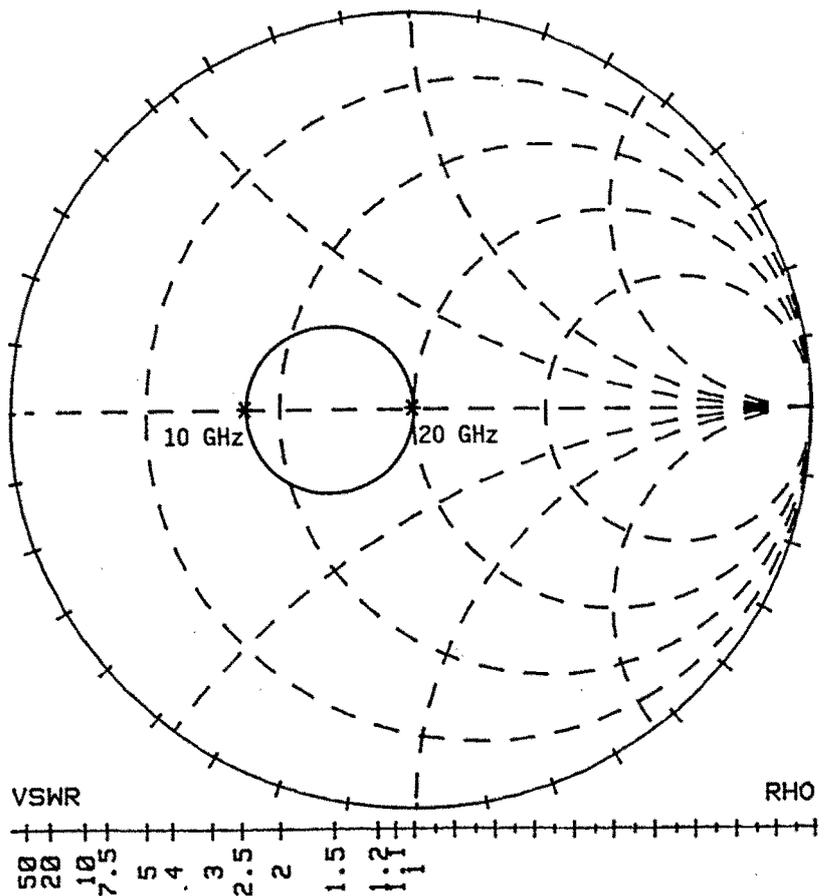
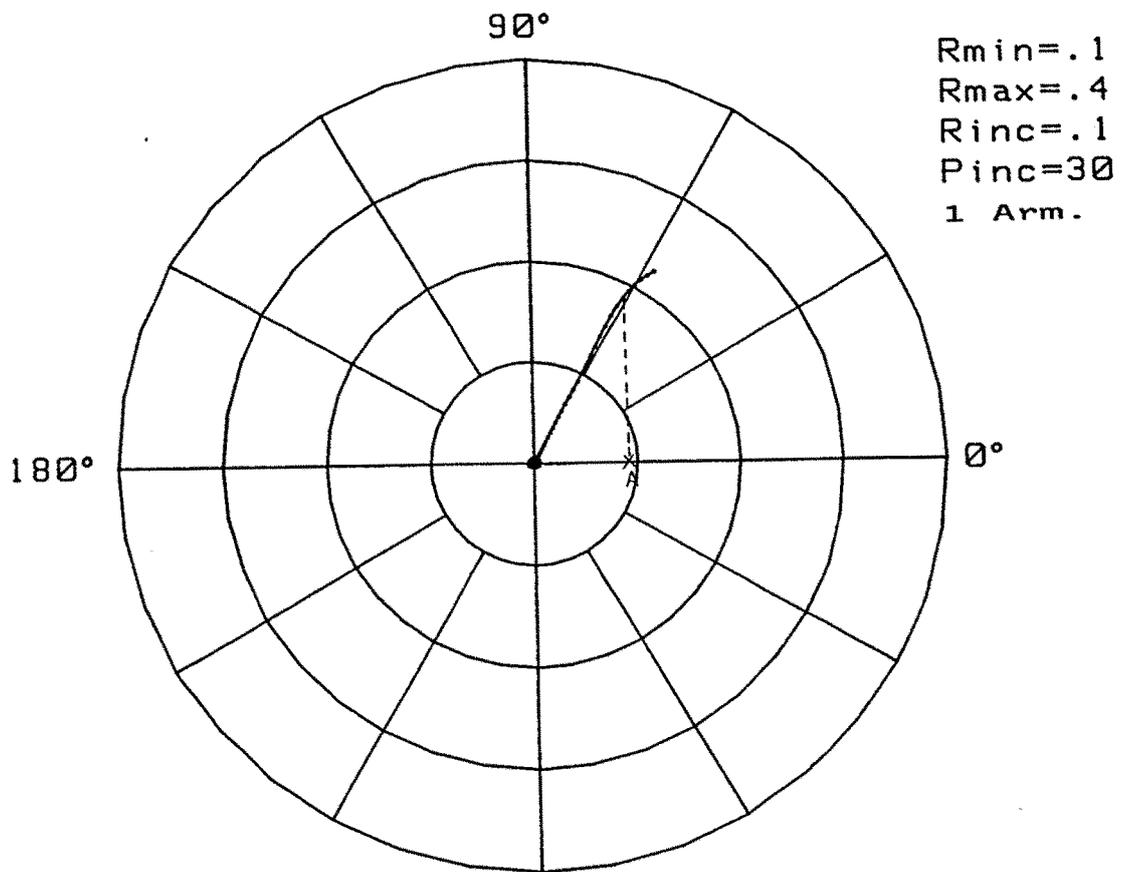
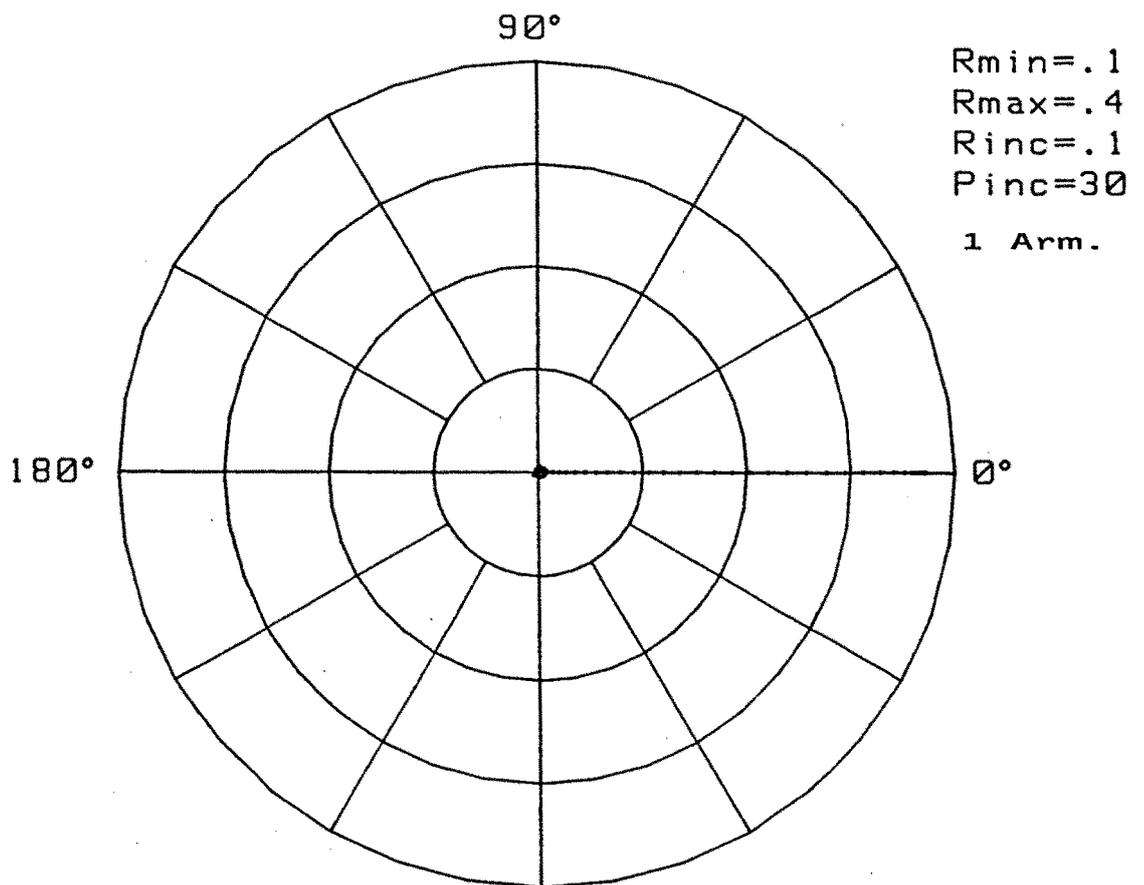


Fig.V-37 Impedancia de la red lineal de salida desde los terminales del transistor



270° Fig.V-38 P. entrada en el transistor



270° Fig.V-39 P. salida en transistor

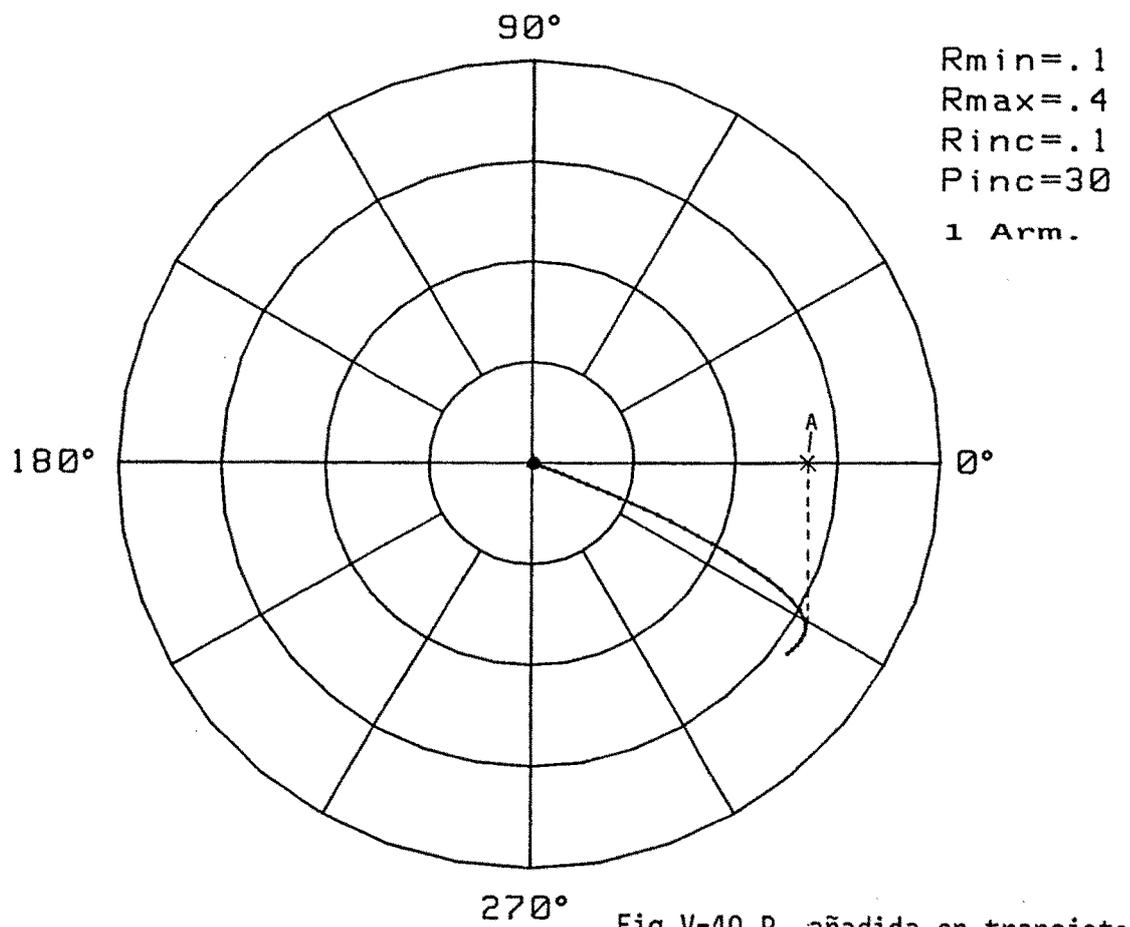


Fig.V-40 P. añadida en transistor

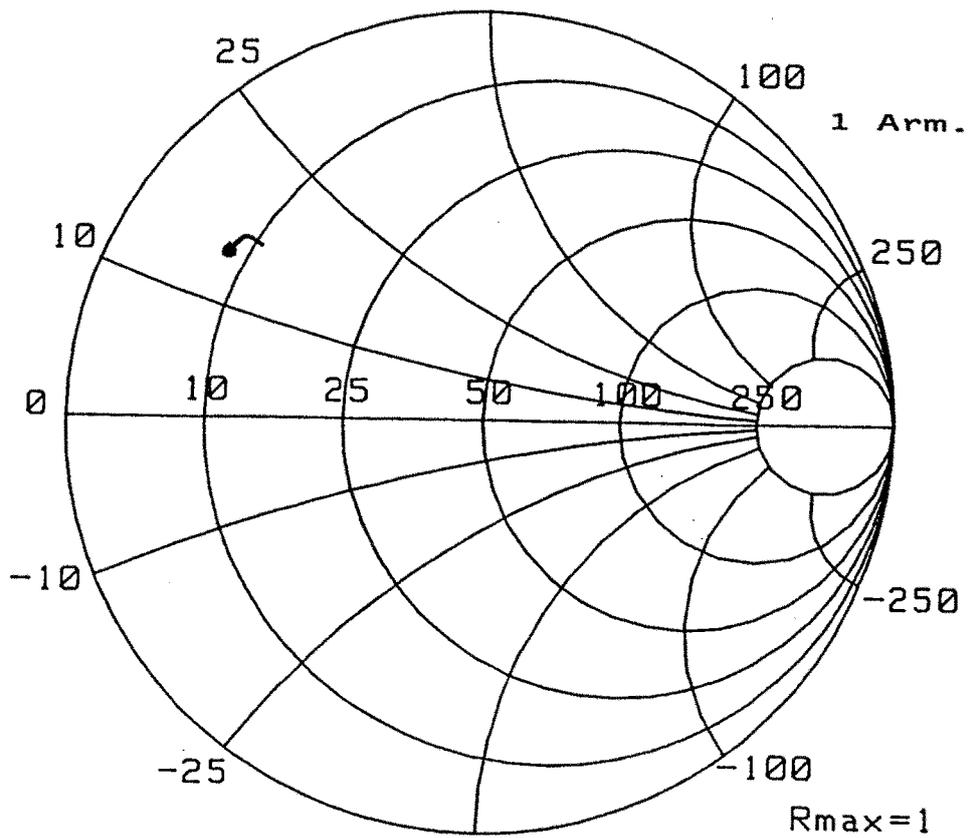
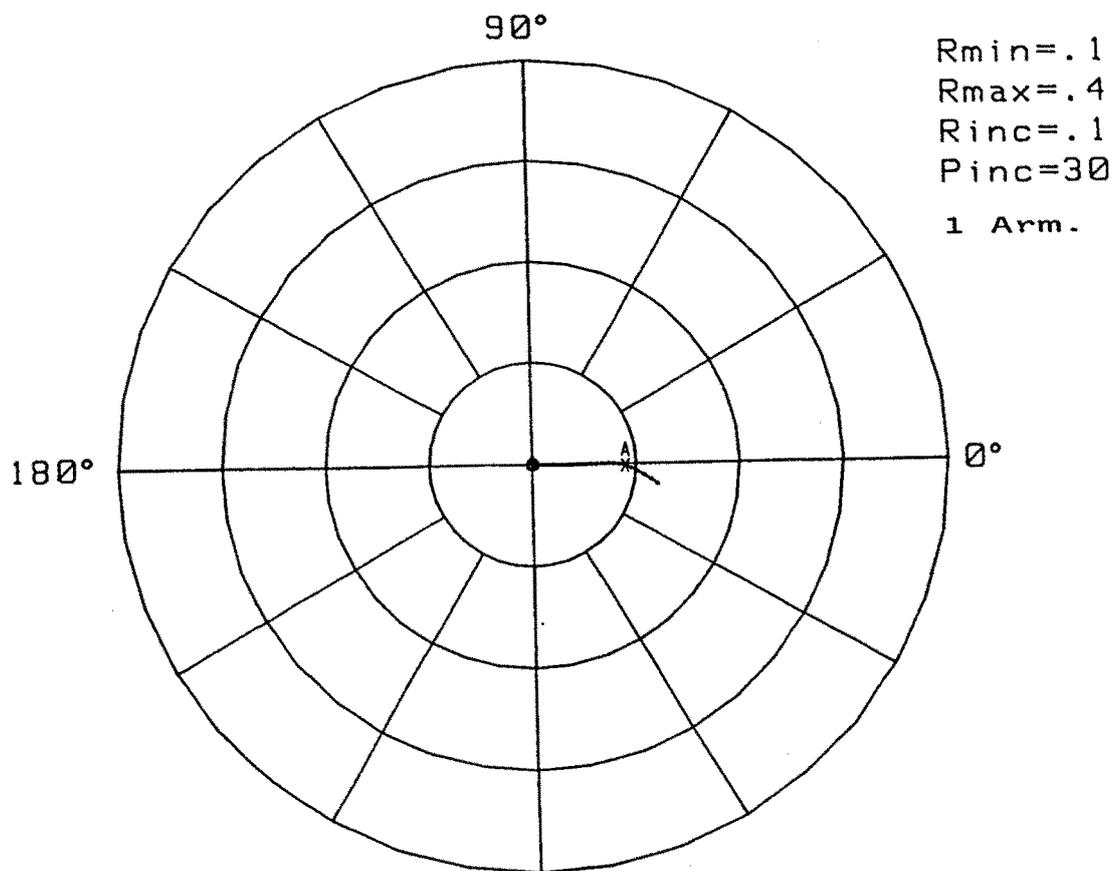
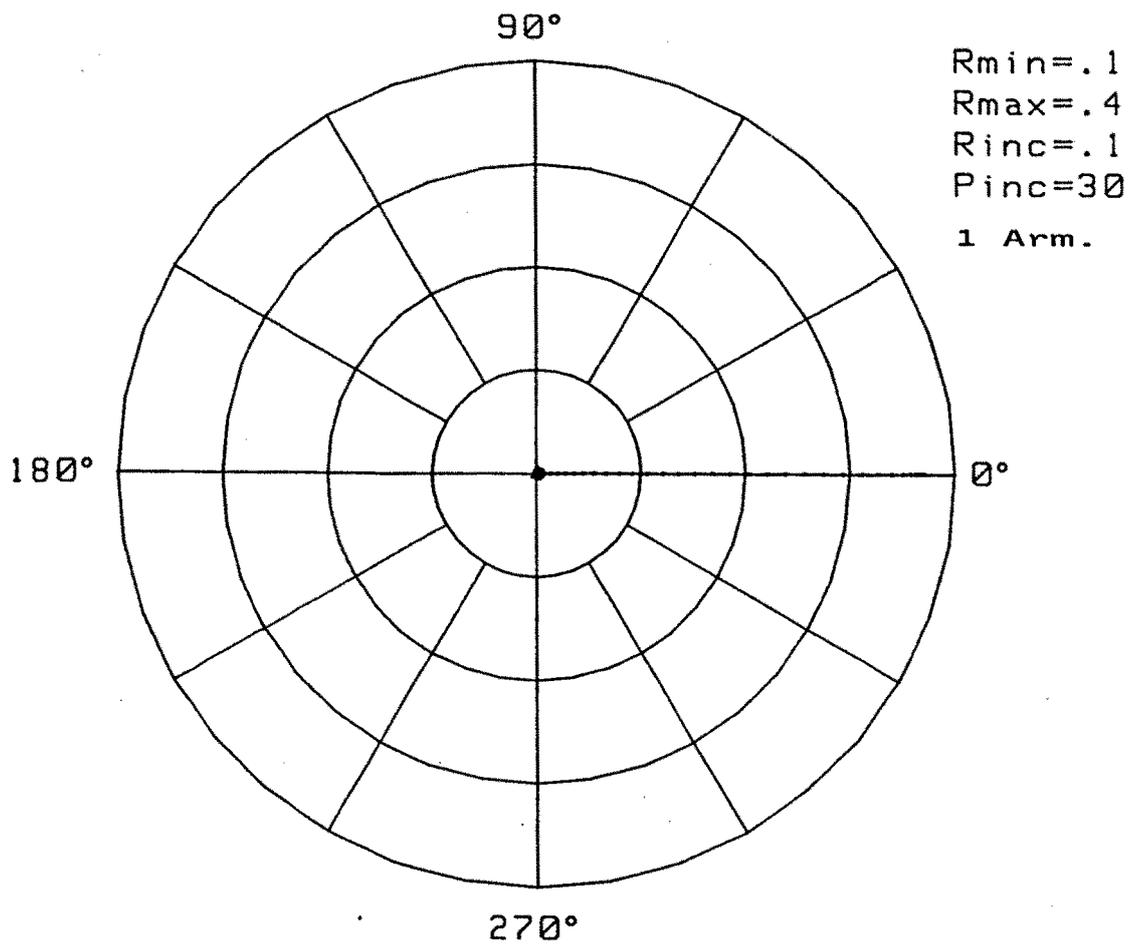


Fig.V-41 Impedancia de entrada en transistor



270° Fig.V-42 P. disipada en amplificador



270° Fig.V-43 P. salida en amplificador

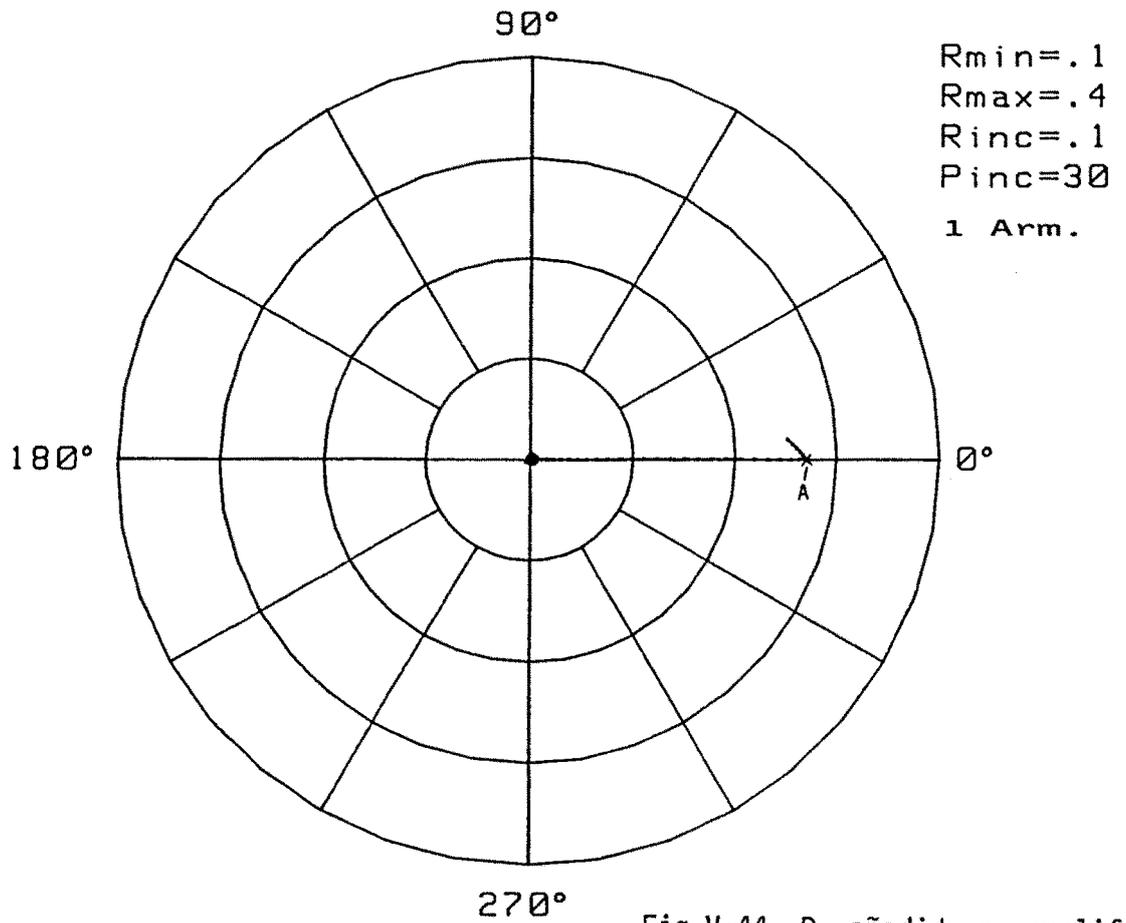


Fig.V-44 P. añadida en amplificador

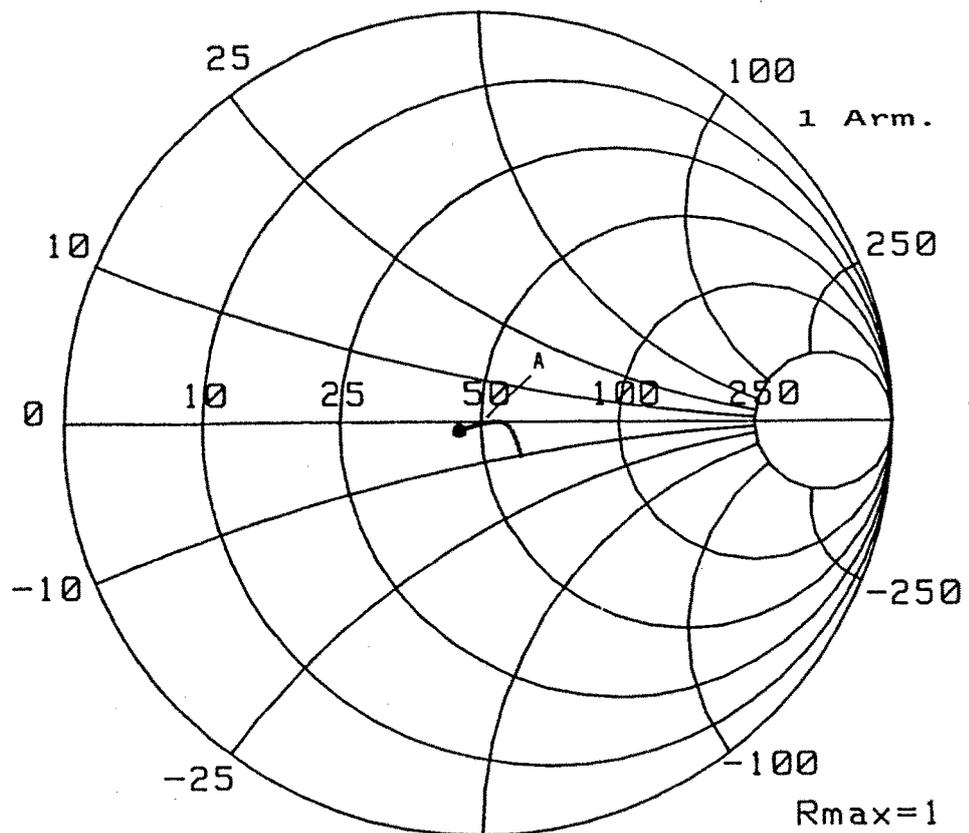
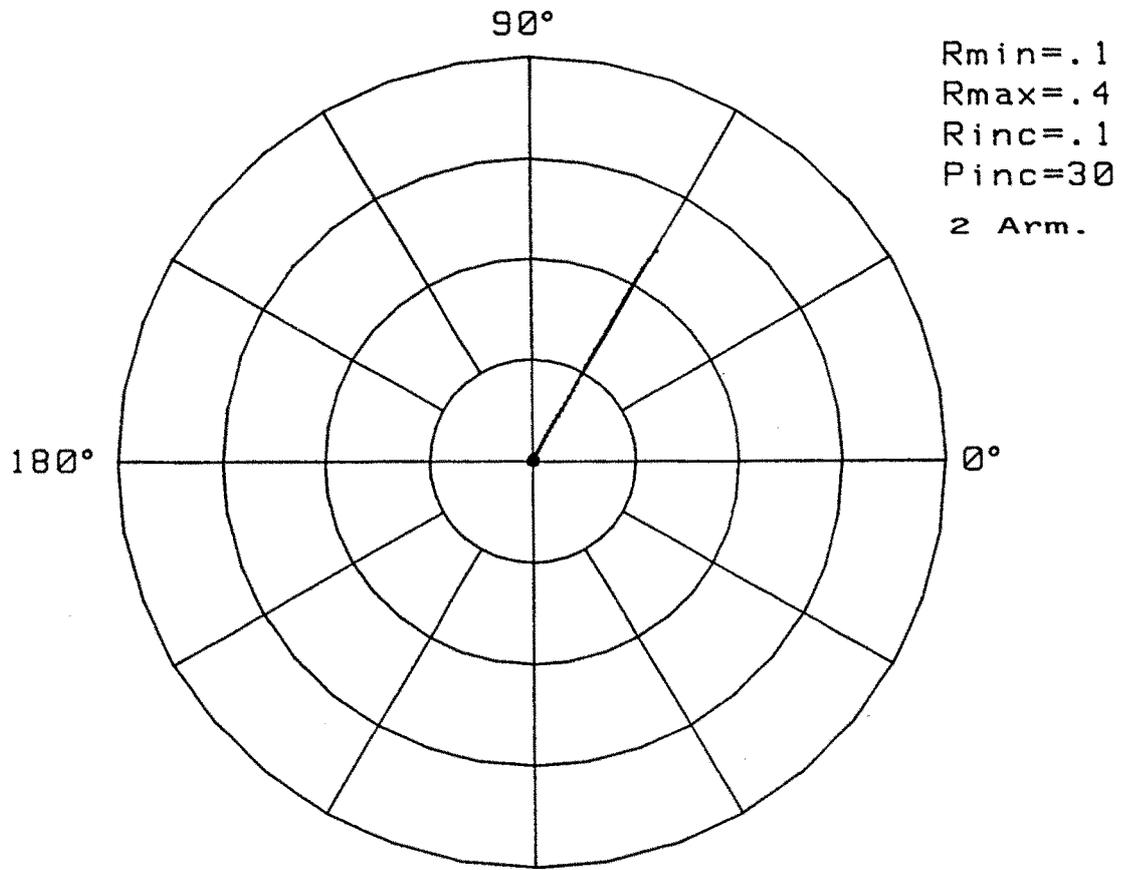


Fig.V-45 Impedancia de entrada en amplificador



270° Fig.V-46 P. disipada a la entrada del transistor

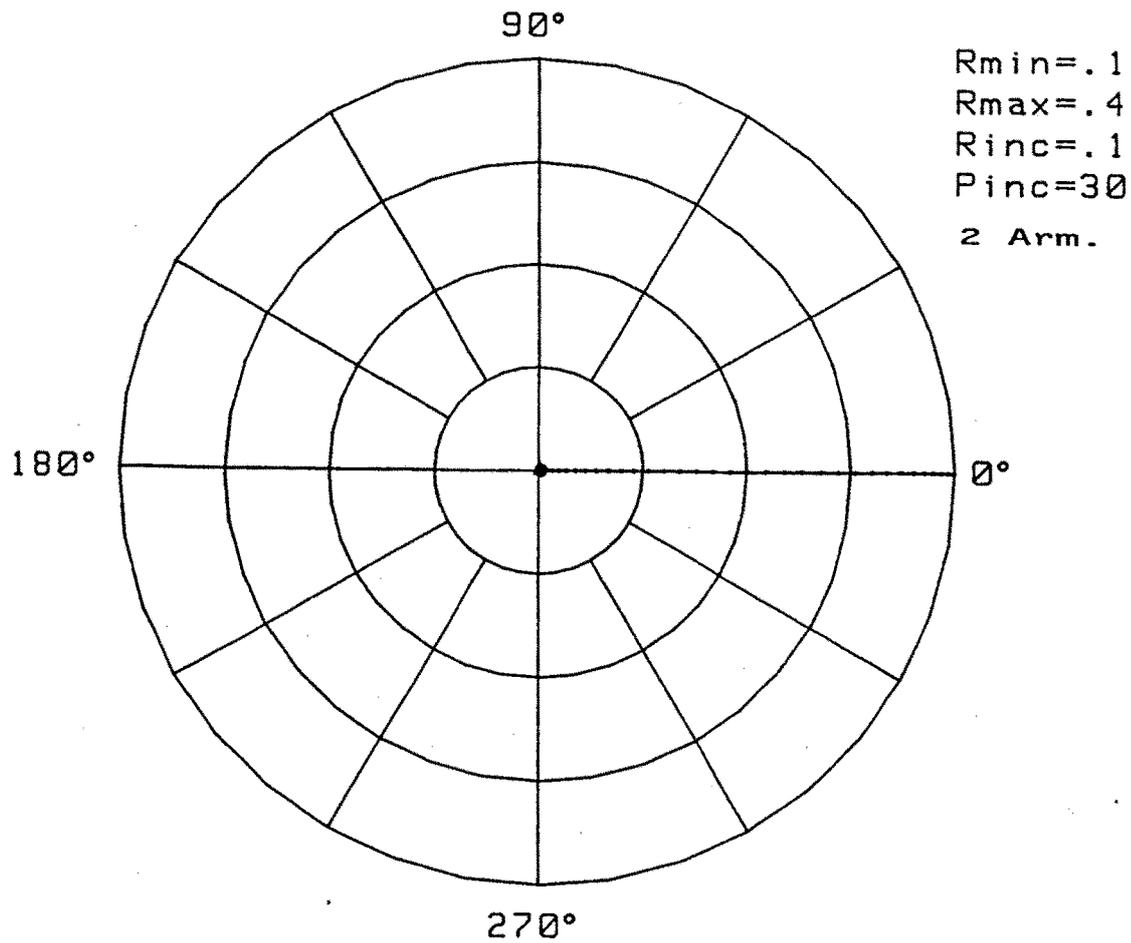


Fig.V-47 P. salida en transistor

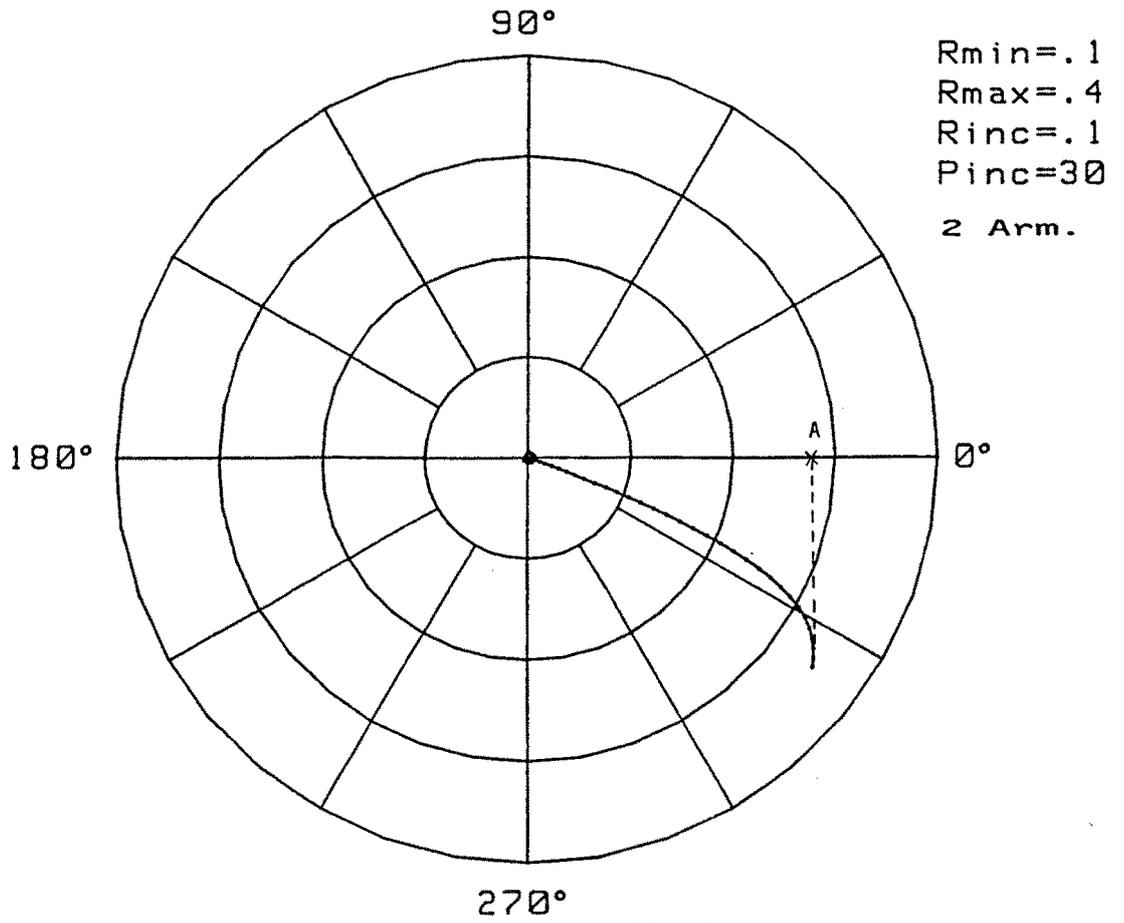


Fig.V-48 P. añadida en transistor

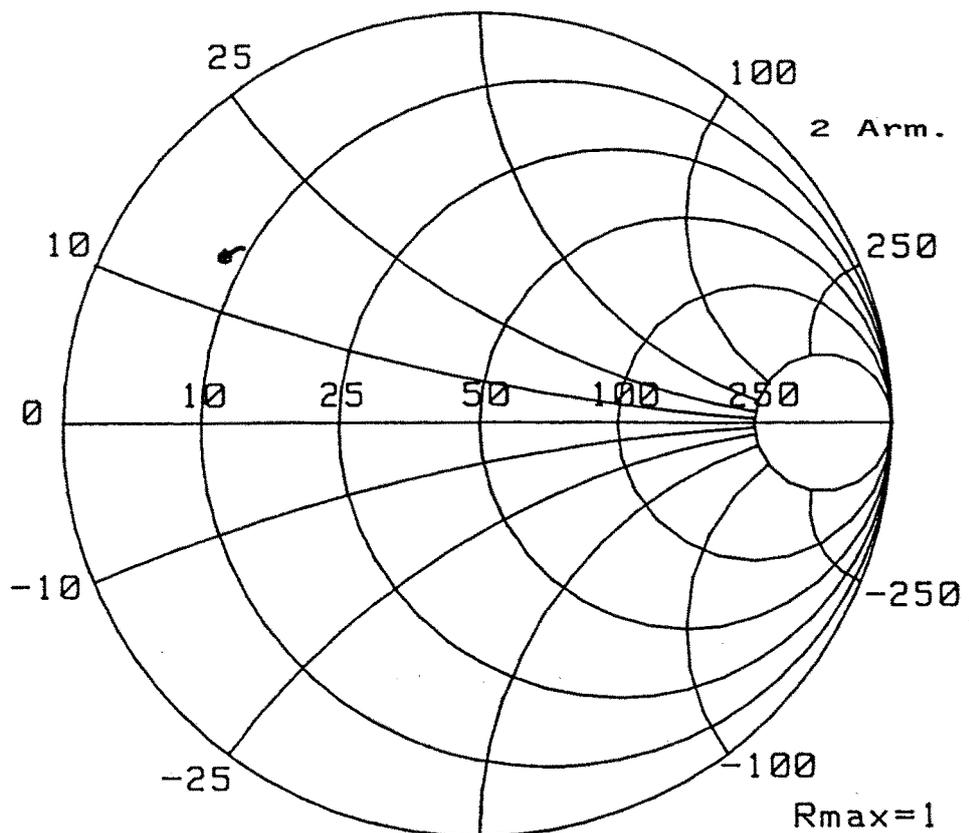
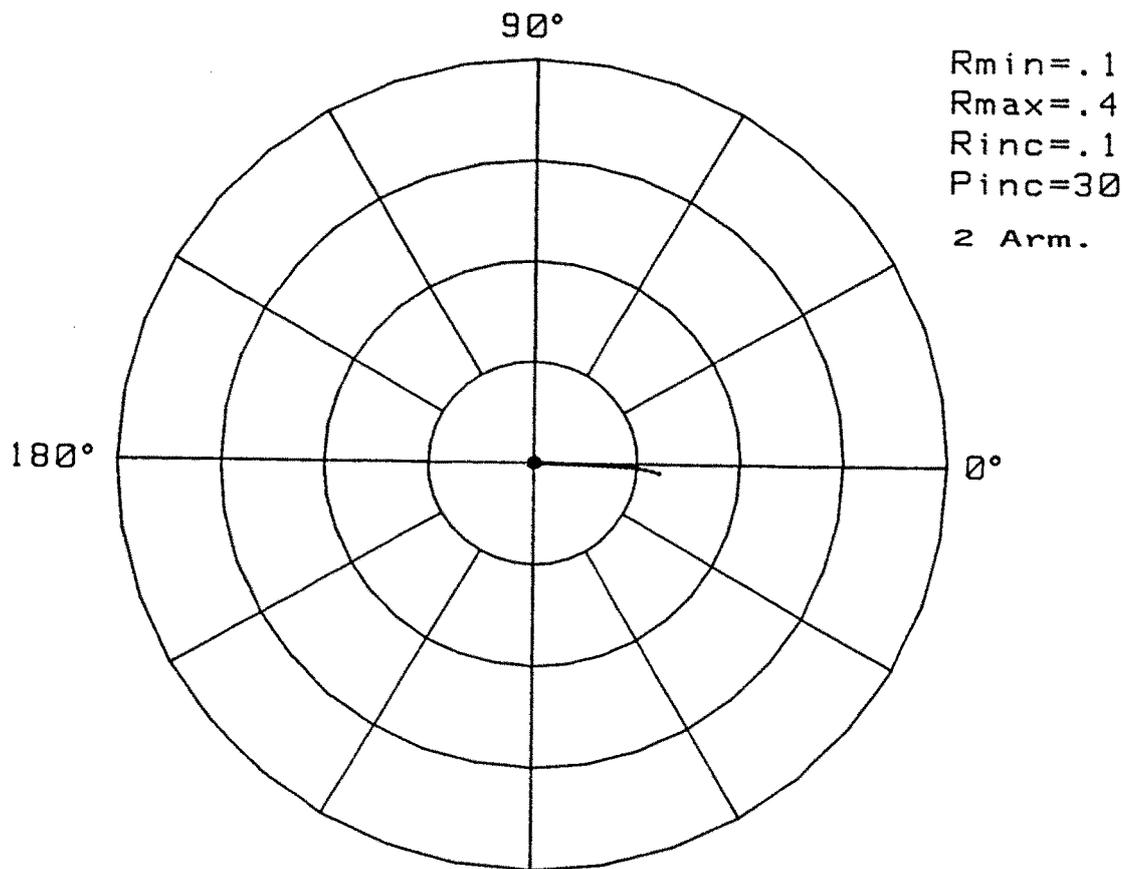
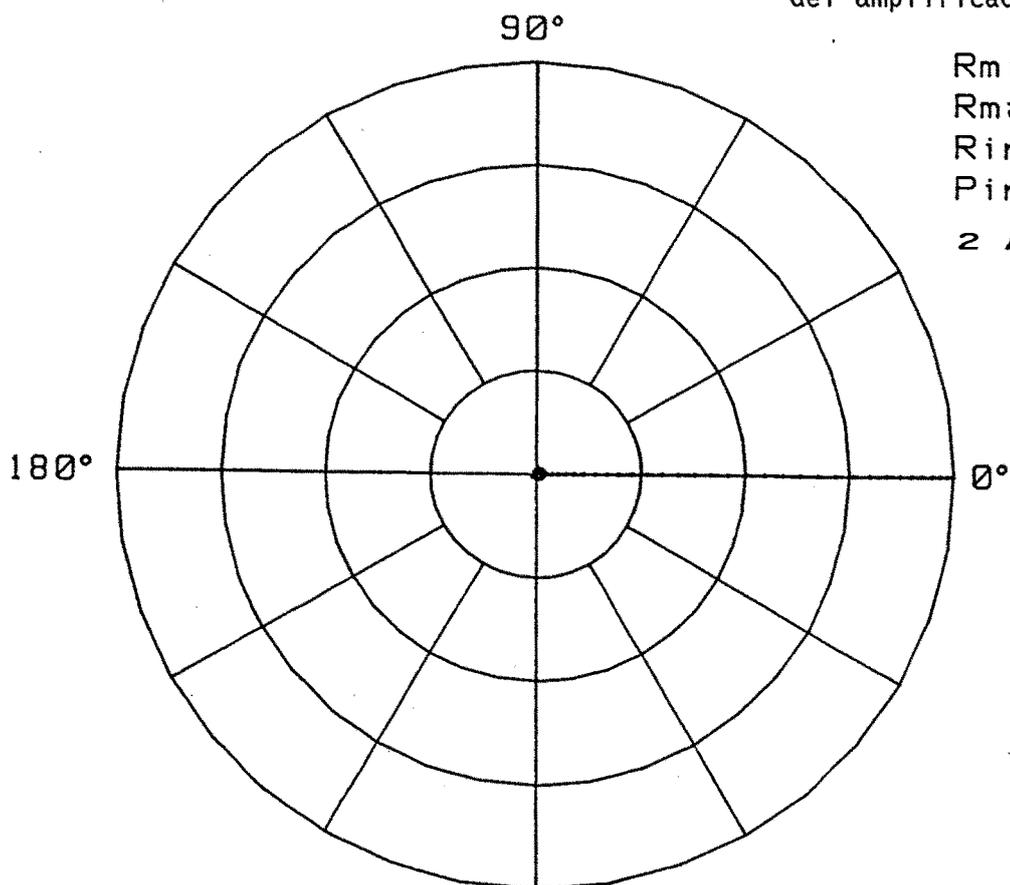


Fig.V-49 Impedancia de entrada en transistor



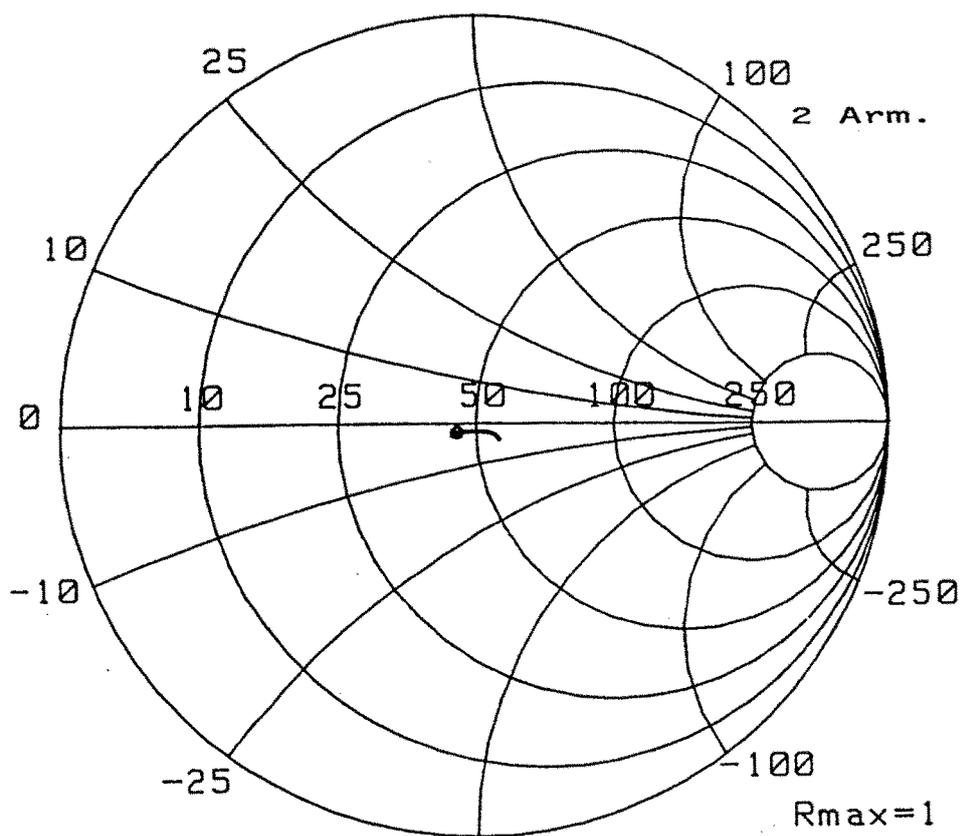
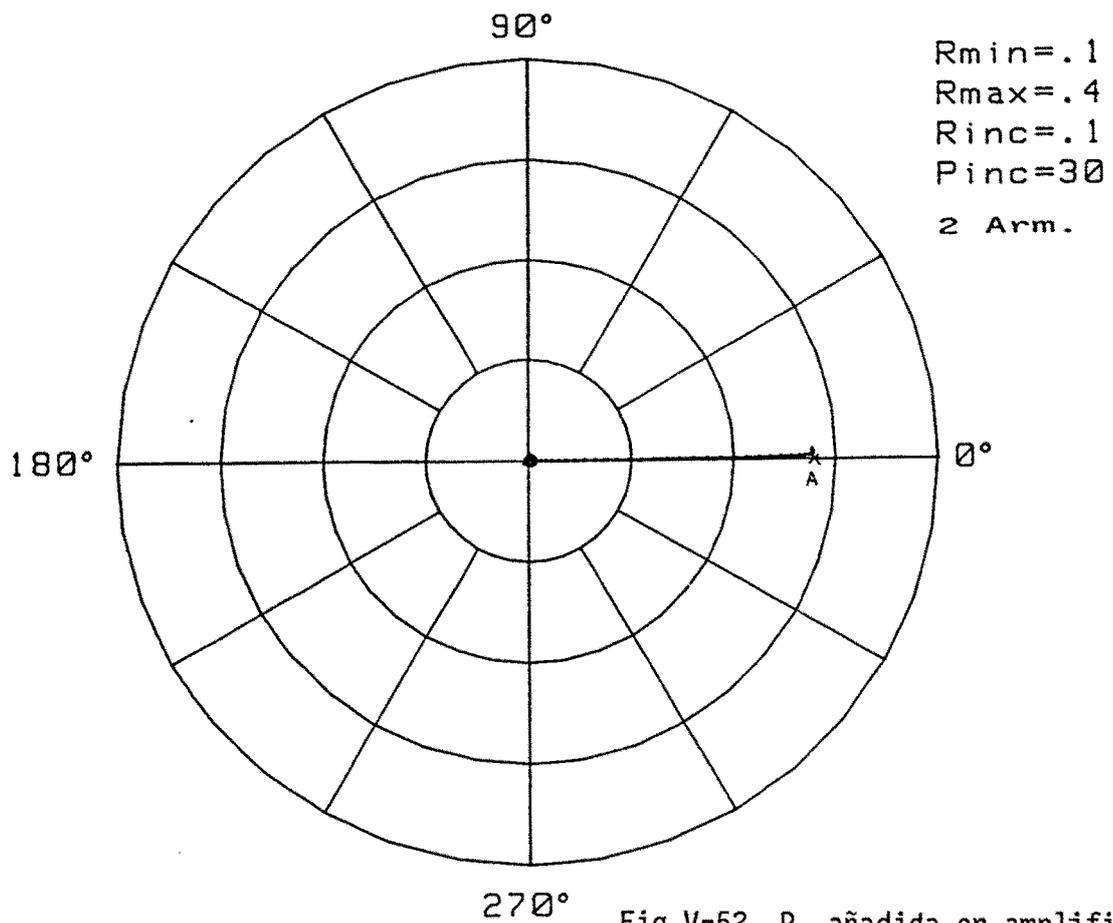
Rmin=.1
 Rmax=.4
 Rinc=.1
 Pinc=30
 2 Arm.

Fig.V-50 P. disipada a la entrada del amplificador



Rmin=.1
 Rmax=.4
 Rinc=.1
 Pinc=30
 2 Arm.

Fig.V-51 P. salida del amplificador



38 a V-41 se puede observar el comportamiento gran señal en las puertas del transistor, analizado a un armónico, mientras que en las figuras V-42 a V-45 se muestra el mismo comportamiento, también a un armónico, pero en las puertas de entrada y salida del amplificador completo. . En la figura V-45 vemos que el amplificador esta adaptado en el punto de máxima potencia añadida (punto A) como cabía esperar.

AMPLIFICADOR MAXIMA POTENCIA AÑADIDA (Frecuencia: 10 GHz)

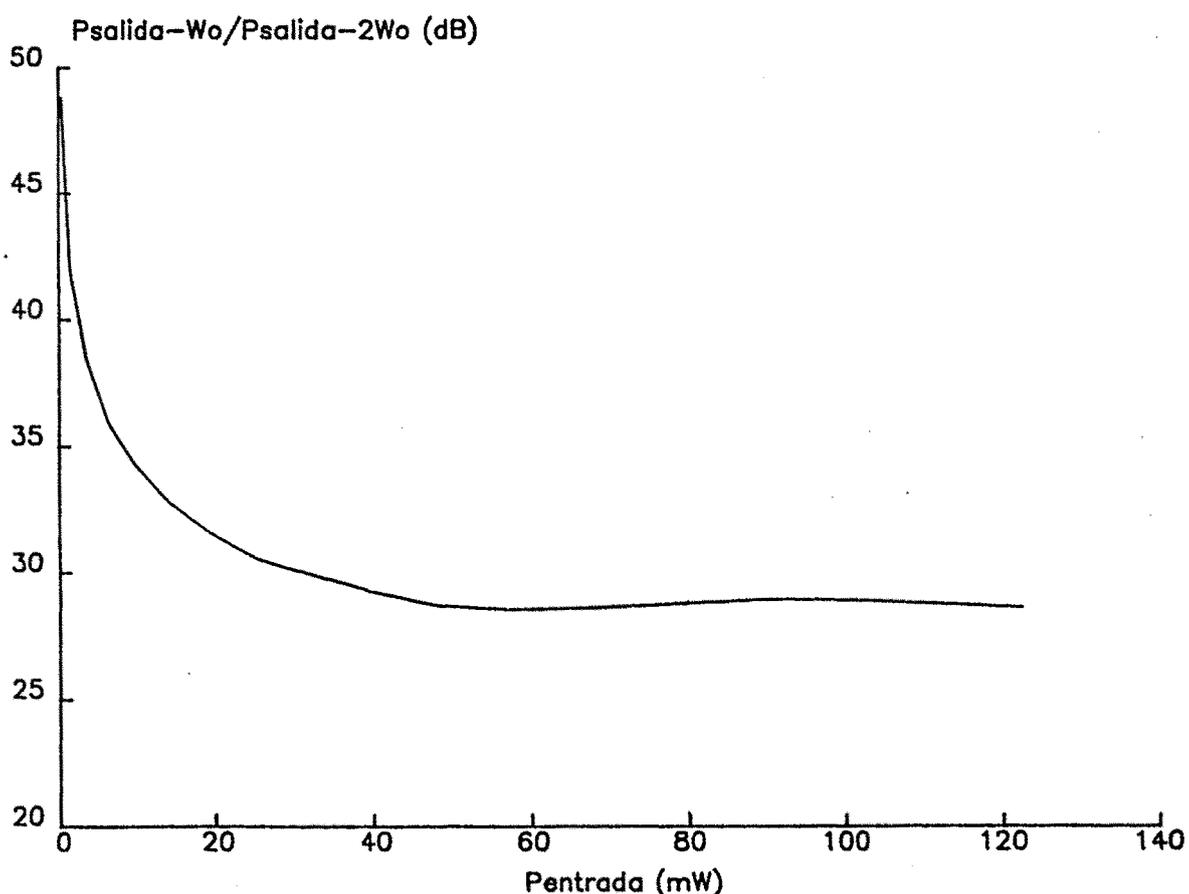


Fig.V-54

Las curvas de las figuras V-46 a V-53 muestran el comportamiento del mismo amplificador pero analizado a dos armónicos. Se puede observar que el punto de máxima potencia de entrada analizando a un armónico está por la zona de los 80mW mientras que si analizamos a 2 armónicos estamos por encima de los 100mW . Además se aprecia la

existencia de una desadaptación no significativa en la impedancia de entrada del amplificador (Fig.V-53) para el nivel de señal de entrada correspondiente al punto óptimo, esto nos indica que las previsiones hechas anteriormente sobre la síntesis lineal son correctas. En efecto, en la figura V-54 se ve la relación armónica, en dB, entre la primera y la segunda componentes frecuenciales y se puede apreciar que el nivel del segundo armónico se mantiene en torno a los 30dB por debajo del fundamental por niveles de señales de entrada superiores a los 30mW y por tanto, para el valor de máxima potencia añadida.

AMPLIFICADOR MAXIMA POTENCIA AÑADIDA (Frecuencia: 10 GHz)

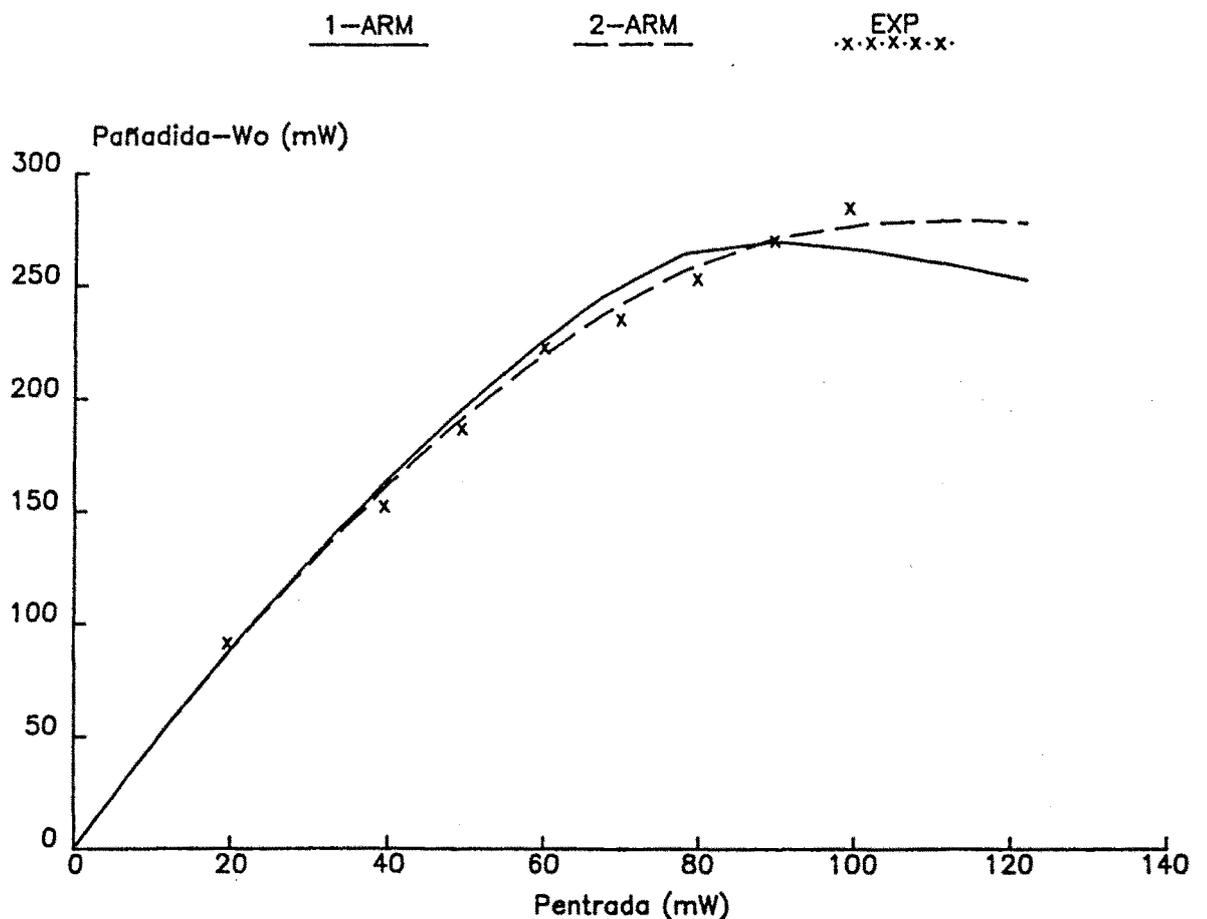


Fig.V-55 Resultados teórico/experimentales
P. añadida función de P. entrada

Las figuras V-55 y V-56 muestran el comportamiento teórico y experimental del amplificador. En cualquier caso vemos (Fig.V-57) que la máxima potencia añadida se consigue, en este transistor, para comprensiones de ganancia en los alrededores de 1dB respecto a la pequeña señal.

AMPLIFICADOR MAXIMA POTENCIA AÑADIDA (Frecuencia: 10 GHz)

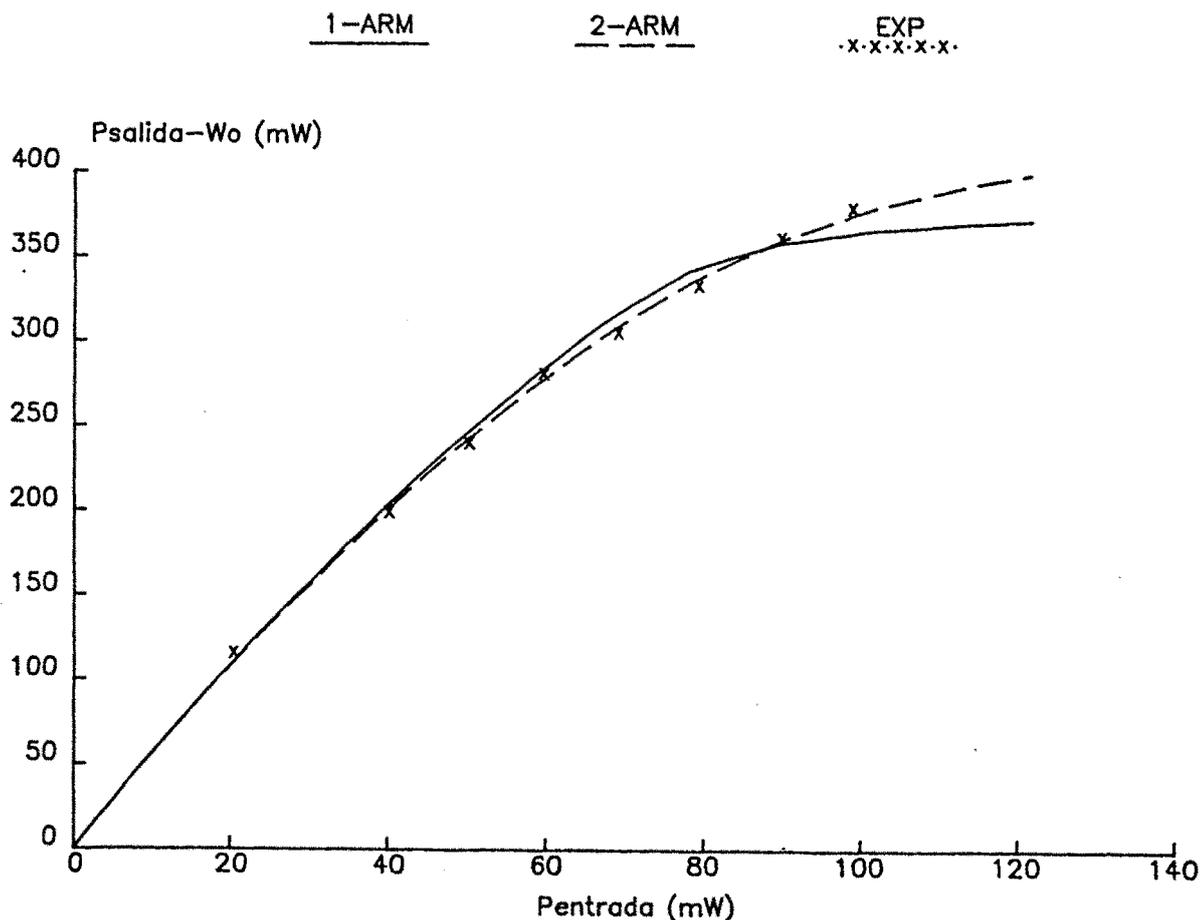


Fig.V-56 Resultados teórico/experimentales
P. salida función de P. entrada

V-3.3- OSCILADOR

El conocimiento directo de las señales externas al transistor permite la síntesis directa de circuitos de reacción propios de una configuración osciladora. Sin embargo, hemos preferido acudir al

concepto de matemático de amplificador realimentado selectivamente para conseguir oscilaciones estables a 10GHz, y extraer como potencia de oscilación la previsión de máxima potencia añadida de forma cómoda y variable.

AMPLIFICADOR MAXIMA POTENCIA AÑADIDA

(Frecuencia: 10 GHz)

1-ARM

2-ARM

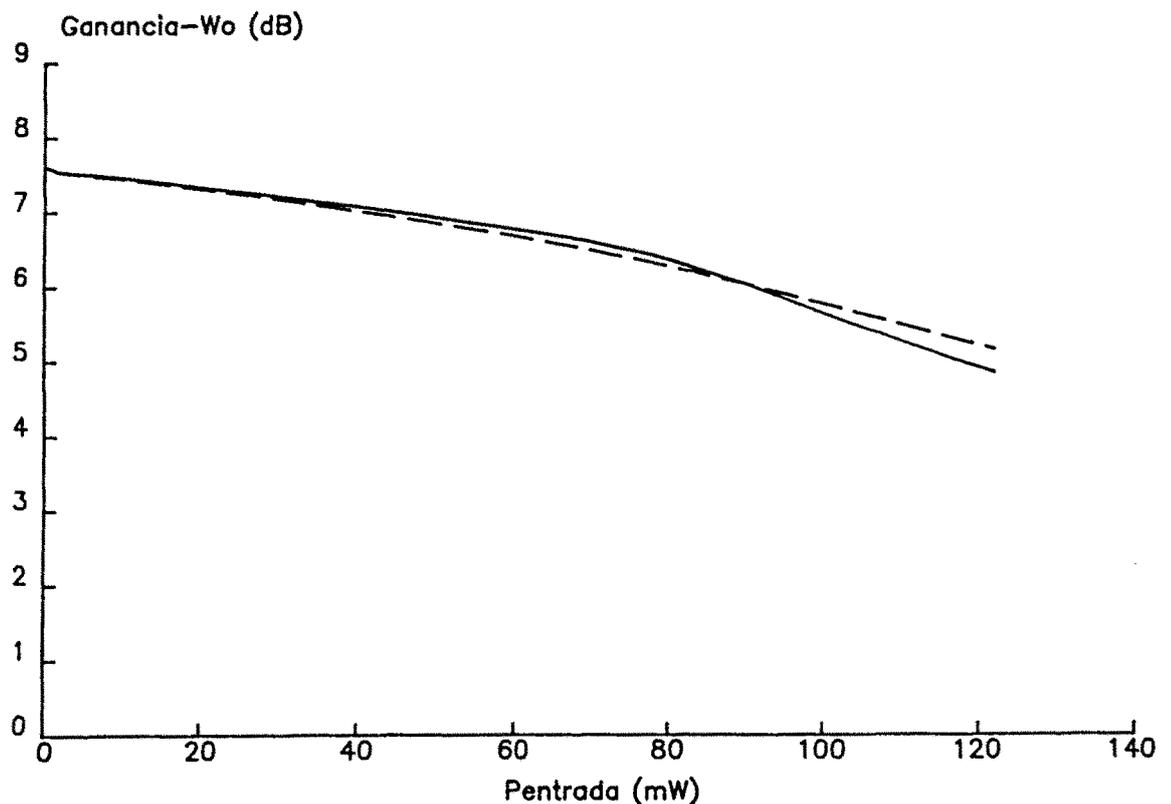


Fig.V-57 Ganancia función de P. entrada a uno y dos armónicos

El principio oscilador funcionando como amplificador realimentado se muestra en la figura V-58. El acoplador direccional separa la potencia de salida de forma que una parte de ella se realimenta selectivamente a la entrada. El atenuador variable controla el grado de realimentación, mientras que el corto variable controla la fase, y el resonador dieléctrico (en transmisión) actúa de filtro selectivo determinante de la frecuencia de oscilación.

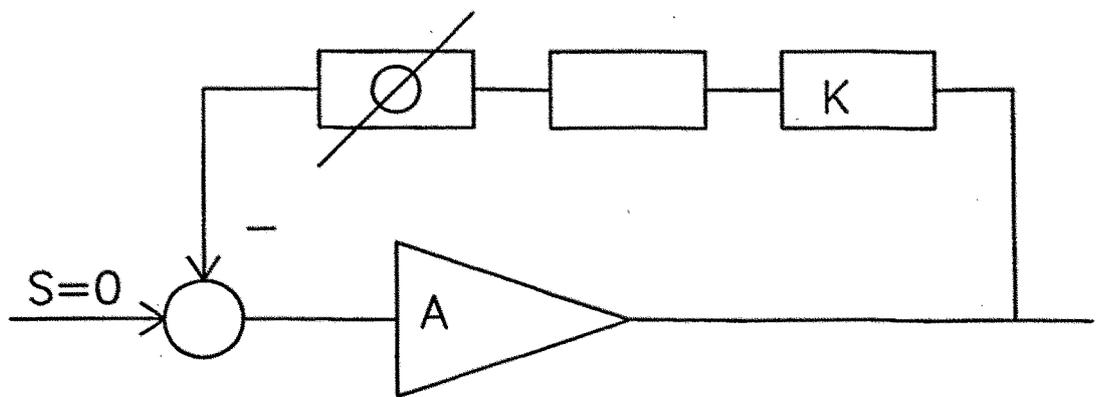
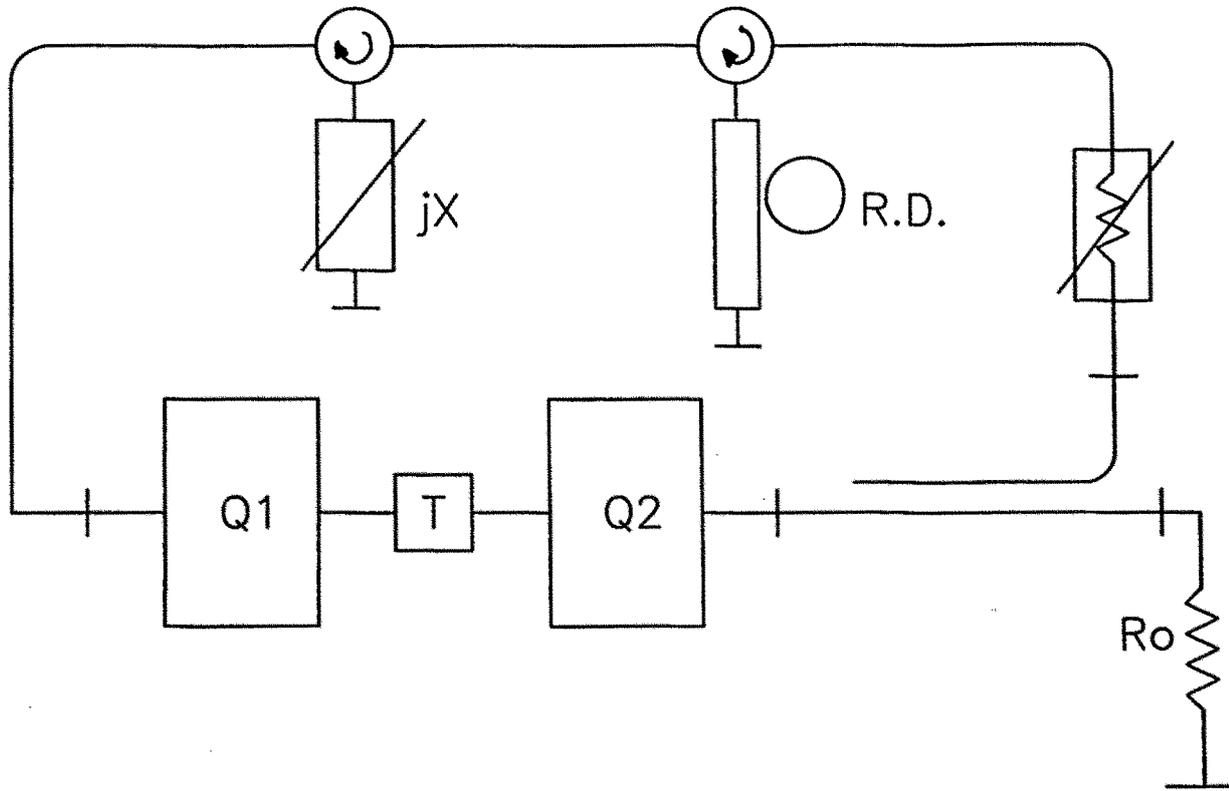


Fig.V-58 Amplificador realimentado

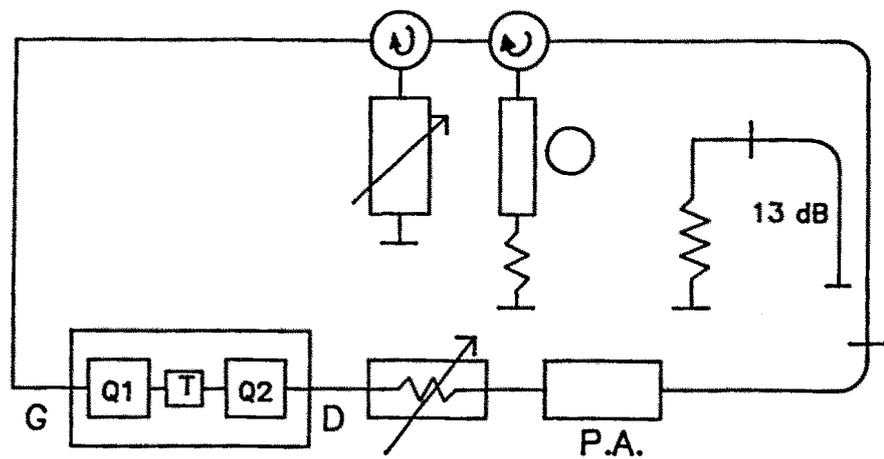


Fig.V-59 Realimentación modificado

Naturalmente, todo el montaje será bueno siempre y cuando reduzcamos las pérdidas del circuito de reacción al mínimo (sobre todo las del resonador dieléctrico utilizando separadores de cuarzo). En las medidas realizadas, el conjunto resonador, circulador tiene unas pérdidas de inserción de 4 dB a la frecuencia central pasando a ser superiores a 10dB para frecuencias alejadas un 0.3% de la central. Puesto que las pérdidas son apreciables a este tipo de estructura, se acude al montaje de la (Fig.V-59). Naturalmente, el atenuador variable determina la potencia de oscilación. Teóricamente, estas potencias de oscilación (potencias añadidas en el amplificador) deberán de estar

sobre las curvas simuladas.

Modificando el atenuador hemos conseguido tres puntos de oscilación:

PG = 20.0 dBm

P añadida = 24.0 dBm

PD = 25.4 dBm

PG = 17.7 dBm

P añadida = 23.4 dBm

PD = 24.4 dBm

PG = 13.4 dBm

P añadida = 20.3 dBm

PD = 21.1 dBm

Es fácilmente comprobable que estos puntos están sobre la curva de máxima potencia añadida. Además, los armónicos en todos los casos están 35 db por debajo del fundamental, por lo que las previsiones teóricas se confirman.

REFERENCIAS

- [1]- Shockley, W. "A Unipolar Field Effect Transistor", Proc. of The IRE, vol 40, pp. 1365, Nov. 1952.
- [2]- Davis (R.T.), "FET's Edging Out Bipolar Transistors Above C-Band". Microwaves, Apr. 1973.
- [3]- R. Soares, J. Obregon, J. Graffeuil, "Applications des Transistors a Effet de Champ en Arseniure de Gallium", Eyrolles 1984.
- [4]- "The FET Revolution", Microwave Systems News, vol.6, No.2, Apr/may 1976.
- [5]- "Special Issue on Microwave Field Effect Transistors", IEEE Trans. MTT-24, No.6, June 1976.
- [6]- A. Madjar, F.J. Rosenbaum, "A Large-Signal Model for The GaAs-MESFET", IEEE Trans MTT-29, No.8, August 1981.
- [7]- A. Materka, T. Kacprzak, "Computer Calculation of Large-Signal GaAS FET Amplifier Characteristics", IEEE Trans. MTT-33, No.2, Feb. 1985.
- [8]- A. Gopinath, J.B. Rankin, "Single-Gate MESFET Frequency Doublers", IEEE Trans. MTT-30, No.6, June 1982.
- [9]- E. Oxner, "FET's In Balanced Mixers", Siliconix, Inc., Santa Clara Ca., 1979.
- [10]- S.A. Maas. "Microwave Mixers". Artech House, Inc. 1986.
- [11]- "Study of Solid State Amplifiers up 30 Ghz", ESA Contract No.AO/1766/85/NL/DG,Dpto.Electricidad y Magnetismo, Universidad de Santander.

- [12]- C. Liechti, "Microwave Field-Effect Transistors-1976", IEEE trans. MTT-24, No.6, pp. 279-300, Jun. 1976.
- [13]- C.A. Mead, "Schottky-Barrier Gate Field Effect Transistor", Proc. IEEE, 54, pp. 367-380, 1966.
- [14]- C. Liechti, E. Gowen and J. Cohen, "GaAs Microwave Schottky - Gate FET", Int. Solid-State Circuits Conf. Dig. Tech.Papers, 1972, pp. 158-159.
- [15]- M. Ogawa, K. Ohata, T. Furutsuka and N. Kawamura, "Submicron Single-Gate and Dual-Gate GaAs MESFET's with Improved Low Noise and High Gain Performance" IEEE Trans. MTT-24, No. 6, June 1976.
- [16]- C. Liechti, "Characteristics of Dual-Gate GaAs MESFET's" European Microwave Conf. pp. 64-67, 1974.
- [17]- C. Liechti, "Performance of Dual-Gate GaAs MESFET's as Gain- Controlled Low-Noise Amplifiers and High-Speed Modulators", IEEE Trans. MTT-23, No. 6, June 1975.
- [18]- S. Asai, F. Murai and H. Koderu, "GaAs Dual-Gate Schottky-Barrier FET's for Microwave Frequencies", IEEE Trans. ED-22, No. 10, October 1975.
- [19]- M. Fukuta, K. Suyama, H. Suzuki, Y. Nakayama and H. Ishikawa, "Power GaAs-MESFET with a high Drain-Source Breakdown Voltage", IEEE Trans. MTT-24, No. 6, June 1976.
- [20]- J. Angus, R. Butlin, D. Parker, R. Bennett and J. Turner, "The Design and Evaluation of GaAs Power MESFET's", European Microwave Conf. 1975.

- [21]- J.S. Barrera and R.J. Archer, "InP Schottky-Gate Field-Effect Transistors", IEEE Trans. ED-22 No. 11, Nov. 1975
- [22]- D. Dascalu, "Electronic Processes in Unipolar Solid-State Devices", Abacus Press, Tunbridge Wells, Kent, England 1977
- [23]- S.M. Sze, "Physics of Semiconductor Devices", John Wiley & Sons Inc. 1981.
- [24]- K. Lehovc and R. Miller, "Field Distribution in Junction Field-Effect Transistors at Large Drain Voltages", IEEE Trans. ED-22, No. 5, May. 1975.
- [25]- J. Ruch, "Electron Dynamics in Short Channel Field-Effect Transistors", IEEE Trans. ED-19, May 1972.
- [26]- C. Camacho, "Nueva Técnica de Análisis No-Lineal en el Dominio de la Frecuencia de Transistores MESFET de Microondas". Tesis doctoral presentada en E.T.S.I.T. de U.P.M., Madrid, Julio 1982.
- [27]- H.A. Willing, C. Rauscher and P. Santis, "A Technique for Predicting Large-Signal Performance of a GaAs-MESFET", IEEE Trans. MTT-26, No. 12, Dec. 1978
- [28]- C. Rauscher and H.A. Willing, "Simulation of Nonlinear Microwave FET Performance Using a Quasi-Static Model", IEEE Trans. MTT-27, No. 10, October 1979
- [29]- C. Tsironis and R. Meierer, "Microwave Wide-Band Model of Gate MESFET's", IEEE Trans. MTT-30, No. 3, March 1982
- [30]- Y. Tajima, B. Wroma and K. Mishima, "GaAs FET Large-Signal Model and its Application To Circuit Designs", IEEE Trans. ED-28, No. 2, February 1981.

- [31]- Y. Tajima, P.D. Miller, "Design of Broad-Band Power GaAs FET Amplifiers", IEEE Trans. MTT-32, No. 3, March 1984
- [32]- J. Obregon, "Small Signal and Non-Linear Microwave Active Devices", Course-Colloquium on Millimeter Waves, F. Ciencias, Universidad de Santander, Spain. July 1986
- [33]- O. Kurita and K. Morita, "Microwave MESFET Mixer", IEEE Trans. MTT-24, No. 6, June 1976
- [34]- P. Dufond and H. Derewonko, "Power GaAs FET Characterization" European Microwave Conf. 1976
- [35]- G.D. Vendelin, "Feedback Effects in The GaAs-MESFET Model", IEEE. Trans. MTT, June 1976
- [36]- R.A. Minasian, "Modelling The MESFET Output Nonlinearity", Electronics Letters, Vol.15, No.17, August 1979
- [37]- V.R. Curtice, "A MESFET Model for Use in the Design of GaAs Integrated Circuits", IEEE Trans. MTT-28, No.5, May 1980.
- [38]- S.E. Sussman-Fort, S. Narasimhan and K. Mayaram, "A Complete GaAs MESFET Computer Model for SPICE", IEEE Trans. MTT-32, No.4, April 1984.
- [39]- L.W. Nagel, "SPICE 2: A Computer Program to Simulat Semiconductor Circuits", Elect. Research Lab. Col. Eng. Univ. California, Berkeley, Memo. ERL-M520, May 1975.
- [40]- A. Madjar and J. Dreifuss, "Large-Signal Microwave Performance Prediction of Dual-Gate GaAs MESFET Using an Efficient and Accurate Model", IEEE Trans. MTT-33, No.7, July 1985.
- [41]- K. Yamaguchi and H. Koderu, "Drain Conductance of Junction Gate FET's in the Hot Electron Range", IEEE Trans. ED-23, No.6, June 1976.

- [42]- K. Kamaguchi, S. Asai and H. Koderu, "Two-Dimensional Numerical Analysis of Stability Criteria of GaAs FET's", IEEE Trans. ED-23, No.12, December 1976.
- [43]- J. Obregón, "Non Linear Analysis and Design of Microwave Circuits", European Microwave Conference 1985.
- [44]- M.I. Sobhy and A.K. Jastrzebski, "Direct Integration Methods of Non-Linear Microwave Circuits", European Microwave Conference, 1985
- [45]- F. Filicori, V.A. Monaco and C. Naldi, "Simulation and Design of Microwave Class-C Amplifiers Through Harmonic Analysis", IEEE Trans, MTT-27, No 12, Dec 1979
- [46]- R.A. Minasian, "Intermodulation Distortion Analysis of MESFET Amplifiers using the Volterra Series Representation", IEEE Trans MTT-28, No.1 January 1980
- [47]- M. Lamnabhi, "Functional analysis of nonlinear Circuits", European Microwave Conference, 1985
- [48]- A. Mediavilla, "Contribución al Estudio de Osciladores Microondas en regimen de Gran Señal", Tesis doctoral, F. Ciencias, Univ. Cantabria, Julio 1984
- [49]- Y. Tajima and P. Miller, "Design of Broad Band Power GaAs FET Amplifiers", IEEE Trans. MTT-32, No.3, March 1984
- [50]- K.M. Johnson, "Large signal GaAs MESFET Oscillator Design", IEEE Trans. MTT-27, No.3, March 1979
- [51]- S. Egami, "Nonlinear Analysis and Computer-Aided Design of Resistive Mixers", IEEE Trans. MTT-22, No.3, March 1974

- [52]- M.S. Nakhla and J. Vlach, "A Piecewise Harmonic Balance Technique for determination of Periodic Response of Nonlinear Systems", IEEE Trans. CAS-23, Feb. 1976
- [53]- R.G. Hicks and P.J. Khan, "Numerical Analysis of Nonlinear Solid-State Device Excitation in Microwave Circuits", IEEE Trans. MTT-30, No.3, March 1982
- [54]- A. Ushida and L.O. Chua, "Frequency-Domain Analysis of Nonlinear Circuits Driven by Multitone Signals", IEEE Trans CAS-31, No.9, Sept. 1984
- [55]- C. Camacho-Peñalosa, "Numerical Steady-State Analysis of Nonlinear Microwave Circuits with Periodic Excitation", IEEE Trans MTT-31, No.9, Sep 1983
- [56]- J. Dreifuss et Al., "Application of the Harmonic Balance Method to Analysis of MESFET Oscillators and Dual Gate MESFET Mixers", European Microwave Conference, 1985.
- [57]- F. Filicori, "Non-Linear Microwave Circuit Analysis Using Harmonic Balance Techniques", European Microwave Conference 1985
- [58]- C. Rauscher and H. Willing, "New Approach to Designing Broadband GaAs FET Amplifiers for Optimum Large-Signal Gain Performance", European Microwave Conference, 1979.
- [59]- C. Rauscher and H. Willing, "Desing of Broad-Band GaAs FET Power Amplifiers", IEEE Trans. MTT-28. NO. 10, October 1980.
- [60]- C. Rauscher, "Large-Signal Technique for Designing Single-Frequency and Voltaje-Controlled GaAs FET Oscillators", IEEE Trans. MTT-29, NO.4, April 1981.

- [61]- M. LeCreff, D. Geffroy, A. verdier, B. Jarry, R. Degont and J. Obregón, "An Optimized 18-26 GHz, Flat Gain, Balanced FET Amplifier Using Commercially Available Transistors", European Microwave Conference, 1985.
- [62]- M.C. Albuquerque, C. Guo and J. Obregón, "A New Approach to Fundamental Frequency Analysis and Optimization of Nonlinear Microwave Circuits", European Microwave Conference, 1985.
- [63]- G.M. Lambrianon and C.S. Aitchinson, "The Optimization of Third-Order Intermodulation and Output Power of an X-Band MESFET Amplifier Bases on Small-Signal Measurements", European Microwave Conference, 1985.
- [64]- V. Rizzoli, C. Cecchetti and Neri, "Supercomputer-Aided Generalized Mixer Analysis and Optimization", European Microwave Conference, 1986.
- [65]- T.J. Brazil, "Evaluation of Non-Linear Functional Equivalent Circuits Models for a GaAs MESFET and their Application to Optimum Power Amplifier Desing", Euroepan Microwave Conference, 1986.
- [66]- A. Mediavilla, "Contribución al Estudio de Osciladores Microondas en régimen de Gran Señal", Tesis Doctoral presentada en la F. Ciencias de Santander, Univ. Cantabria, Julio 1984.
- [67]- J.L. García, A. Mediavilla and A. Tazón, "Closed Form Equations for Negative Resistance Microwave Oscillators", MIOP'86, Wiesbaden, RFA, June 1986.
- [68]- Y. Tajima and P. Miller, "Design of Broadband Power GaAs FET Amplifiers", IEEE Trans. MTT-32, MO.3, March 1984.
- [69]- C.Rauscher, "High-Frequency Doubler Operation of GaAs Field-Effect Transistors", IEEE Trans. MTT-31, No.6, June 1983.

- [70]- "Applications of Gallium Arsenide MESFETS", Second Edition, 1987.
- [71]- E. Allamando, N. E. Radhy and E. Constant, "Broad-band High-Order Frequency Multipliers by Using Dual-Gate MESFET's", European Microwave Conference, 1985.
- [72]- M. Cuhaci and M.G. Stubbs, "A Self-Biased FET Multiplier", European Microwave Conference, 1984
- [73]- A. Jacob, "Transfer Properties of FET Frequency Dividers", European Microwave Conference, 1984.
- [74]- C. Rauscher, "Regenerative Frequency Division with a GaAs FET", IEEE Trans. MTT-32, No.11, Nov. 1984.
- [75]- K. Honjo and M. Madihian, "Novel Design Approach for X-Band GaAs Monolithic Analog 1/4 Frequency Divider", IEEE Trans. MTT-34, No.4, April 1986
- [76]- A. Tazón, A. Mediavilla, "Harmonic Optimization of Microwave FET Amplifiers", Mikrowellen Magazin. Aceptado para publicación, Marzo 1987.
- [77]- A. Tazón, A. Vegas, A. Mediavilla, A. Cordero, "Optimization Harmonique des Amplificateurs TEC Microondes", J.N.M., Nice (France), Juin 1987.
- [78]- R. Soares, M. Goudelis, B. Lorion and E. de los Reyes, " Non Linear Equivalent Circuit for Broadband GaAs MESFET Power Amplifier Design", 1982 IEEE MTT_s Digest.
- [79]- C. Camacho " Analisis No-Lineal de un Mezclador con Diodo Schottky. Estudio de la Convergencia", U.R.S.I., Gerona 1986.

[80]- M. S. Shur, " Analytical Model of GaAs MESFET's", IEEE trans. on ED-25, No.6, June 1978.

[81]- M. S. Shur and L. F. Eastman, " Current-Voltage Characteristics, Small-Signal Parameters, and Switching Times of GaAs FET's", IEEE trans. on ED-25, No.6, June 1978.