ESCUELA TÉCNICA SUPERIOR DE INGENIEROS INDUSTRIALES Y DE TELECOMUNICACIÓN

UNIVERSIDAD DE CANTABRIA



Trabajo Fin de Grado

AMPLIFICADOR DE BAJO RUIDO DE 10 A 20 GHz CON TRANSISTORES DE SiGe (Low Noise Amplifier from 10 to 20 GHz with

SiGe Transistors)

Para acceder al Título de

Graduado en Ingeniería de Tecnologías de Telecomunicación

Autor: África Fernández Pérez

Octubre-2017



E.T.S. DE INGENIEROS INDUSTRIALES Y DE TELECOMUNICACION

GRADUADO EN INGENIERÍA DE TECNOLOGÍAS DE TELECOMUNICACIÓN

CALIFICACIÓN DEL TRABAJO FIN DE GRADO

Realizado por:África Fernández PérezDirector del TFG:Beatriz Aja Abelán y Enrique Villa BenitoTítulo:"Amplificador de bajo ruido de 10 a 20 GHz con transistores de SiGe"Title:"Low Noise Amplifier from 10 to 20 GHz with SiGe Transistors"

Presentado a examen el día: 26 de octubre del 2017

para acceder al Título de

GRADUADO EN INGENIERÍA DE TECNOLOGÍAS DE TELECOMUNICACIÓN

<u>Composición del Tribunal:</u> Presidente (Apellidos, Nombre): Luisa de la Fuente Rodríguez. Secretario (Apellidos, Nombre): Beatriz Aja Abelán. Vocal (Apellidos, Nombre): Antonio Quintela Incera.

Este Tribunal ha resuelto otorgar la calificación de:

Fdo.: El Presidente

Fdo.: El Secretario

Fdo.: El Vocal

Fdo.: El Director del TFG (sólo si es distinto del Secretario)

V° B° del Subdirector

Trabajo Fin de Grado N° (a asignar por Secretaría)

Resumen

Este trabajo trata sobre el diseño de un amplificador de bajo ruido de banda ancha para el ámbito de la radioastronomía. Este amplificador irá en la parte frontal de un interferómetro.

En primer lugar, se examinaron las características del transistor a utilizar, el BFU910, para conocer su comportamiento. Una vez analizadas las características más relevantes del transistor para realizar un amplificador, se prestó mayor atención a sus propiedades de ganancia y figura de ruido, ya que el diseño debía tener una ganancia de aproximadamente 20 dB y una figura de ruido menor de 2 dB en la banda de 10 GHz a 20 GHz. La figura de ruido mínima debe estar en la primera etapa, ya que es la que predomina en la figura de ruido total. Además, la característica de ganancia definirá el número de etapas que deberá tener el amplificador para llegar al objetivo de ganancia.

Se observó que con al menos dos etapas era posible llegar al objetivo de ganancia, pero al realizar el diseño, el amplificador era inestable al final de la banda de frecuencias, y que la ganancia no era plana, por lo que se añadió una realimentación en el segundo transistor y un ecualizador al final del circuito. Al añadir estos componentes, el parámetro de estabilidad mejoró considerablemente, pero la ganancia era demasiado baja, por lo que se añadió otra etapa y se solucionaron estos problemas. Después del ecualizador, se añadió una resistencia de 10 Ω para que fuese más estable el amplificador.

Para implementar el circuito, se prestó atención a la utilización de componentes reales, como condensadores y resistencias. Esto se tuvo en cuenta en el diseño, corrigiendo las variaciones que se producían en el circuito por los efectos que introducen estos elementos reales. Además, se tuvo en cuenta los layouts de las líneas de transmisión y de cada componente para la realización de la máscara completa del amplificador.

En segundo lugar, se realizó la fabricación y montaje del amplificador con conectores coaxiales para poder realizar su medida.

Posteriormente, se midieron sus características (parámetros de Scattering, figura de ruido y punto de compresión 1 dB) a temperatura ambiente para comprobar su funcionamiento y compararlo con la simulación del circuito.

Por último, se hicieron las medidas de ruido y ganancia a temperatura criogénica para saber cómo funcionaba el amplificador a esas temperaturas tan extremas (por debajo de 30 K) y compararlo con su respuesta de ganancia y ruido a temperatura ambiente.

Palabras clave: *Amplificador de bajo ruido, figura de ruido, ganancia, banda ancha, temperatura ambiente, temperatura criogénica, silicio-germanio.*

Abstract:

This work describes the design of a low noise amplifier that would be located at the beginning of an interferometer for different purposes in the field of radio astronomy.

First, the transistor characteristics were studied for the transistor BFU910, so its behavior is well known. Once its most important characteristics for an amplifier design were analyzed, further analysis was aimed at the gain and the noise figure because the amplifier gain must be at least 20 dB and it must have less than 2 dB of noise figure for the frequency band from 10 to 20 GHz. The first stage should have the minimum noise figure, as it predominates in the total noise figure of the amplifier. The gain characteristic determines the number of stages that the amplifier needs to get the gain goal.

It was observed that the aim could be achieved with at least two stages, but for a two-stage design, the amplifier was unstable and the gain was not flat enough. To solve this problem, a feedback and an equalizer were added in the second stage and at the end of the circuit respectively, but the gain was reduced, so another stage was added. A 10 Ω resistor was also added at the end of the circuit to increase the amplifier stability.

To implement the amplifier, it was important to introduce the real components such as resistors and capacitors. This was considered in the design by correcting the differences produced on the circuit due to the real component effects. Also, it was necessary to keep in mind the layouts of the transmission lines and of each component, to develop the full layout of the amplifier.

Secondly, the amplifier was built and assembled with coaxial connectors to proceed with the measurements of the circuit.

Subsequently, the amplifier characteristics were measured (Scattering parameters, noise figure and 1dB compression point) at room temperature to check its performance and compare it with the simulation results.

Finally, the amplifier was subjected to a cryogenic temperature (below 30 K) to know how it would work under extreme conditions. The obtained results of gain and noise figure were compared with the room temperature results.

Keywords: Low noise amplifier, noise figure, gain, wide band, room temperature, cryogenic temperature, Silicon-Germanium.

Agradecimientos:

En este apartado quiero agradecer a todas las personas que han contribuido de alguna manera a la realización de este proyecto.

En primer lugar, a Beatriz Aja y a Enrique Villa por su disposición y ayuda en todo momento. Por otro lado, a Eva Cuerno por la fabricación y montaje de los distintos componentes, y a José Vicente Terán por el diseño del kit de calibración.

En segundo lugar, a mí familia por su apoyo en cada etapa de mi vida, sobre todo a mi hermana que me ha tenido que aguantar desde tiempos inmemorables... A mis amigos por los necesarios momentos de desconexión. Y a Álvaro por ayudarme a subir una montaña más...

¡MUCHAS GRACIAS!

Índice general

I. II.	Ínc Ínc	lice c lice c	le Figuras le Tablas	6 8
1	Int	roduc	cción	9
	1.1	Obj	etivos	10
	1.2	Estı	ructura del documento	
2	Ca	racte	rísticas del transistor	
	2.1	Tra	nsistor BFU910 SiGe NXP	
	2.1	.1	Característica IV	14
	2.1	.2	Parámetros de Scattering	15
	2.1	.3	Parámetros de ruido del transistor	17
	2.1	.4	Medidas del transistor	
3	Dis	seño	del amplificador	
	3.1	Dis	eño de dos etapas	
	3.2	Dis	eño de tres etapas	
4	Mo	ontaje	e y medidas del amplificador	
	4.1	Mo	ntaje del amplificador	
	4.2	Me	didas del amplificador	
	4.2	.1	Medidas de Scattering a temperatura ambiente	40
	4.2	.2	Medida de ganancia y ruido a temperatura ambiente	
	4.2	.3	Medida de compresión a temperatura ambiente	
	4.2	.4	Medida de ganancia y ruido a temperatura criogénica	
5	Co	nclus	iones	51
	5.1	Lín	eas de trabajo futuras	51
6	Ret	feren	cias	53
A A	nexo I nexo I	 I		54 65

I. Índice de Figuras

Figura 1. 1. Esquema del receptor	9
Figura 2. 1. Circuito para calcular curva I-V	14
Figura 2. 2. Característica I-V simulada del transistor BFU910.	15
Figura 2. 3. Parámetros Scattering del transistor BFU910 (VCE=2V, ICE= 7 mA)) 15
Figura 2. 4. Ganancia máxima del transistor BFU910 (VCE=2V, ICE = 7 mA)	
Figura 2, 5, Parámetros de estabilidad del transistor BFU910 (VCE=2V, ICE=7 n	nA). 17
Figura 2, 6, Zonas estables a la entrada y a la salida del transistor BFU910 (VC	E = 2V
ICE = 7 mA	17
Figura 2, 7, Figura de ruido mínima del transistor BFU910 (VCE=2V, ICE=7 mA	A) 18
Figura 2. 8. Resistencia de ruido del transistor BFU910 (VCE=2V, ICE=7 mA)	19
Figura 2 9 Círculos de estabilidad a la entrada S11* y Cont del transistor F	SFU910
(VCF=2V ICF=7 mA)	19
Figura 2 10 Ganancia disponible del transistor BEU910 (VCE=2V_ICE=7 mA)	20
Figura 2 11 Montaie del transistor del transistor BFU910 (VCL-2V, ICL-7 III).	20
Figura 2, 12, Puesto de medida de la característica I-V del transistor BFU910	21
Figura 2, 13 Resultados de la característica IV medida del transistor BFU910	21
Figura 2, 14 Estándares para la calibración TRL utilizada	
Figura 2, 15, Resultado de las medidas de los parámetros S en el laboratorio tr	ansistor
BELI910 (VCE-2V ICE-7 mÅ)	22
Figura 2 16 Montaie del transistor del transistor BFU910 con transiciones co	nlanar-
microstrip de JMicro	
Figura 2. 17. Parámetros S del transistor BFU910 con transiciones microstrip a c	oplanar
JM1cro (VCE= $2V$, ICE= 7 mA).	
JM1cro (VCE= $2V$, ICE= 7 mA).	23
JMICro (VCE=2V, ICE=7 mA). Figura 3. 1. Red de entrada ideal.	23
JMICRO (VCE=2V, ICE=7 mA). Figura 3. 1. Red de entrada ideal. Figura 3. 2. Primera red de entrada real.	23 25 26
 JMICro (VCE=2V, ICE=7 mA). Figura 3. 1. Red de entrada ideal. Figura 3. 2. Primera red de entrada real. Figura 3. 3. Red inter-etapa: a) Ideal, b) Primera red inter-etapa real. 	23 25 26 26
 JMICro (VCE=2V, ICE=7 mA). Figura 3. 1. Red de entrada ideal. Figura 3. 2. Primera red de entrada real. Figura 3. 3. Red inter-etapa: a) Ideal, b) Primera red inter-etapa real. Figura 3. 4. Red de salida: a) Ideal, b) Primera red de salida real. 	23 25 26 26 27
 JMICro (VCE=2V, ICE=7 mA). Figura 3. 1. Red de entrada ideal. Figura 3. 2. Primera red de entrada real. Figura 3. 3. Red inter-etapa: a) Ideal, b) Primera red inter-etapa real. Figura 3. 4. Red de salida: a) Ideal, b) Primera red de salida real. Figura 3. 5. Características generales iniciales. Transistores BFU910 (VCE=2V, 	23 25 26 26 27 , ICE=7
 JMICro (VCE=2V, ICE=7 mA). Figura 3. 1. Red de entrada ideal. Figura 3. 2. Primera red de entrada real. Figura 3. 3. Red inter-etapa: a) Ideal, b) Primera red inter-etapa real. Figura 3. 4. Red de salida: a) Ideal, b) Primera red de salida real. Figura 3. 5. Características generales iniciales. Transistores BFU910 (VCE=2V, mA). 	23 25 26 26 27 , ICE=7 27
 JMICro (VCE=2V, ICE=7 mA). Figura 3. 1. Red de entrada ideal. Figura 3. 2. Primera red de entrada real. Figura 3. 3. Red inter-etapa: a) Ideal, b) Primera red inter-etapa real. Figura 3. 4. Red de salida: a) Ideal, b) Primera red de salida real. Figura 3. 5. Características generales iniciales. Transistores BFU910 (VCE=2V, mA). Figura 3. 6. Nuevas redes de adaptación: a) Red de entrada 2, b) Red inter-etapa 2. 	23 25 26 26 27 , ICE=7 27 , c) Red
 JMICro (VCE=2V, ICE=7 mA). Figura 3. 1. Red de entrada ideal. Figura 3. 2. Primera red de entrada real. Figura 3. 3. Red inter-etapa: a) Ideal, b) Primera red inter-etapa real. Figura 3. 4. Red de salida: a) Ideal, b) Primera red de salida real. Figura 3. 5. Características generales iniciales. Transistores BFU910 (VCE=2V, mA). Figura 3. 6. Nuevas redes de adaptación: a) Red de entrada 2, b) Red inter-etapa 2, de salida 2. 	23 25 26 26 27 , ICE=7 27 , c) Red 28
 JMICro (VCE=2V, ICE=7 mA). Figura 3. 1. Red de entrada ideal. Figura 3. 2. Primera red de entrada real. Figura 3. 3. Red inter-etapa: a) Ideal, b) Primera red inter-etapa real. Figura 3. 4. Red de salida: a) Ideal, b) Primera red de salida real. Figura 3. 5. Características generales iniciales. Transistores BFU910 (VCE=2V, mA). Figura 3. 6. Nuevas redes de adaptación: a) Red de entrada 2, b) Red inter-etapa 2, de salida 2. Figura 3. 7. Amplificador de dos etapas con la primera red de polarización. 	23 25 26 26 27 , ICE=7 27 , c) Red 28 28
 JMICro (VCE=2V, ICE=7 mA). Figura 3. 1. Red de entrada ideal. Figura 3. 2. Primera red de entrada real. Figura 3. 3. Red inter-etapa: a) Ideal, b) Primera red inter-etapa real. Figura 3. 4. Red de salida: a) Ideal, b) Primera red de salida real. Figura 3. 5. Características generales iniciales. Transistores BFU910 (VCE=2V, mA). Figura 3. 6. Nuevas redes de adaptación: a) Red de entrada 2, b) Red inter-etapa 2, de salida 2. Figura 3. 7. Amplificador de dos etapas con la primera red de polarización. Figura 3. 8. Características generales del diseño real 2 de dos etapas. Tran 	23 25 26 26 27 , ICE=7 27 , c) Red 28 sistores
 JMICro (VCE=2V, ICE=7 mA). Figura 3. 1. Red de entrada ideal. Figura 3. 2. Primera red de entrada real. Figura 3. 3. Red inter-etapa: a) Ideal, b) Primera red inter-etapa real. Figura 3. 4. Red de salida: a) Ideal, b) Primera red de salida real. Figura 3. 5. Características generales iniciales. Transistores BFU910 (VCE=2V, mA). Figura 3. 6. Nuevas redes de adaptación: a) Red de entrada 2, b) Red inter-etapa 2, de salida 2. Figura 3. 7. Amplificador de dos etapas con la primera red de polarización. Figura 3. 8. Características generales del diseño real 2 de dos etapas. Tran BFU910 (VCE=2V, ICE=7 mA). 	23 25 26 26 27 , ICE=7 27 , c) Red 28 28 sistores 29
 JMICro (VCE=2V, ICE=7 mA). Figura 3. 1. Red de entrada ideal. Figura 3. 2. Primera red de entrada real. Figura 3. 3. Red inter-etapa: a) Ideal, b) Primera red inter-etapa real. Figura 3. 4. Red de salida: a) Ideal, b) Primera red de salida real. Figura 3. 5. Características generales iniciales. Transistores BFU910 (VCE=2V, mA). Figura 3. 6. Nuevas redes de adaptación: a) Red de entrada 2, b) Red inter-etapa 2, de salida 2. Figura 3. 7. Amplificador de dos etapas con la primera red de polarización. Figura 3. 8. Características generales del diseño real 2 de dos etapas. Tran BFU910 (VCE=2V, ICE=7 mA). Figura 3. 9. Características generales del diseño real 3 del amplificador de dos 	23 25 26 26 27 , ICE=7 27 , c) Red 28 28 sistores 29 etapas.
 JMicro (VCE=2V, ICE=7 mA). Figura 3. 1. Red de entrada ideal. Figura 3. 2. Primera red de entrada real. Figura 3. 3. Red inter-etapa: a) Ideal, b) Primera red inter-etapa real. Figura 3. 4. Red de salida: a) Ideal, b) Primera red de salida real. Figura 3. 5. Características generales iniciales. Transistores BFU910 (VCE=2V, mA). Figura 3. 6. Nuevas redes de adaptación: a) Red de entrada 2, b) Red inter-etapa 2, de salida 2. Figura 3. 7. Amplificador de dos etapas con la primera red de polarización. Figura 3. 8. Características generales del diseño real 2 de dos etapas. Tran BFU910 (VCE=2V, ICE=7 mA). Figura 3. 9. Características generales del diseño real 3 del amplificador de dos Transistores BFU910 (VCE=2V, ICE=7 mA). 	23 25 26 26 27 , ICE=7 27 , c) Red 28 sistores 28 sistores 29 etapas. 30
 JMicro (VCE=2V, ICE=7 mA). Figura 3. 1. Red de entrada ideal. Figura 3. 2. Primera red de entrada real. Figura 3. 3. Red inter-etapa: a) Ideal, b) Primera red inter-etapa real. Figura 3. 4. Red de salida: a) Ideal, b) Primera red de salida real. Figura 3. 5. Características generales iniciales. Transistores BFU910 (VCE=2V, mA). Figura 3. 6. Nuevas redes de adaptación: a) Red de entrada 2, b) Red inter-etapa 2. de salida 2. Figura 3. 7. Amplificador de dos etapas con la primera red de polarización. Figura 3. 8. Características generales del diseño real 2 de dos etapas. Tran BFU910 (VCE=2V, ICE=7 mA). Figura 3. 9. Características generales del diseño real 3 del amplificador de dos Transistores BFU910 (VCE=2V, ICE=7 mA). Figura 3. 10. Realimentación del segundo transistor. 	23 25 26 26 27 , ICE=7 27 , c) Red 28 sistores 28 sistores 29 etapas. 30 30
 JMICTO (VCE=2V, ICE=7 mA). Figura 3. 1. Red de entrada ideal. Figura 3. 2. Primera red de entrada real. Figura 3. 3. Red inter-etapa: a) Ideal, b) Primera red inter-etapa real. Figura 3. 4. Red de salida: a) Ideal, b) Primera red de salida real. Figura 3. 5. Características generales iniciales. Transistores BFU910 (VCE=2V, mA). Figura 3. 6. Nuevas redes de adaptación: a) Red de entrada 2, b) Red inter-etapa 2. de salida 2. Figura 3. 7. Amplificador de dos etapas con la primera red de polarización. Figura 3. 8. Características generales del diseño real 2 de dos etapas. Tran BFU910 (VCE=2V, ICE=7 mA). Figura 3. 9. Características generales del diseño real 3 del amplificador de dos Transistores BFU910 (VCE=2V, ICE=7 mA). Figura 3. 10. Realimentación del segundo transistor. 	23 25 26 26 27 , ICE=7 27 , c) Red 28 sistores 28 sistores 29 etapas. 30 30 31
 JMICTO (VCE=2V, ICE=7 mA). Figura 3. 1. Red de entrada ideal. Figura 3. 2. Primera red de entrada real. Figura 3. 3. Red inter-etapa: a) Ideal, b) Primera red inter-etapa real. Figura 3. 4. Red de salida: a) Ideal, b) Primera red de salida real. Figura 3. 5. Características generales iniciales. Transistores BFU910 (VCE=2V, mA). Figura 3. 6. Nuevas redes de adaptación: a) Red de entrada 2, b) Red inter-etapa 2, de salida 2. Figura 3. 7. Amplificador de dos etapas con la primera red de polarización. Figura 3. 8. Características generales del diseño real 2 de dos etapas. Tran BFU910 (VCE=2V, ICE=7 mA). Figura 3. 9. Características generales del diseño real 3 del amplificador de dos Transistores BFU910 (VCE=2V, ICE=7 mA). Figura 3. 10. Realimentación del segundo transistor. Figura 3. 11. Ecualizador. Figura 3. 12. Resultados del diseño de dos etapas con realimentación y ecualizador. 	23 25 26 26 27 , ICE=7 27 , c) Red 28 sistores 28 sistores 29 etapas. 30 31 dor a la
 JMICTO (VCE=2V, ICE=7 mA). Figura 3. 1. Red de entrada ideal. Figura 3. 2. Primera red de entrada real. Figura 3. 3. Red inter-etapa: a) Ideal, b) Primera red inter-etapa real. Figura 3. 4. Red de salida: a) Ideal, b) Primera red de salida real. Figura 3. 5. Características generales iniciales. Transistores BFU910 (VCE=2V, mA). Figura 3. 6. Nuevas redes de adaptación: a) Red de entrada 2, b) Red inter-etapa 2 de salida 2. Figura 3. 7. Amplificador de dos etapas con la primera red de polarización. Figura 3. 8. Características generales del diseño real 2 de dos etapas. Tran BFU910 (VCE=2V, ICE=7 mA). Figura 3. 9. Características generales del diseño real 3 del amplificador de dos Transistores BFU910 (VCE=2V, ICE=7 mA). Figura 3. 10. Realimentación del segundo transistor. Figura 3. 12. Resultados del diseño de dos etapas con realimentación y ecualizada alida. Transistores BFU910 (VCE=2V, ICE=7 mA). 	23 25 26 26 27 , ICE=7 27 , c) Red 28 sistores 28 sistores 29 etapas. 30 30 31 dor a la 31
 JMICTO (VCE=2V, ICE=7 mA). Figura 3. 1. Red de entrada ideal. Figura 3. 2. Primera red de entrada real. Figura 3. 3. Red inter-etapa: a) Ideal, b) Primera red inter-etapa real. Figura 3. 4. Red de salida: a) Ideal, b) Primera red de salida real. Figura 3. 5. Características generales iniciales. Transistores BFU910 (VCE=2V, mA). Figura 3. 6. Nuevas redes de adaptación: a) Red de entrada 2, b) Red inter-etapa 2, de salida 2. Figura 3. 7. Amplificador de dos etapas con la primera red de polarización. Figura 3. 8. Características generales del diseño real 2 de dos etapas. Tran BFU910 (VCE=2V, ICE=7 mA). Figura 3. 9. Características generales del diseño real 3 del amplificador de dos transistores BFU910 (VCE=2V, ICE=7 mA). Figura 3. 10. Realimentación del segundo transistor. Figura 3. 12. Resultados del diseño de dos etapas con realimentación y ecualizada salida. Transistores BFU910 (VCE=2V, ICE=7 mA). Figura 3. 12. Resultados del diseño de dos etapas con realimentación y ecualizada salida. Transistores BFU910 (VCE=2V, ICE=7 mA). 	23 25 26 26 27 , ICE=7 27 , c) Red 28 sistores 28 sistores 29 etapas. 30 30 31 dor a la 31 33
 JMicro (VCE=2V, ICE=7 mA). Figura 3. 1. Red de entrada ideal. Figura 3. 2. Primera red de entrada real. Figura 3. 3. Red inter-etapa: a) Ideal, b) Primera red inter-etapa real. Figura 3. 4. Red de salida: a) Ideal, b) Primera red de salida real. Figura 3. 5. Características generales iniciales. Transistores BFU910 (VCE=2V, mA). Figura 3. 6. Nuevas redes de adaptación: a) Red de entrada 2, b) Red inter-etapa 2, de salida 2. Figura 3. 7. Amplificador de dos etapas con la primera red de polarización. Figura 3. 8. Características generales del diseño real 2 de dos etapas. Tran BFU910 (VCE=2V, ICE=7 mA). Figura 3. 9. Características generales del diseño real 3 del amplificador de dos Transistores BFU910 (VCE=2V, ICE=7 mA). Figura 3. 10. Realimentación del segundo transistor. Figura 3. 12. Resultados del diseño de dos etapas con realimentación y ecualizas salida. Transistores BFU910 (VCE=2V, ICE=7 mA). Figura 3. 13. Redes de adaptación del amplificador de tres etapas. Figura 3. 14. Ecualizador final. 	23 25 26 26 27 , ICE=7 27 , c) Red 28 sistores 28 sistores 28 sistores 29 etapas. 30 31 dor a la 31 33 34
 JMicro (VCE=2V, ICE=7 mA). Figura 3. 1. Red de entrada ideal. Figura 3. 2. Primera red de entrada real. Figura 3. 3. Red inter-etapa: a) Ideal, b) Primera red inter-etapa real. Figura 3. 4. Red de salida: a) Ideal, b) Primera red de salida real. Figura 3. 5. Características generales iniciales. Transistores BFU910 (VCE=2V, mA). Figura 3. 6. Nuevas redes de adaptación: a) Red de entrada 2, b) Red inter-etapa 2 de salida 2. Figura 3. 7. Amplificador de dos etapas con la primera red de polarización. Figura 3. 8. Características generales del diseño real 2 de dos etapas. Tran BFU910 (VCE=2V, ICE=7 mA). Figura 3. 9. Características generales del diseño real 3 del amplificador de dos Transistores BFU910 (VCE=2V, ICE=7 mA). Figura 3. 10. Realimentación del segundo transistor. Figura 3. 11. Ecualizador. Figura 3. 12. Resultados del diseño de dos etapas con realimentación y ecualization y ecualization. Figura 3. 13. Redes de adaptación del amplificador de tres etapas. Figura 3. 14. Ecualizador final. 	23 25 26 26 27 , ICE=7 27 , c) Red 28 sistores 28 sistores 29 etapas. 30 30 31 dor a la 31 34 34
 JMICTO (VCE=2V, ICE=7 mA). Figura 3. 1. Red de entrada ideal. Figura 3. 2. Primera red de entrada real. Figura 3. 3. Red inter-etapa: a) Ideal, b) Primera red inter-etapa real. Figura 3. 4. Red de salida: a) Ideal, b) Primera red de salida real. Figura 3. 5. Características generales iniciales. Transistores BFU910 (VCE=2V, mA). Figura 3. 6. Nuevas redes de adaptación: a) Red de entrada 2, b) Red inter-etapa 2 de salida 2. Figura 3. 7. Amplificador de dos etapas con la primera red de polarización. Figura 3. 8. Características generales del diseño real 2 de dos etapas. Tran BFU910 (VCE=2V, ICE=7 mA). Figura 3. 9. Características generales del diseño real 3 del amplificador de dos Transistores BFU910 (VCE=2V, ICE=7 mA). Figura 3. 10. Realimentación del segundo transistor. Figura 3. 11. Ecualizador. Figura 3. 12. Resultados del diseño de dos etapas con realimentación y ecualization y ecualization del amplificador de tres etapas. Figura 3. 13. Redes de adaptación del amplificador de tres etapas. Figura 3. 14. Ecualizador final. Figura 3. 15. Diseño eléctrico del amplificador final. Figura 3. 16. Parámetros de Scattering del amplificador. Transistores BFU910 (VCE=2V, ICE=7 mA). 	23 25 26 26 27 , ICE=7 27 , c) Red 28 sistores 28 sistores 29 etapas. 30 30 31 dor a la 31 34 CE=2V,

Figura 3. 17. Figura de ruido del amplificador. Transistores BFU910 (VCE=2 ^{mA})	V, ICE=7
Figura 3. 18. Estabilidad del amplificador. Transistores BFU910 (VCE=2V, IC	E=7 mA).
Figura 4. 1. Máscara de los componentes utilizados.	
Figura 4. 2. Máscara del amplificador.	
Figura 4. 3. Montaje sin componentes	
Figura 4. 4. Amplificador montado.	
Figura 4. 5. Detalle del montaje de la primera y segunda etapa del amplificador	montado.
Figura 4. 6. Montaje de las medidas de Scattering del amplificador	
Figura 4. 7. Medidas de los parámetros de Scattering del amplificador real	
Figura 4. 8. Comparativa del S21 del diseño simulado con el modelo del fabricant	e (verde),
con la medida del transistor (rojo) y el obtenido del amplificador montado (rosa	a) 41
Figura 4. 9. Esquema de la primera parte de la calibración de ruido	
Figura 4. 10. Esquema de la segunda parte de calibración de ruido	
Figura 4. 11. Puesto de medida de ruido	
Figura 4. 12. Ganancia y figura de ruido en función de la frecuencia a ter	nperatura
ambiente (300 K).	
Figura 4. 13. Ganancia y temperatura equivalente de ruido en función de la fre	cuencia a
la temperatura ambiente (300 K).	
Figura 4. 14. Ganancia en función de la potencia de entrada	
Figura 4. 15. Ganancia vs potencia de entrada con distintos puntos de polariza	ción a 12
GHz	
Figura 4. 16. Esquema de la medida de ruido con un criostato	
Figura 4. 17. Amplificador en el interior del criostato.	
Figura 4. 18. Temperatura equivalente de ruido y ganancia en función de la fr	ecuencia. 49
Figura 4. 19. Comparativa entre las medidas a temperatura ambiente y a ter	nperatura
criogénica del amplificador	50

II. Índice de Tablas

Tabla 2. 1. Datos de referencia del transistor BFU910 a 25 °C 12
Tabla 2. 2. Valores límite del transistor BFU910 a 25 °C 13
Tabla 2. 3. Condiciones de operación recomendadas del transistor BFU910. 13
Tabla 2. 4. Características del transistor BFU910. 14
Tabla 2. 5. Comparativa de los parámetros S transistor BFU910 (VCE=2V, ICE=7 mA).
24
_
Tabla 3. 1. Condensadores utilizados para el diseño del amplificador
Tabla 3. 2. Resistencias utilizadas para el diseño del amplificador. 26
Tabla 3. 3. Comparativa de dos diseños. Transistores BFU910 (VCE=2V, ICE = 7 mA).
Tabla 3. 4. Simulación del punto de compresión 1 dB del amplificador. Transistores
BFU910 (VCE=2V, ICE = 7 mA)
Tabla 4, 1, Comparativa del S21 en el diseño con el amplificador real. Transistores
BFU910 (VCE=2V, ICE = 7 mA) 41
Tabla 4 2 Pérdidas según la frecuencia 45
Tabla 4 3 Potencias de entrada y salida 45
Tabla 4 4 Punto de compresión 1 dB y ganancia media para cada frecuencia 46
Tabla 4, 5, Punto de compresión 1 dB y ganancia media en función de la polarización a
12 GH_2
Telle 4. C. Commenting de mante de commención 1 dD del discõe del combine del est
Tabla 4. 6. Comparativa de punto de compresion 1 dB del diseño del amplificador y del
amplificador real
Tabla 4. 7. Comparativa entre medidas de ruido y ganancia en temperatura ambiente y
temperatura criogénica

1 Introducción

Debido al interés por parte de la comunidad científica del comportamiento del Universo, se han realizado varios estudios para conocer el modelo cosmológico de éste. En la actualidad se encuentra en desarrollo un proyecto coordinado que trata sobre el estudio del Universo primigenio con los datos de CMB (Cosmic Microwave Background) y LSS (Large Scale Structure).

Este proyecto tiene como objetivo conocer en más profundidad el modelo cosmológico estándar del Universo, sobre todo en sus etapas más tempranas, ayudándose de los datos obtenidos anteriormente en otros proyectos, como en el experimento QUIJOTE o la misión PLANCK. Con los datos del CMB obtenidos en estos proyectos se podría medir el modo B de polarización, que confirmaría el periodo inflacionario del Universo.

Además, se desarrollará un interferómetro de microondas que constará de un correlador electroóptico, ya que éste es menos complejo y de menor coste que el clásico. El interferómetro clásico [1] no incluye un correlador electro-óptico, consta de dos antenas que estas están conectadas a un multiplicador y a un integrador mediante cable coaxial.

El interferómetro operará en la banda de 10 a 20 GHz, con unos receptores sensibles y como se ha dicho anteriormente, un correlador electro-óptico que permite obtener en el infrarrojo cercano los parámetros de polarización del CMB.

La motivación de este trabajo está en los subsistemas que forman parte de los receptores del interferómetro, ya que éste tendrá componentes críticos, como es el amplificador del que trata este trabajo, ya que debe ser de bajo ruido, de banda ancha, y con un valor de ganancia mínima para el balance de potencia del sistema completo. Debido a estas características se han utilizado transistores bipolares de SiGe (Silicio-Germanio).

Estos receptores funcionarán en temperatura ambiente, pero se estudiará el comportamiento del frontal a temperaturas criogénicas, ya que podría mejorar su sensibilidad. Dentro del frontal estará el amplificador diseñado en este trabajo, por lo que se realizarán las medidas tanto a temperatura ambiente como a temperatura criogénica del orden de 20 K.

En publicaciones recientes se han demostrado amplificadores basados en tecnología de SiGe con resultados muy buenos de ganancia y temperatura de ruido a temperaturas criogénicas. Los mejores resultados hasta ahora han sido hasta frecuencias de 4.5 GHz como se puede ver en la tabla resumen de amplificadores criogénicos de la referencia [2], donde se presenta un amplificador criogénico de dos etapas de 1.8 a 3.6 GHz, ganancia 27 dB y ruido en torno a 5 K. En publicaciones más recientes [3] y [4], se muestran amplificadores en SiGe en la banda de 4 a 8 GHz en tecnología híbrida, mostrando en la última de ellas un amplificador de dos etapas con ganancia 26 dB, con figura de ruido por debajo de 1.5 dB a temperatura ambiente y una temperatura de ruido de 8 K enfriado a 15 K.

 Cryo-LNA
 UA-BEM
 IVA-BEM
 Phase
 Out-AMP-14
 Out-AMP-14

 LNA-BEM
 Switch
 LNA
 DIPLEXER
 Out-AMP-16
 Out-AMP-16

 Feedhom
 Polarizer
 Out-AMP-16
 Out-AMP-16
 Out-AMP-16
 Out-AMP-16

 Noise
 Cryo-LNA
 E
 Phase
 Post DIPLEXER
 Out-AMP-16

 Noise
 Cryo-LNA
 E
 Diplexer
 Out-AMP-16
 Out-AMP-16

 UN-BEM
 LNA-BEM
 Switch
 Diplexer
 Out-AMP-16
 Out-4 (16-20 GHz)

 Out-AMP-16
 Out-AMP-16
 Out-AMP-16
 Out-4 (16-20 GHz)
 Out-4 (16-20 GHz)

El esquema del receptor de la parte de radiofrecuencia es la siguiente:



ule (10-14 GHz ó 16-20 G

En el esquema la parte azul indica la parte del receptor que funcionará a temperatura criogénica, y la parte roja indica los subsistemas que funcionarán a temperatura ambiente. El amplificador diseñado estará ubicado en la parte azul del esquema de la figura anterior, a una temperatura de aproximadamente 20 K. Como se observa, se utilizarán dos de estos amplificadores.

1.1 Objetivos

El propósito de este trabajo es el diseño de un amplificador de bajo ruido para el campo de la radioastronomía, como se ha mencionado anteriormente. Este amplificador trabajará en la banda de 10 a 20 GHz (ancho de banda relativo alrededor del 66%), utilizando transistores bipolares comerciales de SiGe para conseguir las siguientes características:

- Ganancia: 20 dB
- Figura de ruido: < 2 dB
- Adaptación de entrada: <-10 dB
- Adaptación de salida: < -10 dB

Además de haber diseñado el amplificador con las características mencionadas anteriormente, se ha tenido especialmente cuidado con la estabilidad, ya que si el amplificador no es estable puede haber momentos donde no funcione de forma apropiada. En el diseño de este amplificador se ha buscado que el amplificador sea incondicionalmente estable tanto fuera como dentro de la banda de trabajo, ya que se va a comprobar su comportamiento a temperaturas criogénicas. En estas circunstancias el factor de estabilidad va a ser menor, ya que las pérdidas resistivas de los elementos pasivos, como las líneas de transmisión, disminuyen a estas temperaturas. Las etapas que se han seguido para realizar el trabajo han sido:

- 1. Examinar las características del transistor elegido, seleccionar su punto de polarización para mínimo ruido y ganancia y determinar el número de etapas del amplificador, necesarias para poder conseguir las características requeridas.
- 2. Diseñar las redes de adaptación de entrada, inter-etapa y de salida, para conseguir las características prefijadas.
- 3. Diseñar las redes de polarización de los transistores.
- 4. Sustituir los elementos pasivos ideales que forman el amplificador por modelos de elementos reales tanto de líneas de transmisión como componentes pasivos.
- 5. Generar la máscara del circuito ('layout') del amplificador para su montaje.
- 6. Realizar las medidas del amplificador para comprobar que el amplificador funciona correctamente.

1.2 Estructura del documento

Seguidamente, se nombran y describen los capítulos de los que consta este documento:

- **Capítulo 1. Introducción:** este capítulo es el actual, trata sobre el contexto de este trabajo, es decir, la motivación, objetivos y estructura de este documento.
- Capítulo 2. Características del transistor utilizado: este capítulo trata sobre las características del transistor seleccionado para la realización del amplificador de bajo ruido.
- **Capítulo 3. Diseño del amplificador:** en este capítulo se explica cómo se ha realizado el diseño del amplificador, teniendo en cuenta las características de adaptación de entrada y salida, estabilidad, la ganancia y la figura de ruido.

- **Capítulo 4. Montaje y medidas del amplificador:** este apartado explica la forma en la que se ha procedido para hacer la máscara del amplificador para facilitar el montaje de este. También se describe brevemente como se realizó el montaje. Por último, se explican las medidas realizadas del transistor en temperatura ambiente y criogénica.
- **Capítulo 5. Conclusiones:** en este capítulo se realizan comentarios sobre los resultados obtenidos y posibles líneas futuras.

2 <u>Características del transistor</u>

El primer paso para realizar el diseño de un amplificador es elegir el transistor apropiado para la aplicación y características deseadas del amplificador a diseñar.

El transistor que se ha elegido para realizar el diseño ha sido el BFU910F, del fabricante NXP. Este transistor está fabricado en tecnología de SiGe, ya que comparado con otros transistores de otros materiales ofrece mejores características con un bajo coste. Además, es resistente a la variación de temperaturas por lo que no necesita grandes protecciones para este problema.

La aleación de Si-Ge es altamente utilizada en componentes para aplicaciones espaciales, ya que en ese ámbito es necesario una gran robustez y fiabilidad.

2.1 <u>Transistor BFU910 SiGe NXP</u>

El transistor que se ha utilizado es el BFU910F de NXP, se trata de un transistor encapsulado, donde sus características y beneficios son los apropiados para un amplificador de bajo ruido en el rango de las frecuencias de microondas de interés para el diseño a realizar. Sus características son las siguientes:

- Mínima figura de ruido: en un amplificador es importante que la figura de ruido sea lo más baja posible, ya que este término indica cuánto se degrada la señal al pasar por el amplificador.
- Alta ganancia: en un amplificador unos de los parámetros más importantes es la ganancia junto al ruido, ya que el fin de un amplificador es aumentar la señal de entrada sin perturbar mucho ésta.
- La máxima ganancia estable es de 14.2 dB, y la mínima figura de ruido de 0.65 dB, a una frecuencia de 12 GHz, que está dentro de la banda de frecuencia a la que va a trabajar el transistor.

Símbolo	Parámetro	Condiciones	Mínimo	Típico	Máximo	Unidad
V _{CE}	Voltaje colector- emisor	$R_{BE} \le 1 M\Omega$		2.0	3.0	V
Ic	Corriente colector			10	15	mA
P _{tot}	Potencia total disipada	$T_{sp} \le 90^{\circ}C$			300	mW
hfe	Ganancia DC	$I_C = 6 \text{ mA}; V_{CE} = 2V$		1900		
CCBS	Capacidad colector-base	$V_{CB}=2 V;$ f= 1 MHz		35		fF
\mathbf{f}_{T}	Frecuencia de transición	$I_C = 6 \text{ mA}; V_{CE} = 2V;$		90		GHz
MSG	Máxima ganancia estable	$I_C = 6 \text{ mA}; V_{CE} =$ 2V; f=12 GHz		14.2		dB
\mathbf{NF}_{\min}	Mínima figura de ruido	$I_{C}=6 \text{ mA; } V_{CE}=$ $2V; f=12 \text{ GHz; } \Gamma_{S}=$ Γ_{opt}		0.65		dB
G _{ass}	Ganancia asociada	$I_{C}=6 \text{ mA; } V_{CE}=$ $2V; f=12 \text{ GHz; } \Gamma_{S}=$ Γ_{opt}		13.0		dB
$P_{L(1\;dB)}$	Potencia de salida en el punto de 1 dB de compresión	$I_{C}{=}\;10\;\text{mA; }V_{CE}{=}\\2V;\;f{=}12\;\text{GHz;}\\Z_{S}{=}\;Z_{L}{=}50\Omega$		2		dBm

El fabricante proporciona las siguientes tablas de características de referencia:

Tabla 2. 1. Datos de referencia del transistor BFU910 a 25 °C.

El fabricante ofrece otras tablas como las de los valores máximos que se pueden alcanzar y las condiciones de operación recomendadas, a continuación, se observan dichas tablas:

Símbolo	Parámetro	Condiciones	Mínimo	Máximo	Unidad
V _{CB}	Voltaje	Emisor		9.5	V
	colector-base	abierto			
VCE	Voltaje	Base abierta		2.0	V
	colector-				
	emisor				
$\mathbf{V}_{\mathbf{EB}}$	Voltaje	Colector		1.5	V
	emisor-base	abierto			
\mathbf{T}_{stg}	Temperatura		-65	+150	°C
	de				
	almacenaje				

Tabla 2. 2. Valores límite del transistor BFU910 a 25 °C.

Símbolo	Parámetros	Condiciones	Mínimo	Típico	Máximo	Unidad
VCE	Voltaje	$R_{BE} \le 1 M\Omega$		2.0	3.0	V
	colector-					
	emisor					
$\mathbf{V}_{\mathbf{EB}}$	Voltaje	Colector			1.0	V
	emisor-base	abierto				
Ic	Corriente				15	mA
	colector					
Pi	Potencia de	$Z_s=50\Omega$			0	dBm
	entrada					
Tj	Temperatura		-40		150	°C
	de unión					
P _{tot}	Disipación	$T_{sp} \le 90 \ ^{\circ}C$			300	mW
	de potencia					
	total					

Tabla 2. 3. Condiciones de operación recomendadas del transistor BFU910.

También el fabricante proporciona una tabla de características más amplia, donde junto a los ficheros que ofrece de parámetros de Scattering, se pueden comparar ciertos parámetros. De dicha tabla se extraerán los valores más relevantes para compararlos con los archivos dados por el fabricante para simularlo con cualquier simulador, la tabla es la siguiente:

Símbolo	Parámetro	Condiciones	Mínimo	Típico	Máximo	Unidad
		f= 10.7GHz; V _{CE} =2V				
		$I_C = 6 \text{ mA}$		15.2		dB
		I _C = 10 mA		15.5		dB
MSG	Máxima	$f=12 \text{ GHz}; V_{CE}=2V$				
	ganancia	$I_C = 6 \text{ mA}$		14.2		dB
	estable	$I_C = 10 \text{ mA}$		14.5		dB
		f= 12.75 GHz; V _{CE} =2V				
		$I_C = 6 \text{ mA}$		14.2		dB
		$I_C = 10 \text{ mA}$		14.5		dB
		$f=10.7GHz; V_{CE}=2V$				
		$I_C = 6 \text{ mA}$		13.0		dB
		$I_C = 10 \text{ mA}$		13.5		dB
$ S_{21} ^2$		$f=12 \text{ GHz}; V_{CE}=2V$				

	Ganancia	$I_C = 6 \text{ mA}$	12	2.0		dB
	de potencia	I _C = 10 mA	12	2.5		dB
	de	f= 12.75 GHz; V _{CE} =2V				
	inserción	$I_C = 6 \text{ mA}$	12	2.0		dB
		I _C = 10 mA	12	2.5		dB
		f= 10.7GHz; $V_{CE}=2V$; $\Gamma_{S}=\Gamma_{opt}$				
		$I_{C}=6 \text{ mA}$	0).6		dB
		I _C = 10 mA	0.	.65		dB
NF _{min}	Figura de	f= 12 GHz; $V_{CE}=2V$; $\Gamma_{S}=\Gamma_{opt}$				
	ruido	$I_{C}=6 \text{ mA}$	0.	.65	0.85	dB
	mínima	I _C = 10 mA	0).7		dB
		f= 12.75 GHz;				
		$V_{CE}=2V;$				
		$\Gamma_{\rm S} = \Gamma_{\rm opt}$				
		$I_{C}=6 \text{ mA}$	0.	.65		dB
		$I_C = 10 \text{ mA}$	0).7		dB

Tabla 2. 4. Características del transistor BFU910.

El fabricante proporciona un modelo de gran señal con modelo de parámetros de ruido del transistor, tanto para simulaciones en DC como en RF. Para poder simular este modelo y para la realización del diseño se ha utilizado el programa de Keysight Technologies llamado *Advanced Design System (ADS)*.

En el Anexo I aparece la hoja de características del transistor completa.

2.1.1 Característica IV

En primer lugar, se realizó una simulación en continua para observar la característica corrientetensión (I-V) del transistor, utilizando el modelo proporcionado por el fabricante. Para ello se utilizó una plantilla de ADS para realizar barridos de tensión en transistores bipolares, quedando el circuito de la siguiente forma:

BJT Curve T	racer	DC_BJT SIM1
Base	Collector	IBB_start=.4 uA IBB_stop=6.4 uA
a a a a a a	1997 - 19	IBB_points=5
		VCE_stop=3
		VCE_points=41
		DisplayTemplate
		"DC_BJT_T"
а а Ген ала	a a ta	
Vb		
I_Probe	(🐴 (Ę	3FU910fm_lib_BFU910F_only_v2_schematic
	a a la í	

Figura 2. 1. Circuito para calcular curva I-V.

Dando como resultado la siguiente curva I-V para distintos valores de corriente de base IB:



Figura 2. 2. Característica I-V simulada del transistor BFU910.

Como se observa en la imagen, la zona de ruptura llegaría antes de 3V de tensión colector-emisor, por lo que no sería aconsejable trabajar en esa zona ya que se puede dañar el transistor, como el típico recomendado es 2 V y está dentro de la zona activa, se utilizará ese valor de voltaje de colector-emisor. Haciendo varias pruebas, se comprobó que los mejores resultados, es decir, el punto de polarización para mínimo ruido y ganancia aceptable, se obtenían con los siguientes valores:

- $V_B \approx 0.75 V$
- $V_C \approx 2 V$
- $I_C \approx 7 \text{ mA}$

2.1.2 Parámetros de Scattering

El fabricante también proporciona ficheros de parámetros de Scattering y de ruido para distintos puntos de polarización y rango de frecuencias. Los parámetros de Scattering que ofrece el fabricante se encuentran en el rango de frecuencias de 40 MHz a 26 GHz. Los datos de ruido medidos por el fabricante se encuentran en la banda de frecuencia de 1.8 GHz a 18 GHz. Se han observado estas características con el programa ADS para el punto de polarización del transistor $V_C = 2 V e I_C = 7 mA$. A continuación, se observan los parámetros S:



Figura 2. 3. Parámetros Scattering del transistor BFU910 (VCE=2V, ICE= 7 mA).

En la figura anterior, en la carta de Smith, se observan los parámetros de Scattering S_{11} y S_{22} , estando el S_{22} más próximo a 50 Ω , que el S_{11} , por lo que está mejor adaptada la salida. También se observa la ganancia del transistor con 50 Ohm de entrada y salida, que es mayor para bajas frecuencias que para altas, los valores que interesan son los del inicio y final de la banda de

trabajo, ya que serán los valores más altos y más bajos respectivamente. Para 10 GHz se obtiene un $|S_{21}|=13.247$ dB y para 20 GHz es de $|S_{21}|=9.015$ dB.

Además, se puede observar que el valor del parámetro de la ganancia inversa (S_{12}) es muy bajo, es inferior de -10 dB en toda la banda, esto significa que no irá señal de la salida a la entrada, evitándose así el deterioro del componente o dispositivos próximos.

A continuación, aparece la ganancia máxima del transistor en la banda de frecuencia en la que se va a trabajar:



Figura 2. 4. Ganancia máxima del transistor BFU910 (VCE=2V, ICE = 7 mA).

En la Figura 2.4 se observa que la ganancia máxima en 10 GHz es de 15.58 dB, mientras que en 20 GHz es aproximadamente 4 dB menos. Para conseguir aproximadamente 20 dB de ganancia a 20 GHz se necesitarán al menos 2 etapas. El número de etapas finales también dependerá de la estabilidad del amplificador, que se buscará que sea incondicionalmente estable.

Por lo tanto, otro parámetro importante es el factor de estabilidad [7], ya que este dicta en qué zonas el transistor es condicional o incondicionalmente estable, es decir, que las impedancias a su entrada o salida aseguran su buen funcionamiento. Para ello es necesario calcular dos parámetros que son K y $|\Delta|$, que siguen las siguientes ecuaciones:

$$K = \frac{1 + |S_{11}S_{22} - S_{12}S_{21}|^2 - |S_{11}|^2 - |S_{22}|^2}{2|S_{12}S_{21}|}$$
(1)
$$\Delta = S_{11}S_{22} - S_{12}S_{21}$$
(2)

S₁₁= Coeficiente de reflexión del puerto de entrada.

S₁₂= Coeficiente de transmisión en inversa.

 S_{21} = Coeficiente de transmisión en directa.

S₂₂= Coeficiente de reflexión del puerto de salida.





Para saber la estabilidad del transistor es necesario mirar los parámetros que se observan en la Figura 2.5. Cuando el parámetro K>1 y $|\Delta| < 1$, el transistor es incondicionalmente estable y por lo tanto se está en zona estable, donde la impedancia es óptima para tener la máxima ganancia. Este transistor es incondicionalmente estable de 8 GHz a 15 GHz. En el resto de frecuencias el transistor es condicionalmente estable, ya que K<1 y $|\Delta|<1$. El diseño del amplificador se realizará para que sea incondicionalmente estable en todo el rango de frecuencias para que opere correctamente en la banda de frecuencias, tanto a temperatura ambiente como a 20 K.

A continuación, se observa donde se encuentra el parámetro S_{11} respecto a los círculos de estabilidad a la entrada y el parámetro S_{22} respecto a los círculos de estabilidad a la salida en el rango de 10 a 20 GHz:



Como se aprecia en la Figura 2.6, tanto el parámetro S_{11} como el parámetro S_{22} , se encuentran en las zonas estables del transistor en la banda de frecuencias donde va a trabajar el amplificador.

2.1.3 Parámetros de ruido del transistor

Para el diseño de amplificadores de bajo ruido, otros parámetros importantes son los relacionados con el ruido [5], [6], ya que para realizar el diseño se buscará que el amplificador tenga unas buenas características de ruido, ganancia, estabilidad, etc. El ruido debe ser bajo, para tener una baja degradación de la señal a amplificar.

A continuación, aparece la representación de la figura de ruido mínima del transistor:



Figura 2. 7. Figura de ruido mínima del transistor BFU910 (VCE=2V, ICE=7 mA).

En la Figura 2.7 aparece que la figura mínima de ruido para 10 GHz es de 0.643 dB y la de 18 GHz es 0.872 dB. No se ha representado le figura de ruido mínima hasta 20 GHz ya que no se dispone de datos y el simulador ADS extrapola el resultado. Al simularlo se ha observado que esta extrapolación no es correcta, ya que para 20 GHz la figura de ruido es igual a la de 18 GHz y eso no es cierto, ya que al aumentar la frecuencia la figura de ruido debe ser mayor. Por lo que el valor de mínima figura de ruido a 18 GHz es orientativo para 20 GHz, y será algo más de 0.872 dB. Estos datos de ruido son bajos por lo que este transistor es apropiado para el amplificador que se quiere diseñar. Se buscará que la figura de ruido de la primera etapa del amplificador ronde estos valores ya que esta etapa es la que predomina en la figura de ruido total.

Otro parámetro importante en el ruido es la resistencia de ruido, ya que de ésta depende fuertemente la figura de ruido. La figura de ruido viene definida por la siguiente ecuación:

$$F = F_{\min} + 4 \frac{Rn}{Z_0} \frac{\left|\Gamma_s - \Gamma_{opt}\right|^2}{(1 - |\Gamma_s|^2) \left|1 + \Gamma_{opt}\right|^2} \quad (3)$$

 $F_{min} = factor de ruido mínimo.$

 R_n = resistencia de ruido.

 Z_0 = impedancia de referencia.

 Γ_{opt} = coeficiente de reflexión óptimo de ruido.

 Γ s = coeficiente de reflexión de la fuente.

En la ecuación se observa que cuanto menor sea la resistencia de ruido, menos aumentará la figura de ruido que se tendrá por no tener una impedancia de entrada próxima a la impedancia óptima de ruido, y, por lo tanto, se obtendrá menor degradación de la señal. La resistencia de ruido del transistor es la siguiente:



Figura 2. 8. Resistencia de ruido del transistor BFU910 (VCE=2V, ICE=7 mA).

En la figura anterior se observa que para valores altos de frecuencia la resistencia de ruido es mayor, por lo que la figura de ruido será mayor cuando la impedancia de entrada presentada al transistor se aleje de la impedancia optima de ruido.

En la ecuación (3) se aprecia que, si Γ_s es igual a la Γ_{opt} , la figura de ruido será la figura de ruido mínima, esto se tendrá que tener en cuenta para el diseño del amplificador.

Por lo tanto, otro parámetro importante es Γ_{opt} , y éste debe estar en zona estable a la entrada, ya que se intentará que Γ_s sea igual a Γ_{opt} , como se ha dicho anteriormente.



Figura 2. 9. Círculos de estabilidad a la entrada, S11* y Fopt del transistor BFU910 (VCE=2V, ICE=7 mA).

En la Figura 2.9, se observa que Γ_{opt} está en la zona adecuada es decir, está en zona estable respecto a la entrada. Por lo tanto, se hará la adaptación del amplificador adaptando a la entrada a este valor para obtener la menor figura de ruido, ya que la primera etapa será la que más aporte a la figura de ruido total. Pudiendo no tener buena adaptación porque el que Γ_{opt} no coindice con el S_{11}^* , pero proporcionando suficiente ganancia.

También se observa en la figura anterior que el S_{11}^* está cerca del Γ_{opt} , por lo que se puede intuir que adaptando a Γ_{opt} se va a obtener un valor de ganancia razonable. [7] Para corroborar esto se aplicó la siguiente ecuación:

$$G_A = \frac{P_{AVN}}{P_{AVS}} = \frac{|S_{21}|^2 (1 - |\rho_S|^2)}{|1 - S_{11}\rho_S|^2 (1 - |\rho_{OUT}|^2)}$$
(4)

 $ho_S=$ coeficiente de reflexión a la entrada. $ho_{OUT}=$ coeficiente de reflexión a la salida. $m S_{11}=$ Coeficiente de reflexión del puerto de entrada. $m S_{21}=$ Coeficiente de transmisión en directa.

El resultado de esta fórmula es el siguiente:





El resultado anterior proporciona la ganancia disponible del transistor si se adaptase al coeficiente de reflexión óptimo de ruido, estando próximo al S_{11}^* . Como la ganancia disponible tiene buenos resultados, se realizará la adaptación para obtener mínima figura de ruido.

2.1.4 Medidas del transistor

Una vez simuladas las características del transistor proporcionadas por el fabricante, se procedió a realizar las medidas experimentales en el laboratorio para comprobar que funciona correctamente. Para realizar las medidas de la característica IV y de los parámetros de Scattering, el transistor se montó sobre un material dieléctrico junto con dos conectores coaxiales, mediante unas líneas de transmisión (entrada y salida). Además, se realiza la conexión a tierra para el terminal emisor del transistor. El montaje de este transistor fue el siguiente:



Figura 2. 11. Montaje del transistor del transistor BFU910.

En primer lugar, se obtuvo la característica I-V del transistor, para ello se realizó una caracterización en DC, que consiste en realizar un barrido en tensión en la base y en el colector del transistor sin sobrepasar los límites de trabajo proporcionados por el fabricante. El puesto de medida fue el siguiente:



Figura 2. 12. Puesto de medida de la característica I-V del transistor BFU910.

A la izquierda de la Figura 2.12. se encuentran las fuentes de tensión con las que se va a realizar el barrido de tensión, estas van conectadas al colector y a la base del transistor. A continuación, se observan unas bias Tee, que sirven para separar la polarización, de las señales de RF. Por último, a los otros extremos de las bias Tee se pusieron unas cargas fijas de 50 Ω . Los resultados de estas medidas fueron los siguientes:



Figura 2. 13. Resultados de la característica IV medida del transistor BFU910

La medida de la figura anterior se realizó haciendo un barrido de voltaje en base-emisor de 0 a 1 V, con un paso de 100 mV, y de colector-emisor de 0 a 3.5 V, con un paso de 25 mV.

A continuación, se obtuvieron los parámetros de Scattering del transistor con conectores coaxiales 2.4 mm mediante la técnica, que se explica seguidamente.

En esta técnica se utilizó un analizador de redes convencional, realizando antes de la medida una calibración de tipo TRL (Thru, Reflect, Line) con conectores coaxiales de 2.4 mm. Esta calibración eliminará los errores sistemáticos del set-up montado al realizar la medida. La calibración TRL es una técnica de calibración que consiste en la utilización de dos estándares de transmisión (T y L) y otro de reflexión (R). El motivo más relevante por el que se escogió este

método de calibración es porque es más preciso que otros métodos como el SOLT (Short-Open-Load-Thru) y más fácil de construir los estándares de calibración. La calibración TRL sólo necesita que estén bien definidos los estándares de transmisión, y consiste en realizar los siguientes pasos:

- 1. En primer lugar, se unen los dos puertos del analizador de redes entre ellos a través de una línea de transmisión corta. Esta es la parte denominada como THRU.
- 2. En segundo lugar, se conectan los puertos del analizador de redes a un componente reflexivo, que puede ser un cortocircuito o un circuito abierto. Según las siglas de esta calibración, esta es la parte de Reflect.
- 3. Por último, se pasa al segundo estándar de transmisión, que consiste en conectar entre los puertos del analizador de redes otra línea de transmisión de distinta longitud que la utilizada en el primer caso. Esta línea presenta una longitud eléctrica igual a un cuarto de longitud de onda con respecto al Thru, generalmente a la frecuencia central de interés del kit de calibración, en nuestro caso 15 GHz. Esta parte es la denominada LINE, y permite calibrar en una octava de frecuencias.



Figura 2. 14. Estándares para la calibración TRL utilizada.

En la Figura 2.14 aparece a la derecha el transistor, a la izquierda se encuentran los estándares para la calibración utilizada, en la parte superior e inferior se encuentran las líneas de transmisión de distintos tamaños y en la parte central el componente reflexivo, que en este caso es un cortocircuito. Este kit TRL tiene un rango de validez de 9 GHz a 22 GHz.

Una vez calibrado el analizador de redes, se conectan sus puertos al transistor, el uno a la entrada del transistor y el dos a la salida. El analizador de redes, lo que hace es enviar la señal primero por el puerto uno para calcular el S_{11} y S_{21} , a continuación, envía la señal por el puerto dos para calcular el S_{22} y S_{12} . El resultado de esta medida es el siguiente:



Figura 2. 15. Resultado de las medidas de los parámetros S en el laboratorio transistor BFU910 (VCE=2V, ICE= 7 mA).

En la figura anterior, se observa con símbolos las medidas realizadas en el laboratorio y en líneas continuas los parámetros de Scattering proporcionados por el fabricante. Se puede apreciar que hasta 14 GHz la medida realizada en el laboratorio es similar a la proporcionada por el fabricante, pero a partir de esta frecuencia los resultados no son buenos, por esta razón se realizaron de otra manera. Los problemas de estas medidas son el rango de validez del calkit, que es de 9 GHz a 22 GHz, y por otro lado el error es debido al montaje de cada estándar, ya que es crítico que todos los conectores sean exactamente iguales para obtener una buena calibración.

- Posteriormente, se realizó la medida de los parámetros de Scattering del transistor utilizando un analizador de redes y la estación de sondas coplanares. Las sondas coplanares presentan 3 contactos, el contacto central lleva la señal, mientras que los dos de los laterales son contactos de masa. Para facilitar la conexión de las sondas, se montó el transistor con transiciones de línea coplanar a microstrip, como se observa en la Figura 2.16. Las transiciones presentan las mismas dimensiones físicas que un tipo comercial de las mismas, como son las de la marca JMicro Technologies [8]. Se utilizó un kit de calibración comercial de JMicro que contiene los estándares para la calibración TRL. La calibración que se realizó fue de tipo LRM (Line (thru)-Reflect-Match), cubriendo todo el rango de frecuencias desde 1 GHz hasta 26 GHz. El transistor se montó de la siguiente forma:



Figura 2. 16. Montaje del transistor del transistor BFU910 con transiciones coplanar-microstrip de JMicro.



El resultado de estas medidas fue el siguiente:

Figura 2. 17. Parámetros S del transistor BFU910 con transiciones microstrip a coplanar JMicro (VCE=2V, ICE=7 mA).

En la Figura 2.17, aparecen los resultados de los parámetros de Scattering de las medidas realizadas en el laboratorio (con símbolos) y la de estos parámetros proporcionados por el

fabricante. Comparando estos resultados se aprecia que estos son parecidos al que proporciona el fabricante hasta 18 GHz, por lo que la medida es mejor que la realizada anteriormente. El problema de estas medidas puede surgir por los contactos de masa utilizados en los emisores del transistor, ya que el fabricante utiliza masas ideales y en el montaje se han utilizado *via holes*. Se podría solucionar añadiendo más *via holes* en paralelo, y así se reducirían los efectos inductivos que pueden dar esa diferencia a frecuencias altas.

A continuación, se observa una comparativa del parámetro S₂₁ de los tres casos analizados:

	S ₂₁ @ 10 GHz	S ₂₁ @ 20 GHz
Fichero del fabricante	13.247 dB	9.015 dB
Medida del laboratorio	13.306 dB	5.386 dB
conector coaxial		
Medida del laboratorio con	12.416 dB	6.902 dB
JMicro		

Tabla 2. 5. Comparativa de los parámetros S transistor BFU910 (VCE=2V, ICE=7 mA).

Otro problema que ha surgido con los resultados de la medida con la calibración TRL en coaxial, es que sólo son correctos en una banda pequeña de frecuencias, ya que en las frecuencias altas de medida se obtiene un módulo de S_{11} por encima de 0 dB y la ganancia cae más de lo esperado a 20 GHz. Por otro lado, las medidas con JMicro son parecidas a las del fabricante en casi toda la banda de trabajo.

Una vez comparado el modelo proporcionado por el fabricante con las medidas obtenidas, debido al límite de frecuencia de las medidas, se ha decidido realizar el diseño con las medidas proporcionadas por el fabricante, ya que además contienen parámetros de ruido. Pero se comprobará los resultados obtenidos en simulación del amplificador final con las medidas realizadas de los transistores para las dos medidas de parámetros de Scattering realizadas.

3 Diseño del amplificador

Una vez analizadas las características del transistor, se procedió a realizar el diseño del amplificador, para ello, en primer lugar, se determinó el número de etapas para llegar al objetivo de ganancia, para ello se tuvo en cuenta la ganancia que tenía un transistor. Se observó que con dos etapas se iba a aproximar a dicho objetivo.

Para realizar el diseño del amplificador se utilizó el programa *Advanced Design System* de Keysight Technologies, utilizando la herramienta *Smith Chart*, ya que esta permite a partir de ciertos componentes pasivos, como resistencias, condensadores, bobinas, líneas de transmisión etc, hacer adaptación de impedancias con estructuras simples.

3.1 Diseño de dos etapas

Para empezar, se diseñó la red de entrada, para lo que se adaptó el coeficiente de reflexión óptimo de ruido del transistor a 50 Ω , ya que se va a utilizar un sistema de impedancia de referencia 50 Ω . Esta adaptación se realiza con el coeficiente de reflexión óptimo de ruido porque con él se obtendrá en esta etapa la mínima figura de ruido. Esta adaptación se realizó a la frecuencia de 15 GHz ya que es la frecuencia central de la banda de trabajo. Esta red de entrada ideal es la siguiente:

P1 Num=1			C C1 C=	245	5.57	053	37 f	Ŧ														
		÷.,	1	ΥĽ.	1	1						1.00		-	1		<u> </u>		÷		\frown	
			1.1							1		1.1			1						\checkmark	٢.,
											TLIN					TLIN					P2	
											TL1					TL2					Num	=2
											Z=50 Ohr	ni i				Z=30	Öhm					
											E=22.96					E=18.	51					
											F=15 GH	Z				F=15	GHz					
									-		0.0.1.1		1 .	1 1								

Figura 3. 1. Red de entrada ideal.

Seguidamente, se cambiaron los componentes ideales por los reales, para ello, en primer lugar, se escogió el sustrato, que este es el CLTE-XT de Arlon. Este sustrato está hecho de PTFE (politetrafluorotileno) con un refuerzo de fibra de vidrio, que proporciona un mayor grado de estabilidad dimensional. El CLTE-XT proporciona bajas pérdidas, ya que tiene una tangente de pérdidas baja. Las características a definir en el programa son las siguientes:

- $H=9.4 \text{ mil} \approx 0.254 \text{ mm}$
- E_r= 2.89
- Cond= 5.8 * 10⁻⁷ (Cu) ó 4.1 * 10⁻⁷ si está dorado
- t= 17 μm
- $tan\delta = 0.0012$

La hoja de características del sustrato se encuentra en el Anexo II.

Como elementos pasivos reales en el diseño del amplificador, se utilizarán los modelos de resistencias y condensadores indicados en las siguientes tablas:

Valor	Modelo	Fabricante
0.3 pF	116RBB0R3A100TT	ATC
0.5 pF	ATC116SCA0R5A100TT	ATC
1 pF	116SCA1R0B100TT	ATC
22 pF	SC02201518	Skyworks
10 nF	C0603C103J3GACTU	Kemet

Tabla 3. 1. Condensadores utilizados para el diseño del amplificador.

Valor	Modelo	Tamaño	Fabricante
10 Ohm	S0302APG100J20	0302	SOTA
51 Ohm	S0302APG510J20	0302	SOTA
100 Ohm	S0303AA1000FEW-W	0303	SOTA
1 kOhm	S0302APG102J20	0302	SOTA
33 kOhm	CPF0402B10RE1	0402	Multicomp
270 kOhm	0402WGF2703TCE	0402	Multicomp
10 Ohm	0402WGF3302TCE	0402	Multicomp

Tabla 3. 2. Resistencias utilizadas para el diseño del amplificador.

Al realizar el cambio, fue necesario optimizar la respuesta ya que las características de los componentes cambian por no tratarse de elementos ideales, debido a que las líneas de transmisión a utilizar están definidas en el sustrato mencionado anteriormente y el condensador no es ideal, introduciendo diversos efectos parásitos. La red de entrada con componentes reales en un primer lugar fue la siguiente:

P1 Num=1 MSub	[0 1_	2 .3pF _9	-11	6RB	BOI	R3A	(10)	DŢT	(AT	с)	MI TL SI W	LIN .7 .1bs1 =0.	="N 1 m 5 m	//Su	ıb1' {-o} {-o}	· · ·	MI TL SL W	LIN .8 ibsi =1.	t="N 23	/ISu mm	ib:1' i {-0 {-0}	· · ·	•	P2 Nu) m=2
MSUB																									
MSub1																									
H=9.4 mil																									
Er=2.89																									
Mur=1 a a a																									
Cond=4.1e7																									
Hu=1.0e+033 mm																									
T=17 um																									
TanD=0.0012																									
Rough=0 mm																									
Bbase=																									
Dpeaks=																									

Figura 3. 2. Primera red de entrada real.

Como se observa en la Figura 3.2, por las modificaciones mencionadas anteriormente, la longitud y anchura de las líneas de transmisión son distintas y el condensador tiene un valor diferente.

A continuación, se procedió a elaborar la red inter etapa, es decir, la red de adaptación entre la primera y la segunda etapa. Esta red de adaptación se realizó de la misma forma que la de entrada para conseguir a su salida el coeficiente de reflexión óptimo de ruido, adaptando a la entrada a la impedancia de salida de la primera etapa que no son 50 Ω , sino la proporcionada por el S₂₂ de la primera etapa.



Figura 3. 3. Red inter-etapa: a) Ideal, b) Primera red inter-etapa real.

Como se observa en la figura anterior, de la Figura 3.3 a), a la Figura 3.3 b) han cambiado los valores ya que se optimizaron los valores iniciales al introducir el sustrato y condensador real.

Posteriormente, se procedió a realizar la red de salida, donde se tuvo que adaptar los 50 Ω del final al S₂₂ del transistor, de la misma forma que anteriormente, obteniendo las siguientes redes:



Figura 3. 4. Red de salida: a) Ideal, b) Primera red de salida real.

Una vez realizadas todas las redes de adaptación se simuló el circuito entero, obteniendo los siguientes resultados:



Figura 3. 5. Características generales iniciales. Transistores BFU910 (VCE=2V, ICE=7 mA).

Como se observa en la figura, las características obtenidas no son las apropiadas, por ejemplo, a partir de aproximadamente de 16.5 GHz el amplificador no es estable, en 20 GHz no gana lo suficiente y la adaptación tanto de entrada como de salida a partir de 15 GHz no es la óptima. A continuación, se pusieron entre líneas de transmisión de distinta anchura una línea que aumentara o redujera su anchura gradualmente, ya que este cambio puede introducir efectos parásitos. Además, se añadieron hilos de oro o bondings para poder conectar los condensadores a otros componentes.

Los hilos de oro o bondings que unen a los condensadores a otros componentes se pusieron de unas 300 µm, y diámetro 25 µm para que no introdujeran un efecto inductivo muy fuerte. Al introducir estos nuevos componentes se volvió a optimizar para tener los valores apropiados. Las redes de adaptación quedaron de la siguiente forma:

<u> </u>				<u>.</u>	-
WIDE			┥╷┝╾┥		\prec
P1 Wire1		0.3pE_116RBB0R3A100TT(ATC) MUN	MSTEP MLI	V	P2
Num=1 D=25 um	MSub		Step1 TL8		• Num=2
L=300 um			Subst="MSub1" Sub		
Rho=1.0	MSub1	L=1.05 mm	W1=100 um	24 mm / 01	
	H≐9.4 mil		⁻⁹⁷ W2=1.23 mm	24 11111 (-0)	
	Er=2.89	e en la centra de la			
	Mur=1				
	Cond=4.1e7.				
	Hu=1.0e+033 mm				
	T=17 um				
	Reuch=0.0012				10 M W
	Bbase=				
	Dpeaks=	a) Red de entrada real 2			
. <u></u> <u></u>					
				*	\frown
D1 MUN	WIRE		MEINE	MTADED	D2
Num-1 TL7	Wire1	2pF ATC116TCA2R0B100TT(ATC)	TIQ	Topor1	FZ Num-2
Subet="MSub1"	D=25 um	í 16	Subst-"MSub1"	Subst-"MSub1"	NUTR-2
W=144 764 µm (o)	L≓300 um	VAR	W-w1 mm	. Subsi- WSub1	
MSub 1=168.689.um (o)	Rho=1.0	VAR2	L-686 659 um Jol	W2-0.4 mm	
	e se se se se se s	w1=1.17714 {o	L=000.000 um (0)	1-0.8 mm	
MSHB	n a la la la lacia de			L-0.0 mm	
MSub1					
H=9.4 mil					
Fr=2 89					
Mur=1					
Cond=4 1e7					
Hu=1 0e+033 mm					
T=17 µm					
TanD=0 0012		h) Red inter stans 2			
Rough=0 mm		b) Reu inter etapa z			
Bbase=					
Dpeaks=					
(d) so a service service service)		<u>entra</u> e la consta <u>to en c</u> onstato e la <u>prese</u> ta	in a su <mark>rra</mark> ta sur su	<u></u>	19 <u>11</u> 2
		⊷		WIPE	\sim
	IN MTAPER		1pF 116SCA1R0B1	OOTT(ATC) Wire1	P2
Num=1 NISUD IL	10 Faper1 F hst="MSub1" Subst="MSub1" S	Subst="MSub1" Subst="MSub1" Subst="M	Sub1" L_13	D=25 um	•N⊎m≃2
MSUB W	=0.4 mm W 1=0.4 mm V	V=w2 mm W=w2 mm W=w2 mm	n	L=300 um 1	
MSub1 I I I I I I I I I I I I I I I I I I I		-1200 um (a) W2=W2 mm (a) C mm		R(n0=1.0	
I A A A A A A A A A A A A A A A A A A A	0.48 mm W 2=w2 mm L	= 1200 um (-0) E=0.5 mm			
H=9.4 mil	0.48 mm W 2=w2 mm L L=0.8 mm	= 1200 um {-0} L=0.5 mm W3=w3 mm			
H=9.4 mil Er=2.89 Mur=1	0.48 mm W 2=w2 mm L L=0.8 mm	W3=w3 mm L=0.5 mm W3=w3 mm L=0.5 mm W3=w3 mm L=0.5 mm W3=w3 mm L=0.5 mm			· · · · · · · ·
H=9.4 mil Er=2.89 Mur=1 Cond=4.197 L=0 mm	0.48 mm W2=w2 mm L L=0.8 mm	VAR VAR VAR VAR VAR2 v2=0.5 (<0) VAR VAR			· · · ·
H=9.4 mil Er=2.89 Mur=1 Cond=4.167 Hu=1.0e+033 mm T=12 um	0.48'mmi W2=w2'mmi L L=0.8mmi	(AR) W3-w3 mm L=0.5 mm (AR) MLIN. TLB SubsE=MSub1* w2=0.5 (-6) SubsE=MSub1* W=w3 mm L=0.5 mm w3=0.3 26 (-6) L=1.15 mm (-6) L=1.15 mm (-6) L=1.15 mm (-6)			
H=04 ml E=2.99 Mur=1 Conde4.167 Hu=1.0er033 mm T=17 um Tan0=0.0012	0.48'mmin W 2=w2'mmin L L=0.8mmin I ⁺	L20 din(4) W3=w3 mm L20 din(4) W3=w3 mm L20 din(4) W3=w3 mm W2=0.5 (-0) W2=0.5 (-0) U20 din(4) W1=0.2 mm W2=0.5 (-0) U20 din(4) U20			
H=04 ml Er=2.89 Mu=1 Conde4.4.67 Hu=1.0e+033 mm T=17 um Tan0=0.0012 Rough=0 mm	0.48 mmi W2=w2 mmi L L=0.8 mmi	L200 din(4) VAR2 L115 mm(-q)			
H=04 mil MLEP, E=2.89 Mu=1 Cond=4.1e7 Hu=10e+033 mm T=17 um Tan0=0.0012 Rough=0 mm Bbase= Doeaties=	0.48 mmi W2=w2 mm L L=0.8 mmi	(200 mr(4)) W3=w3 mm WAR2 W2=0.5 (-0) W3=0.3 (-0) C) Red de salida 2			

Figura 3. 6. Nuevas redes de adaptación: a) Red de entrada 2, b) Red inter-etapa 2, c) Red de salida 2.

Una vez realizadas los ajustes en las redes de adaptación, se procedió a realizar las redes de polarización de cada transistor. Las redes de polarización se han diseñado como redes RC. El hilo de oro de conexión a estas redes es teóricamente de longitud eléctrica $\lambda/4$ y actúa como un choque en la banda de trabajo para que la red de polarización no afecte al funcionamiento del circuito en la banda de diseño. En la base de la segunda etapa el efecto de choque se realiza también añadiendo una resistencia de valor alto igual a 1 kOhm sin ser necesario un hilo de oro muy largo; en la primera etapa esto no es posible ya que aumentaría el ruido. Además, las redes de polarización se realizan para mejorar la estabilidad del circuito, por lo que los hilos de oro del choque se van modificando. Quedando el circuito de la siguiente forma:



Figura 3. 7. Amplificador de dos etapas con la primera red de polarización.

En este diseño se obtuvieron los siguientes resultados:



Figura 3. 8. Características generales del diseño real 2 de dos etapas. Transistores BFU910 (VCE=2V, ICE=7 mA).

Como se aprecia en la Figura 3.8, todos los parámetros se han visto modificados tras añadir los hilos de oro, las líneas de transmisión que cambian su anchura gradualmente y las redes de polarización. Ahora el valor mínimo de ganancia en la banda de trabajo se encuentra en 18.5 GHz, siendo este valor 17.29 dB, la figura de ruido máxima se encuentra a 15 GHz siendo 1.48 dB. La adaptación de este amplificador ha mejorado notoriamente, ya que el peor valor de adaptación a la entrada es -4.95 dB a una frecuencia de 12.5 GHz, siendo en 10 GHz -6.77 dB y en 20 GHz - 22.48 dB. La adaptación de salida también ha mejorado considerablemente, su peor valor de adaptación se encuentra en 18 GHz, siendo este -7.42 dB, al inicio a la banda de frecuencia, es decir a 10 GHz, tiene una adaptación de salida de -17.82 dB y al finalizar la banda, es decir, a 20 GHz aproximadamente -17.03 dB.

Respecto a la estabilidad, ha mejorado, pero no lo suficiente, ya que a partir de 20 GHz vuelve a ser inestable. Como, además, se van a realizar medidas a una temperatura criogénica, es necesario que el amplificador sea muy estable, ya que las características a estas temperaturas cambian considerablemente.

Seguidamente, se pusieron los hilos que faltaban a la red de polarización para conectar los condensadores a otros componentes. Se pusieron dos en paralelo para reducir el efecto inductivo que introducen. Además, se cambiaron ciertas resistencias y condensadores para conseguir mayor estabilidad, por lo que volvieron a modificar ligeramente las redes de adaptación ya que se volvieron a optimizar. Estos cambios provocaron las siguientes modificaciones en los resultados del amplificador:



Figura 3. 9. Características generales del diseño real 3 del amplificador de dos etapas. Transistores BFU910 (VCE=2V, ICE=7 mA).

En la Figura 3.9, se aprecia que la estabilidad ha cambiado bastante, siendo el amplificador en toda la banda estable. A cambio de mejorar la estabilidad, la ganancia y la adaptación han empeorado notablemente. Además, en muy altas frecuencias (<24 GHz), el factor de estabilidad sigue siendo menor a 1, con lo que el amplificador no es incondicionalmente estable.

Una solución a este problema fue hacer una realimentación al segundo transistor y añadir al final un ecualizador [9]. La realimentación es utilizada para el diseño de circuitos radiofrecuencia y microondas, que consiste en llevar una tensión de salida a la entrada del circuito. Esto proporciona diversas ventajas, como controlar la ganancia, reducir la distorsión de los amplificadores, mejorar la estabilidad etc. La realimentación utilizada en este caso es la del método de la realimentación paralela o realimentación negativa. Este método invierte la fase de la señal de realimentación, esto proporciona grandes anchos de banda con una curva en ganancia plana y bajos coeficientes de reflexión. En este caso la realimentación quedó de la siguiente forma:



Figura 3. 10. Realimentación del segundo transistor.

Los valores de los condensadores o resistencias dependen de si se quiere una mayor o menor realimentación: si se quiere menor realimentación los valores de las resistencias serán más altos.

Posteriormente, se realizó un ecualizador para colocarlo a la salida del segundo transistor, que consiste en introducir más pérdidas en la zona donde hay más ganancia y menos donde gana menos, con el fin de tener una curva de ganancia más plana. En este caso, ganaba más a frecuencias más bajas, por lo que en esta zona el ecualizador introducirá más pérdidas para que la gráfica de ganancia sea más plana. El circuito de este componente es el siguiente:



Figura 3. 11. Ecualizador.

Al introducir estos cambios fue necesario re-optimizar los valores del diseño para poder llegar a los valores deseados. Con estos cambios se obtuvieron los siguientes resultados:



Figura 3. 12. Resultados del diseño de dos etapas con realimentación y ecualizador a la salida. Transistores BFU910 (VCE=2V, ICE=7 mA).

Comparando la Figura 3.9 con la Figura 3.12, se observa que en términos de estabilidad y adaptación ha mejorado considerablemente. Por el contrario, la ganancia ha disminuido, esto es

debido a que, al estabilizar el circuito a frecuencias altas, se ha sacrificado mucha ganancia. Pero este problema se puede resolver añadiendo una etapa más al amplificador. Por otro lado, la figura de ruido ha aumentado a frecuencias altas, pero ha disminuido a frecuencias bajas.

A continuación, se observa una tabla donde se observan las diferencias entre no añadir ni realimentación, ni ecualizador, y añadiendo realimentación y ecualizador:

Casos	Gana (d	ancia B)	Figu ruido	ra de (dB)	Adap de en	tación trada	Adapt de salio	tación la (dB)	Estabilidad						
					(d	B)									
	@10	@20	@10	@20	@10	@20	@10	@20	@10	@20					
	GHz	GHz	GHz	GHz	GHz	GHz	GHz	GHz	GHz	GHz					
Sin	22.84	13.30	1.47	1.62	-8	-4.1	-14	-7.9	7.7	3					
compone															
ntes															
adicional															
es															
Con	19	10.4	1.18	1.66	-5.54	-3.82	-19.8	-6.77	16.53	3.33					
realiment															
ación y															
ecualizad															
or															

Tabla 3. 3. Comparativa de dos diseños. Transistores BFU910 (VCE=2V, ICE = 7 mA).

En la Tabla 3.3 se observan los valores más relevantes de los diseños de dos etapas con modelos de componentes reales. Con el fin de obtener mejores resultados de todas las características que aparecen en la Tabla 3.3, se añadió otra etapa.

3.2 Diseño de tres etapas

Para realizar este diseño, se partió desde el diseño descrito en el punto 3.1, ya que a este diseño sólo fue necesario añadir una tercera etapa amplificadora. Para ello se introdujo un transistor antes de la red de salida, y, además, se tuvo que realizar otra red inter-etapa entre el segundo y tercer transistor. La realimentación se ubicó en los transistores de la segunda y tercera etapa para que aplanara la curva de ganancia en el ancho de banda de operación. No se colocó en el transistor de entrada porque la realimentación introduce pérdidas, por lo que aumentaría la figura de ruido de esta etapa, y se tiene que tener la mínima figura de ruido en esta etapa porque esta predomina en la figura de ruido total.

A continuación, se observan las redes de adaptación diseñadas:

																	.,	_		~																								
																		W	IRE																									
												-	_	-				W	ire2																									
. ,	\frown	-		14	\vdash	_		 		 	 	 		-	-	<u> </u>	4	1	=25 :500	um			-		4	7	_	Ч		7	_		4		ᡝ	_		 		_	~		>.	
	<u> </u>		ME	N	٠.							L	_	1				R	ho=1	.0				ML	IN	-		N	TAF	FR			M	LIN	۲.						-	2	. .	
	P1 Num-1		TL9									1p	F	1163	SC/	1R	DE	00	TT(A	TC)				TL7	7.			S	tep1				· TL	.8							. 1	Num	1=2	
	Null-1		Sub	st='	'MS	ub1	12					-	-10					. ,						Sul	bst=	="M	Sub:	1" S	ubs	t="N	ISul	D.1"	. St	ubst	="M	Sub	01"		а.					
Г	MSub		W=	600 mn	um				5								1	·w	IRE	1	1			W=	W 1	um	601	M	11=1	N1 U	im		. W	=W2	2 mr	n Vic					ar	VAĖ	5	
	WISUD				1													·W	ire3						201		1-01	Ľ	=0.3	1 mr	n				un	1-0	٢.			. 6	10	VAF	21	
	MSUB																÷	·D	=25	um														- 3								w1≃	457	{-0}
	MSub1								5 3								•	. L=	500	um							÷ :							: 3								w2≑	-1.6	{-0}
	H=9.4 mil																÷		10-1																									
÷.,	Mur=1								•								1		8 B								e e														÷ 3			
•	Cond=4.1e	7 '			•				•								÷					-			•		: :							•					•		: :			
÷.	Hu=1.0e+0	33.1	nm														6	1) F	(ed	de	er	ntra	Ida	11																	•			
8	I=17 um TanD=0.001	12																									• •							• •							• 3			
1	Rough=0 m	m															ť.										1														t i			
1	Bbase=																Ĩ.																											
÷.	Dpeaks=																1																											

\frown		\frown		<u> </u>			<u> </u>	\sim
P1	MUN	WIRE		MUN	MTAPER	MUN	MTAPER	
Num=1	· π.7. · · · · ·	Wire1	D.5pF_ATC116SCA0R5A100TT(ATC)	TL9	Taper2	TL8	Taper1	Num=2
MSub	Subst="MSub1" W=400 um {-o} L=752 um {-o}	L=500 um Rho=1.0	——————————————————————————————————————	Subst="MSub1" W=0.457 mm L=457 um {-0}	Subst="MSub1" W1=0.457 mm W2=w1 mm	Subst="MSub1" W=w1 mm L=326 um {-o}	Subst="MSub1" W1=w1 mm W2=0.457 mm	Var VAR VAR2
MSUB					L=0.4 mm		L=0.4 mm	w1=0.11 {-0}
MSub1								
Er=2.89								
Mur=1	• • • • • • • •		b) Red inter	etapa 1				
Cond=4.1 Hu=1 0e+	e7 033 mm							
T=17 um								
TanD=0.0	012							
Bbase=								
Dpeaks=			na na para na na na					
		~	e e e 📻 e e e e e e				يستع والمتعادي	
\bigcirc		WIRE						
Num=1	TL7	Wire1	1pF_116SCA1R0B100TT(ATC)	TL9	Taper2 TI	_8 Tape	r1 TL10	Num=2
	Subst="MSub1" . W=700 um (-o)	L=500 um		. Subst="MSub1"	Subst="MSub1" Si W1=0.457 mm W	ubst="MSub1" . Subs '=w1 mm W1=	st="MSub1" Subst= w1 mm W=0.4F	"MSub1"
MSub	L=100 um {-0}	Rho=1.0		L=576 um {-o}	W2=w1 mm L:	=4.23 mm {-o} W2=	0.457 mm L=0.5 n	nm
MSUB	[· · · ·			L=0.4 mm	L=0.	4 mm	VAR
MSub1 H=9.4 mil	na na na nF	WIRE		n and the dist	232 233 2		Liton.	VAR2
Er=2.89		Wire2 D=25-um						W1=0.1 {-0}
Cond=4.1e	,	L=500 um	C) Red interet	ana 2				
Hu=1:0e+0	33 mm	KIN-1.0	C) Red interet	eapa z				
TanD=0.001	12							
Rough=0 m Bbase=	m							
Dpeaks=								
						· · · · · · · · · · ·		
			┢══╾╼╘╴═╾					$\sim - \circ$
		MTAPE R Taperd	MLIN MTEE_ADS	MLIN TL/1	MTAPE R MLIN Taper? TL14	0.3pF_116RE	3BOR 3A100TT(ATC)	IRE P2 Ire1 Num=2
MSub	MLIN (um=1 TL10 W/0 450 mm	MTAPE R Taper1 1. Subst="MSub1" W1-D 46 mm	MLIN MTEE_ADS TL7 Tee1 Subst=MSub1 Subst=MSub1 Winv@ mer W1sw@mer	MLIN' TL11 ib1" Subst="MSub1" W_iv/Com	MTAPE R MLIN Taper2 TL14 Subst="WSub1". Subst W1=tw2 mm W=0	0.3pF_116RE	3BOR 3A 100TT (ATC)	IRE P2 ire1 Num =2 500 um
MSub-	MLIN (um=1 TL10 W=0.460 mm L=0.48 mm	MTAPE R Taper1 Subst="MSub1", W1=0.46 mm W2=vQ2 mm	MLIN MTEE_ADS TL7 Subar-MS Ubd1" Subar-MS Ubd1" Subar-MS (W1+v2 mm) V1+v2 mm W1+v2 mm) L=107 um {o} W1W W1 w2 mm)	MLIN' TL11 ib1" .Subst="MSub1" W=w2 mm L=0.2 mm	MTAPE R MLIN Taper2 TL14 Subst="MSub1" Subs: W1=w2 mm W=0.4 W2=0.4 mm L=0.4	0.3pF_116RE	SBOR3A100TT(ATC) W D= L= Rt	IRE P2 255 m 500 um 10=1.0
MSub- MSUB MSub1 H=9.4 mil	MLN fum=1 Subst-MSub W=0.480 mm L=0.48 mm	MTAPE R Taper1 1: Subst=TM Sub1" W 1=0.46 m m W 2=v42 mm L=0.8 m m	MLH Tet TL7 Tet Substrinks; Workshift Wex0:mm Wind Wind Wind Wind Wind Wind Wind Wind	MLN' TL11 ib]" Subst="MSub1" W=v42 mm L=0.2 mm	MTAPE R MLIN Tapet2 TL14 Subst="MSub1" Subst W1=vv2 mm W=0.4 W2=0.4 mm L=0.4 L=0.2 mm	0.3pF_116RE ="MSub1" 27 4 mm mm	SBOR3A100TT(ATC) W D= L= Rt	IRE P2 125 um 500 um 100=1.0
MSub MSub MSub1 H=9.4 mil Er=2.89 Mur=1	1 1 1 1 1 1 1 1 1 1 1 1 1 1	MTAPE R Taper1 11 Subst=MSub11 W1=0.46 mm W2=vA2 mm L=0.8 mm	MLN TL7 Substr=MSubstr W=v0 mm L=107 um (c) 4 m MC Substr=MSubstr MI MC MC MC MC MC MC MC MC MC MC MC MC MC	MLN: Tu11 Subst-MS ub1! W=w2 mm L=0.2 mm d) R	MTAPE R MLIN Taper2 TL14 Subst-''MSub1'' Subs W1=w2 mm W=0 W2=04 mm L=04 L=0.2 mm ed de salida	0.3pF_116RE ="MSub1"27 4 mm	BBORSA100TTLATC) W D- Rr Rr W	IRE P2 IRE Num=2 S00 im io=1.0 IRE
MSub MSub MSub1 H=9.4 mil Er=2.89 Mur=1 Cond=4.1e7 Hu=1.0e+033	1 1 1 1 1 1 1 1 1 1 1 1 1 1	MTAPER Taper1 11 Subst=MSub1 W1=0.46 mm W2=w2 mm L=0.8 mm	MULII Tecl Substrim VS ubstrim VS Tecl Substrim VS ubstrim VS W1 = vol mm L=107 um (co) MULII W3 = vol mm Substrim VS ubstrim VS Substrim VS ubstrim VAR2 L=1.5 mm (co) VAR2 Lure	MLN Tuli Ibi ¹¹ Subir Subir W=w2 mm L=0.2 mm	MTAPER MUN Toper2 TL14 Subet-MSub1 Sub4 W1=v20 mm U=0.4 L=0.2 mm L=0.4 de de salida	0.30F_110RE = M.Sub1*27	BBOR 3A 100TTLATC) W U E R R W W W C C E	IRE -P2 Ire1 -S00 im So0 im -Num +2 IRE - IRE - IRE - IRE - So um -
MSub MSub1 H=9.4 mil Er=2.89 Mur=1 Cond=4.167 Hu=1.0e+033 T=17 um TanD=0.0712	MEN 1 1 1 1 1 1 1 1 1 1 1 1 1	MTAPER Taper1 11 Subst=MSub11 W1=0.46 mm W2=w2 mm L=0.8 mm	MLIN MTEC_ADS TL7 Test Substandsub/* Substandsub/* W=vd_mm W1=vd_mm L=107 um (-5) MLIN W3=vd_mm Substandsub/* Substandsub/* Substandsub/* Substandsub/* V=vd_mm L=15 mm (-5) V=vd_md8 (-c) MLEF V=0.17 (-c) TL1	MLN: TL11 101" Subvit: Wev2 nm L=0.2 mm d) R	MTAPER MUIN Topr2 TL14 Subd# MSub1 Subd W1=v2 mm U=0 L=0.2 mm L=0.4 ied de salida	0.30F_110RE	BBOR 3A100TTLATC) W D- L- R R W W W C- L- R	IRE
MSub MSub MSub1 H=9.4 mil Er=2.89 Mur=1 Cond=4.1e7 Hu=1.0e+033 T=17 um TanD=0.0012 Rough=0 m m Beasea	MLR 1, TUI0 W0 40 40 mm 1, UIC 10 40 mm MLEF TL12 Subst*MSub1 W0 46 mm L0 40 mm	MTAPE R Taper1 1: Subst-MSub1 W1=0.46 mm W2=vA2 mm L=0.8 mm	MLIN TL7 Subst*/MSub1* W+w2 mm L=107 um (o) VAR W6-0.48 (o) W6-0.48 (o) W6-	MLN: Tuli bi Subst-NSubi Wew2 mm L=02 mm	MTAPER MLIN Taper2 TL14 Subat MSub1 Suba W1=v2 mm W=0 W2=0 4 mm E=0.4 L=0.2 mm	0.pr_116R	BBDR 3A10DTT(ATC) U R R W W W W W	IRE

Figura 3. 13. Redes de adaptación del amplificador de tres etapas.

Entre las etapas segunda y la tercera se puso el ecualizador para aplanar la ganancia, quedando el ecualizador de la siguiente manera:



Figura 3. 14. Ecualizador final.

A la salida del circuito se añadió una resistencia con el fin de mejorar la adaptación de salida y tener una mejor estabilidad. Esto ocurre porque así el transistor tiene a su salida una impedancia resistiva a todas las frecuencias. Una desventaja que tiene añadir una resistencia al final del circuito es que la ganancia se reduce por lo comentado anteriormente, pero en este caso son más significativas las mejoras que introduce que las desventajas. Por lo tanto, es aconsejable que la resistencia tenga valor bajo para no tener mucha pérdida de ganancia.

El esquema eléctrico completo del amplificador es el siguiente:



Figura 3. 15. Diseño eléctrico del amplificador final.

Los parámetros de Scattering de este diseño son los siguientes:



Figura 3. 16. Parámetros de Scattering del amplificador. Transistores BFU910 (VCE=2V, ICE=7 mA).

En la imagen anterior, a la izquierda se observa el S_{21} , donde al inicio de la banda, a 10 GHz, se tiene un 22.2 dB, y en el final de la banda, a 20 GHz, 16.27 dB. A la frecuencia de 17.7 GHz, se tiene el valor máximo del S_{21} en la banda de trabajo, que es 26.05 dB.

En la Figura 3.16, a la derecha, se tiene el S₁₁ y el S₂₂, es decir, la adaptación de entrada y salida. La adaptación de entrada toma valores inferiores a -5 dB en toda la banda de trabajo, teniendo el mejor resultado de adaptación de entrada a 17.4 GHz, con un valor de -26.26 dB. Respecto a la adaptación de salida, en la banda de trabajo, se obtienen mejores valores que en la adaptación de entrada, tomando el S₂₂ valores inferiores a -7.75 dB, teniendo el mejor resultado en 14 GHz, con -21.47 dB.

Como se ha dicho anteriormente, el amplificador debe tener baja figura de ruido, a continuación, aparece la figura de ruido de éste:



Figura 3. 17. Figura de ruido del amplificador. Transistores BFU910 (VCE=2V, ICE=7 mA).

En la Figura 3.17, se observa la figura de ruido del amplificador de tres etapas diseñado, se aprecia que el mejor valor de figura de ruido se encuentra en 10 GHz, teniendo un valor de 1.46 dB. Al
aumentar la frecuencia va aumentando la figura de ruido, teniendo al final de la banda de trabajo, a 20 GHz, 2.13 dB.

Es importante observar en este diseño la estabilidad del amplificador, ya que se va a estudiar su comportamiento a temperaturas criogénicas. A continuación, se observa esta gráfica:



Figura 3. 18. Estabilidad del amplificador. Transistores BFU910 (VCE=2V, ICE=7 mA).

Se aprecia que este amplificador tiene un factor de estabilidad K muy alto, teniendo el peor valor a 18 GHz, siendo este 5.27, pero no se va a tener ningún problema respecto a estabilidad a esta frecuencia ya que, aunque sea el peor valor de la banda, es un valor bastante superior a 1.

Otra característica que se simuló en el amplificador fue el punto de compresión de 1 dB. Este punto se define como el punto de la curva de ganancia donde a cierta potencia de entrada, la potencia de salida es 1 dB inferior a la que se tendría si el componente fuese lineal.

Para ello se realizó un balance armónico para hacer un barrido de potencia de entrada, y se obtuvieron los siguientes datos para distintas frecuencias:

	Pin	Pout		
@ 10 GHz	-20 dBm	0.365 dBm		
@ 15 GHz	-14 dBm	5.245 dBm		
@ 20 GHz	-19 dBm	-2.386 dBm		
T-11-2 4 C:1	Table 2.4 Similarity delements de comparity 1 dD delementificantes Transisteres DEU010 (VCE 2V ICE 7			

Tabla 3. 4. Simulación del punto de compresión 1 dB del amplificador. Transistores BFU910 (VCE=2V, ICE = 7 mA).

En la tabla, se aprecia que el mejor valor está en 15 GHz, ya que el amplificador empieza a comprimir a una potencia de entrada más alta.

4 <u>Montaje y medidas del amplificador</u>

Una vez realizado el diseño, se procedió a su fabricación. Una vez montado se realizaron las medidas de los parámetros característicos del amplificador a temperatura ambiente, y posteriormente se realizaron las medidas de ruido y ganancia a temperatura criogénica.

4.1 Montaje del amplificador

Una vez realizado el diseño del amplificador, se procedió a realizar la máscara o layout de éste, que para ello se utilizó el programa utilizado anteriormente. El ADS tiene la opción de generar automáticamente el layout, y en esta ocasión se utilizó esta función en el caso de las líneas microstrip. Pero los componentes pasivos como resistencias o condensadores utilizados no son ideales sino comerciales, y no están declarados en éste por no tener las librerías necesarias, con lo cual fue necesario crear el layout de cada uno de esos componentes empleados, y dejar espacios en sus posiciones en el diseño del layout completo del amplificador. Para realizar la máscara o layout de cada componente ha sido necesario saber las dimensiones de los componentes del diseño y añadirlos manualmente. Los layouts del transistor, de los condensadores y resistencias utilizados son los siguientes:



Figura 4. 1. Máscara de los componentes utilizados.

En la figura anterior aparecen los componentes utilizados con sus dimensiones reales. El primer componente que aparece a la izquierda es el transistor BFU910; tiene los terminales de la base y el colector sin conectar, mientras que los dos terminales del emisor van a masa, que, en este caso, como se ha mencionado anteriormente, son *via-holes*, y son varias en paralelo ya que así se reduce el efecto inductivo que introducen. Los componentes denominados '0402' son los del filtro y divisor de tensión ubicado en las redes de polarización; todos estos componentes (resistencias o condensadores) tienen las mismas dimensiones.

Una vez se tienen todas las máscaras de los componentes a utilizar, se realizó la máscara completa del amplificador. Dicha máscara es la siguiente:



Figura 4. 2. Máscara del amplificador.

En la Figura 4.2 aparece la máscara completa del amplificador, con las transiciones de línea coplanar a microstrip tanto a la entrada como a la salida para el uso de un conector coaxial SMA. Una vez creado el layout se realizó el montaje del amplificador. En primer lugar, se realizó la placa que contiene las pistas de las líneas de transmisión en el sustrato de CLTE-XT (Anexo II) de la Figura 4.3. En segundo lugar, se fabricó una pieza de metal sobre la que se montará la placa anterior y se pegarán las resistencias de SOTA y los condensadores de ATC, y que por otro lado facilitará la conexión de las masas y dará robustez al circuito, además de servirnos para anclar térmicamente el amplificador en la medida a temperaturas criogénicas (a través de los agujeros superior que se ven en la Figura 4.4). En la siguiente figura se observan estos pasos:



Figura 4. 3. Montaje sin componentes.

Para finalizar esta etapa del montaje, se procedió a colocar los componentes en su posición y los bondings de unión entre ellos.



Figura 4. 4. Amplificador montado.

En la siguiente figura se ve un detalle de las etapas primera y segunda del montaje del amplificador:



Figura 4. 5. Detalle del montaje de la primera y segunda etapa del amplificador montado.

Una vez montado el amplificador, se procedió a realizar las medidas pertinentes para verificar su correcto funcionamiento tanto a temperatura ambiente como a temperatura criogénica.

4.2 Medidas del amplificador

Una vez realizado el montaje del amplificador, se comprobó su correcto funcionamiento, y para ello se realizaron las medidas de parámetros de Scattering, ruido, y punto de compresión 1 dB a temperatura ambiente. Posteriormente, se realizaron las medidas de ganancia y ruido a temperatura criogénica, ya que como se comentó anteriormente puede que sea beneficioso tener esta parte del interferómetro a estas temperaturas.

4.2.1 Medidas de Scattering a temperatura ambiente

En primer lugar, se realizaron las medidas de Scattering del amplificador. Para ello se utilizó un analizador de redes PNA-X modelo N5242A utilizado en las medidas del transistor, y el kit de calibración 85052D de Agilent con estándares coaxiales de 3.5 mm. Para su uso se calibró el analizador de redes con el método denominado SOLT (Short, Open, Load, Thru). Este método es el más usado, consiste en conectar entre los puertos del analizador de redes ciertos estándares, que son: un circuito abierto, un corto circuito, un elemento que conecta directamente los puertos (thru) y, por último, una carga adaptada. El motivo de la elección de este método es porque los conectores del circuito amplificador son coaxiales y proporciona una buena fiabilidad y precisión. Una vez calibrado el analizador de redes se conectó el puerto uno a la entrada del amplificador, y el puerto dos a la salida del amplificador. Para realizar las medidas fue necesario polarizar los transistores, en el siguiente punto de polarización:

A continuación, aparece el puesto de medida de estas características:

Figura 4. 6. Montaje de las medidas de Scattering del amplificador.

A la derecha de la imagen se observan las fuentes de polarización y un multímetro para observar la corriente en los colectores de los transistores 2 y 3, en la imagen no aparece el otro multímetro que se utilizó para saber la corriente del colector del transistor 1. En la parte central de la imagen se puede ver el analizador de redes utilizado para realizar la medida y conectado a éste el amplificador.

Los resultados de esta medida son los siguientes:



Figura 4. 7. Medidas de los parámetros de Scattering del amplificador real.

En la Figura 4.7 se observa que, de 7 GHz hasta 17 GHz, aproximadamente, funciona correctamente, a partir de la última frecuencia no funciona apropiadamente, pero a frecuencias inferiores funciona correctamente. Se puede observar, que el amplificador funciona correctamente desde 4 GHz hasta 17 GHz.

A continuación, se puede observar una tabla comparativa entre los resultados del diseño y los resultados reales del amplificador:

	S_{21}	S_{21}	S_{21}	S_{21}	S_{21}	S_{21}
	@7GHz	@10GHz	@14GHz	@16GHz	@17GHz	@20GHz
Diseño	26.532 dB	22.2 dB	23.41 dB	23.11 dB	25.32 dB	16.61 dB
Real	21.53 dB	22.14 dB	17.22 dB	20.64 dB	19.11 dB	-4.77 dB
Tabla 4. 1. Comparativa del S21 en el diseño con el amplificador real. Transistores BFU910 (VCE=2V, ICE = 7 mA).						

Se observa que entre 10 GHz y 17 GHz funciona como lo deseado, no llegando a funcionar en 20 GHz. La diferencia de los valores en el diseño con los valores en la realidad puede ser debido a que el fabricante proporciona unas características del transistor demasiado optimistas de su funcionamiento. A continuación, se observa una comparativa entre el diseño con los ficheros del fabricante, el medido en el laboratorio y el del amplificador montado:



Figura 4. 8. Comparativa del S₂₁ del diseño simulado con el modelo del fabricante (verde), con la medida del transistor (rojo) y el obtenido del amplificador montado (rosa).

En la figura aparece con una línea continua el diseño del amplificador con el fichero del transistor proporcionado por el fabricante, con triángulos aparece el diseño del amplificador con el transistor medido en el laboratorio con el kit TRL y con círculos los resultados del amplificador montando. Se observa, que los resultados obtenidos en el amplificador montado son similares a los del diseño con el transistor medido en el laboratorio, por lo que el fichero del fabricante no es del todo correcto. A pesar de ser similares, de 12 GHz a 16 GHz difieren, pero en el resto de frecuencias de la banda de trabajo los resultados casi se superponen.

4.2.2 Medida de ganancia y ruido a temperatura ambiente

Para realizar esta medida se ha utilizado un analizador de ruido N8975A y una fuente de ruido serie SNS 4000A. Para ello, se realizó en primer lugar una calibración para corregir el receptor de medida de ruido con la fuente de ruido [10]. En esta calibración, el analizador de ruido calcula el parámetro Y, que es la razón entre dos niveles de potencia de ruido: una medida con la fuente de ruido apagada y otra con ella encendida. Esto se guía por la siguiente ecuación:

$$Y = \frac{N^{ON}}{N^{OFF}} = \frac{T^{ON}}{T^{OFF}}$$
(5)

 N^{ON} = Potencia de ruido con fuente de ruido encendida. N^{OFF} = Potencia de ruido con fuente de ruido apagada. T^{ON} = Temperatura de ruido con fuente de ruido encendida. T^{OFF} = Temperatura de ruido con fuente de ruido apagada.

Por lo tanto, en la calibración, en primer lugar, se mide el factor Y de los cables y el analizador de ruido, con la fuente de ruido conectada directamente al analizador de ruido, como se observa en la siguiente figura:



Figura 4. 9. Esquema de la primera parte de la calibración de ruido.

Obteniéndose la siguiente ecuación:

$$Y_{2} = \frac{N_{2}^{ON}}{N_{2}^{OFF}} = \frac{T_{S}^{ON} + T_{2}}{T_{S}^{OFF} + T_{2}}$$
(6)
$$T_{2} = \frac{T_{S}^{ON} + Y_{2}T_{S}^{OFF}}{Y_{2} - 1}$$
(7)

 N_2^{ON} = Potencia de ruido con fuente de ruido encendida sin amplificador conectado. N_2^{OFF} = Potencia de ruido con fuente de ruido apagada sin amplificador conectado. T_S^{ON} = Temperatura de la fuente de ruido encendida. T_S^{OFF} = Temperatura de la fuente de ruido apagada.

Una vez medidos estos parámetros, se introduce el amplificador para realizar las mismas medidas y restar los valores anteriores. El esquema de esta parte es la siguiente:



Figura 4. 10. Esquema de la segunda parte de calibración de ruido.

El factor Y combinado es el siguiente:

$$Y_{12} = \frac{N_{12}^{ON}}{N_{12}^{OFF}}$$
(8)
$$T_{c}^{ON} = Y_{12} T_{c}^{OFF}$$

$$T_{12} = \frac{T_S^{ON} - Y_{12}T_S^{OFF}}{Y_{12} - 1}$$
(9)

 N_{12}^{ON} = Potencia de ruido combinada con fuente de ruido encendida con amplificador conectado. N_{12}^{OFF} = Potencia de ruido combinada con fuente de ruido apagada con amplificador conectado. T_{S}^{ON} = Temperatura de la fuente de ruido encendida. T_{S}^{OFF} = Temperatura de la fuente de ruido apagada.

Una vez tenidos estos valores, también es posible medir la ganancia, que el analizador lo mide aplicando la siguiente ecuación:

$$G = \frac{N_{12}^{ON} - N_{12}^{OFF}}{N_2^{ON} - N_2^{OFF}} \qquad (10)$$

 N_{12}^{ON} = Potencia de ruido combinada con fuente de ruido encendida con amplificador conectado. N_{12}^{OFF} = Potencia de ruido combinada con fuente de ruido apagada con amplificador conectado. N_2^{ON} = Potencia de ruido con fuente de ruido encendida sin amplificador conectado. N_2^{OFF} = Potencia de ruido con fuente de ruido apagada sin amplificador conectado.

Pero el analizador no da la solución como en (10), sino en decibelios, es decir, el analizador de ruido devuelve el resultado de ganancia de la siguiente forma:

$$G = 10\log_{10}G \qquad (11)$$

El puesto de medida con todos los componentes conectados quedó de la siguiente forma:



Figura 4. 11. Puesto de medida de ruido.

En este caso el punto de polarización fue el siguiente: V_{B1} = 8.1 V; V_{C1} = 1.9 V; I_{C1} = 7.4 mA; V_{B23} = 8.6 V; V_{C23} = 1.9 V; I_{C23} = 14.3 mA

El resultado de estas medidas es el siguiente:



Figura 4. 12. Ganancia y figura de ruido en función de la frecuencia a temperatura ambiente (300 K).

En la figura anterior se aprecia que sólo se ha realizado la medida hasta 18 GHz, esto se debe a que ya se ha visto en la medida de parámetro de Scattering que el amplificador no funciona apropiadamente hasta 20 GHz. La figura de ruido este entorno los 2 dB entre 3.75 GHz hasta 16.75 GHz, teniendo una ganancia alrededor de 20 dB.

Esta misma medida de ruido es interesante expresarla en temperatura equivalente de ruido, ya que al realizar esta medida a temperatura criogénica es necesario expresarla en estos términos ya que en decibelios serían valores muy bajos. Esta temperatura está relacionada de la siguiente forma con la figura de ruido:

$$T_e = \left(10^{\frac{NF}{10}} - 1\right) T_0$$
 (6)

NF= Figura de ruido

T₀=Temperatura de referencia (290 K)



Figura 4. 13. Ganancia y temperatura equivalente de ruido en función de la frecuencia a la temperatura ambiente (300 K).

En la Figura 4.13, se aprecia que tiene diferentes valores a lo simulado en el ADS (Figura 3.17), esto puede deberse a los datos proporcionados por el fabricante de los parámetros de ruido, ya que los resultados de simulación con dicho modelo, son distintos a frecuencias altas a los medidos en el laboratorio.

4.2.3 Medida de compresión a temperatura ambiente

Para realizar esta medida se utilizó un medidor de potencias, un generador de potencia y un programa de Matlab para controlar automáticamente la potencia de entrada. Cómo en todas las medidas realizadas, en primer lugar, fue necesario hacer una calibración para descontar las pérdidas que introducen los elementos no pertenecientes al amplificador, como es el cable de conexión entre el generador y el amplificador. Estas medidas se realizaron para ciertas frecuencias, ya que se realizó un barrido de potencias para una frecuencia fija. Por esta razón, se midieron las pérdidas para cada frecuencia, a continuación, se observan estos valores:

Frecuencias (GHz)	Pérdidas (dB)
8	1.18
10	1.76
12	1.50
14	1.52
16	1.59
18	1.62

Tabla 4. 2. Pérdidas según la frecuencia.

Además, a cada frecuencia el punto de compresión 1 dB cambia, por lo tanto, el margen de potencias no eran las mismas en todas las frecuencias. Dichos valores son los siguientes:

Frecuencias (GHz)	Potencia inicial de entrada (dBm)	Potencia final de entrada (dBm)
8	-40	-20
10	-40	-20
12	-40	-20
14	-40	-10
16	-35	-10
18	-30	-10

Tabla 4. 3. Potencias de entrada y salida.

Estos datos se introdujeron en el programa de Matlab para que este controlara el medidor de potencia y permitiera guardar las medidas en un fichero con todos los resultados obtenidos. Para realizar las medidas a estas frecuencias, se polarizó el amplificador de la siguiente forma:

 V_{B1} = 8.2 V; V_{C1} = 2.3 V; I_{C1} = 7 mA; V_{B23} = 8.6 V; V_{C23} =2.3 V; I_{C23} =14 mA;

Los resultados fueron los siguientes:



Figura 4. 14. Ganancia en función de la potencia de entrada.

En la figura, se aprecia que el punto de compresión de 1 dB es más alto para las frecuencias donde la ganancia es más baja. A continuación, se observa una tabla donde se aprecia lo comentado anteriormente:

P _{in} para tener compresión de 1 dB (dBm)	P _{out} para tener compresión de 1 dB (dBm)	Ganancia media (dB)
-24.68	-3.97	21.27
-26.26	-4.11	22.55
-21.5	-3.67	18.52
-18.02	-1.68	16.65
-22.59	-2.73	18.66
-18.12	-9.97	8.04
	P _{in} para tener compresión de 1 dB (dBm) -24.68 -26.26 -21.5 -18.02 -22.59 -18.12	P _{in} para tener compresión de 1 dB (dBm) P _{out} para tener compresión de 1 dB -24.68 -3.97 -26.26 -4.11 -21.5 -3.67 -18.02 -1.68 -22.59 -2.73 -18.12 -9.97

Tabla 4. 4. Punto de compresión 1 dB y ganancia media para cada frecuencia.

En la Tabla 4.4, se aprecia que el mejor resultado atendiendo a la característica de ganancia es a 10 GHz, teniendo 22.55 dB, y el mejor resultado atendiendo al punto de compresión 1 dB se encuentra a 14 GHz, estando en P_{in} =-18.02 dBm y P_{out} =-1.68 dBm. El peor valor atendiendo a ambas características se encuentra en 18 GHz, no llegándose a cumplir el objetivo de ganancia, que se puede deber a los ficheros proporcionados por el fabricante, ya que son muy optimistas.

El punto de compresión 1 dB depende de la polarización, por lo que se realizaron varias medidas del punto de compresión 1 dB a la frecuencia de 12 GHz, variando la alimentación de los transistores. Dichos puntos de polarización fueron:

<u>**B1**</u> → V_{B1}= 8.2 V; V_{C1}= 2.3 V; I_{C1}= 7 mA; V_{B23}= 8.6 V; V_{C23}=2.3 V; I_{C23}=14 mA; <u>**B2**</u> → V_{B1}= 8.9 V; V_{C1}= 2.3 V; I_{C1}= 7 mA; V_{B23}= 9.5 V; V_{C23}=2.3 V; I_{C23}=20 mA; <u>**B3**</u> → V_{B1}= 8.9 V; V_{C1}= 2.3 V; I_{C1}= 10 mA; V_{B23}= 9.5 V; V_{C23}=2.3 V; I_{C23}=20 mA;

Los resultados para estas polarizaciones fueron los siguientes:



Figura 4. 15. Ganancia vs potencia de entrada con distintos puntos de polarización a 12 GHz.

Como se aprecia en la figura, el punto de compresión ha mejorado considerablemente al aumentar la corriente de las etapas segunda y tercera. A continuación, aparece una tabla comparativa donde aparece dicho punto para cada caso de polarización con la media de la ganancia para cada caso:

Puntos de polarización	P _{in} para tener compresión de 1 dB (dBm)	P _{out} para tener compresión de 1 dB (dBm)	Ganancia media (dB)
B1	-21.5	-3.67	18.52
B2	-16.54	-0.95	16.10
B3	-17.04	-1.58	15.9

Tabla 4. 5. Punto de compresión 1 dB y ganancia media en función de la polarización a 12 GHz.

Observando la tabla, se llega a la conclusión que la mejor polarización sería la B2, a cambio de perder 1.4 dB de ganancia aproximadamente, se mejoraría el punto de compresión considerablemente.

En el programa ADS se simuló el punto de compresión 1 dB utilizando el modelo gran señal proporcionado por el fabricante, y a continuación aparece una tabla comparativa de su valor a las frecuencias de 10 GHz y 14 GHz a una polarización B1:

	P _{in}	Pout
@ 10 GHz- Diseño	-20 dBm	0.365 dBm
@ 15 GHz- Diseño	-14 dBm	5.245 dBm
@ 10 GHz- Real	-26.26 dBm	-4.11 dBm
@ 14 GHz-Real	-18.02 dBm	-1.68 dBm

Tabla 4. 6. Comparativa de punto de compresión 1 dB del diseño del amplificador y del amplificador real.

En la Tabla 4.6 se aprecian diferencias, esto puede ser porque en la calibración no se han restado algunas pérdidas como los conectores del amplificador. Pero la razón más influyente se debe a la exactitud de las características del transistor proporcionadas por el fabricante, ya que no son del todo precisas.

4.2.4 Medida de ganancia y ruido a temperatura criogénica

Para la realización de estas medidas, se utilizaron los mismos componentes que en temperatura ambiente y de la misma forma, con la diferencia que ahora el componente a medir no sólo es el amplificador, sino que está incluido el set-up de medida más complicado para hacer trabajar al amplificador a temperaturas criogénicas. A continuación, aparece el esquema de esta medida:



Figura 4. 16. Esquema de la medida de ruido con un criostato.

En este caso, se mide igual que en el apartado 4.2.2, sólo que se introduce un atenuador frío para la medida. En este caso el factor Y sería el siguiente:

$$Y = \frac{N_{ON}}{N_{OFF}} = \frac{k(T_h + T_e)BG}{k(T_c + T_e)BG} = \frac{(T_h + T_e)}{(T_c + T_e)} \quad (12)$$

Siendo:

$$T_{h} = \frac{T_{ON} + T_{ATT}}{L_{ATT}} \quad (13)$$

$$T_{C} = \frac{T_{OFF} + T_{ATT}}{L_{ATT}} \quad (14)$$

$$T_{ATT} = T_{p}(L_{ATT} - 1) \quad (15)$$

$$T_{e} = \frac{T_{h} + YT_{c}}{Y - 1} \quad (16)$$

 T_{ON} = Temperatura de la fuente de ruido encendida.

T_{OFF}= Temperatura de la fuente de ruido apagada.

 T_h = Temperatura de ruido a la entrada del dispositivo a medir (DUT) con la fuente de ruido encendida.

T_c= Temperatura de ruido a la entrada del DUT con la fuente de ruido apagada.

L_{ATT}= Pérdidas del atenuador.

 T_p = Temperatura física a la que se enfría el atenuador (26.7 K).

T_{ATT}= Temperatura de ruido del atenuador.

T_e= Temperatura equivalente de ruido del DUT.

A partir de estos parámetros se calcula la ganancia del DUT, es decir, del amplificador, a partir de la siguiente ecuación:

$$G = \frac{N_{ON} - N_{ON \ calibración}}{N_{OFF} - N_{OFF \ calibración}} - L_{ATT} \quad (17)$$

 $N_{ON\ calibración}$ = Potencia de ruido con la fuente de ruido encendida sin amplificador conectado. N_{ON} = Potencia de ruido con la fuente de ruido encendida con el amplificador conectado. $N_{OFF\ calibración}$ = Potencia de ruido con la fuente de ruido apagada sin el amplificador conectado. $N_{OFF=\ Potencia\ de\ ruido\ con\ la\ fuente de\ ruido\ apagada\ con\ el amplificador conectado.$

La conexión del amplificador en el interior del criostato es el siguiente:



Figura 4. 17. Amplificador en el interior del criostato.

Fue necesario esperar unas horas para que enfriara lo suficiente, en este caso se llegó a una temperatura en el amplificador de 26.7 K, que equivale a -246.45 °C. A continuación, se observó que estaba bien conectado todo, ya que al alimentar los transistores el amplificador consumía correctamente.

Para las medidas a estas temperaturas el punto de polarización no es el mismo que en temperatura ambiente. Es imposible calcular el nuevo punto de polarización a priori que va a tener el amplificador por la falta de un modelo criogénico, sólo se sabe que este punto es distinto al de ambiente debido a las modificaciones que se producen en los componentes por trabajar a estas temperaturas. En este caso el punto de polarización fue el siguiente:

$$V_{B1}$$
 = 8.8 V; V_{C1} = 0.8 V; I_{C1} = 1.6 mA; V_{B23} = 9.1 V; V_{C23} = 1 V; I_{C23} = 6.5 mA

Una vez encontrado el punto de polarización se procedió a la calibración del medidor de ruido y a realizar las medidas de ruido y ganancia. Estos resultados fueron los siguientes:



Figura 4. 18. Temperatura equivalente de ruido y ganancia en función de la frecuencia.

En la figura se aprecia que el amplificador funciona correctamente, llega al objetivo de ganancia y tiene buena temperatura de ruido, desde antes de la frecuencia deseada, aproximadamente desde 4 GHz, hasta alrededor de 16 GHz. A continuación, aparece una tabla comparativa entre alguna medida a temperatura ambiente y temperatura criogénica:

Frecuencias	Figura de ruido a 300 K (dB)	Ganancia a 300 K (dB)	Figura de ruido a 26.7 K (dB)	Ganancia a 26.7 K (dB)
4 GHz	1.82	27.06	0.28	28.91
6 GHz	1.95	25.66	0.35	27
10 GHz	2.04	21.57	0.29	20.86
12 GHz	1.96	19.02	0.29	21.18
16 GHz	2.85	19.14	0.42	21.13
17 GHz	3.6	17.18	0.56	19.91
18 GHz	6.09	5.76	1.02	11.43

Tabla 4. 7. Comparativa entre medidas de ruido y ganancia en temperatura ambiente y temperatura criogénica.

En la tabla, se observa que los valores de ganancia y figura de ruido mejoran considerablemente a temperaturas criogénicas. En la Figura 4.18 se observan estas diferencias de forma visual. Respecto la ganancia, a temperaturas criogénicas se obtiene aproximadamente 2 dB más que en temperatura ambiente. En la figura de ruido se tiene un factor de mejora de aproximadamente un 7.65 a temperatura criogénica respecto a temperatura ambiente.



Figura 4. 19. Comparativa entre las medidas a temperatura ambiente y a temperatura criogénica del amplificador.

5 <u>Conclusiones</u>

Como se ha mencionado desde el inicio del documento, el amplificador diseñado forma parte de un interferómetro en la banda de 10 a 20 GHz dentro un proyecto coordinado. El diseño del amplificador se ha realizado para poder llegar a un objetivo, que era que el amplificador cubriera esa banda, proporcionando alrededor de 20 dB de ganancia y menos de 2 dB de figura de ruido. Para realizar el diseño se ha utilizado un transistor en tecnología de SiGe de NXP comercial, con un coste bajo, encapsulado y con buenas características de ruido y ganancia.

El amplificador finalmente montado cubre correctamente la banda de 10 a 17 GHz, habiendo obtenido limitaciones en la banda de frecuencia por las herramientas de diseño del transistor que se disponían. En esta banda, se ha obtenido una ganancia media de 18.2 dB y una figura de ruido de 2.4 dB a temperatura ambiente con un consumo de 41.2 mW. Además, se ha comprobado que el ancho de banda de funcionamiento del amplificador cubriría la banda de 4 a 17 GHz con una ganancia media de 20.65 dB, consiguiendo en esta banda de frecuencias una figura de ruido media de 2.24 dB. Al inicio de esta banda de trabajo la adaptación no es la más apropiada, estando por encima de -10 dB, tanto la adaptación de salida como la de entrada. Las diferencias entre los resultados del diseño del amplificador en el simulador y los medidos en el amplificador montado se debe a que las características facilitadas por el fabricante son demasiado optimistas; esto se comprobó al realizar las medidas de las características del transistor en el laboratorio, ya que a frecuencias altas sus características eran distintas a las proporcionadas por el fabricante. Esto ha hecho no poder cubrir correctamente la banda hasta 20 GHz.

Por otro lado, se ha caracterizado el amplificador a temperaturas criogénicas (26 K), siendo la primera vez que se realiza en un amplificador diseñado con el transistor elegido. A estas temperaturas el comportamiento del amplificador mejora considerablemente con respecto a temperatura ambiente, sobre todo en figura de ruido. Los resultados mejores de ruido y ganancia a temperatura criogénica en la banda de interés han sido en torno a 10 GHz donde se ha obtenido una ganancia de 20.86 dB y una figura de ruido de 0.28 dB, con un consumo de, aproximadamente, 7.8 mW. En la banda de funcionamiento del amplificador de 10 a 17 GHz se ha medido una ganancia media de 20.35 dB y una figura de ruido de 0.36 dB, mientras que en la banda de 4 a 17 GHz se obtiene una ganancia media de 22.4 dB y una figura de ruido de 0.36 dB. Con estos resultados, puede ser interesante introducir el amplificador en la parte frontal del interferómetro en un criostato.

Por lo tanto, el amplificador funciona correctamente en la banda deseada, pero sin cubrirla entera, proporcionando una ganancia de aproximadamente 20 dB desde 4 GHz hasta 17 GHz, con una figura de ruido de alrededor de 2 dB. Además, funciona correctamente en temperaturas criogénicas (alrededor de 26 K), con una buena figura de ruido y todo esto sin tener mucho consumo. El amplificador no cubre la banda de trabajo entera, pero es de banda ancha.

A pesar de que el transistor tiene una buena relación calidad-precio y buenas características para la realización de este amplificador, sería deseable cambiar el transistor, ya que este no proporciona suficiente ganancia a 20 GHz, y es necesario para el proyecto que funcione desde 10 GHz hasta 20 GHz.

5.1 <u>Líneas de trabajo futuras</u>

Por los resultados obtenidos del amplificador, se seguirán desarrollando amplificadores con transistores de Si-Ge que trabajen a temperaturas criogénicas, ya que en estas condiciones mejora el comportamiento de estos componentes, intentando bajar más la temperatura física a la que se encuentra el dispositivo.

Además, otra de las ventajas de los transistores con la tecnología Si-Ge, es que pueden operar en un gran margen de frecuencias, no teniendo un gran consumo y con un coste bajo.

También se intentaría realizar una medida precisa del transistor para obtener un modelo del mismo, que pueda servir como herramienta para la realización de diseños de amplificadores con una mayor exactitud.

Para mejorar la integración del amplificador con otros sistemas, sería recomendable el montaje del amplificador en una caja metálica con conectores, que además permitiría mejorar el anclaje térmico para su medida en un criostato.

Referencias 6

- [1] Universidad de Guanajuato. (S.F). "Theory of Interferometry and Aperture Synthesis", http://www.astro.ugto.mx/cursos/RadioAstronomy/Radioastronomy-4.pdf
- [2] S. Montazeri, W. T. Wong, A. H. Coskun and J. C. Bardin, "Ultra-Low-Power Cryogenic SiGe Low-Noise Amplifiers: Theory and Demonstration," in IEEE Transactions on Microwave Theory and Techniques, vol. 64, no. 1, pp. 178-187, Jan. 2016.
- [3] S. Montazeri, P. K. Grimes, C. Y. E. Tong and J. C. Bardin, "A Wide-Band High-Gain Compact SIS Receiver Utilizing a 300- mW SiGe IF LNA," in IEEE Transactions on Applied Superconductivity, vol. 27, no. 4, pp. 1-5, June 2017.
- [4] S. Montazeri, C. Bardin, "A Sub-milliwatt 4-8 GHz Cryogenic Low Noise Amplifier". 2017 IEEE MTT-S International Microwave Symposium (IMS), Hawaii, 2016
- [5] C.R. Poole, D.K. Paul, "Optimum Noise Measure Terminations for Microwave Transistors Amplifiers", in IEEE Transactions on Microwave Theory and Techniques, vol. MTT-33, no. 11, November 1985.
- [6] Ji-Chyun Liu, Sheau-Shong Bor, Po-Chiang Lu, "Comments on "Optimum Noise Measure Terminations for Microwave Transistors Amplifiers"", in IEEE Transactions on Microwave Theory and Techniques, vol. 41, no. 2, February 1993.
- [7] Stephen A. Maas, "Non-Linear Microwave and RF circuits", 1988 and reprinted in 1997
- [8] <u>JMicroTechnology</u>, Inc. www.jmicrotechnology.com/PP10.pdf
- [9] J.L. Simancas-García, "Negative Feedback AS: An Approach to Negative Feedback without Gain Reduction", Prospect. Vol. 11, no. 1, June 2013.
- [10] "Noise Figure Measurement Accuracy: The Y-Factor Method" Keysight Technologies". Application Note.

literature.cdn.keysight.com/litweb/pdf/5952-3706E.pdf?id=1000000179:epsg:apn

Anexo I



BFU910F

NPN wideband silicon germanium RF transistor

Rev. 2 — 16 January 2015Product data sheet

1. Product profile

1.1 General description

NPN silicon germanium RF transistor for high speed, low noise applications in a plastic, 4-pin dual-emitter SOT343F package.

The BFU910F is suitable for small signal applications up to 20 GHz.

1.2 Features and benefits

- Low noise high gain microwave transistor
- Minimum noise figure (NFmin) = 0.65 dB at 12 GHz
- Maximum stable gain 14.2 dB at 12 GHz
- 90 GHz fT SiGe technology

1.3 Applications

Ku band DBS Low-Noise blocks

1.4 Quick reference data

Table 1. Quick reference data

 $T_{amb} = 25$ C unless otherwise specified

Symbol	Parameter	Conditions	Min	Тур	Max	Unit
Vce	collector-emitter voltage	RBE 1 M	-	2.0	3.0	V
IC	collector current		-	10	15	mA
Ptot	total power dissipation	T _{sp} 90 C [1]	-	-	300	mW
hfe	DC current gain	IC = 6 mA; VCE = 2 V	-	1900	-	
Ссвѕ	collector-base capacitance	VCB = 2 V; f = 1 MHz	-	35	-	fF
fT	transition frequency	IC = 6 mA; VCE = 2 V	-	90	-	GHz
MSG	maximum stable gain	IC = 6 mA; VCE = 2 V; f = 12 GHz	-	14.2	-	dB
NFmin	minimum noise figure	IC = 6 mA; VCE = 2 V; f = 12 GHz; S = opt	-	0.65	-	dB
Gass	associated gain	IC = 6 mA; VCE = 2 V; f = 12 GHz; S = opt	-	13.0	-	dB
PL(1dB)	output power at 1 dB	IC = 10 mA; VCE = 2 V;	-	2	-	dBm
	gain compression	f = 12 GHz; ZS = ZL = 50				

 $\label{eq:spin} [1] \quad T_{Sp} \mbox{ is the temperature at the solder point of the emitter lead.}$



NPN wideband silicon germanium RF transistor

2. Pinning information

Table 2.	Discrete pinning		
Pin	Description	Simplified outline	Graphic symbol
1	emitter		
2	base		1
3	emitter		
4	collector		٦ <u>٦</u>
			PEE

3. Ordering information

Table 3. Ordering information					
Type number	Package				
	Name	Description	Version		
BFU910F	-	plastic surface-mounted flat pack package; reverse pinning; 4 leads	SOT343F		

4. Marking

Table 4. Marking				
Type number	Marking	Description		
BFU910F	F1*	* = t : made in Malaysia		
		* = w : made in China		

5. Design support

Table 5. Available design support

Download from the BFU910F product information page on <u>http://www.nxp.com</u>.

Support item	Available	Remarks
Device models for Agilent EEsof EDA ADS	Q1 2015	Based on Mextram device model.
SPICE model	Q1 2015	Based on Gummel-Poon device model.
S-parameters	yes	
Noise parameters	yes	
Solder pattern	yes	
Application notes	yes	

NPN wideband silicon germanium RF transistor

6. Limiting values

Table 6. Limiting values

In accordance with the Absolute Maximum Rating System (IEC 60134).

Symbol	Parameter	Conditions	Min	Max	Unit
Vсв	collector-base voltage	open emitter	-	9.5	V
Vce	collector-emitter voltage	open base	-	2.0	V
		shorted base	-	9.5	V
Veb	emitter-base voltage	open collector	-	1.5	V
Tstg	storage temperature		65	+150	С

7. Recommended operating conditions

Table 7.	Characteristics						
Symbol	Parameter	Conditions		Min	Тур	Max	Unit
Vce	collector-emitter voltage	RBE 1 M		-	2.0	3.0	V
Veb	emitter-base voltage	open collector		-	-	1.0	V
IC	collector current			-	-	15	mA
Pi	input power	ZS = 50		-	-	0	dBm
Тј	junction temperature			40	-	+150	С
Ptot	total power dissipation	Т _{sp} 90 С	[1]	-	-	300	mW

[1] Tsp is the temperature at the solder point of the emitter lead.

8. Thermal characteristics

Table 8. Thermal characteristics

Symbol	Parameter	Conditions	Тур	Unit
Rth(j-sp)	thermal resistance from junction to solder point	[1][2]	202	K/W

[1] Tsp is the temperature at the solder point of the collector lead.

Tsp has the following relation to the ambient temperature Tamb: Tsp = Tamb + P Rth(sp-amb) with P the power dissipation and Rth(sp-amb) the thermal resistance between the solder point and ambient. Rth(sp-amb) is determined by the heat transfer properties in the application. The heat transfer properties are set by the application board materials, the board layout and the environment e.g. housing.

[2] Based on simulation.

NPN wideband silicon germanium RF transistor



9. Characteristics

Table 9. Characteristics

Tamb = 25 C unless otherwise specified

Symbol	Parameter	Conditions	Min	Тур	Max	Unit
V(BR)CBO	collector-base breakdown voltage	IC = 10 A; IE = 0 A	9.5	-	-	V
V(BR)CEO	collector-emitter breakdown voltage	IC = 10 A; IB = 0 A	2.0	-	-	V
IC	collector current		-	6	15	mA
hfe	DC current gain	IC = 1.5 mA; VCE = 1.5 V	1200	2200	3300	
		IC = 6 mA; VCE = 2 V	-	1900	-	
CCES	collector-emitter capacitance	VCE = 2 V; f = 1 MHz	-	215	-	fF
Cebs	emitter-base capacitance	VEB = 0.5 V; f = 1 MHz	-	300	-	fF
Ссвѕ	collector-base capacitance	VCB = 2 V; f = 1 MHz	-	35	-	fF
fT	transition frequency	IC = 5 mA; VCE = 2 V	-	90	-	GHz
MSG	maximum stable gain	f = 10.7 GHz; VCE = 2 V				
		IC = 6 mA	-	15.2	-	dB
		IC = 10 mA	-	15.5	-	dB
		f = 12 GHz; VCE = 2 V				
		IC = 6 mA	-	14.2	-	dB
		IC = 10 mA	-	14.5	-	dB
		f = 12.75 GHz; VCE = 2 V				
		IC = 6 mA	-	14.2	-	dB
		IC = 10 mA	-	14.5	-	dB

Product data sheet

NPN wideband silicon germanium RF transistor

Tamb = 25	C unless otherwise specified					
Symbol	Parameter	Conditions	Min	Тур	Max	Unit
s ₂₁ ²	insertion power gain	f = 10.7 GHz; VCE = 2 V				
		IC = 6 mA	-	13.0	-	dB
		IC = 10 mA	-	13.5	-	dB
		f = 12 GHz; VCE = 2 V				
		IC = 6 mA	-	12.0	-	dB
		IC = 10 mA	-	12.5	-	dB
		f = 12.75 GHz; VCE = 2 V				
		IC = 6 mA	-	12.0	-	dB
		IC = 10 mA	-	12.5	-	dB
NFmin	minimum noise figure	f = 10.7 GHz; VCE = 2 V; S = opt				
		IC = 6 mA	-	0.6	-	dB
		IC = 10 mA	-	0.65	-	dB
		f = 12 GHz; VCE = 2 V; S = opt				
		IC = 6 mA	-	0.65	0.85	dB
		IC = 10 mA	-	0.7	-	dB
		f = 12.75 GHz; VCE = 2 V; S = opt				
		IC = 6 mA	-	0.65	-	dB
		IC = 10 mA	-	0.7	-	dB
Gass	associated gain	f = 10.7 GHz; VCE = 2 V; S = opt				
		IC = 6 mA	-	13.5	-	dB
		IC = 10 mA	-	14.0	-	dB
		f = 12 GHz; VCE = 2 V; S = opt				
		IC = 6 mA	-	13.0	-	dB
		IC = 10 mA	-	13.5	-	dB
		f = 12.75 GHz; VCE = 2 V; S = opt				
		IC = 6 mA	-	13.0	-	dB
		IC = 10 mA	-	13.5	-	dB
PL(1dB)	output power at 1 dB gain compression	f = 12 GHz; VCE = 2 V; ZS = ZL = 50 ;	-	2	-	dBm
		IC = 10 mA				
IP3 ₀	output third-order intercept point	f ₁ = 12.000 GHz; f ₂ = 12.025 GHz;	-	12.5	-	dBm
		VCE = 2 V; ZS = ZL = 50 ; IC = 10 mA				

Table 9. Characteristics ...continued

BFU910F Product data sheet

NPN wideband silicon germanium RF transistor



9.1 Graphs

6 of 11

NXP Semiconductors

BFU910F

NPN wideband silicon germanium RF transistor

10. Package outline



Fig 6. Package outline SOT343F

Product data sheet

NPN wideband silicon germanium RF transistor

11. Handling information

CAUTION



This device is sensitive to ElectroStatic Discharge (ESD). Observe precautions for handling electrostatic sensitive devices.

Such precautions are described in the ANSI/ESD S20.20, IEC/ST 61340-5, JESD625-A or equivalent standards.

12. Abbreviations

Table 10. Abbreviations				
Acronym	Description			
DBS	Direct Broadcast Satellite			
K _u band	K-under band			
NPN	Negative-Positive-Negative			
SiGe	Silicon Germanium			

13. Revision history

Table 11. Revision history

Document ID	Release date	Data sheet status	Change notice	Supersedes	
BFU910F v.2	20150116	Product data sheet	-	BFU910F v.1	
Modifications	 The status of 	this document has been chang	ged to "Product data	sheet".	
	 The title has be 	een changed to "NPN wideban	d silicon germanium	RF transistor".	
	Section 1.1 on	page 1: the wording of this se	ction has been chan	iged.	
	• Table 1 on pa	ge 1: Some changes have bee	en made.		
	• Table 6 on page	ge 3 : The maximum value for \	VCE,open base has	been changed.	
	• Table 7 on page	ge 3: The typical value for VCE	has been changed.		
	• Table 9 on page 4: the conditions for V(BR)CBO and V(BR)CEO have been changed.				
	• Figure 5 on pa	age 6: the figure has been add	led.		
BFU910F v.1	20141128	Preliminary data sheet	-	-	

63

NPN wideband silicon germanium RF transistor

14. Legal information

14.1 Data sheet status

Document status [1][2]	Product status 3	Definition
Objective [short] data sheet	Development	This document contains data from the objective specification for product development.
Preliminary [short] data sheet	Qualification	This document contains data from the preliminary specification.
Product [short] data sheet	Production	This document contains the product specification.

[1] Please consult the most recently issued document before initiating or completing a design.

[2] The term 'short data sheet' is explained in section "Definitions".

[3] The product status of device(s) described in this document may have changed since this document was published and may differ in case of multiple devices. The latest product status information is available on the Internet at URL http://www.nxp.com.

14.2 Definitions

Draft — The document is a draft version only. The content is still under internal review and subject to formal approval, which may result in modifications or additions. NXP Semiconductors does not give any representations or warranties as to the accuracy or completeness of information included herein and shall have no liability for the consequences of use of such information.

Short data sheet — A short data sheet is an extract from a full data sheet with the same product type number(s) and title. A short data sheet is intended for quick reference only and should not be relied upon to contain detailed and full information. For detailed and full information see the relevant full data sheet, which is available on request via the local NXP Semiconductors sales office. In case of any inconsistency or conflict with the short data sheet, the full data sheet shall prevail.

Product specification — The information and data provided in a Product data sheet shall define the specification of the product as agreed between NXP Semiconductors and its customer, unless NXP Semiconductors and customer have explicitly agreed otherwise in writing. In no event however, shall an agreement be valid in which the NXP Semiconductors product is deemed to offer functions and qualities beyond those described in the Product data sheet.

14.3 Disclaimers

Limited warranty and liability — Information in this document is believed to be accurate and reliable. However, NXP Semiconductors does not give any representations or warranties, expressed or implied, as to the accuracy or completeness of such information and shall have no liability for the consequences of use of such information. NXP Semiconductors takes no responsibility for the content in this document if provided by an information source outside of NXP Semiconductors.

In no event shall NXP Semiconductors be liable for any indirect, incidental, punitive, special or consequential damages (including - without limitation - lost profits, lost savings, business interruption, costs related to the removal or replacement of any products or rework charges) whether or not such damages are based on tort (including negligence), warranty, breach of contract or any other legal theory.

Notwithstanding any damages that customer might incur for any reason whatsoever, NXP Semiconductors' aggregate and cumulative liability towards customer for the products described herein shall be limited in accordance with the *Terms and conditions of commercial sale* of NXP Semiconductors.

Right to make changes — NXP Semiconductors reserves the right to make changes to information published in this document, including without limitation specifications and product descriptions, at any time and without notice. This document supersedes and replaces all information supplied prior to the publication hereof.

Suitability for use — NXP Semiconductors products are not designed, authorized or warranted to be suitable for use in life support, life-critical or safety-critical systems or equipment, nor in applications where failure or malfunction of an NXP Semiconductors product can reasonably be expected to result in personal injury, death or severe property or environmental damage. NXP Semiconductors and its suppliers accept no liability for inclusion and/or use of NXP Semiconductors products in such equipment or applications and therefore such inclusion and/or use is at the customer's own risk.

Applications — Applications that are described herein for any of these products are for illustrative purposes only. NXP Semiconductors makes no representation or warranty that such applications will be suitable for the specified use without further testing or modification.

Customers are responsible for the design and operation of their applications and products using NXP Semiconductors products, and NXP Semiconductors accepts no liability for any assistance with applications or customer product design. It is customer's sole responsibility to determine whether the NXP Semiconductors product is suitable and fit for the customer's applications and products planned, as well as for the planned application and use of customer's third party customer(s). Customers should provide appropriate design and operating safeguards to minimize the risks associated with their applications and products.

NXP Semiconductors does not accept any liability related to any default, damage, costs or problem which is based on any weakness or default in the customer's applications or products, or the application or use by customer's third party customer(s). Customer is responsible for doing all necessary testing for the customer's applications and products using NXP Semiconductors products in order to avoid a default of the applications and the products or of the application or use by customer's third party customer(s). NXP does not accept any liability in this respect.

Limiting values — Stress above one or more limiting values (as defined in the Absolute Maximum Ratings System of IEC 60134) will cause permanent damage to the device. Limiting values are stress ratings only and (proper) operation of the device at these or any other conditions above those given in the Recommended operating conditions section (if present) or the Characteristics sections of this document is not warranted. Constant or repeated exposure to limiting values will permanently and irreversibly affect the quality and reliability of the device.

Terms and conditions of commercial sale — NXP Semiconductors products are sold subject to the general terms and conditions of commercial sale, as published at http://www.nxp.com/profile/terms, unless otherwise agreed in a valid written individual agreement. In case an individual agreement is concluded only the terms and conditions of the respective agreement shall apply. NXP Semiconductors hereby expressly objects to applying the customer's general terms and conditions with regard to the purchase of NXP Semiconductors products by customer.

No offer to sell or license — Nothing in this document may be interpreted or construed as an offer to sell products that is open for acceptance or the grant, conveyance or implication of any license under any copyrights, patents or other industrial or intellectual property rights.

© NXP B.V. 2015. All rights reserved.

BFU910F

9 of 11

NPN wideband silicon germanium RF transistor

Export control — This document as well as the item(s) described herein may be subject to export control regulations. Export might require a prior authorization from competent authorities.

Quick reference data — The Quick reference data is an extract of the product data given in the Limiting values and Characteristics sections of this document, and as such is not complete, exhaustive or legally binding.

Non-automotive qualified products — Unless this data sheet expressly states that this specific NXP Semiconductors product is automotive qualified, the product is not suitable for automotive use. It is neither qualified nor tested in accordance with automotive testing or application requirements. NXP Semiconductors accepts no liability for inclusion and/or use of non-automotive qualified products in automotive equipment or applications.

In the event that customer uses the product for design-in and use in automotive applications to automotive specifications and standards, customer (a) shall use the product without NXP Semiconductors' warranty of the

product for such automotive applications, use and specifications, and (b) whenever customer uses the product for automotive applications beyond NXP Semiconductors' specifications such use shall be solely at customer's own risk, and (c) customer fully indemnifies NXP Semiconductors for any liability, damages or failed product claims resulting from customer design and use of the product for automotive applications beyond NXP Semiconductors' standard warranty and NXP Semiconductors' product specifications.

Translations — A non-English (translated) version of a document is for reference only. The English version shall prevail in case of any discrepancy between the translated and English versions.

14.4 Trademarks

Notice: All referenced brands, product names, service names and trademarks are the property of their respective owners.

15. Contact information

For more information, please visit: http://www.nxp.com

For sales office addresses, please send an email to: salesaddresses@nxp.com

Anexo II



The Next Generation of CLTE with Lowest Loss in its Class

Excellent Dimensional Stability with Highest Degree of Phase Stability vs. Temperature

CLTE-XT represents the eXtended Technology of the existing CLTE product line. CLTE-XT is a micro dispersed ceramic PTFE composite utilizing a woven fiberglass reinforcement to provide the highest degree of dimensional stability, critical in multi-layer designs. CLTE-XT is in a "League of its Own" when utilizing thin (i.e. 0.005" and 0.010") substrates or when CLTE-XT is combined with thin film resistor-conductor materials such as Ohmega-Ply[®] and TCR[®] foils utilized for embedded resistors.

CLTE-XT has "Best-in-Class" Insertion Loss (S21) and Loss Tangent (0.0012). During Development, Arlon focused not only on reducing Loss Tangent, but, also in reducing Conductive Losses. As a result, CLTE-XT Insertion Loss is "Best-In-Class".

The impact of copper foil roughness on conductor loss is due to increase in transmission line resistance as a result of skin effect. Arlon's CLTE-XT was designed to provide a quality peel strength without having to resort to the utilization of the lossier, rougher coppers prevalent in competitive products to achieve acceptable copper adhesion.

CLTE-XT has Low CTExyz and Very Low TCEr for applications that require Electrical Phase Stability, DK Stability, and Mechanical Stability well over a -55 to 150°C Operating Temperature. CLTE-XT continues the competitive advantages of CLTE (dimensional stability, low absorption of moisture and processing chemicals, ease of processability). The higher thermal conductivity of CLTE-XT improves heat transfer relative to alternative materials and enables better power handling.

Applications include Space and Military Electronics who require a higher degree of performance such as Phase Sensitive Arrays for Radar, RF/Microwave Communications, Aircraft Collision Avoidance Systems, JTRS, etc. CLTE-XT is also a preferred material for sensitive filter applications.

Features:

- Ceramic/PTFE Microwave Composite
- Lowest Insertion Loss in Class
- "Best-in-Class" Loss Tangent (0.0012)
- Electrical Phase Stability vs. Temperature
- High Thermal Conductivity
- Tightest Dielectric Constant (±0.03) and Thickness Tolerance

Benefits:

- Excellent Thermal Stability of DK and Df
- Phase Stability across temperature
- High Degree of Dimensional Stability required for complex, multi-layer boards
- Excellent CTE in X,Y and Z Directions

Typical Applications:

- Defense Microwave/RF Applications
- Radar Manifolds
- Phase Fed Array Antennas
- Microwave Feed Networks
- CNI (communication, navigation and identification) Applications
- SIGINT, Satellite & Space Electronics
- Phase Sensitive Electronic Applications

Typical Properties:

CLTE-XT

Property	Units	Value	Test Method
1. Electrical Properties			16-1
Dielectric Constant (may vary by thickness)			
@1 MHz	-	2.94	IPC TM-650 2.5.5.3
@ 10 GHz	-	2.94	IPC TM-650 2.5.5.5
Dissipation Factor			
@ 1 MHz	-	0.0012	IPC TM-650 2.5.5.3
@ 10 GHz	-	0.0012	IPC TM-650 2.5.5.5
Temperature Coefficient of Dielectric	<u> </u>		
TCer @ 10 GHz (-40-150°C)	ppm/ºC	-9	IPC TM-650 2.5.5.5
Volume Resistivity	ppin, o		
C96/35/90	MΩ-cm	4.25x108	IPC TM-650 2.5.17.1
F24/125	MO-cm	1.85x10s	IPC TM-650 2 5 17 1
Surface Resistivity	14122 0111	1.00/100	1 0 111 000 2.0.17.1
C96/35/90	МО	2 49x10s	IPC TM-650 2 5 17 1
E24/125	ΜΩ	5.48x107	IPC TM-650 2.5.17.1
Electrical Strength	Volts/mil (kV/mm)	1000 (40)	IPC TM-650 2.5.6.2
Dielectric Breakdown	kV	58	IPC TM-650 2.5.6
Arc Resistance	sec	250	IPC TM-650 2.5.1
2. Thermal Properties		200	
Decomposition Temperature (Td)			
Initial	°C	501	IPC TM-650 2.4.24.6
5%	°C	554	IPC TM-650 2.4.24.6
T260	min	>60	IPC TM-650 2.4.24.1
T288	min	>60	IPC TM-650 2.4.24.1
T300	min	>60	IPC TM-650 2.4.24.1
Thermal Expansion, CTE (x,v) 50-150°C	ppm/ºC	8.8	IPC TM-650 2.4.41
Thermal Expansion, CTE (z) 50-150°C	ppm/°C	20	IPC TM-650 2.4.24
% z-axis Expansion (50-260°C)	%	1.2	IPC TM-650 2.4.24
3. Mechanical Properties			
Peel Strength to Copper (1 oz/35 mic	ron)		
After Thermal Stress	lb/in (N/mm)	9 (1.7)	IPC TM-650 2.4.8
At Elevated Temperatures (150°)	Ib/in (N/mm)	11 (2.0)	IPC TM-650 2.4.8.2
After Process Solutions	lb/in (N/mm)	10 (1.8)	IPC TM-650 2.4.8
Young's Modulus	kpsi (MPa)	260 (1790)	IPC TM-650 2.4.18.3
Flexural Strength (Machine/Cross)	kpsi (MPa)	9.5/9.0 (66/62)	IPC TM-650 2.4.4
Tensile Strength (Machine/Cross)	kpsi (MPa)	4.0/3.4 (28/23)	IPC TM-650 2.4.18.3
Compressive Modulus	kpsi (MPa)	244 (1682)	ASTM-D-3410
Poisson's Ratio	-	0.23	ASTM D-3039
4. Physical Properties			
Water Absorption	%	0.02	IPC TM-650 2.6.2.1
Density, ambient 23°C	g/cm ₃	2.02	ASTM D792 Method A
Thermal Conductivity	W/mK	0.56	ASTM E1461
Flammability	class	V-0	UL-94
NASA Outgassing, 125°C, ≤10-6 torr	- 		
Total Mass Loss	%	0.02	NASA SP-R-0022A
Collected Volatiles	%	0.00	NASA SP-R-0022A
Water Vapor Recovered	%	0.01	NASA SP-R-0022A

*Dielectric Constant may vary by test method or based on specific metal plate or composite constructions. Contact your Arlon representative with any specific questions. Results listed above are typical properties; they are not to be used as specification limits. The above information creates no expressed or implied warranties. The properties of Arlon laminates may vary depending on the design and application.

CLTE-XT



Figure 1

Demonstrates the Stability of Dielectric Constant across Frequency. This information was correlated from data generated by using a free space and circular resonator cavity. This characteristic demonstrates the inherent robustness of Arlon Laminates across Frequency, thus simplifying the final design process when working across EM spectrum. The stability of the Dielectric Constant of CLTE-XT over frequency ensures easy design transition and scalability of design.



Figure 2

Demonstrates the Stability of Dissipation Factor across Frequency. This characteristic demonstrates the inherent robustness of Arlon Laminates across Frequency, providing a stable platform for high frequency applications where signal integrity is critical to the overall performance of the application.

Material Availability:

CLTE-XT laminates are supplied with 1/2, 1 or 2 ounce electrodeposited copper or reverse treat copper on both sides. Other copper weights and rolled copper foil are available. CLTE-XT is available bonded to a heavy metal ground plane. Aluminum, brass or copper plates also provide an integral heat sink and mechanical support to the substrate. When ordering CLTE products please specify thickness, cladding, panel size and any other special considerations. Available master sheet sizes include 36" x 48", and 48" x 54". Typical panel sizes include (but, are not limited to): 12" x 18", 16" x 18" and 18" x 24".
CLTE-XT

For design purposes it is important to note that both thicknesses and dielectric constant of CLTE-XT vary with nominal thickness. The following are optimal values to use for design:

Thickness Specification	0.0051 ±0.0005	0.0094 ±0.0007	0.020 ±0.001	0.025 ±0.001	0.030 ±0.001	0.040 ±0.002	0.045 ±0.002	0.059 ±0.002	0.060 ±0.002
Thickness Mean	0.0051	0.0094	0.020	0.025	0.030	0.040	0.045	0.059	0.060
Dielectric Constant	2.79	2.89	2.92	2.94	2.94	2.94	2.94	2.95	2.94
Specification (10 GHz)	±.03	±.03	±.03	±.03	±.03	±.03	±.03	±.03	±.03

* Thicker Options are available. Please Contact Customer Service or your Local Arlon



Figure 3

DK/TEMPERATURE CURVE shows the unique thermal stability properties of CLTE-XT materials when thermocycled over temperature. Even over a wider temperature variation, the material retains its ultra-stable dielectric constant characteristics. This feature is critical to phase sensitive devices, and phase fed apertures that must perform over a wide temperature range.



Figure 4

THIS DF/TEMPERATURE CURVE shows the unique thermal stability properties of CLTE materials when thermocycled over temperature.

Multilayer Lamination Recommendations

Following the use of conventional imaging and etching processes, successful fabrication of multilayer circuit assemblies using the CLTE Series pre-pregs (designated CLTE-P) with the CLTE-AT series laminates can be achieved through use of the following recommendations.

Prepreg Material (CLTE-P)

The Prepreg material consists of woven fiberglass fabric coated with a proprietary resin formulation that is matched in DK to the CLTE-XT and CLTE laminates. As received, the thickness of pre-preg is \approx .0032". After lamination, the thickness is compressed to \approx .0024".

Surface Preparation

Substrate surface - No additional surface treatment, either mechanical or chemical, should be necessary to achieve good adhesion. However, this recommendation is based upon laboratory conditions where multilayer lamination was performed immediately after etching of the copper surface. For panels which have a long wait time between etching and lamination, a sodium etch (or plasma etch process appropriate for PTFE) of the CLTE-XT laminate surface will provide optimal results.

Copper surfaces - Microetch and dry the inner layer copper surfaces immediately prior to lay-up and lamination. Standard FR-4 black oxide processes may not provide optimal results due to the high lamination temperatures required to bond CLTE-P. Brown or red oxide treatments may improve the bond to large copper plane areas.

Lamination

CLTE-P requires a lamination temperature of 565°F/296°C to allow sufficient flow of resin. It is not recommended for bonding layers involving more than ½ ounce copper. Press cycle optimization should be done on each design to insure adequate fill/flow. Starting point guidelines are listed below. Contact your Arlon representative with specific questions.

Equipment - A press which has heat and cool cycles in the same opening is recommended. This ensures that constant pressure can be maintained throughout both the heat-up and cool-down cycle.

Temperature - CLTE-P requires a lamination temperature of 550°F/572°F (288-300°C) to allow sufficient flow of the resin. The lamination temperature should be measured at the bond line using a thermocouple located in the edge of the product panel. Because of the high temperatures required for lamination, noncombustible peripheral materials, such as separator sheets and press padding material, should be used. Epoxy separator sheets are not recommended, as they may char or burn. Paper and certain rubber press padding materials are also not recommended for similar reasons.

Pressure (400 psi actual) - A pressure of 400 psi is recommended to remove any entrapped air and force the flow of the prepreg into the exposed "tooth" present on the surface of the laminate. This pressure must be maintained throughout the full extent of the heating and cooling cycles.

Heat up and cool down rate - Since CLTE-P is a thermoplastic material, precise control of heat up and cool down rates is not critical.

Time at laminating temperature (45 minutes) - Good adhesion will be achieved by maintaining the recommended laminating temperature for a period of 45 minutes.